

An abstract graphic on the left side of the slide, featuring a complex network of yellow lines that resemble a circuit board or a tree structure. These lines are interspersed with small black and white dots, creating a dense, organic pattern that extends from the bottom left towards the top left.

Arquitectura de computadores

# MÁQUINA DE VON-NEUMANN

FELIPE G. TORRES

ESSA APRESENTAÇÃO POSSUI  
QR CODE PARA ACESSAR  
INFORMAÇÕES ADICIONAIS AOS  
SLIDES.



**Código QR Reader**



**Código QR**

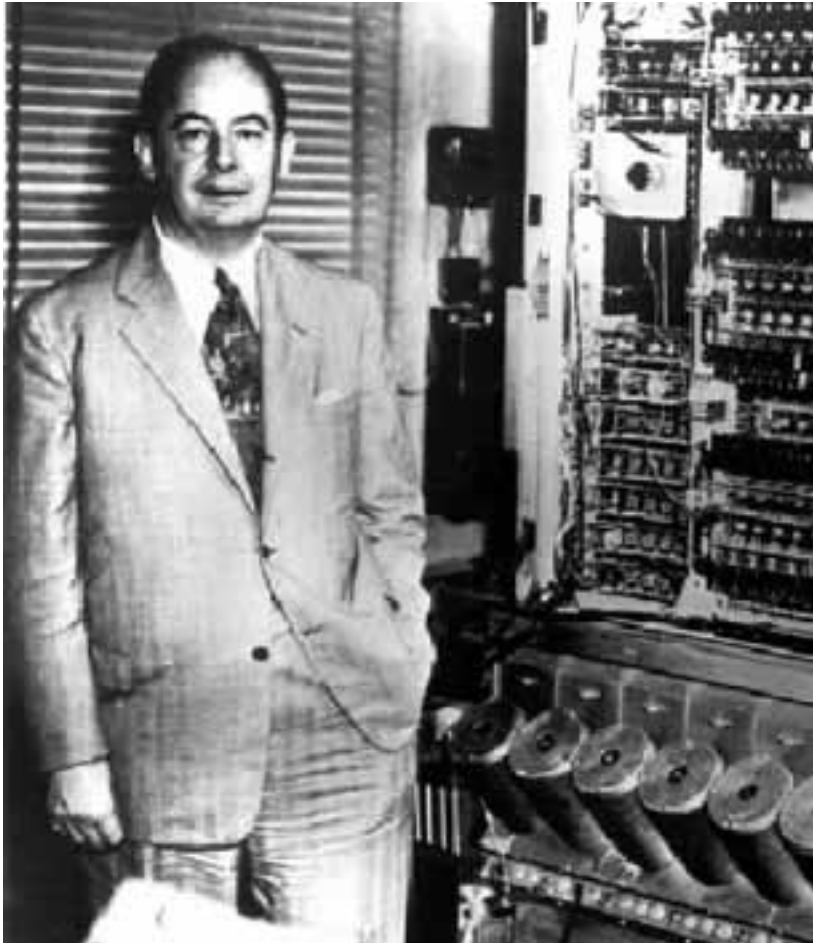
# MÁQUINA DE VON NEUMANN

## Jhon Von Neumann (1903 - 1957, Hungria)

- Foi um matemático húngaro de origem judaica, naturalizado estadunidense.
- Contribuiu na teoria dos conjuntos, análise funcional, mecânica quântica, ciência da computação, teoria dos jogos, análise numérica, estatística e outras áreas da matemática.



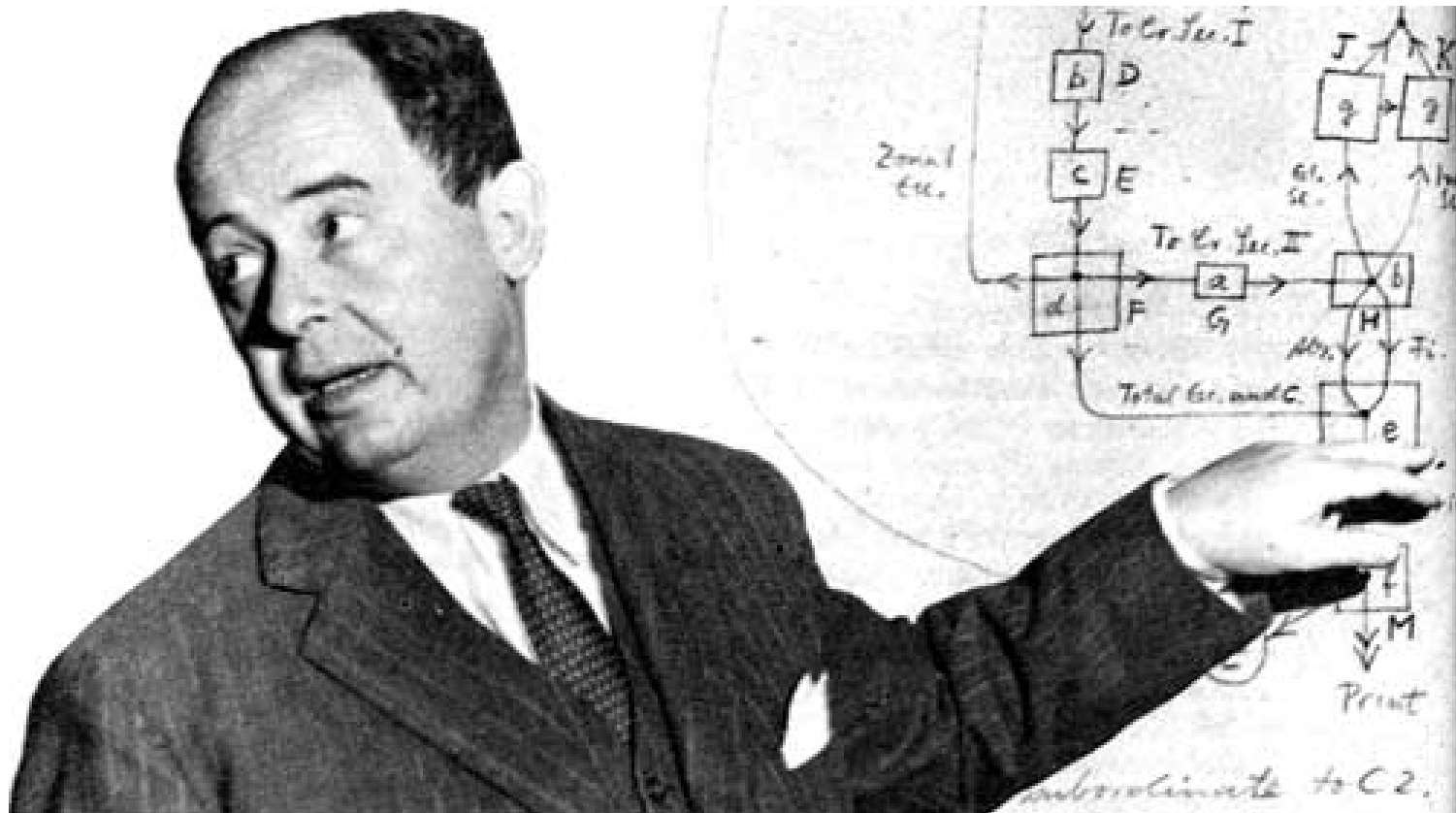
# MÁQUINA DE VON NEUMANN



## Jhon Von Neumann (1903 - 1957, Hungria)

- Foi professor na Universidade de Princeton e um dos construtores do ENIAC.
- John von Neumann propôs que as instruções, lidas na época por cartões perfurados, fossem gravadas na memória do computador;

# MÁQUINA DE VON NEUMANN

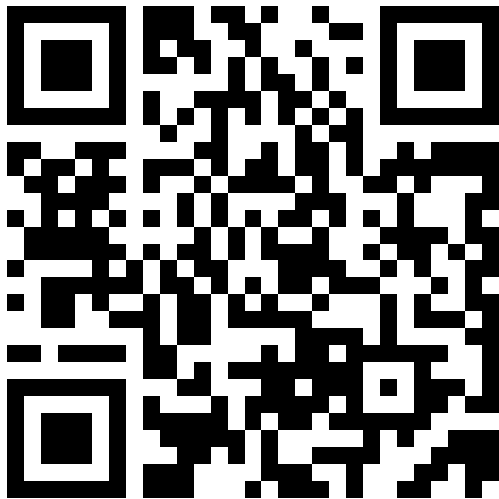


- Neumann contribuiu para a construção dos computadores de forma grandiosa, pois, ainda hoje a maioria destas máquinas seguem o modelo inventado pelo mesmo.

# Von Neumann: suas contribuições à Computação

*TOMASZ KOWALTOWSKI*

A TAREFA DE ESTUDAR as contribuições de John von Neumann é, ao mesmo tempo, complexa e fascinante. A complexidade deve-se em parte à existência de muitas fontes de informação, algumas pouco acessíveis, outras discordantes entre si ou polêmicas. Entretanto, a causa principal dessa complexidade é a riqueza das contribuições de von Neumann. O seu espectro inclui várias áreas da Matemática, Matemática



# ARQUITETURA DE VON NEUMANN

- Em 1946, von Neumann e seus colegas começaram o projeto de um novo computador de programa armazenado, conhecido como computador IAS, no Princeton Institute for Advanced Studies.
- O computador IAS, embora não concluído antes de 1952, é o protótipo de todos os computadores de uso geral.

# ARQUITETURA DE VON NEUMANN

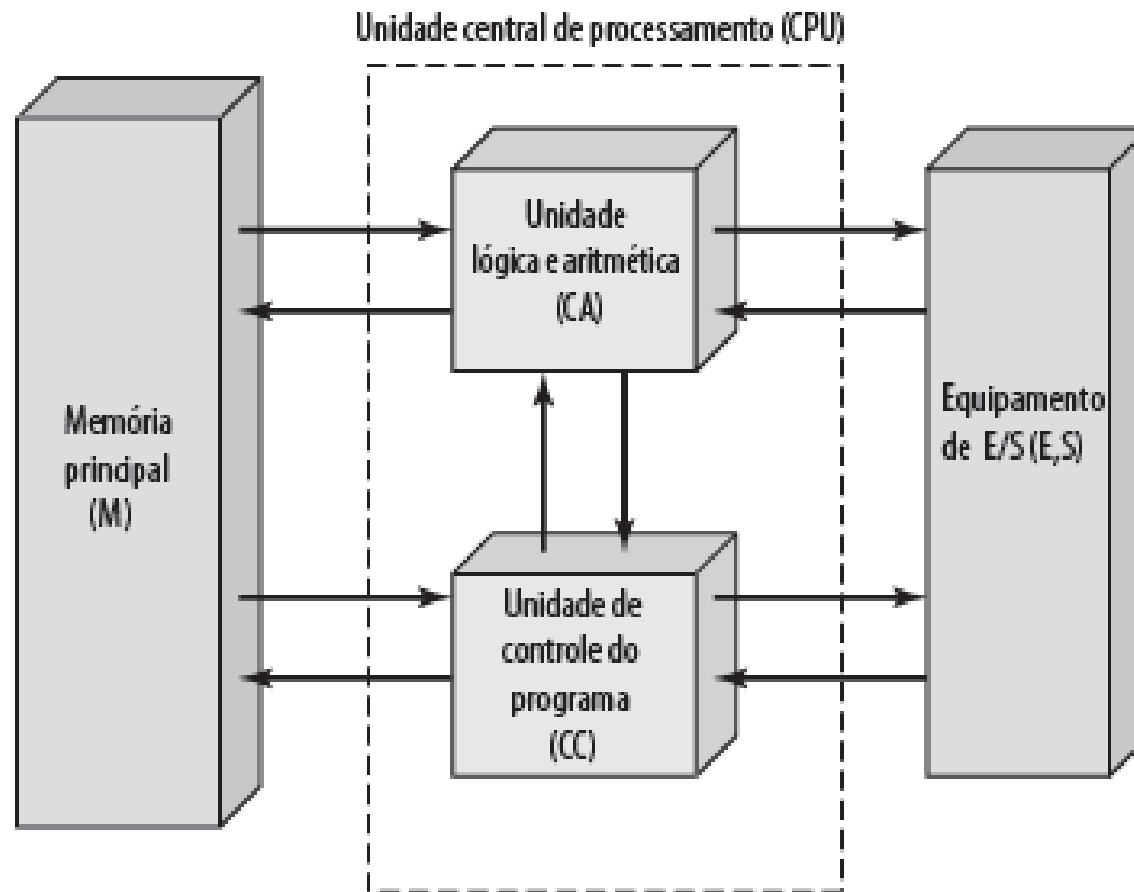
A estrutura geral de um computador IAS, consiste em:

- Uma memória principal, que armazena dados e instruções.
- Uma unidade lógica e aritmética (ALU) capaz de operar sobre dados binários.
- Uma unidade de controle, que interpreta as instruções na memória e faz com que sejam executadas.
- Equipamento de entrada e saída (E/S) operado pela unidade de controle.



# ARQUITETURA DE VON NEUMANN

A estrutura geral de um computador IAS, consiste em:



# ARQUITETURA DE VON NEUMANN

A estrutura geral definida por von Neumann possui cinco pontos sendo eles:

**1º)** Como o dispositivo é principalmente um computador, ele terá que realizar as operações elementares da aritmética mais frequentemente.

- São elas adição, subtração, multiplicação e divisão.
- Em qualquer velocidade, uma parte aritmética central do dispositivo provavelmente terá que existir, e isso constitui a primeira parte específica: CA (do inglês, **Central Arithmetic**).

# ARQUITETURA DE VON NEUMANN

A estrutura geral definida por von Neumann possui cinco pontos sendo eles:

**2º)** Controle lógico do dispositivo, ou seja, a sequenciação apropriada de suas operações, pode ser executado de forma mais eficiente por um órgão de controle central.

- O primeiro deverá ser armazenado de alguma maneira; o segundo é representado por partes operacionais definidas do dispositivo.
- Por **controle central**, essa última função, e as unidades que o realizam formam a segunda parte específica: CC.

# ARQUITETURA DE VON NEUMANN

A estrutura geral definida por von Neumann possui cinco pontos sendo eles:

**3º)** qualquer dispositivo que tiver que executar sequências de operações longas e complicadas (cálculos) precisa ter uma memória considerável.

- As instruções que controlam um problema complicado precisa ser lembrado.
- A **memória total** constitui a terceira parte específica do dispositivo: M.
- O dispositivo precisa ser capaz de manter contato de entrada e saída (sensorial e motor) com algum meio específico desse tipo. A gravação externa ao dispositivo é R (do inglês **recording**).

# ARQUITETURA DE VON NEUMANN

A estrutura geral definida por von Neumann possui cinco pontos sendo eles:

**4º)** O dispositivo precisa ter unidades para transferir informações de R para suas partes específicas C e M.

- Essas unidades formam sua entrada, a quarta parte específica: I (do inglês input).

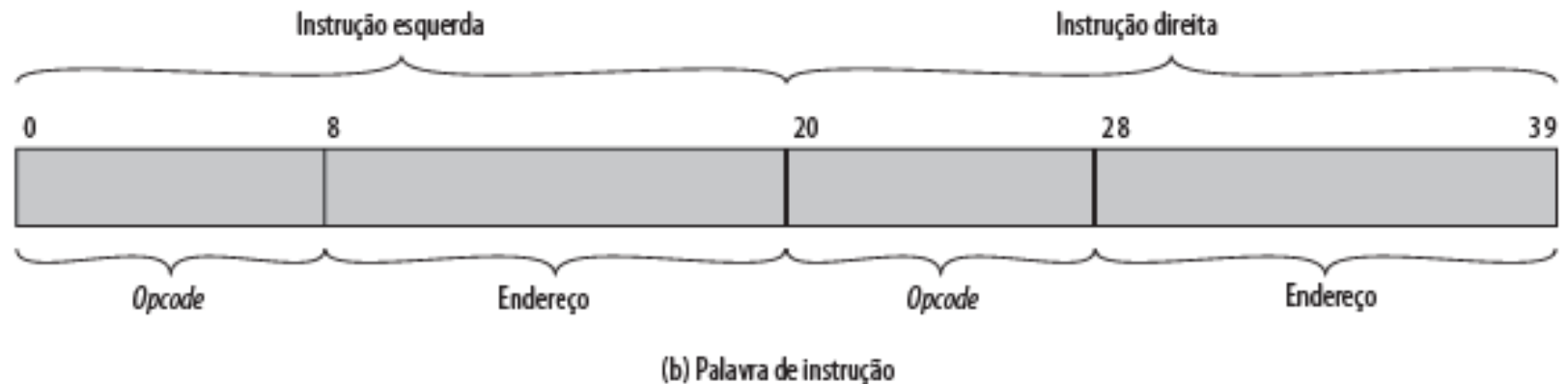
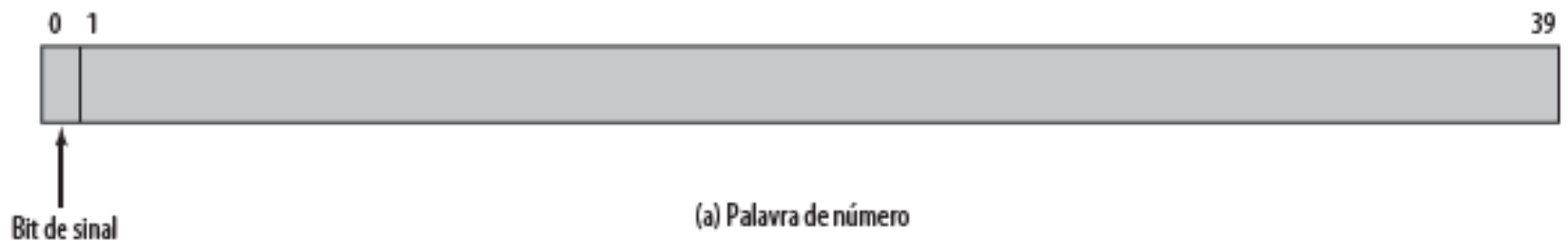
# ARQUITETURA DE VON NEUMANN

A estrutura geral definida por von Neumann possui cinco pontos sendo eles:

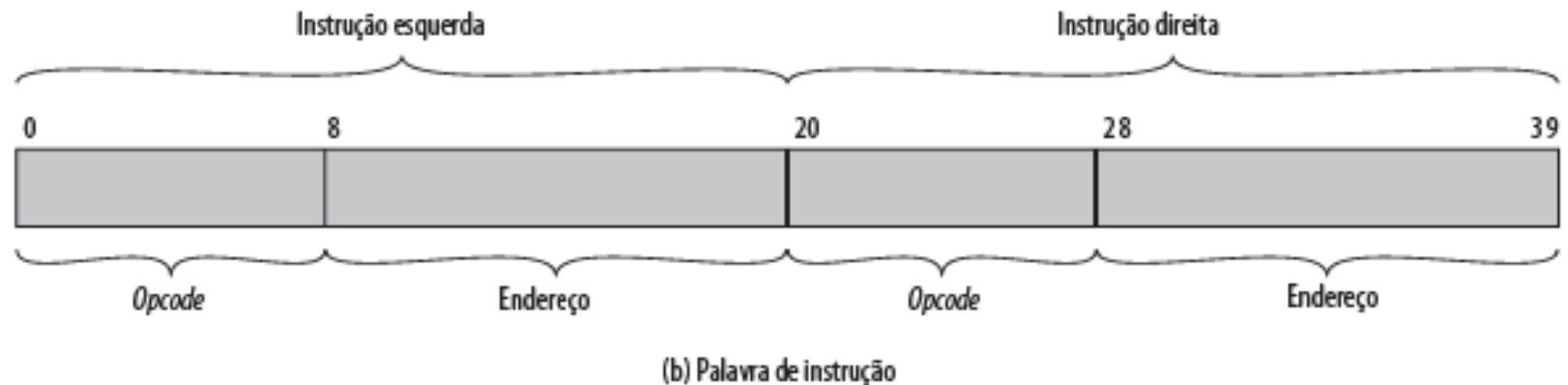
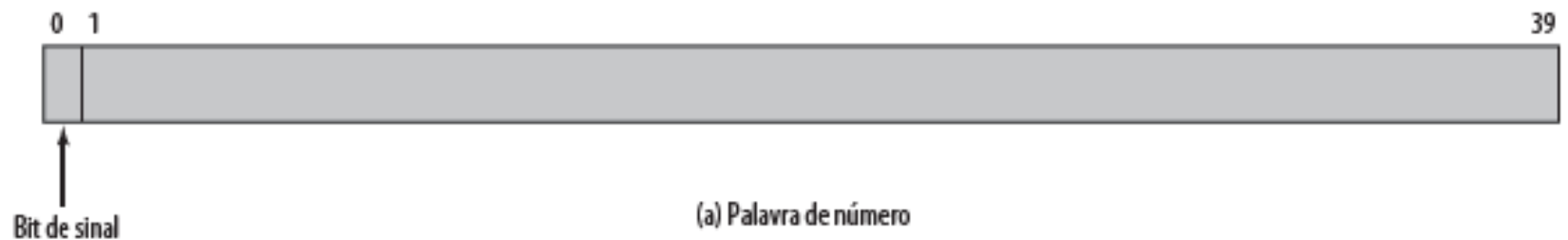
**5º)** O dispositivo precisa ter unidades para transferir de suas partes específicas C e M para R.

- Essas unidades formam sua saída, a quinta parte específica: O (do inglês output).
- É melhor fazer todas as transferências de M (por O) para R, e nunca diretamente de C.

- A memória do IAS consiste em 1.000 locais de armazenamento, chamados palavras (*words*), de 40 dígitos binários (*bits*) cada.

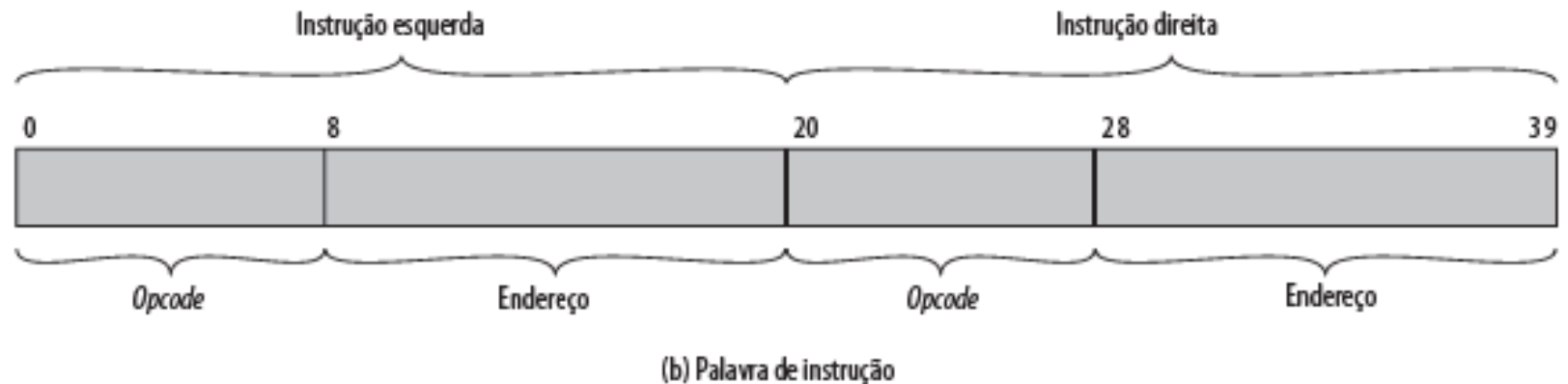
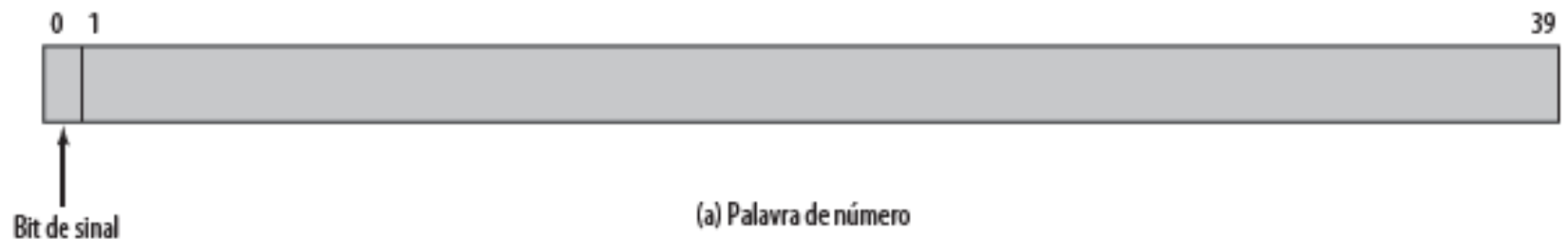


- O Opcode são códigos operacionais armazenados na memória de 8 bits de tamanho.





- A Unidade de Controle central opera o IAS buscando instruções na memória e executando-as uma por vez.



A Unidade Lógica e Aritmética possui locais de armazenamento chamados de **registradores**. Sendo eles:

- **Registrador de buffer de memória (mBR, memory buffer register):** contém uma palavra a ser armazenada na memória ou enviada à unidade de E/S, ou é usada para receber uma palavra da memória ou de uma unidade de E/S.
- **Registrador de endereço de memória (mAR, do inglês memory address register):** especifica o endereço na memória da palavra a ser escrita ou lida no MBR.

A Unidade Lógica e Aritmética possui locais de armazenamento chamados de **registradores**. Sendo eles:

- **Registrador de instrução (IR, do inglês instruction register):** contém o opcode de 8 bits da instrução que está sendo executada.
- **Registrador de buffer de instrução (IBR, do inglês instruction buffer register):** empregado para manter temporariamente a próxima instrução a ser executada.
- **Contador de programa (pc, do inglês program counter):** contém o endereço do próximo par de instruções a ser apanhado da memória.

A Unidade Lógica e Aritmética possui locais de armazenamento chamados de **registradores**. Sendo eles:

- **Acumulador (Ac) e quociente multiplicador (mq, do inglês multiplier quotient):** empregado para manter temporariamente operandos e resultados de operações da ALU. Por exemplo, o resultado de multiplicar dois números de 40 bits é um número de 80 bits; os 40 bits mais significativos são armazenados no AC e o menos significativos no MQ.

# FLUXOGRAMA PARCIAL DA OPERAÇÃO DO IAS

**AC:** Acumulador

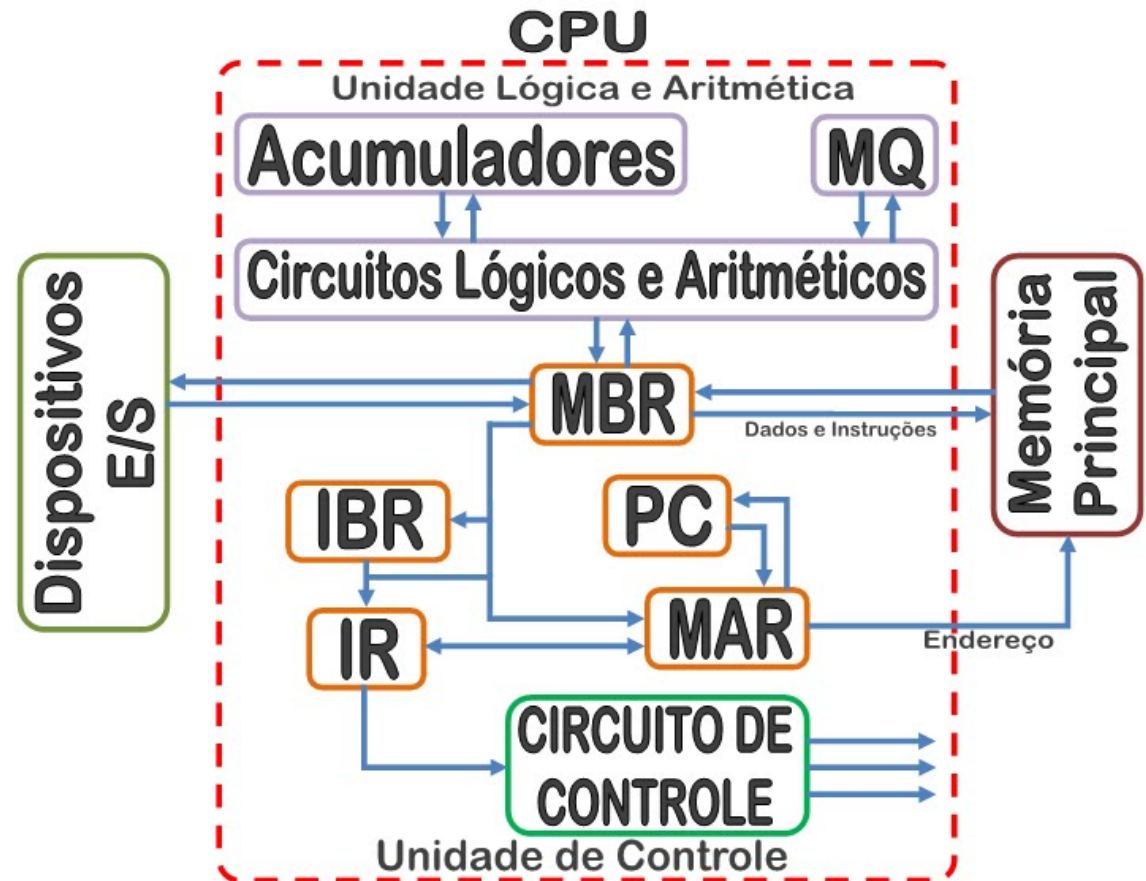
**IBR:** Registrador de buffer de instrução

**IR:** Registrador de instrução

**MAR:** Registrador de endereço de memória

**mBR:** Registrador de buffer de memória

**PC:** Contador de programa



O computador IAS tinha um total de 21 instruções. Estas podem ser agrupadas da seguinte forma:

- **Transferência de dados:** movem dados entre memória e registradores da ALU ou entre dois registradores da ALU.
- **Desvio incondicional:** normalmente, a unidade de controle executa instruções em sequência a partir da memória. Essa sequência pode ser alterada por uma instrução de desvio, que facilita operações repetitivas.
- **Desvio condicional:** o desvio pode se tornar dependente de uma condição, permitindo assim pontos de decisão.
- **Aritméticas:** operações realizadas pela ALU.

O computador IAS tinha um total de 21 instruções. Estas podem ser agrupadas da seguinte forma:

- **Transferência de dados:** movem dados entre memória e registradores da ALU ou entre dois registradores da ALU.
- **Desvio incondicional:** normalmente, a unidade de controle executa instruções em sequência a partir da memória. Essa sequência pode ser alterada por uma instrução de desvio, que facilita operações repetitivas.
- **Desvio condicional:** o desvio pode se tornar dependente de uma condição, permitindo assim pontos de decisão.
- **Aritméticas:** operações realizadas pela ALU.

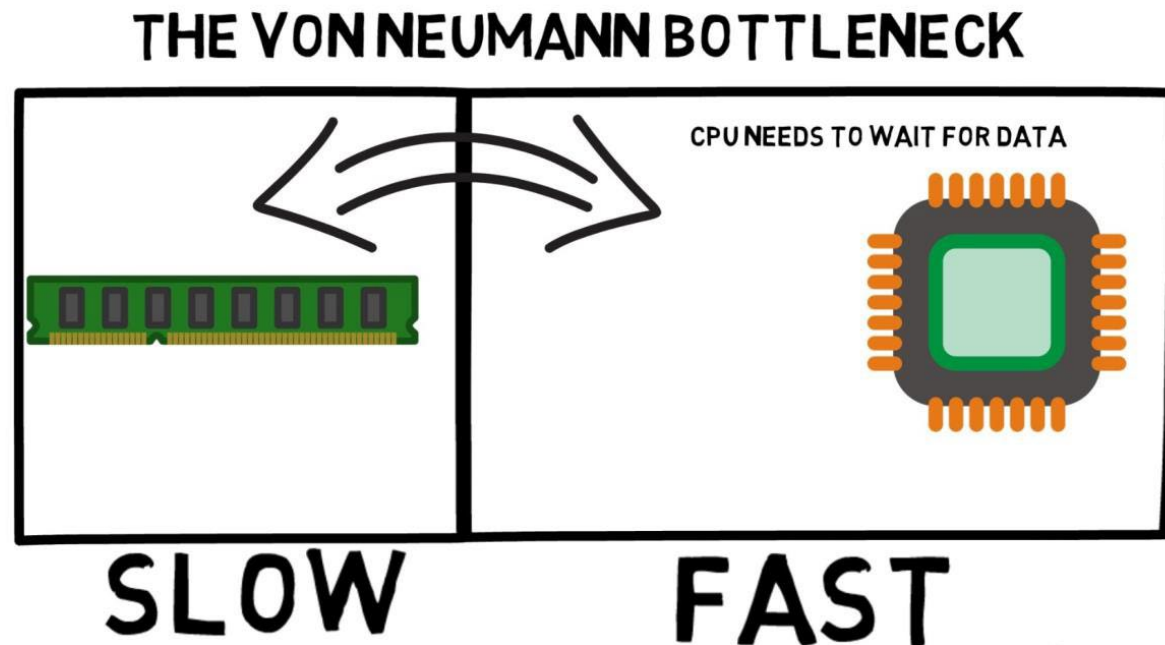
# GARGALO DO MODELO VON NEUMANN

- A separação entre a CPU e a memória leva para o gargalo de von Neumann, a produção limitada (taxa de transferência) entre a CPU e a memória em comparação com a quantidade de memória.
- Na maioria dos computadores modernos, o **throughput** é muito menor do que a taxa com que o processador pode trabalhar.
- A CPU é continuamente forçada a esperar por dados que precisam ser transferidos para ou a partir da memória.



# GARGALO DO MODELO VON NEUMANN

- Como a velocidade da CPU e tamanho da memória têm aumentado muito mais rapidamente que a taxa de transferência entre eles, o gargalo se tornou mais um problema, um problema cuja gravidade aumenta com cada geração de CPU.





STALLINGS, William. **Arquitetura e organização de computadores: projeto para o desempenho**. 8 ed. São Paulo: Prentice Hall : Person Education, 2010. 624 p. ISBN 9788576055648.

TANENBAUM, Andrew S. **Organização estruturada de computadores**. 5. ed São Paulo: Pearson Prentice Hall, 2007. 449 p. ISBN 9788576050674.

## **Música sobre a Máquina de Von Neumann**

[Disponível em <https://youtu.be/sCXCTrw6Chs>]

An abstract graphic on the left side of the slide, featuring a complex network of yellow lines that resemble a circuit board or a tree structure. These lines are interspersed with small black and white dots, creating a dense, organic pattern that extends from the bottom left towards the top left.

Arquitectura de computadores

# MÁQUINA DE VON-NEUMANN

FELIPE G. TORRES