

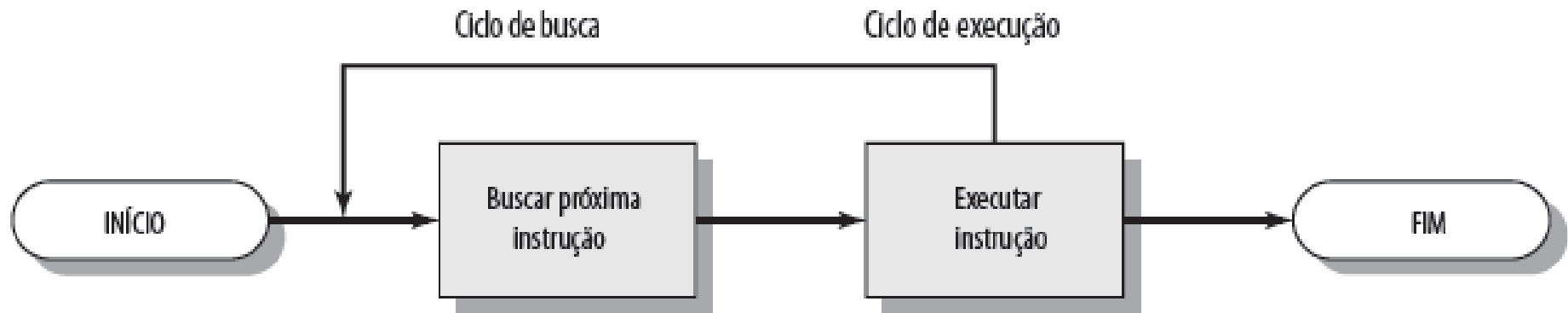
A stylized graphic of a circuit board pattern, featuring yellow lines and black and white dots, located on the left side of the slide.

Arquitetura de computadores

UNIDADE CENTRAL DE PROCESSAMENTO

FELIPE G. TORRES

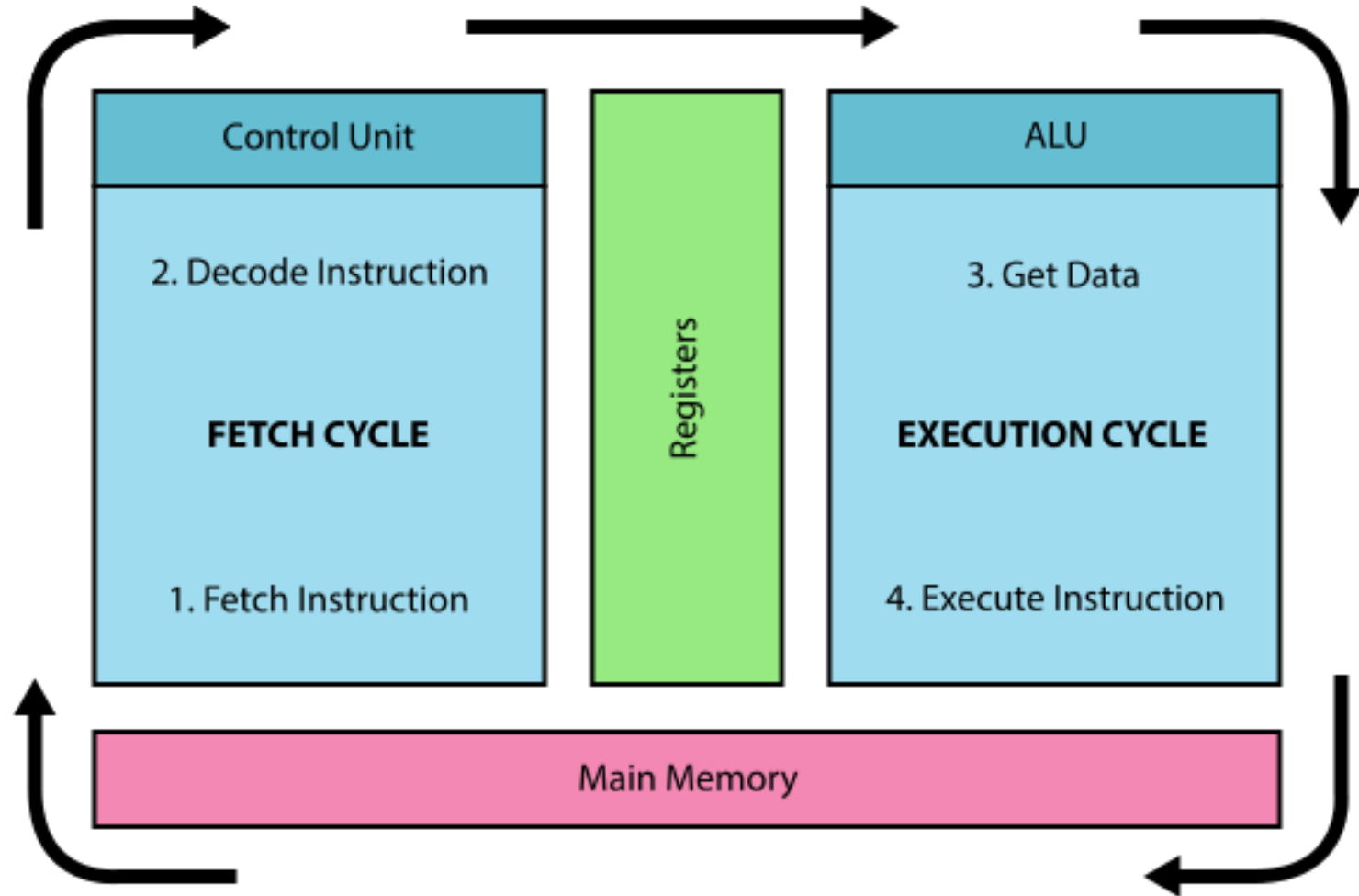
CICLO DE INSTRUÇÕES OU DE EXECUÇÃO



No início de cada ciclo de instrução, o processador busca uma instrução da memória.

Em um processador típico, um registrador chamado contador de programa (PC) mantém o endereço da instrução a ser buscada em seguida.

A menos que seja solicitado de outra maneira, o processador sempre incrementa o PC após cada busca de instrução, de modo que buscar a próxima instrução em sequência (ou seja, a instrução localizada no próximo endereço de memória mais alto).



ESTADOS DO CICLO DE INSTRUÇÕES

Cálculo de endereço de instrução (iac, do inglês instruction address calculation): determina o endereço da próxima instrução a ser executada. Normalmente, isso envolve acrescentar um número fixo ao endereço da instrução anterior.

Busca da instrução (if, do inglês instruction fetch): lê a instrução do seu local da memória para o processador.

Decodificação da operação da instrução (iod, do inglês instruction operation decoding): analisa a instrução para determinar o tipo de operação a ser realizado e o operando ou operandos a serem utilizados.

ESTADOS DO CICLO DE INSTRUÇÕES

Cálculo do endereço do operando (oac, do inglês operation address calculation): se a operação envolve referência a um operando na memória ou disponível via E/S, então determina o endereço do operando.

Busca do operando (of, do inglês operation fetch): busca o operando da memória ou o lê da E/S.

Operação dos dados (do, do inglês data operation): realiza a operação indicada na instrução.

Armazenamento do operando (os, do inglês operand store): escreve o resultado na memória ou envia para a E/S.

EXEMPLO DE CICLO DE EXECUÇÃO

Por exemplo, o processador PDP-11 inclui uma instrução, expressa simbolicamente como ADD B,A, que armazena a soma do conteúdo dos locais de memória B e A ao local de memória A. Ocorre um único ciclo de instrução com as seguintes etapas:

1. Buscar a instrução ADD.
2. Ler o conteúdo do local de memória A no processador.
3. Ler o conteúdo do local de memória B para o processador. Para que o conteúdo de A não seja perdido, o processador precisa ter pelo menos dois registradores para armazenar valores de memória, ao invés de um único acumulador.
4. Somar os dois valores.
5. Escrever o resultado do processador no local de memória A.

E se o sistema operacional
precisar dar interromper
uma tarefa do processador.
Como isso acontece ?



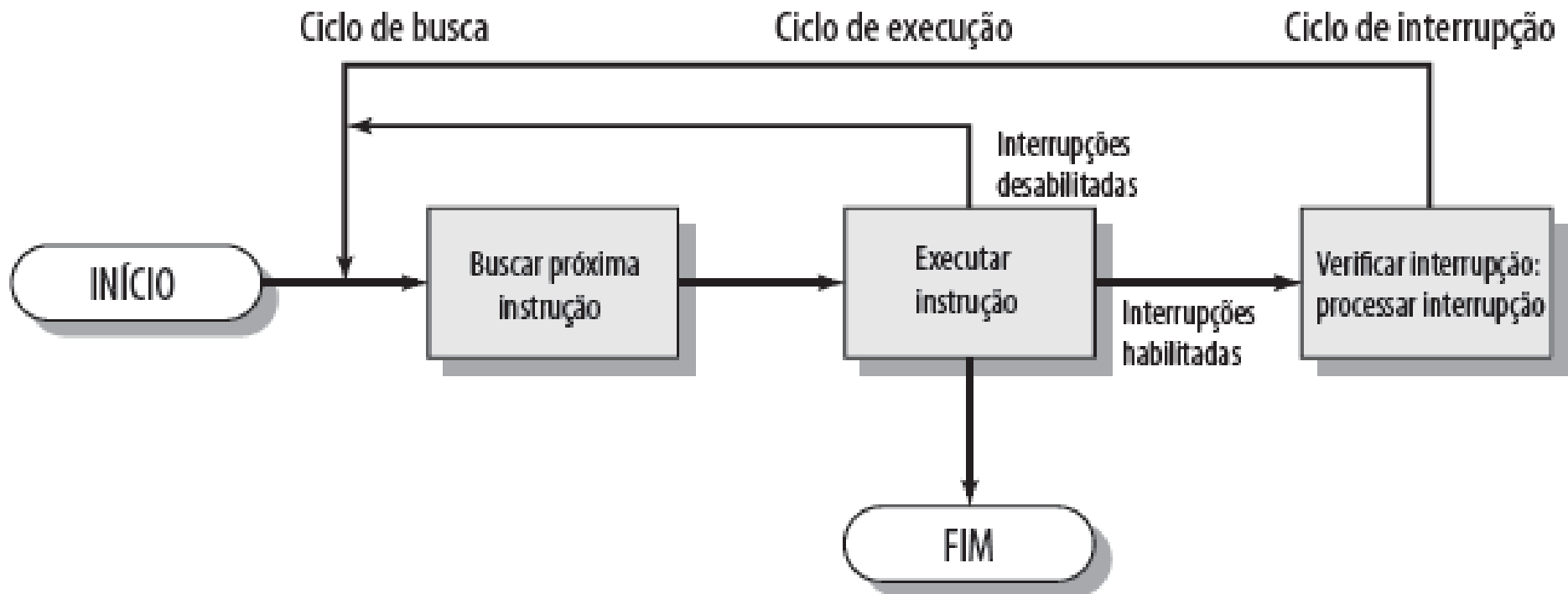


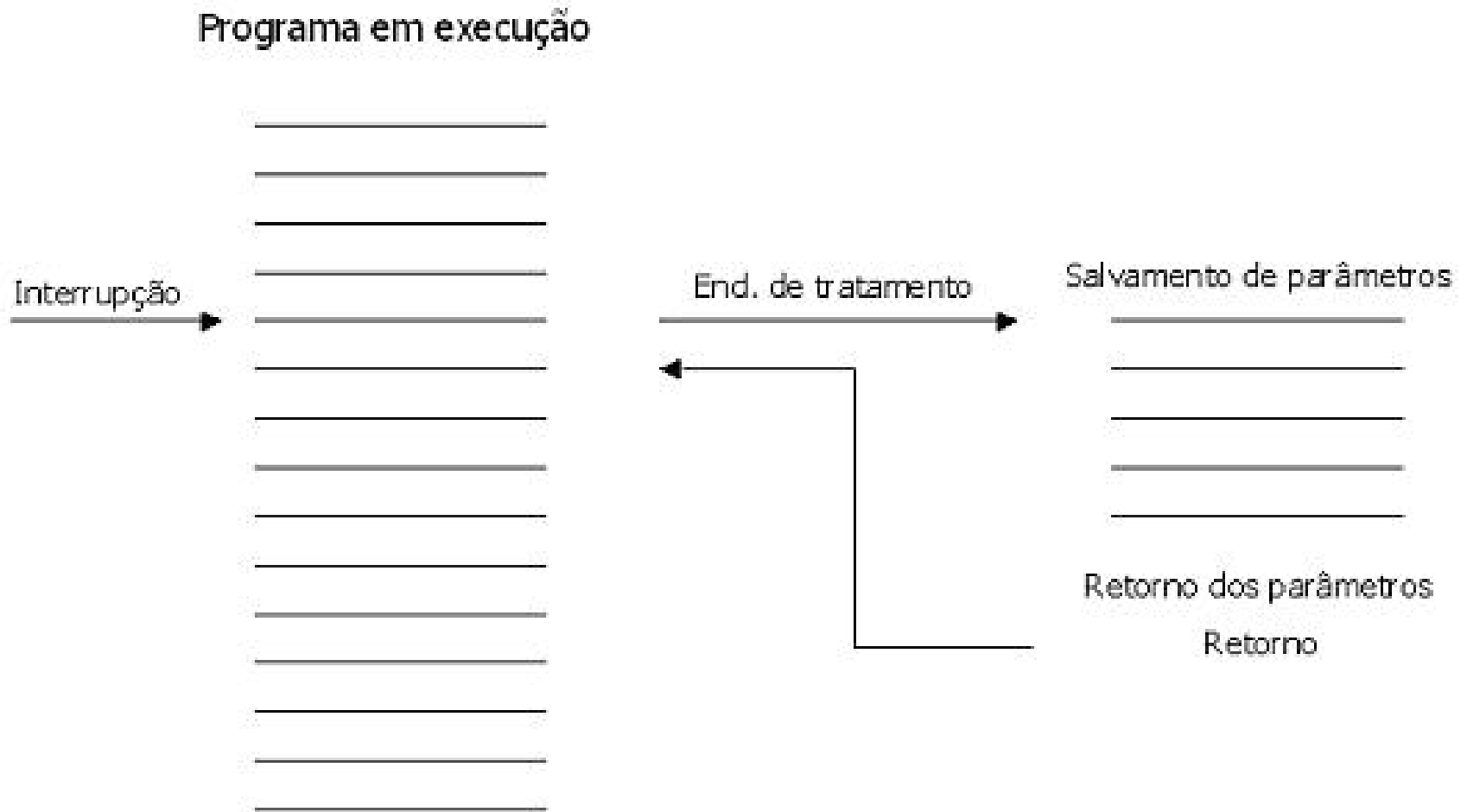
Programa: Gerada por alguma que ocorre como resultado da execução de uma instrução, como o overflow aritmético, divisão por zero, tentativa de executar uma instrução de máquina ilegal ou referência fora do espaço de memória permitido para o usuário.

Timer: Gerada por timer dentro do processo. Isso permite que o sistema operacional realize certas funções regularmente.

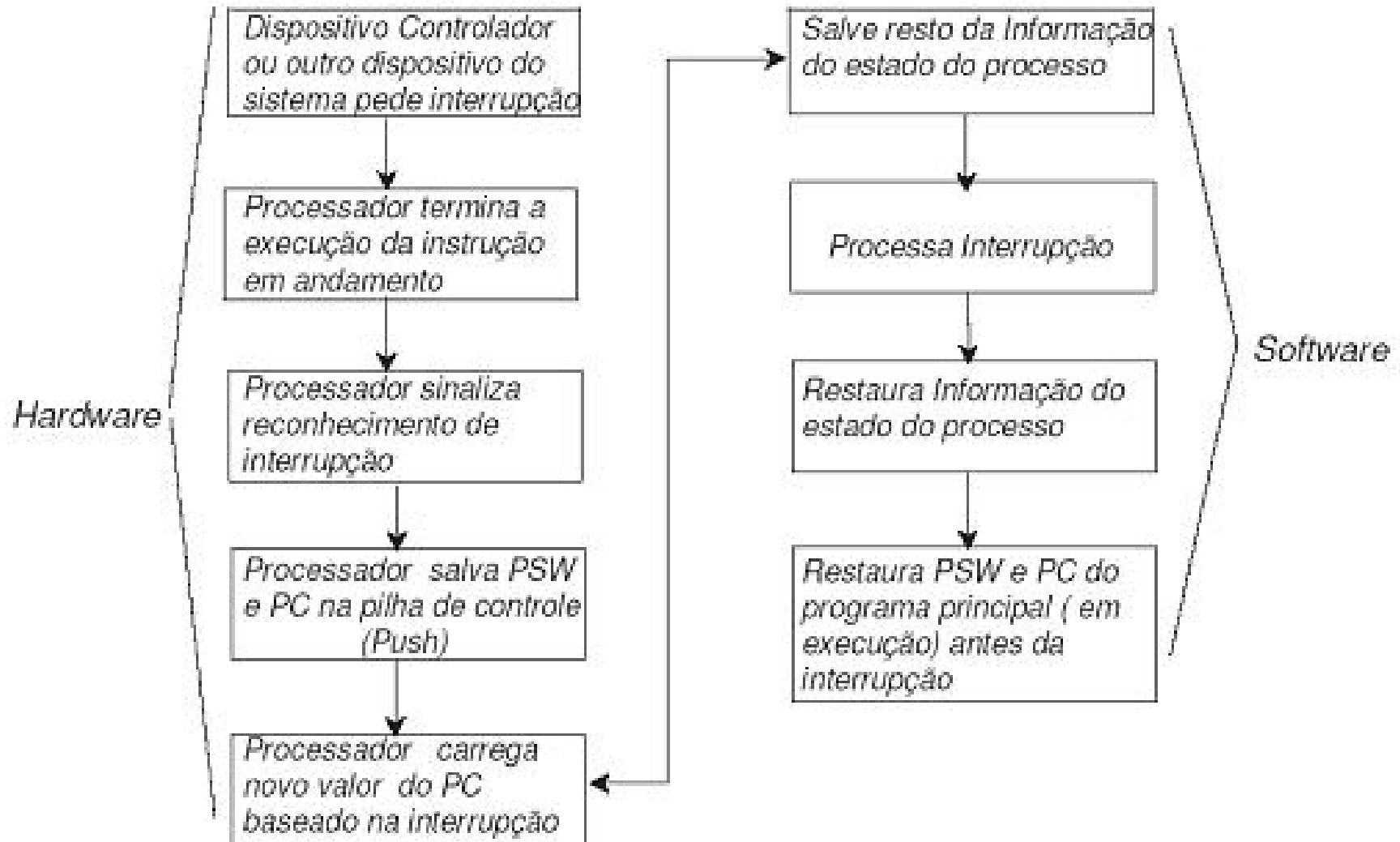
E/S: Gerada por um controlador de E/S para sinalizar o término normal de uma operação ou para sinalizar uma série de condições de erro.

Falha de hardware: Gerada por uma falha como falta de energia ou erro de paridade de memória.





FLUXOGRAMA DO PROCESSAMENTO COM INTERRUPÇÕES



INTERRUPÇÕES MÚLTIPLAS



Um programa pode estar recebendo dados de uma linha de comunicações e imprimindo resultados.

A impressora gerará uma interrupção toda vez que completar uma operação de impressão.

O controlador da linha de comunicação gerará uma interrupção toda vez que uma unidade de dados chegar. A unidade poderia ser um único caractere ou um bloco, dependendo da natureza do controle das comunicações.

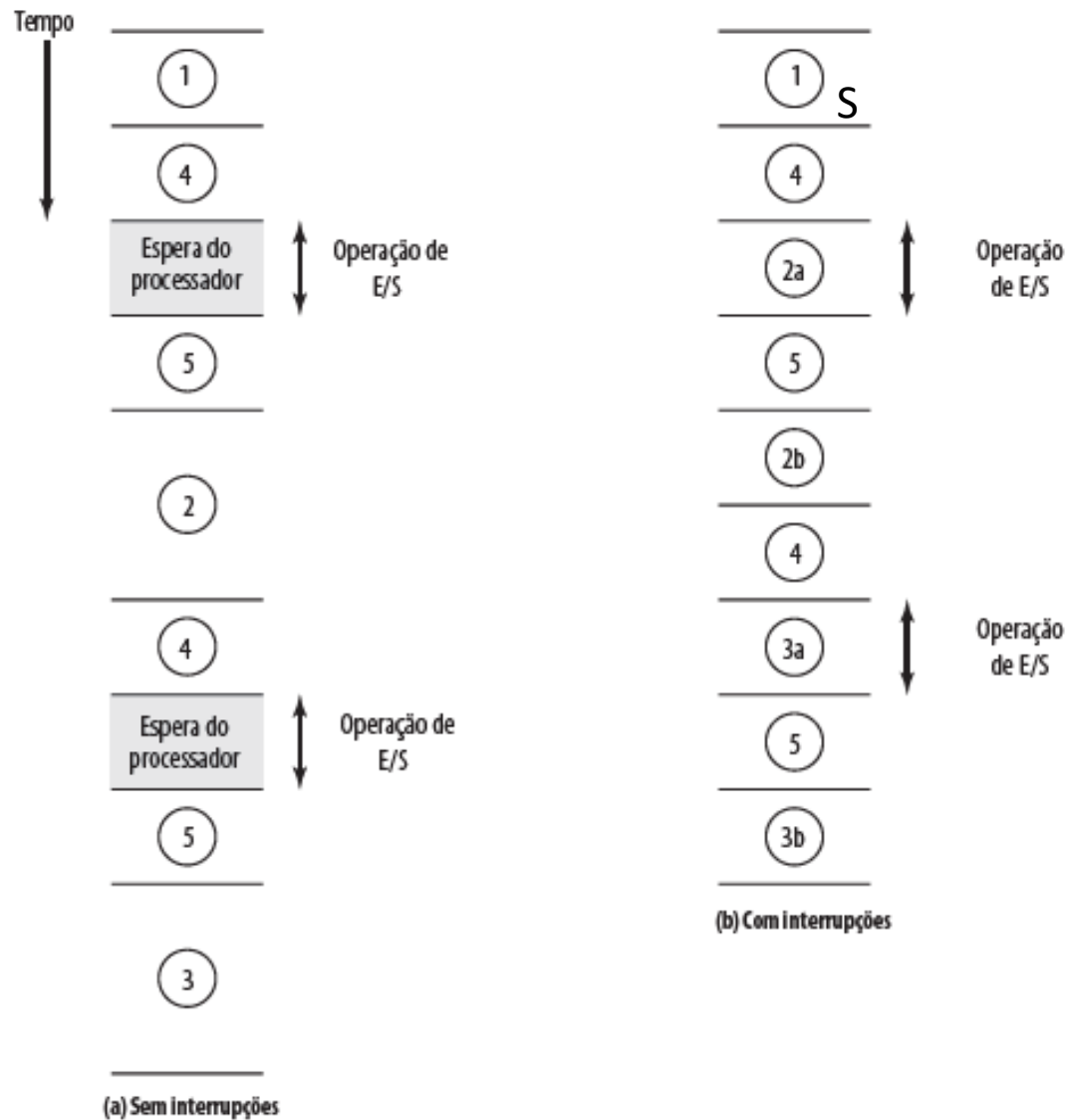
É possível que uma interrupção de comunicações ocorra enquanto uma interrupção de impressora esteja sendo processada.

Duas técnicas podem ser utilizadas para lidar com múltiplas interrupções.

A primeira é desativar as interrupções enquanto uma interrupção estiver sendo processada.

Uma segunda técnica é definir prioridades para interrupções e permitir que uma interrupção de maior prioridade faça com que um tratamento de interrupção com menor prioridade seja interrompido

SINCRONIZACAO DO PROGRAMA: ESPERA CURTA PELA E/S



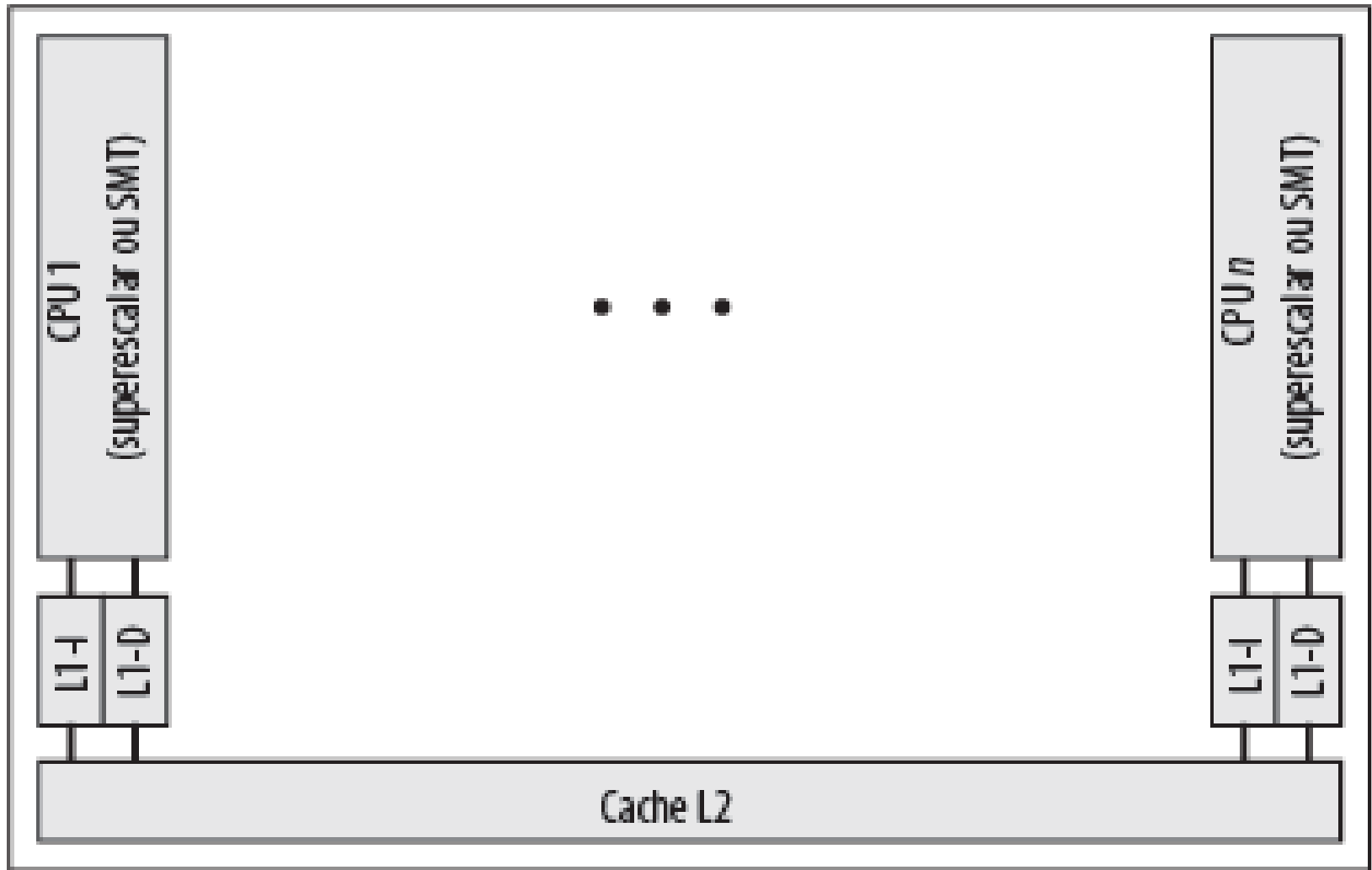
PROCESSADORES MULTICORE



PROCESSADORES MULTICORE

- Um computador multicore, ou chip multiprocessador, combina dois ou mais processadores em um único chip de computador.
- O uso de chips com processador único cada vez mais complexo atingiu o limite por conta do desempenho do hardware, incluindo limites no paralelismo em nível de instruções e limitações de energia.
- Cada núcleo consiste de todos os componentes de um processador independente, como registradores, ALU, hardware de pipeline e unidade de controle, mais caches L1 de dados e de instruções.

PROCESSADORES MULTICORE



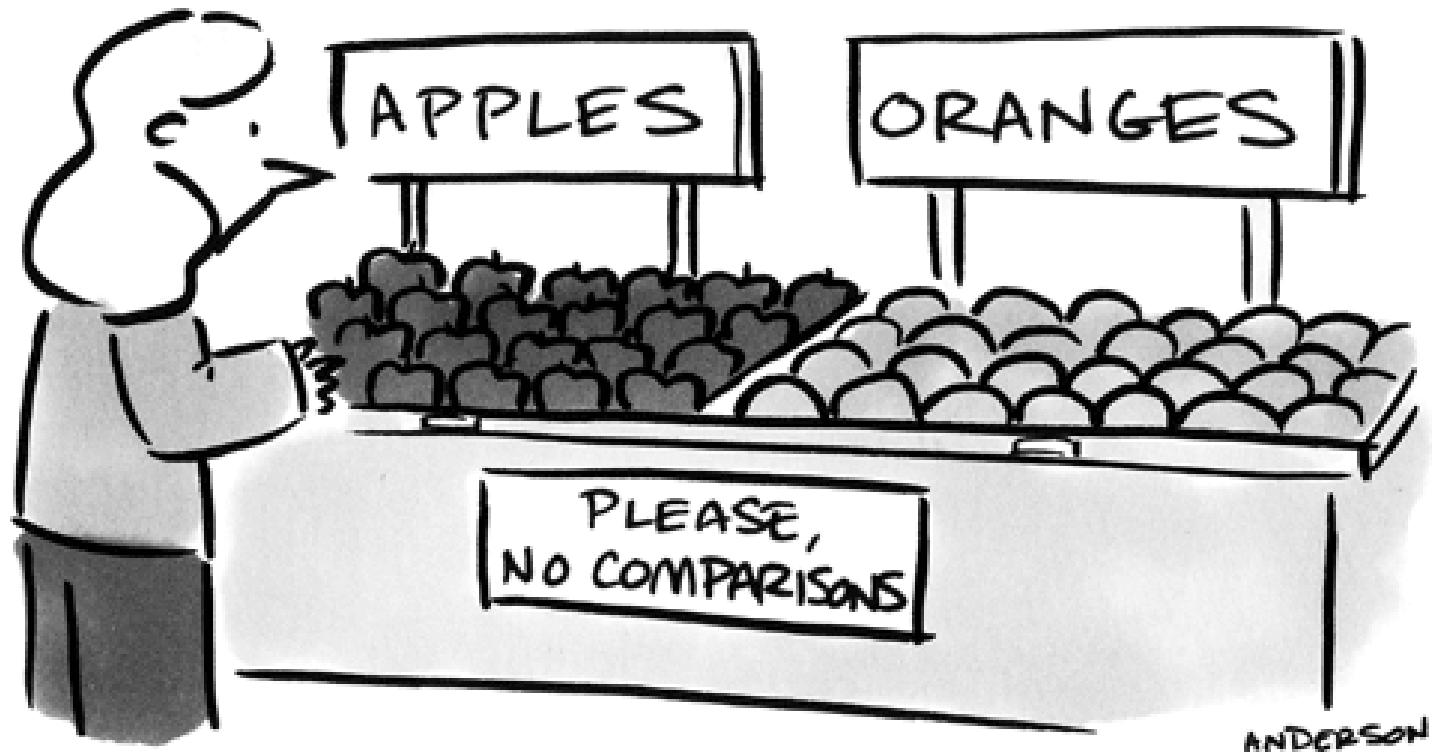
Como comparar dois computadores ?



Métricas de desempenho entre computadores

© MARK ANDERSON

WWW.ANDERSTOONS.COM



Métricas de desempenho entre computadores

TEMPO DE RESPOSTA OU EXECUÇÃO

Quanto tempo o computador leva para executar uma tarefa.

VAZÃO (THROUGHPUT)

Trabalho total feito por unidade de tempo.

Ex.: tarefas / transações/ ... Por hora



Comparações de desempenho

A máquina A é mais rápida que a máquina B:

$$T_e(P_i, A) < T_e(P_i, B)$$

A máquina A é n% mais rápida que a máquina B:

$$\frac{T_e(P_i, B)}{T_e(P_i, A)} = 1 + \frac{n}{100}$$

O desempenho é recíproco (inverso) ao tempo de execução

$$D(P_i, S_j) = \frac{1}{T_e(P_i, S_j)}$$

P_i : Programa i

S_j : Sistema ou máquina j

Comparações de desempenho entre sistemas

Para comparar a melhoria de desempenho de A em relação a B:

$$n = 100 * \frac{D(P_i, A) - D(P_i, B)}{D(P_i, B)}$$

Onde

$D(P_i, A)$ é o desempenho da máquina mais rápida e $D(P_i, B)$ o da máquina mais lenta

Para comparar a melhoria de desempenho de A em relação a B:

$$T_e = CPU \text{ Clock Cycles} \times \text{Clock cycles}$$

$$= \frac{CPU \text{ Clock Cycles}}{\text{Clock Rate}}$$

Tudo mais sendo igual, é possível:

- 1) Reduzir o número de ciclos necessários para um programa.
- 2) Aumentar o clock rate (taxa ou frequência), ou diminuir o tempo (período) do clock.

Exemplo de comparação de desempenho

- Máquina A executa um programa em 10 segundos
- Máquina B executa o mesmo programa em 15 segundos

Compare o desempenho de A e B:

$$n = \frac{\textit{desempenho}_A}{\textit{desempenho}_B} = \frac{\textit{tempo de execução}_B}{\textit{tempo de execução}_A}$$

$$n = \frac{15}{10}$$

$$n = 1,5$$

Exemplo de desempenho

- Computador A executa um programa em 10 segundos e tem um clock de 4 GHz
- Computador B execute esse programa em 6 segundos e B exija 1,2 vez mais ciclos de clock do que o computador A

Qual a velocidade de clock de B?

Exemplo de desempenho

$$\textit{tempo de execu\c{c}\~ao}_A = \frac{\textit{ciclos de clock}_A}{\textit{velocidade de clock}_A}$$

$$10\text{ s} = \frac{\textit{ciclos de clock}_A}{4 \times 10^9}$$

$$\textit{ciclos de clock}_A = 40 \times 10^9 \text{ ciclos}$$

$$\textit{tempo de execu\c{c}\~ao}_B = \frac{1,2 \times \textit{ciclos de clock}_A}{\textit{velocidade de clock}_B}$$

$$6\text{ s} \times \textit{velocidade de clock}_B = 1,2 \times 40 \times 10^9$$

$$\textit{velocidade de clock}_B = 8\text{GHz}$$

Exemplo de CPI

Considerar que temos duas implementações da mesma arquitetura do conjunto de instruções (ISA). Para certo programa:

- Máquina A tem um tempo de ciclo de clock de 250 ps e um CPI de 2.0
- Machine B tem um tempo de ciclo de clock de 500 ps e um CPI de 1.2

Qual máquina é mais rápida para esse programa, e por quanto?

$$\text{ciclos de clock}_A = I \times 2,0$$

$$\text{ciclos de clock}_B = I \times 1,2$$

$$\text{Tempo}_A = \text{ciclos de clock}_A \times \text{tempo do ciclo de clock}_A$$

$$= I \times 2,0 \times 250 \text{ ps} = 500 \times I \text{ ps}$$

$$\text{Tempo}_B = \text{ciclos de clock}_B \times \text{tempo do ciclo de clock}_B$$

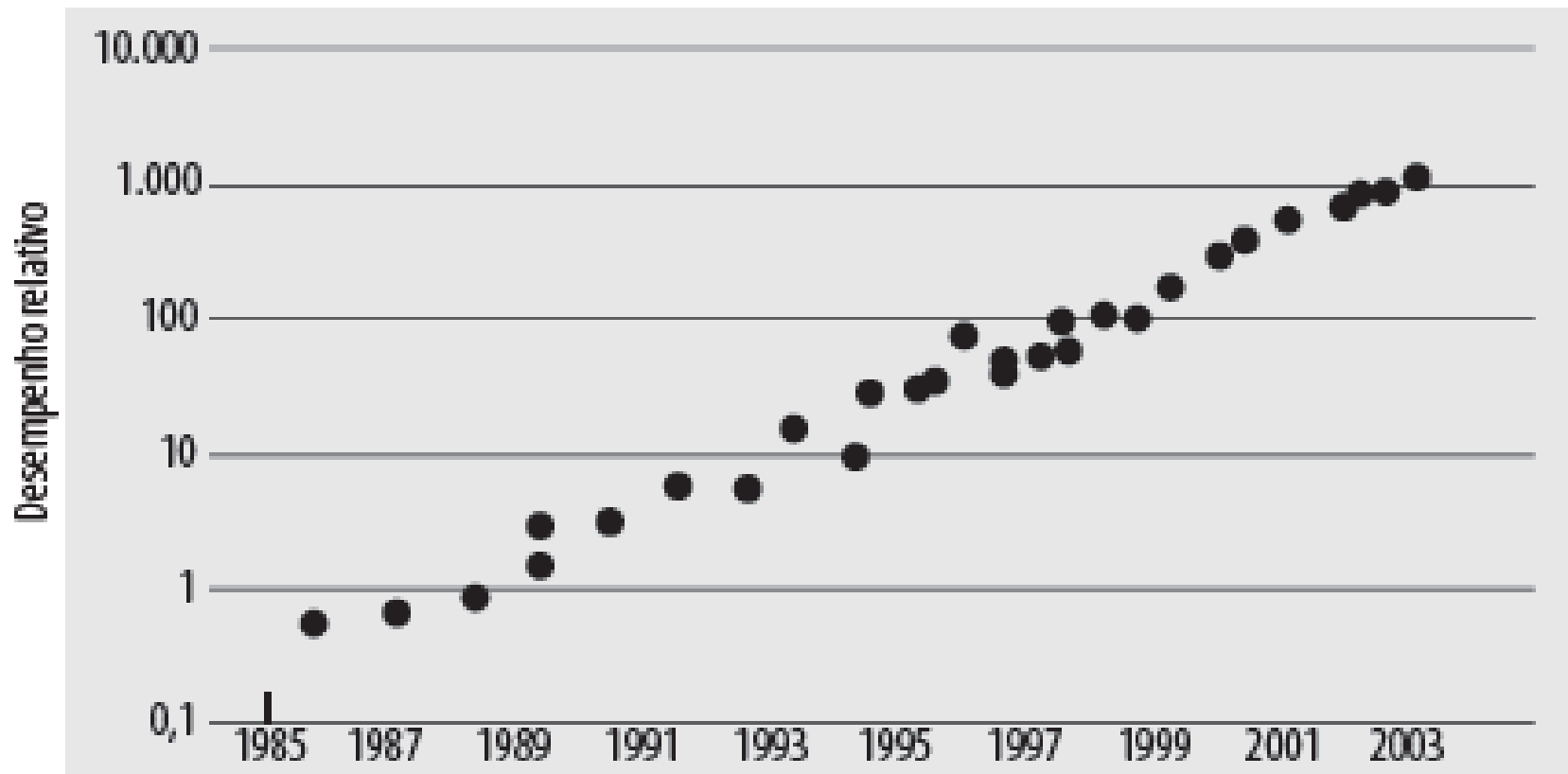
$$= I \times 1,2 \times 500 \text{ ps} = 600 \times I \text{ ps}$$

$$n = \frac{\text{tempo de execução}_B}{\text{tempo de execução}_A} = \frac{600 \times I \text{ ps}}{500 \times I \text{ ps}} = 1,2$$

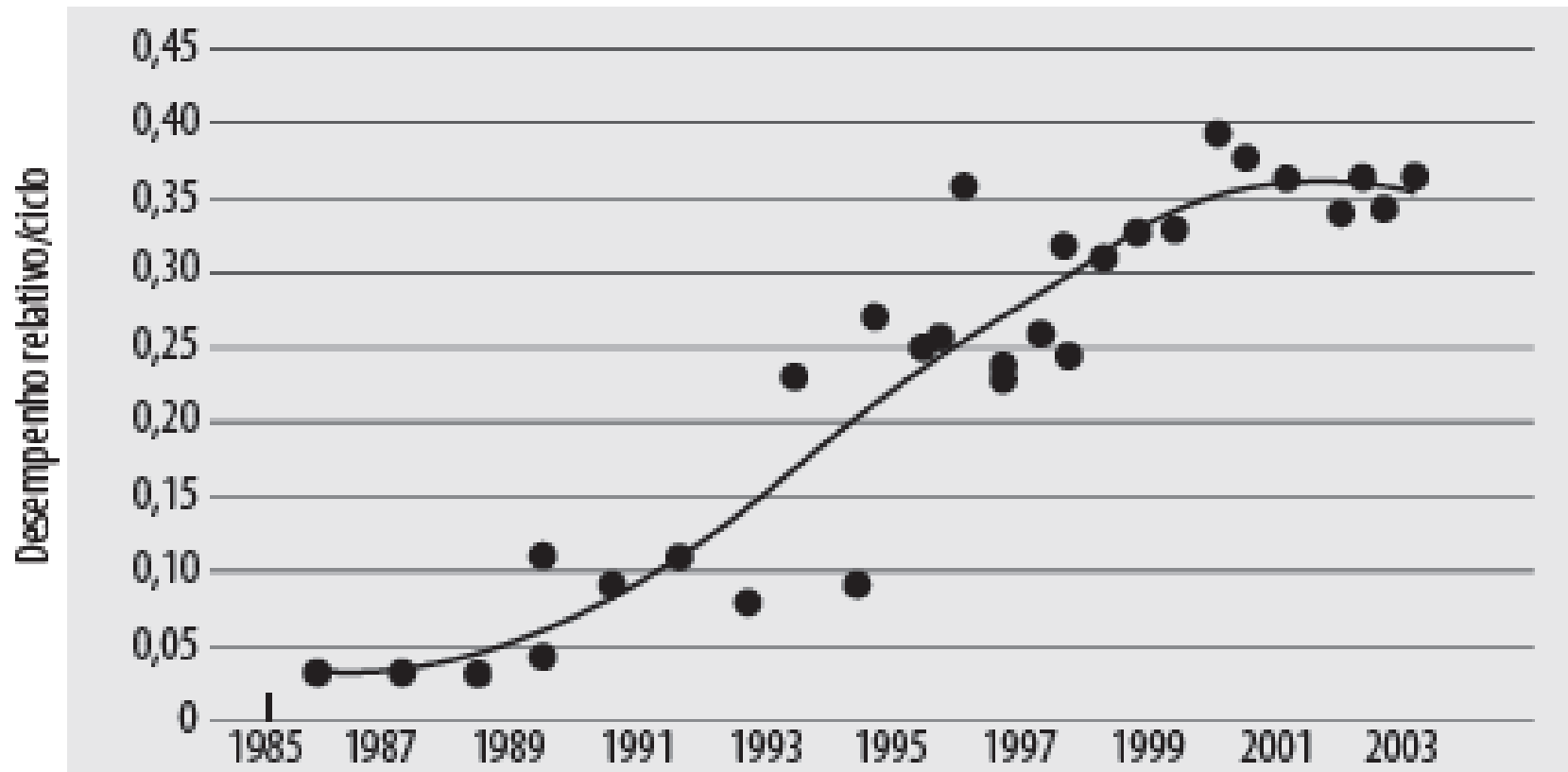


O futuro é uma caixa de surpresas...

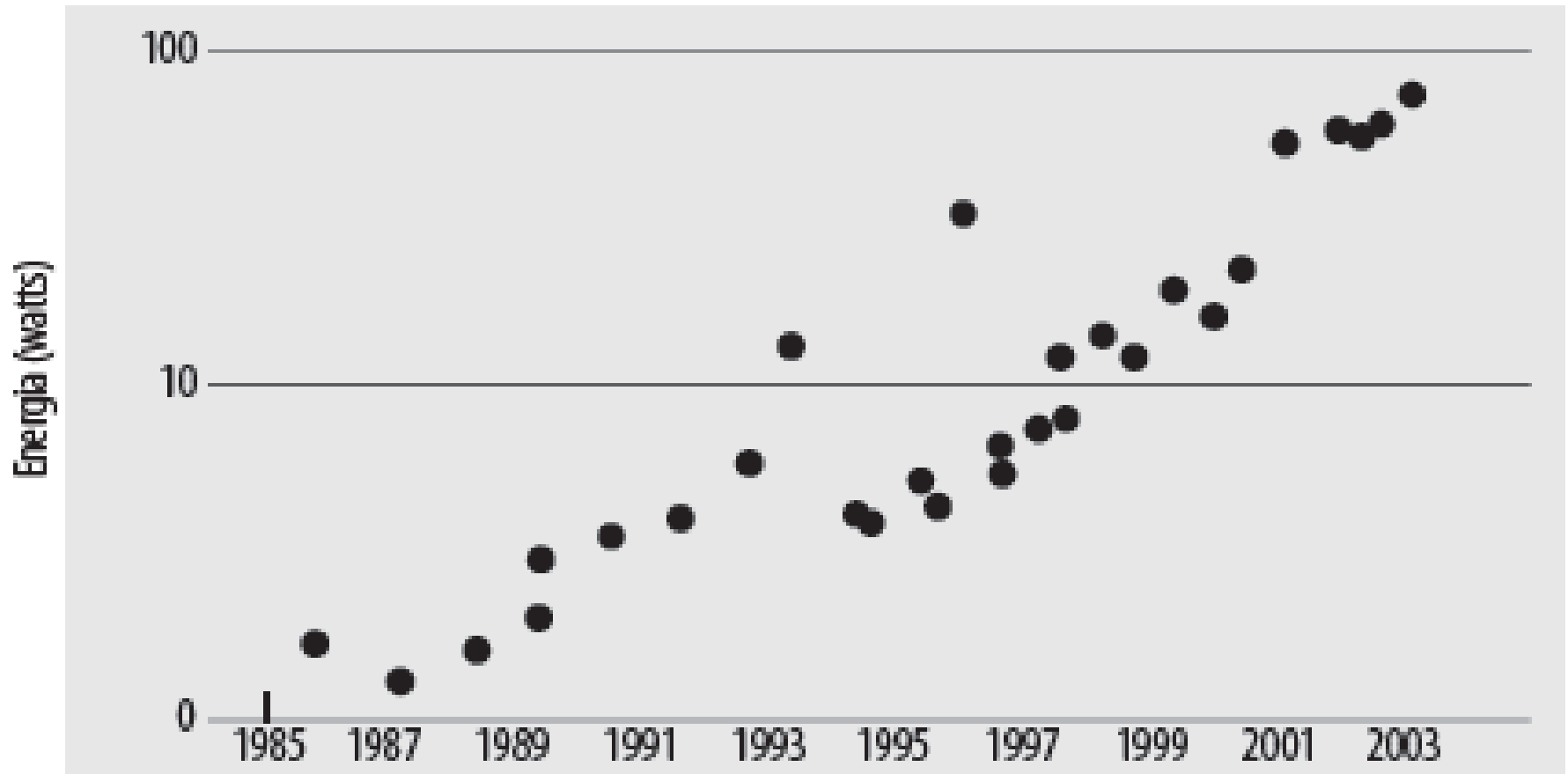
TENDÊNCIAS DE HARDWARE



TENDÊNCIAS DE HARDWARE



TENDÊNCIAS DE HARDWARE



STALLINGS, William. **Arquitetura e organização de computadores: projeto para o desempenho**. 8 ed. São Paulo: Prentice Hall : Person Education, 2010. 624 p. ISBN 9788576055648.

TANENBAUM, Andrew S. **Organização estruturada de computadores**. 5. ed São Paulo: Pearson Prentice Hall, 2007. 449 p. ISBN 9788576050674.

INTERRUPÇÕES

[Disponível em <https://youtu.be/5LPFB4Nv4FA>]

O QUE É MAIS IMPORTANTE: PROCESSADOR, NÚCLEOS OU CLOCK?

[Disponível em <https://youtu.be/VXY4U3rzsSQ>]

A stylized graphic of a circuit board with yellow lines and black and white dots, resembling a tree or a branching structure, located on the left side of the slide.

Arquitetura de computadores

UNIDADE CENTRAL DE PROCESSAMENTO

FELIPE G. TORRES