



上海交通大学
SHANGHAI JIAO TONG UNIVERSITY



C6000系列DSP的CPU结构概述

— DSP培训课件之四

上海交大-TI 联合**DSP**实验室

版权所有

- ④ TMS320C6000简介
- ④ C6000系列CPU结构介绍
- ④ CPU数据通路与控制
- ④ TMS320C6000公共指令集概述

TI DSP培训以及技术服务简介

上海交大BME-美国德州仪器联合DSP实验室成立于2007年，是国内最权威的TI技术服务于培训机构。实验室有TI（C6000，C2000，C5000，达芬奇，多核DSP）全系列开发平台，提供DSP，MSP430等技术培训与技术服务，项目合作等。培训内容有

- 1) CCS开发环境精解与实例；
- 2) DSP/SYS BIOS 实例；
- 3) C6000/C5000/C2000全系列DSP架构以及汇编，C语言，混合编程等；
- 4) HPI，EMIF，EDMA，Timer等外设；
- 5) C6416、DM642，C6678多核EVM开发平台实例；
- 6) Bootloader 原理以及实例等。

常年开班，三人以上集体报名8折优惠，学生5折。

联系电话：13651621236（牛老师），

邮件报名：jhniu@sjtu.edu.cn，niujinhai@yahoo.com.cn



上海交通大学
SHANGHAI JIAO TONG UNIVERSITY



颁发TI授权的培训证书



SHANGHAI JIAO TONG UNIVERSITY

the Office of the President

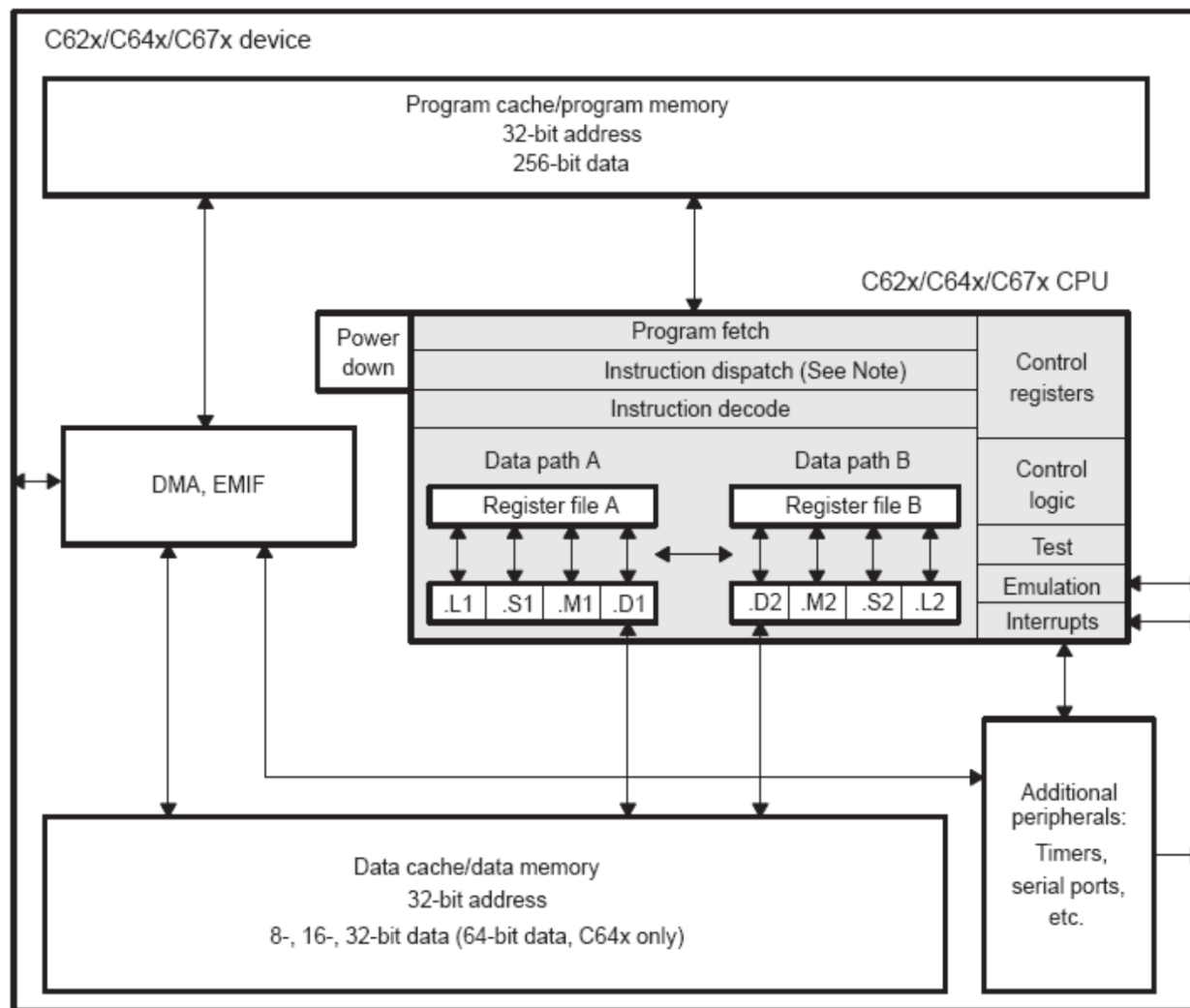


TMS320C6000简介

- ④ 美国TI公司发布的DSP芯片TMS320C6000 包括TMS320C62xx和 TMS320C64xx两个定点系列和TMS320C67xx 浮点系列，二个系列相互兼容。
- ④ C6000系列DSP主要特点：
 - 1) 采用了VelociTI甚长指令字（VLIW, Very Long Instruction Word）结构，可以单周期发射多条指令，实现很高的指令级并行效率。
 - 2) 统一的开发工具
 - 3) 管脚和代码兼容



C6000系列CPU结构介绍



图中阴影部分为CPU，它包括：

- 1、程序读入及指令译码、分配机构
- 2、程序执行机构
- 3、芯片测试和仿真端口及其控制逻辑。

TMS320C62XX/C64XX/C67XX结构框图



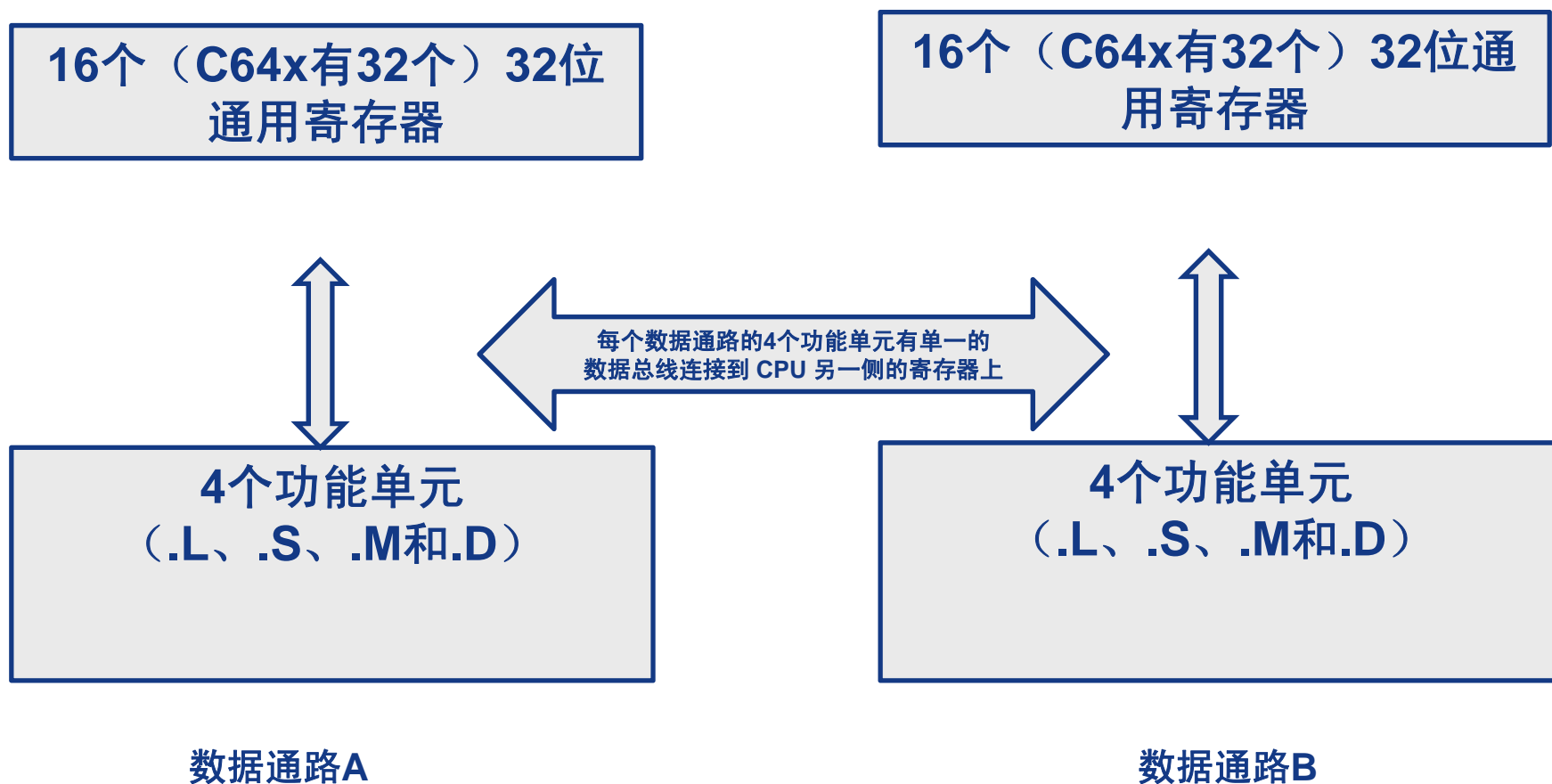
④ 程序执行机构包括

- 1) 2 个对称数据通路A 和 B，每组数据通路有读入及存储（写出）数据总线与片内数据存储器相连。
- 2) 2 个对称的通用寄存器组
- 3) 2组对称的功能单元（每组 4 个）
- 4) 控制寄存器组和控制逻辑以及中断逻辑等



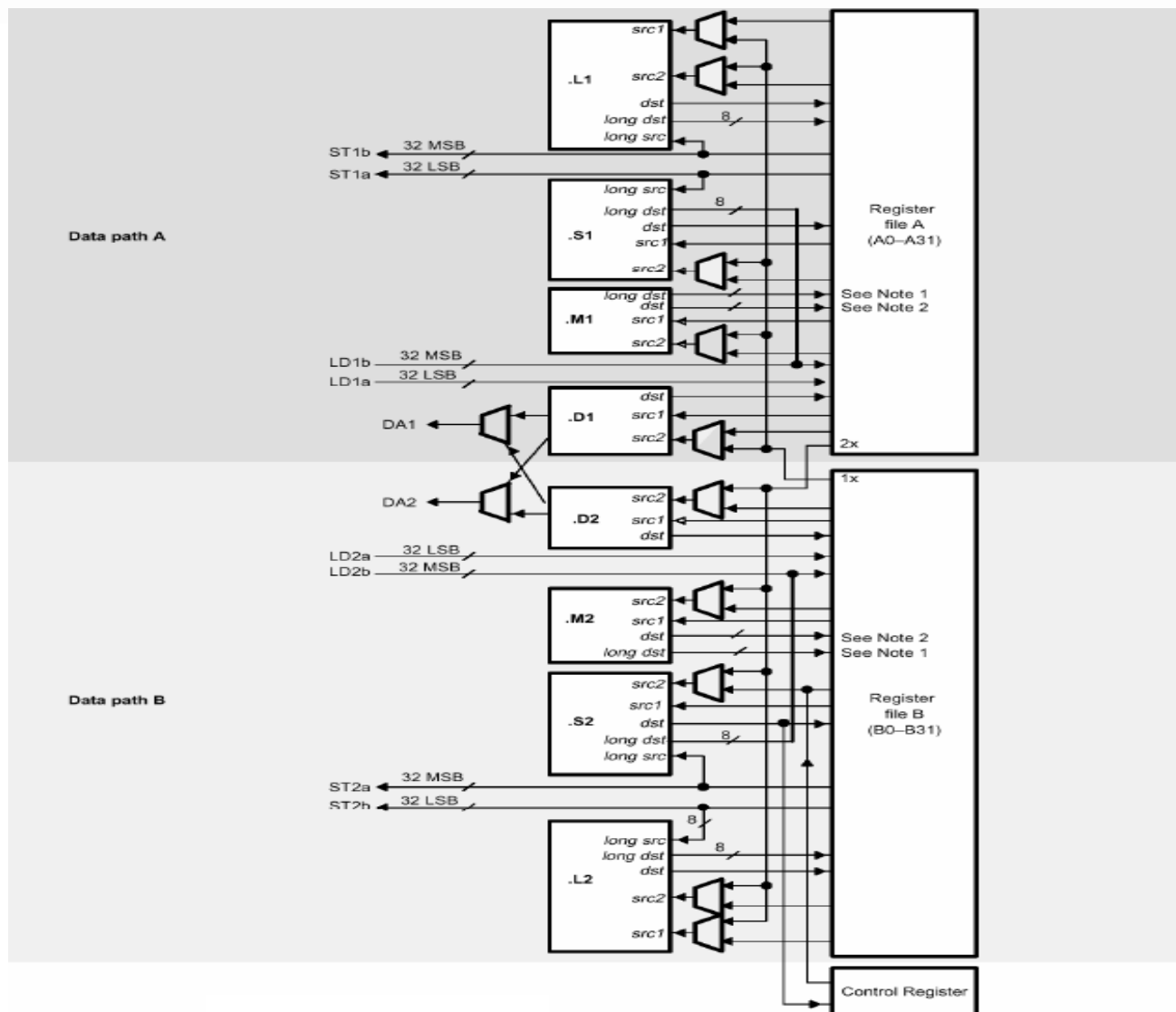
C6000系列CPU结构介绍

- 2 个对称的可进行数据处理的数据通路（A 和 B）





CPU数据通路与控制

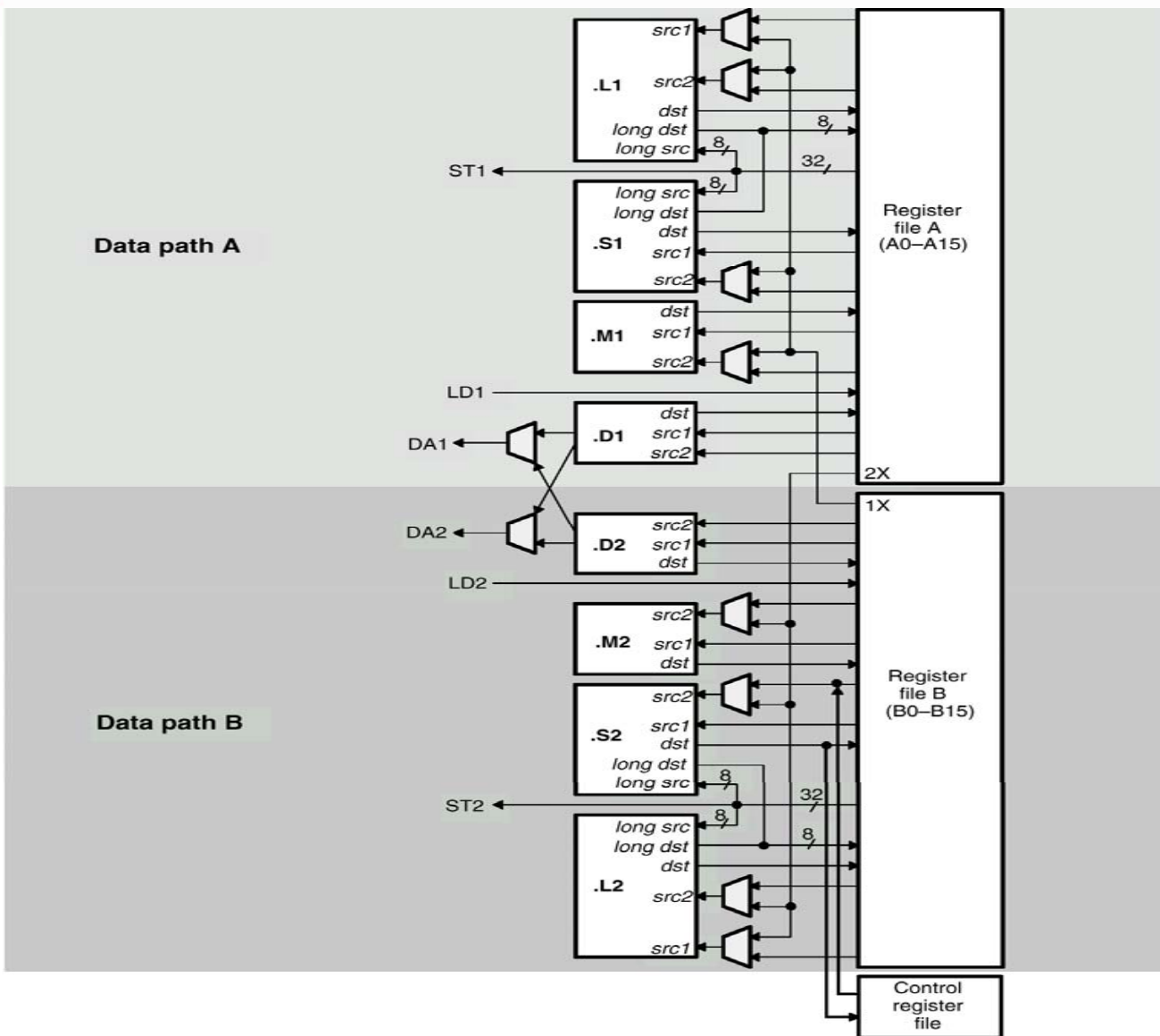


TMS320C64XX

CPU数据通路



CPU数据通路与控制

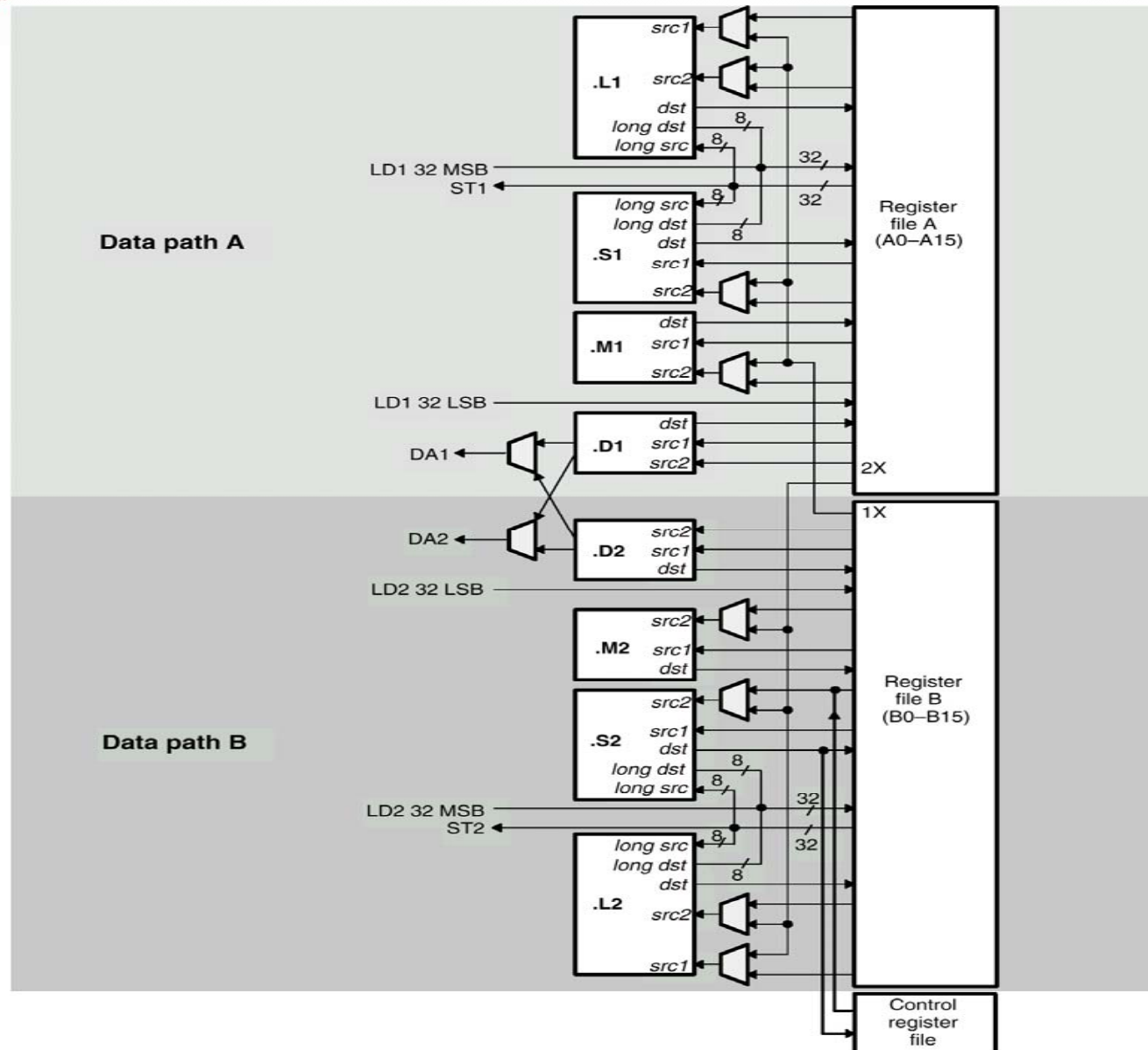


TMS320C62XX

CPU数据通路



CPU数据通路与控制



TMS320C67XX

CPU数据通路



C62xx、C67xx和C64xx有类似的数据通道都包括：

- ④ 2 个通用寄存器组（A 和 B）
- ④ 8 个功能单元（.L1、.L2、.S1、.S2、.M1、.M2、.D1 和.D2）
- ④ 2 个数据读取通路（LD1 和 LD2） C64xx 和 C67xx 每侧有 2 个 32 位读取总线，C62xx 每侧只有 1 个 32 位读取总线。
- ④ 2 个数据存储通路（ST1 和 ST2） C64xx 每侧有 2 个 32 位存储总线， C62x/C67x 每侧只有 1 个 32 位存储总线。
- ④ 2 个寄存器组交叉通路（1X 和 2X）
- ④ 2 个数据寻址通路（DA1 和 DA2）

④ 通用寄存器的作用

- 1、存放数据，作为指令的源操作数和目的操作数。
- 2、作为间接寻址的地址指针，其中用于循环寻址的寄存器为A4-A7和B4-B7。
- 3、条件寄存器为A1, A2, B0, B1, B2，C64x中A0也可以用作条件寄存器。

通用寄存器组支持32位和40位定点数据, C67x和C64x也支持64位双精度数据，32位数据可以存放在任一通用寄存器内，对于40位和64位数据，需跨放在两个寄存器内。

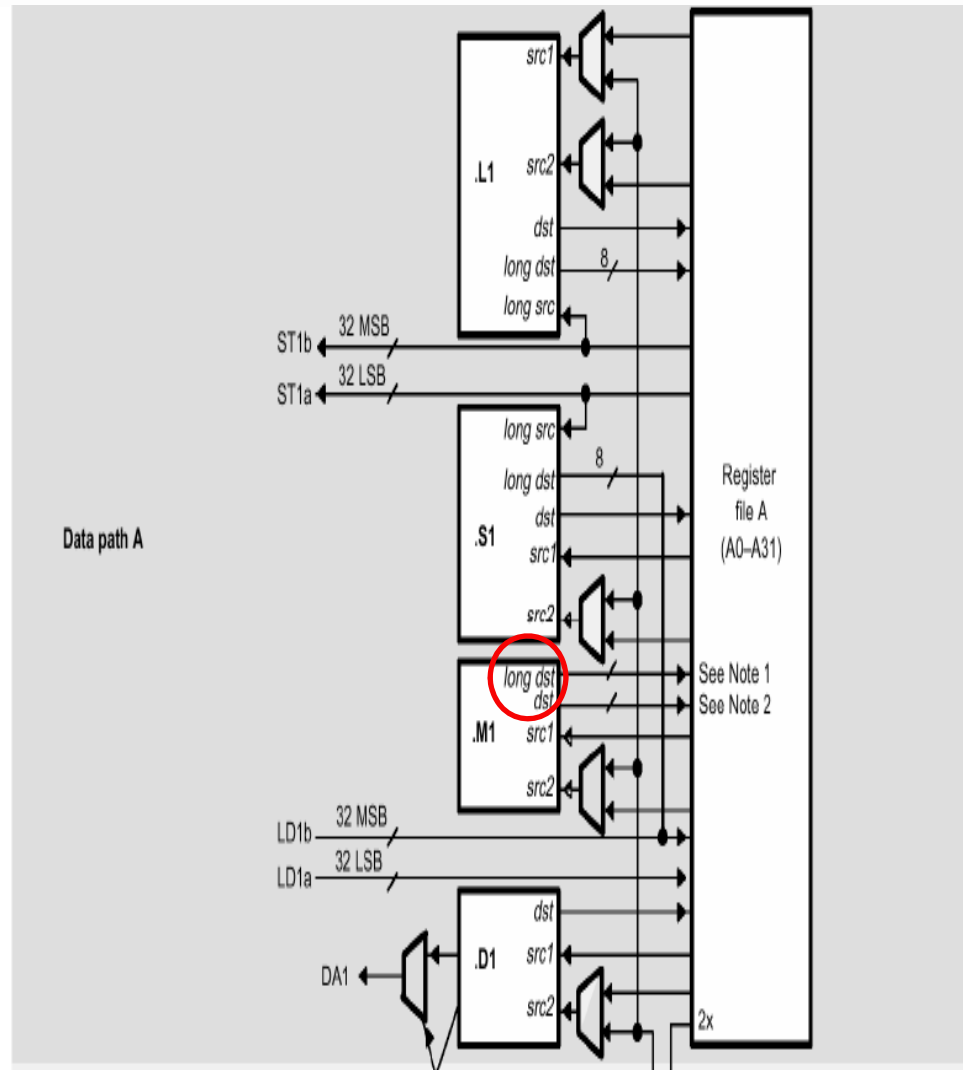


CPU数据通路与控制



功能单元

- 每个功能单元都有各自到通用寄存器的读写端口，其中2个32读端口，1个32写端口。
- .L1、.L2、.S1和.S2另有8位读端口和写端口，支持40位操作数的读写。
- 同一周期8个功能单元可并行使用。
- C64x 的.M 单元可以返回64 位结果，所以它还多了一个 32 位写端口。 .M 单元long_dst是32MSB
.dst是 32 LSB。



TMS320C64xxCPU的数据通路
校长办公室

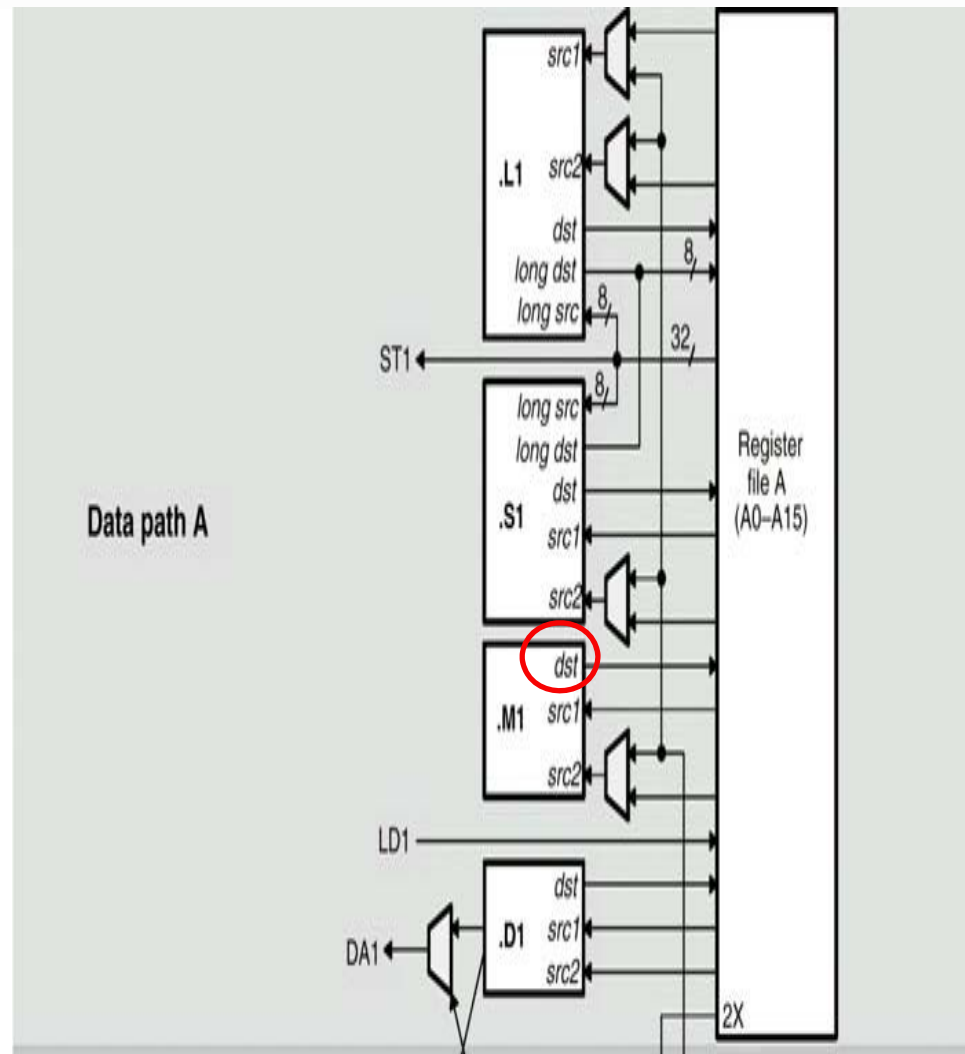


CPU数据通路与控制



功能单元

- 每个功能单元都有各自到通用寄存器的读写端口，其中2个32读端口，1个32写端口。
- .L1、.L2、.S1和.S2另有8位读端口和写端口，支持40位操作数的读写。
- 同一周期8个功能单元可并行使用。
- C64x 的.M 单元可以返回64 位结果，所以它还多了一个 32 位写端口。 .M 单元 long dst 是 32 MSB, dst 是 32 LSB。





功能单元——执行的操作 (黑体字为只有c64系列才有的功能)

功能单元	定点操作	浮点操作
.L单元 (.L1, .L2)	32/40 位算术和比较操作 32 位中最左边 1 或 0 的位数计数 32 位和 40 位归一化操作 32 位逻辑操作 字节移位 数据打包/解包 5 位常数产生 双 16 位算术运算 4 个 8 位算术运算 双 16 位极小/极大运算 4 个 8 位极小/极大运算	算术操作 数据类型转换操作: DP(双精度) → SP(单精度), INT(整型) → DP, INT → SP
.S单元 (.S1, .S2)	32 位算术操作 32/40 位移位和 32 位位域操作	比较 倒数和倒数平方根操作 绝对值操作 SP → DP 数据类型转换



功能单元——执行的操作

(黑体字为只有c64系列才有的功能)

功能单元	定点操作	浮点操作
.S单元 (.S1,.S2)	32 位逻辑操作 转移 常数产生 寄存器与控制寄存器数据传递(仅.S2) 字节移位 数据打包/解包 双 16 位比较操作 4 个 8 位比较操作 双 16 位移位操作 双 16 位带饱和的算术运算 4 个 8 位带饱和的算术运算	
.M单元 (.M1,.M2)	16×16 乘法操作	32×32 乘法操作 浮点乘法操作



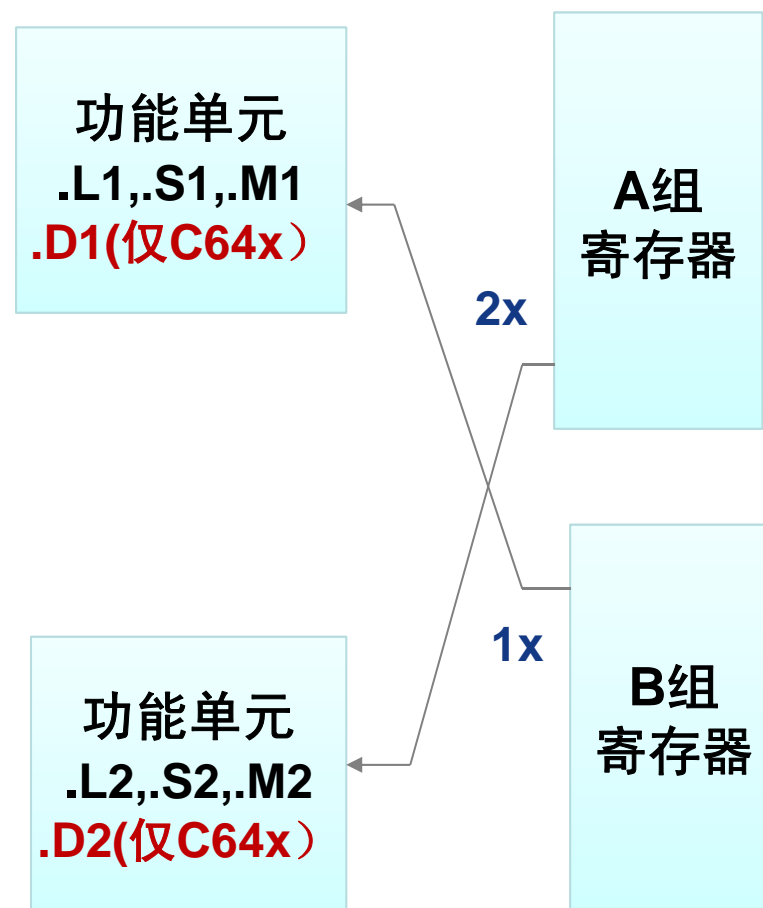
功能单元——执行的操作 (红色字体为只有c64系列才有的功能)

功能单元	定点操作	浮点操作
.M单元(.M1,.M2)	16×32 乘法操作 4 个 8×8 乘法操作 双 16×16 乘法操作 双 16×16 带加/减运算的乘法操作 4 个 8×8 带加法运算的乘法操作 位扩展 位交互组合与解位交互组合 变量移位操作 旋转 Galois 域乘法	
.D单元 (.D1,.D2)	32位加、减、线性及循环寻址计算 带5位常数偏移量的字读取与存储 带15位常数偏移量的字读取与存储 (仅.D2) 带5位常数偏移量的双字读取与存储 无边界调节的字读取与存储 5位常数产生 32位逻辑操作	带5位常数偏移量的双字读取



寄存器组交叉通路

- CPU中有两个交叉通路1X和2X。
- 1X: 允许A侧功能单元读取B组寄存器数据。
- 2X: 允许B侧功能单元读取A组寄存器数据
- 每侧仅有一个交叉通路，在同一周期内从另一侧寄存器组读操作数只能一次，或者同时进行使用2个交叉通路（1X和2X）的操作
- .S, .M, .D功能单元仅src2可以使用另一侧寄存器数据
- 仅C64系列的.D能使用交叉通路

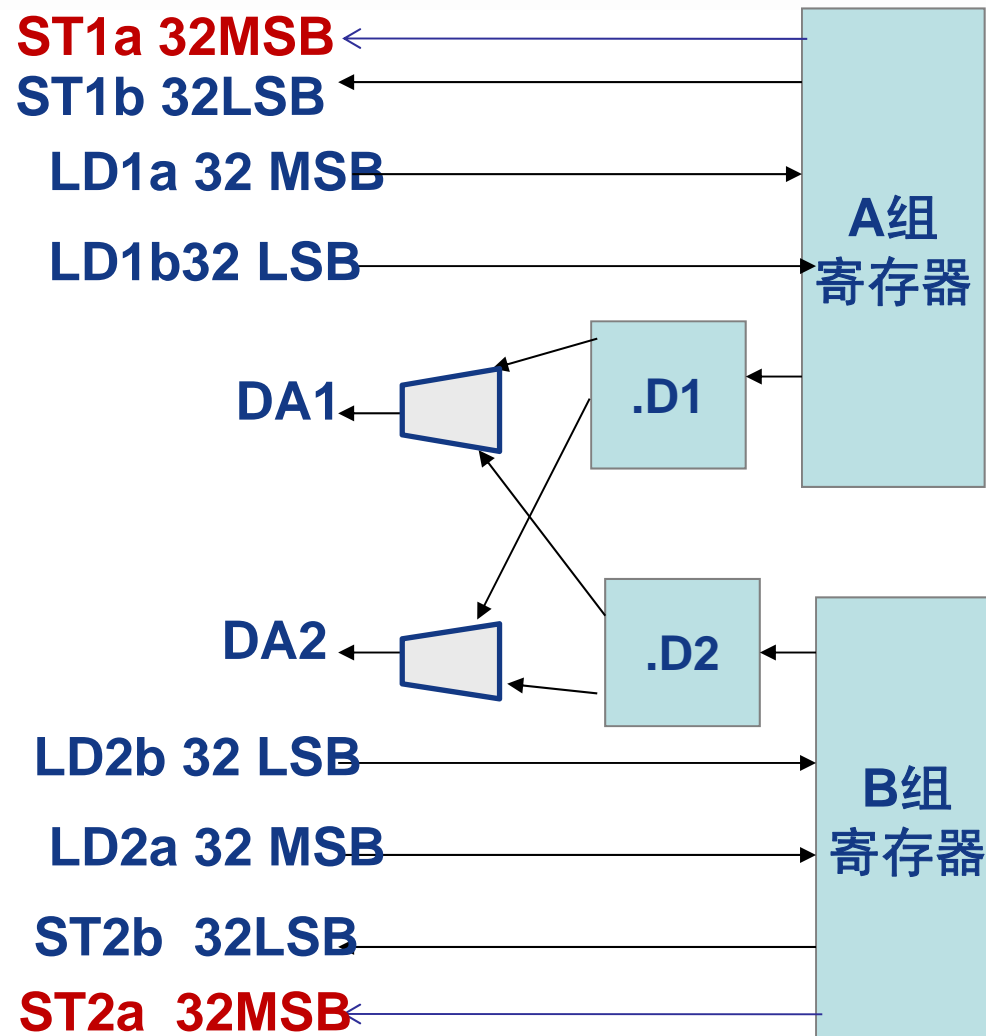




CPU数据通路与控制

数据存储器及读取存储通路

- 在C62xx的CPU中，有2个32位通路（每侧1个）把数据从存储器读取到寄存器（Load指令）。
- C67xx 和 C64xx 除此之外，还有第 2 个 32 位读取通路，图中的LD1a, LD2a。
- C62xx/C67xx有2个32位写数据通路ST1和ST2，可分别将各组寄存器的数据存储到数据存储器（Store指令）。
- C64xx支持双字存储，还有第2个32位存储通路，图中的ST1a和ST2a。



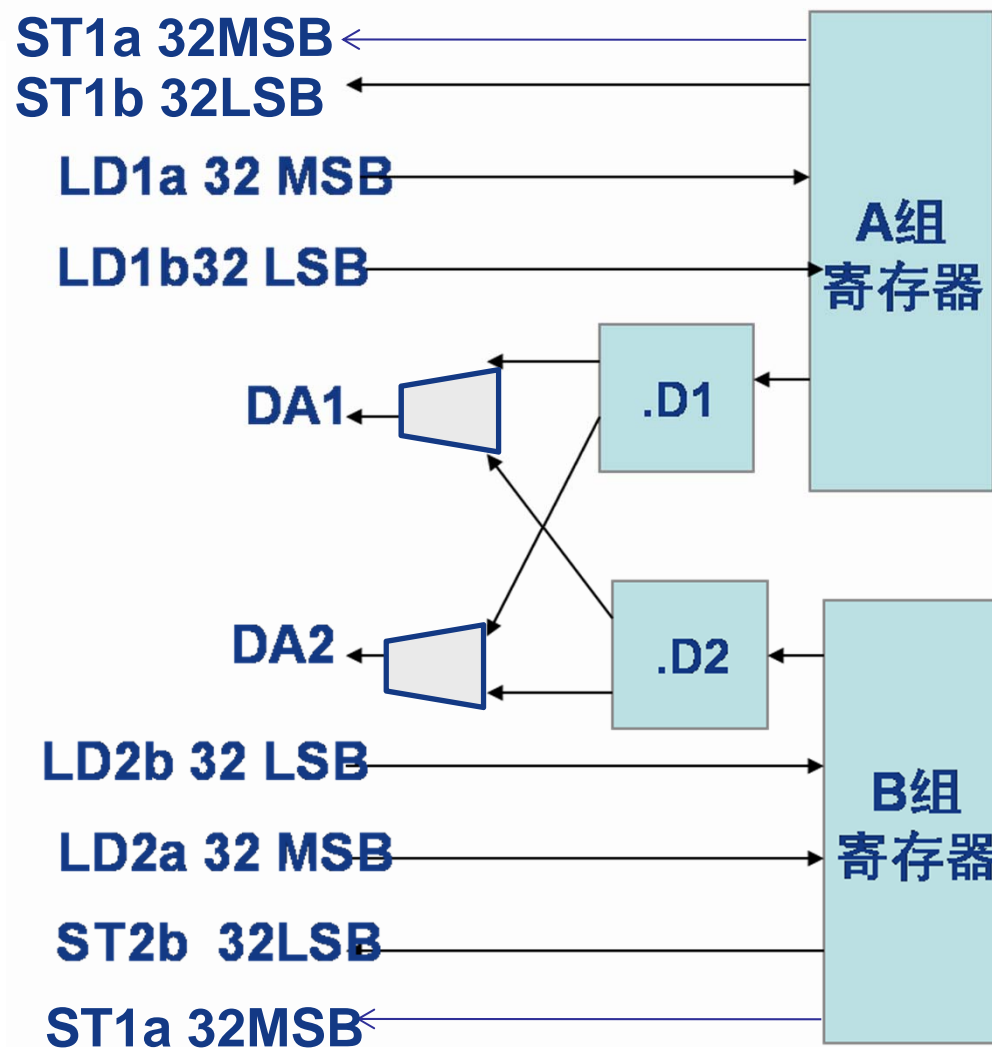
TMS320C64x存储器读取通路

校长办公室



CPU数据通路与控制

- 2个数据地址通路 DA1, DA2
- 允许寄存器产生的数据地址支持同侧寄存器到存储器的存取操作.
- 也允许寄存器产生的数据地址支持另一侧寄存器到存储器的存取操作



TMS320C64x存储器读取通路



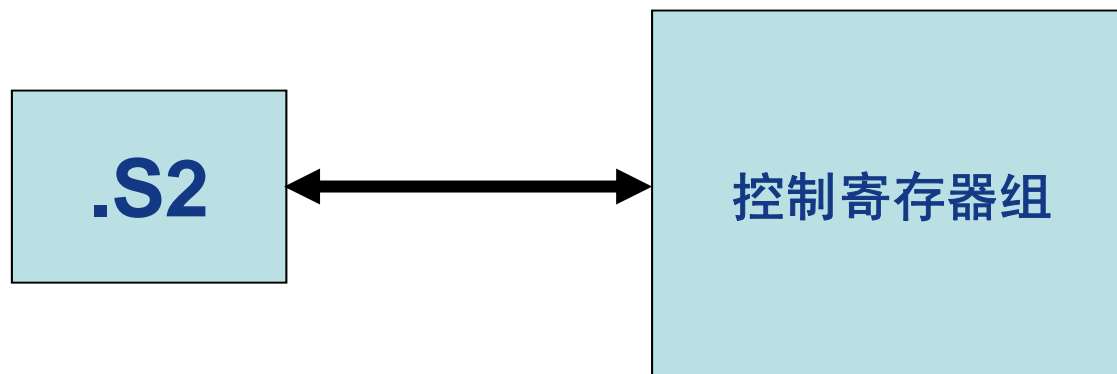
控制寄存器

控制寄存器缩写	控制寄存器名称	描述
AMR	寻址模式寄存器	指定是否使用线性或循环寻址，也包括循环寻址的尺寸
CSR	控制状态寄存器	包括全局中断使能位、高速缓冲存储器控制位和其它各种控制和状态位
IFR	中断标志寄存器	显示中断状态
ISR	中断设置寄存器	允许软件控制挂起的中断
ICR	中断清除寄存器	允许软件清除挂起的中断
IER	中断使能寄存器	允许使能/禁止个别中断
ISTP	中断服务表指针	指向中断服务表的开始
IRP	中断返回指针	保存从可屏蔽中断返回时的地址

TMS320C67xx 除上述控制寄存器外，为支持浮点运算，还另外配置了 3个寄存器控制浮点运算。

TMS320C64xx另外配置了一个寄存器控制 Galois 生成多项式函数，称为 **GFPGFR**。

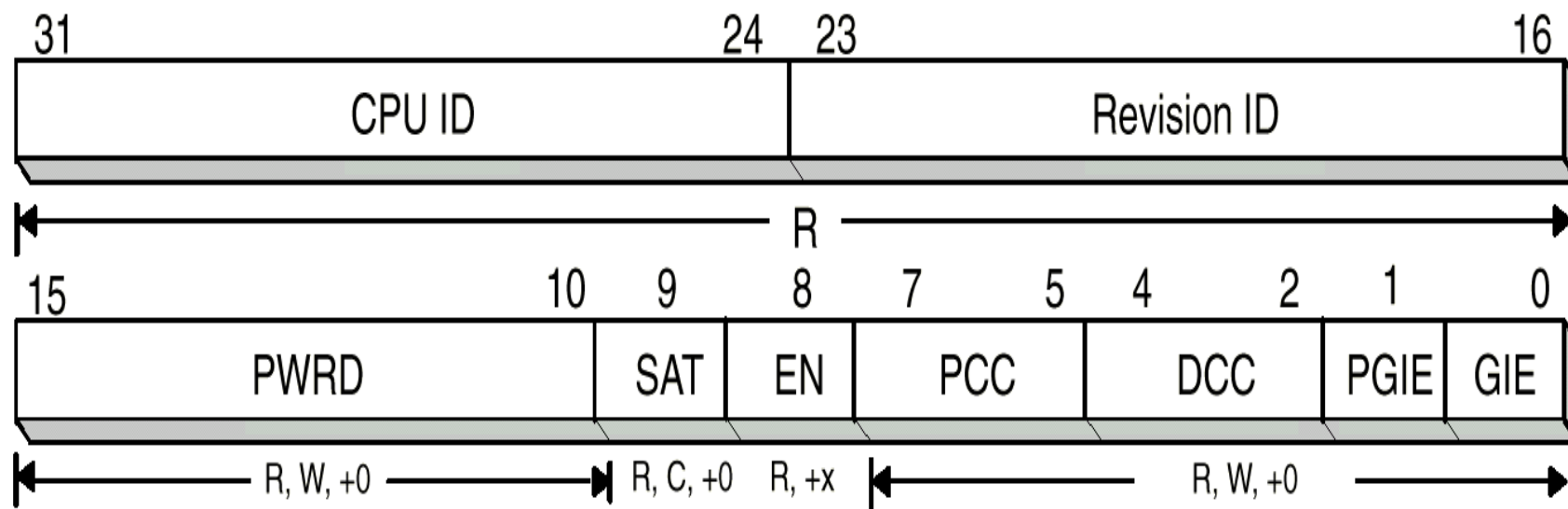
控制寄存器



- ④ 访问控制寄存器使用：搬移MVC指令
- ④ 仅功能单元 .S2 可通过 MVC指令访问控制寄存器，从而对控制寄存器进行读写操作。



控制状态寄存器



- Legend:**
- R Readable by the **MVC** instruction
 - W Writeable by the **MVC** instruction
 - +x Value undefined after reset
 - +0 Value is zero after reset
 - C Clearable using the **MVC** instruction



控制状态寄存器字段描述

位置	宽度	字段名	功能
31-24	8	CPU ID	CPU ID(识别号), 定义哪个 CPU
23-16	8	REV ID	修订版号
15-10	6	PWRD	控制低功耗模式, 该值读时总为零
9	1	SAT	饱和位, 当功能单元执行一个饱和位时被设置, 饱和位只能靠 MVC 指令清除和一个功能单元设置。当清除和设置在同一周期内同时发生时, 由功能单元的设置优先于 MVC 指令的清除。饱和位在饱和发生后一个周期被设置
8	1	EN	端位: 1 = 小端位 0 = 大端位
7-5	3	PCC	程序高速缓冲存储控制模式
4-2	3	DCC	数据高速缓冲存储控制模式
1	1	PGIE	前 GIE(全局中断使能), 当一个中断发生时, 保存 GIE
0	1	GIE	全局中断允许, 允许 (1) 和禁止 (0) 除复位和不可屏蔽中断之外的所有中断。



C6000芯片公共指令集概述

.S Unit		.L Unit	
ADD	MVKH	ABS	NEG
ADDK	NOT	ADD	OR
ADD2	NEG	AND	SADD
B	OR	CMPEQ	SAT
B IRP	SET	CMPGT	SSUB
B NRP	SHL	LMBD	SUB
B reg	SHR	MV	SUBC
CLR	SSHL	NORM	XOR
EXT	SUB	NOT	ZERO
MV	SUB2	.D Unit	
MVC	XOR	ADD	ST
MVK	ZERO	ADDA	SUB
.M Unit		LD	SUBA
MPY	MPYLH	Other	
MPYH	SMPY	NOP	IDLE
MPYHL	SMPYH		

注：对C64x及
C67x同样适用

C62xx指令集（根据功能单元分类）

校长办公室

the Office of the President

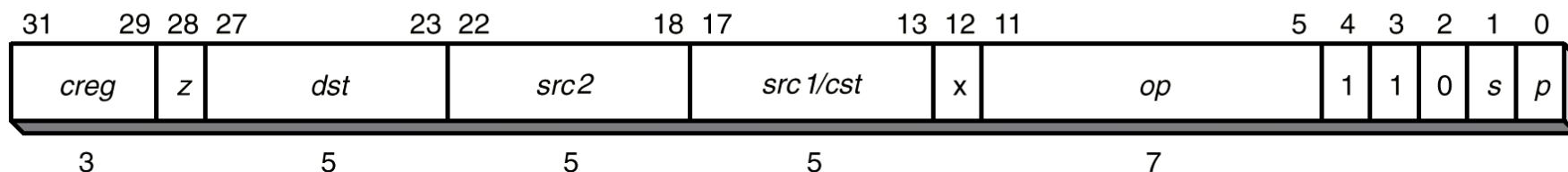
C6000芯片公共指令集概述

- ④ TMS320C6400 系列扩展了 88 条指令， 这些指令的扩展建立在其 CPU 结构改进基础之上。
- ① 与 C6000 公共指令集的指令功能及运行完全一致， 只是增加了可执行这些指令的功能单元。这类指令共有6条， 如AND指令， C62x/C67x里， 只有 .L和 .S功能单元可以运行， 在C6400系列里， .D功能单元也可运行。
- ② 与 C6000 公共指令集内对应指令的功能及运行基本一致， 主要差别是指令操作数的类型增加了。
- ③ 新增指令 48 条， 例如求点积和的指令 DOTP2、 Galois 域乘法运算指令 GMPY4 和数据打包与解包指令 PACK2/UNPKHU4 等。

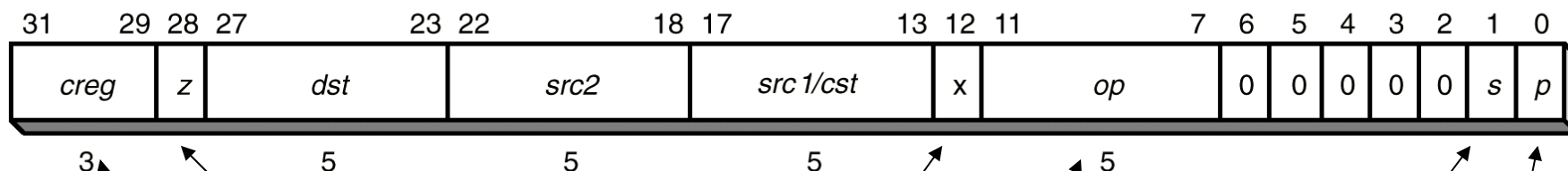


指令操作码映射

Operations on the .L unit



Operations on the .M unit



是否等于零的测试

指令域

并行执行

指定条件寄存器

源2使用交叉通路

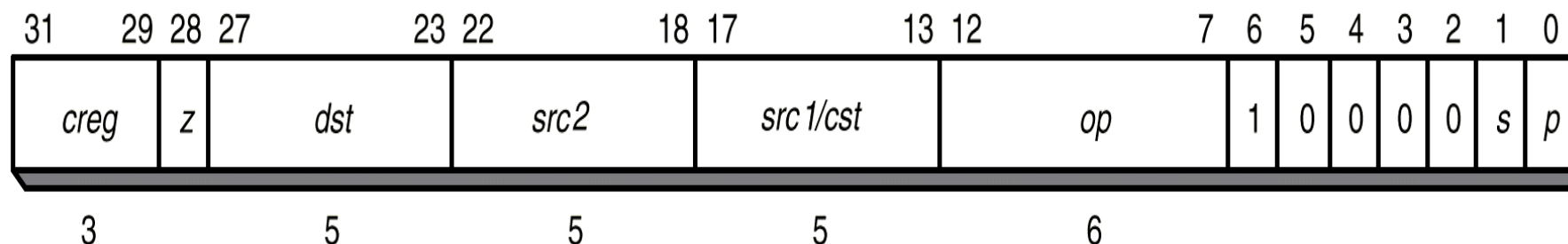
目的寄存器为A组或B组

TMS320C6000.L/.M指令操作码映射图

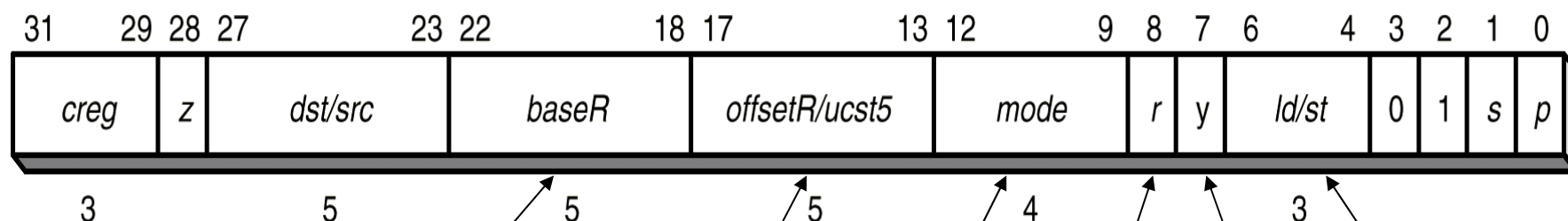


指令操作码映射

Operations on the .D unit



Load/store baseR + offsetR/cst on the .D unit



基址寻址寄存器

寻址模式

LDDW位

选择D1或D2

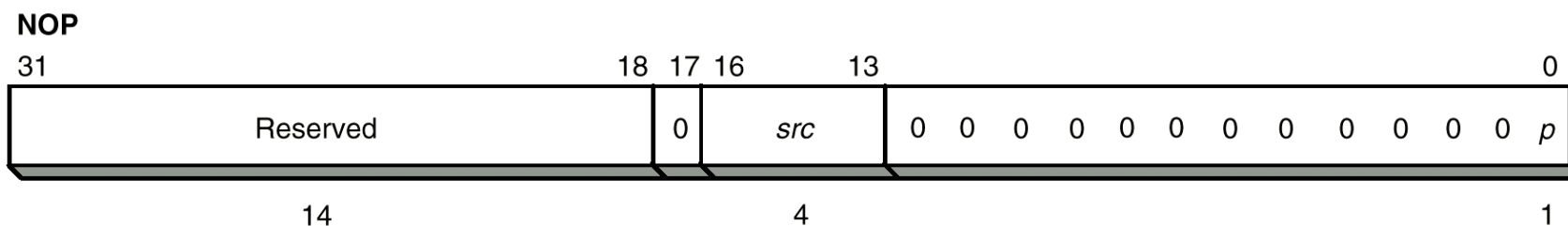
寄存器偏移量/5位无符号常量

load/store指令域

TMS320C6000.D指令操作码映射图

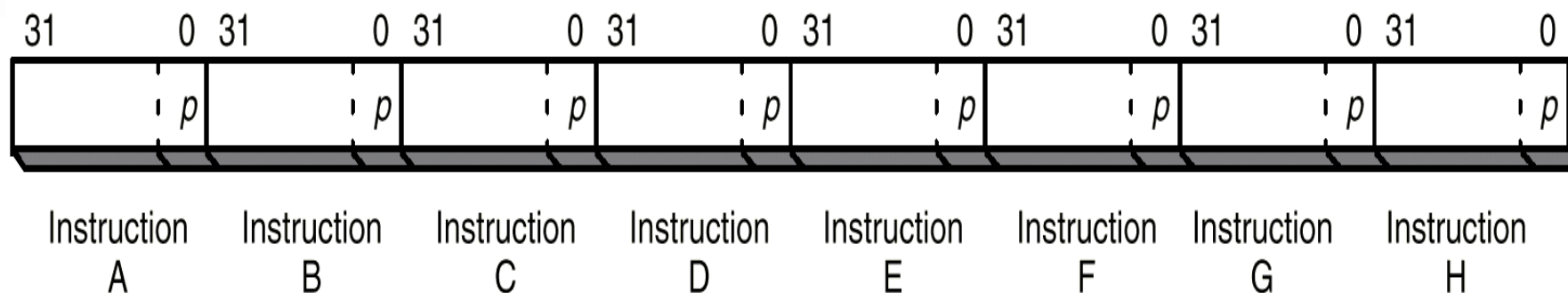


指令操作码映射



TMS320C6000 NOP 指令操作码映射图

并行操作



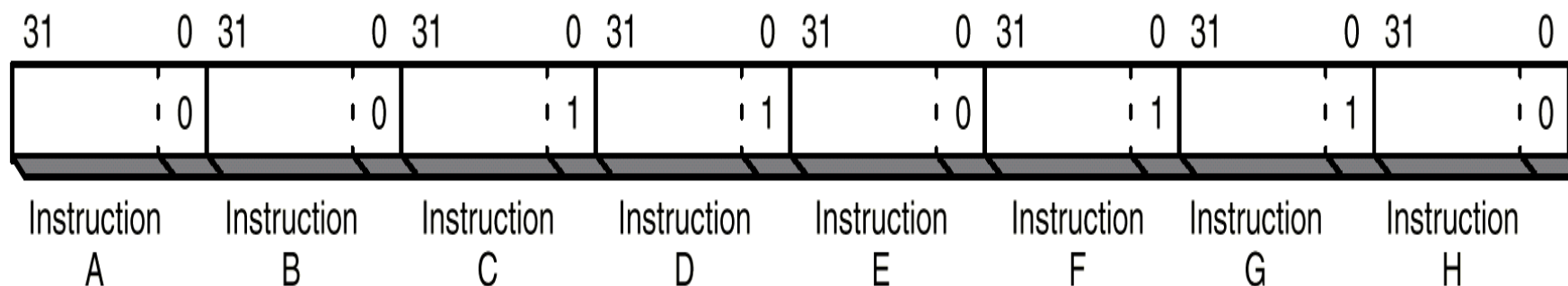
取指包的基本格式

- 取指包: 八条32bit指令
- 执行包: 所有并行执行的指令组成一个执行包, 最多包含8条指令。执行包中的每一条指令使用的功能单元必须各不相同。
- 每条指令的并行执行位 (p 位) 控制本条指令是否与取指包中的其他指令并行执行:
 - $p = 1$ 与下条指令并行
 - $p = 0$ 下条指令在当前指令的下个周期执行



并行操作

- 例：一个取指包分为几个执行包时，各指令的并行执行位（P位）模式



Cycle/Execute Packet	Instructions		
1	A		
2	B		
3	C	D	E
4	F	G	H



条件操作

Specified Conditional Register	<i>creg</i>				<i>z</i>
	Bit	31	30	29	28
Unconditional		0	0	0	0
Reserved		0	0	0	1
B0		0	0	1	z
B1		0	1	0	z
B2		0	1	1	z
A1		1	0	0	z
A2		1	0	1	z
Reserved		1	1	x	x

- ④ *creg*指定条件寄存器
- ④ $z=1$ ，进行零测试，即条件寄存器内容为零时为真
- ④ $z=0$ ，进行非零测试，即条件寄存器内容为非零时为真
- ④ $creg=0$ ， $z=0$ ，意味着指令将无条件地执行
- ④ 在书写汇编程序时，以方括号对条件操作进行描述，方括号内是条件寄存器的名称，即A0（仅C64X）A1, A2, B0-B2。

例如：[A2] ADD . L2 B1, B2, B3; ADD指令在A2非零时执行

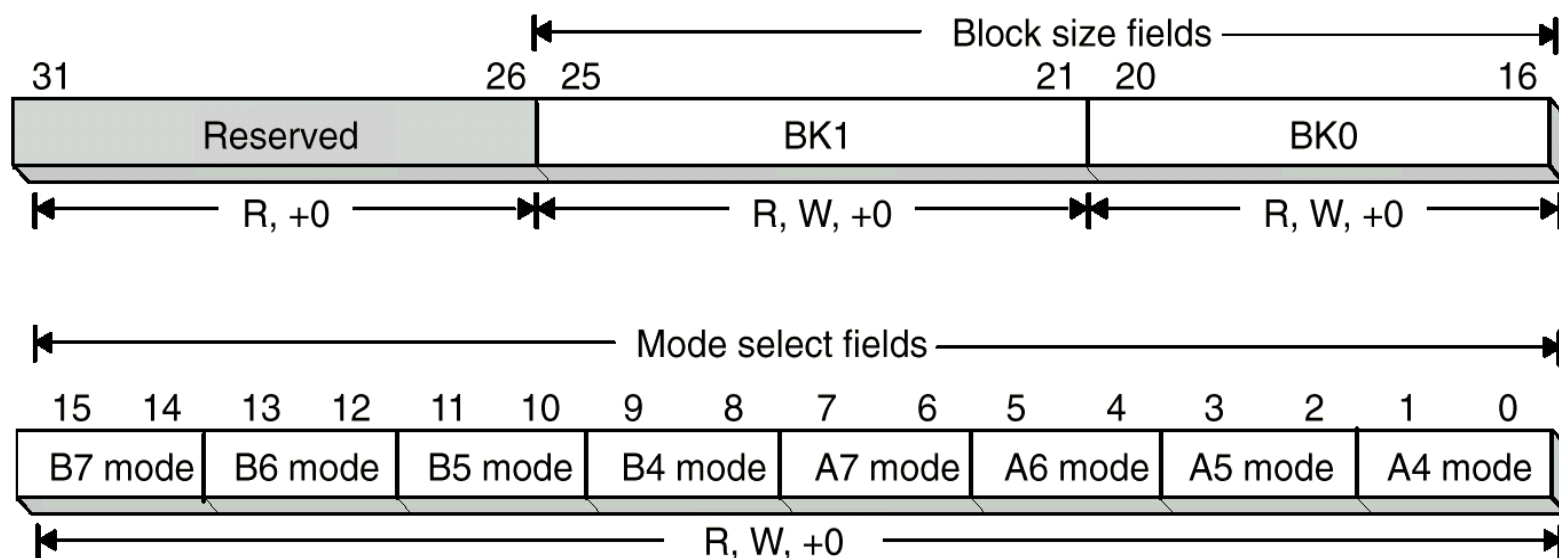
[!A2] ADD . L2 B1, B2, B3; ADD指令在A2零时执行



寻址方式



寻址模式寄存器 (AMR)



Legend: R Readable by the **MVC** instruction
W Writeable by the **MVC** instruction
+0 Value is zero after reset



寻址模式

模式 (Mode)	描 述
00	线性寻址 (复位缺省)
01	循环寻址, 使用 BK0 字段
10	循环寻址, 使用 BK1 字段
11	保留



C6000芯片公共指令集概述

用C64xx实现算法举例

- ④ 多数DSP算法包括如下运算：

$$Y = \sum_{n=1}^N a_n * x_n$$

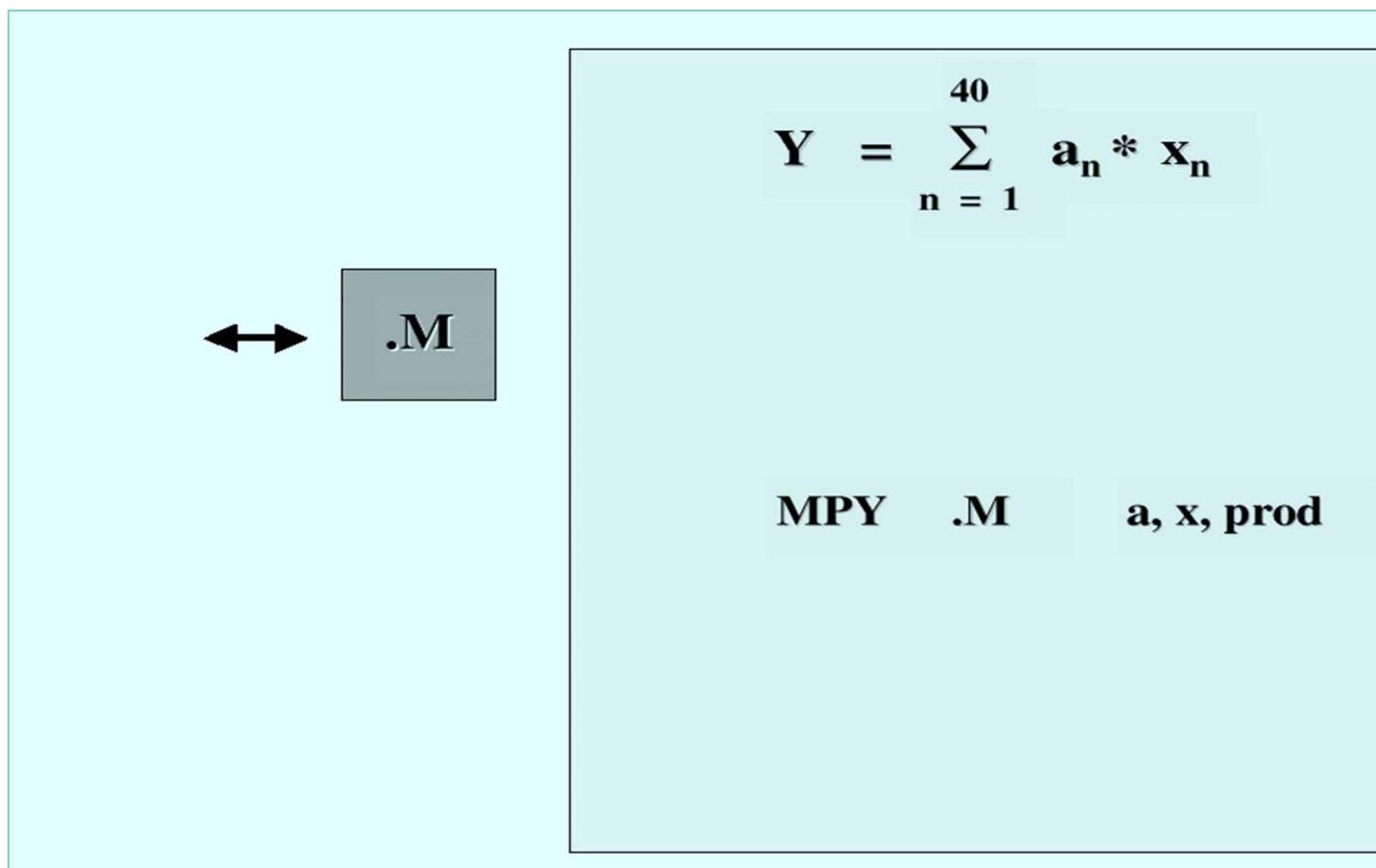
- ④ C64xx如何实现这个运算？

运算操作：相乘、相加、循环和更新数据



C6000芯片公共指令集概述

相乘（.M单元）

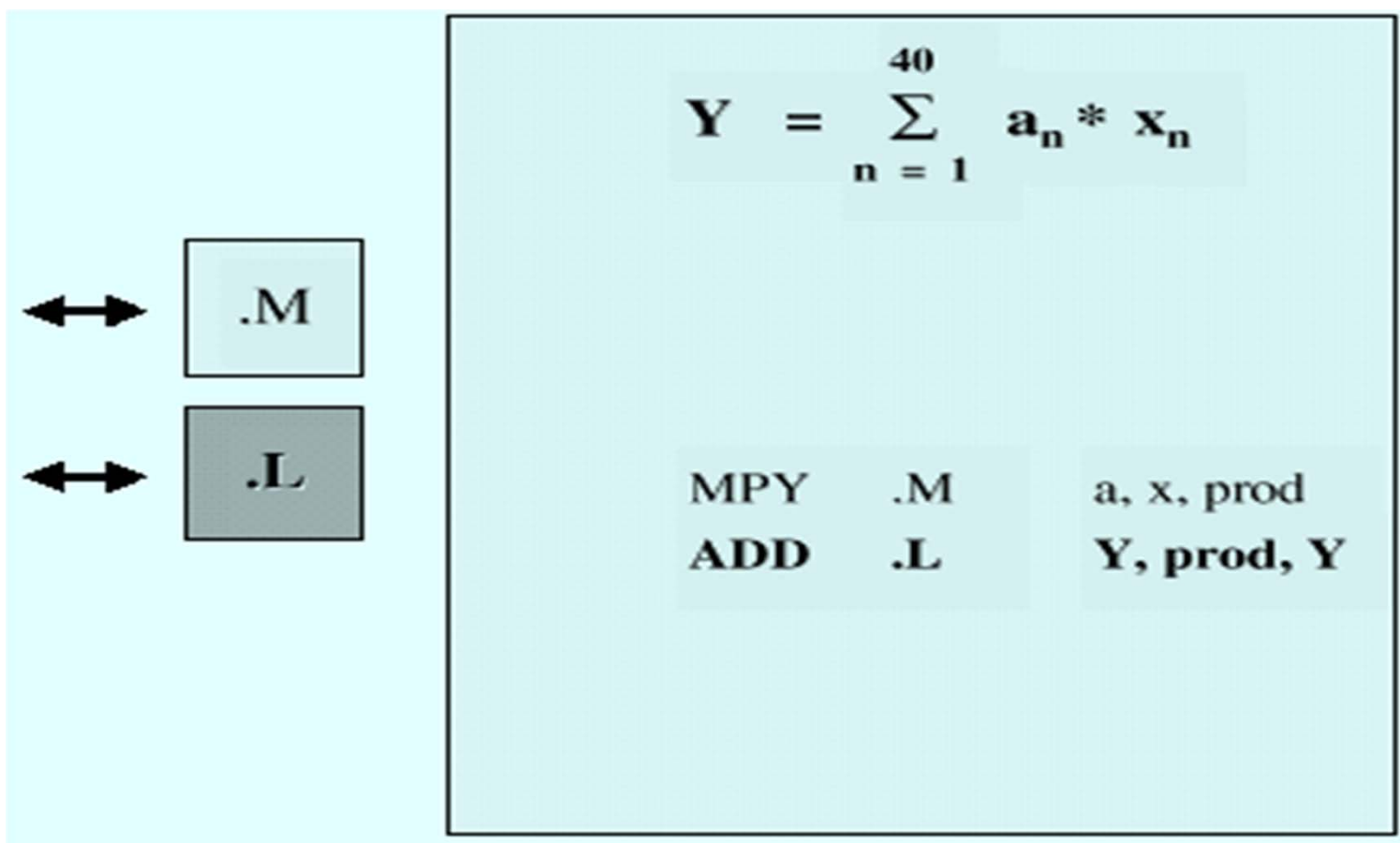




C6000芯片公共指令集概述



相加（.L单元）

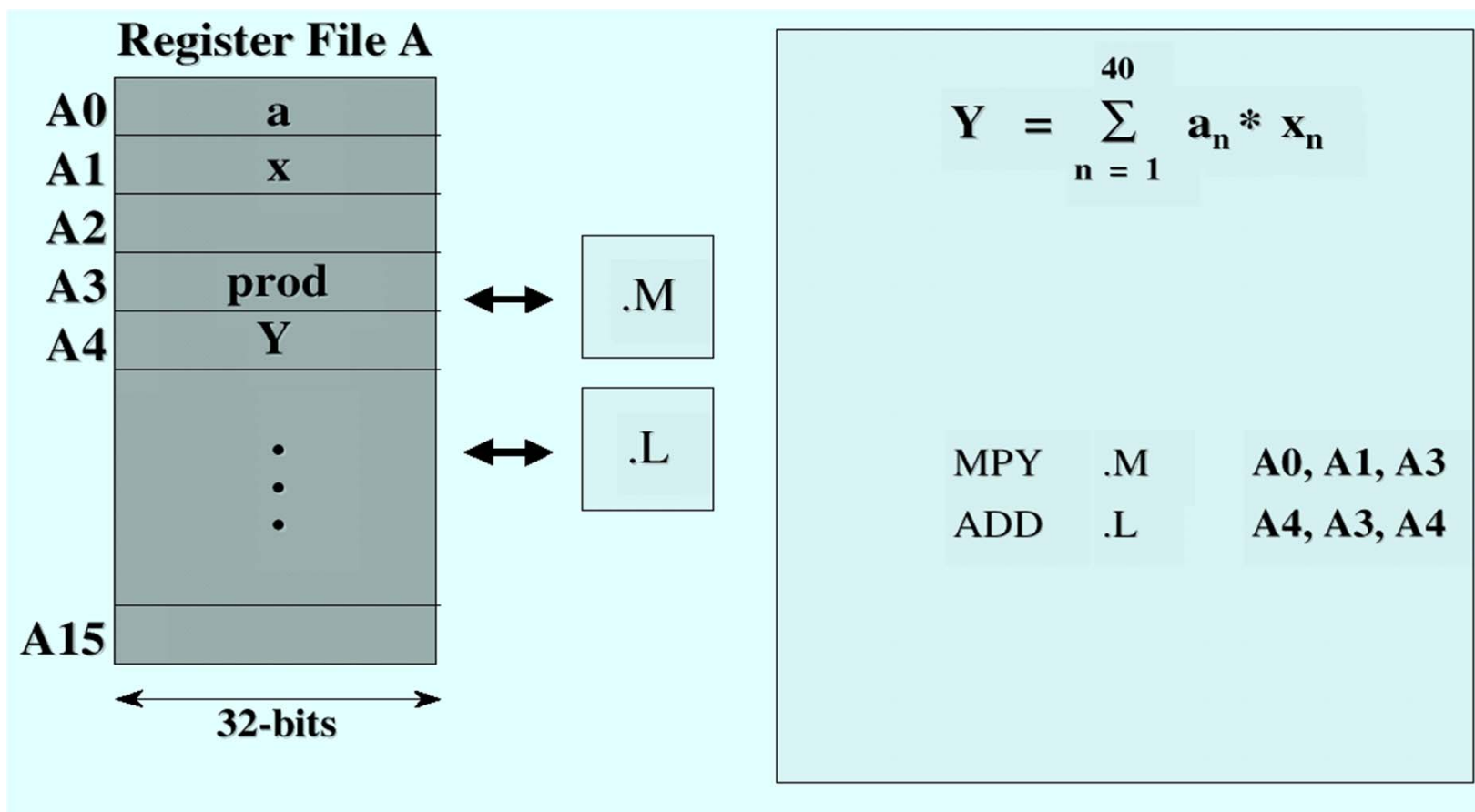




C6000芯片公共指令集概述



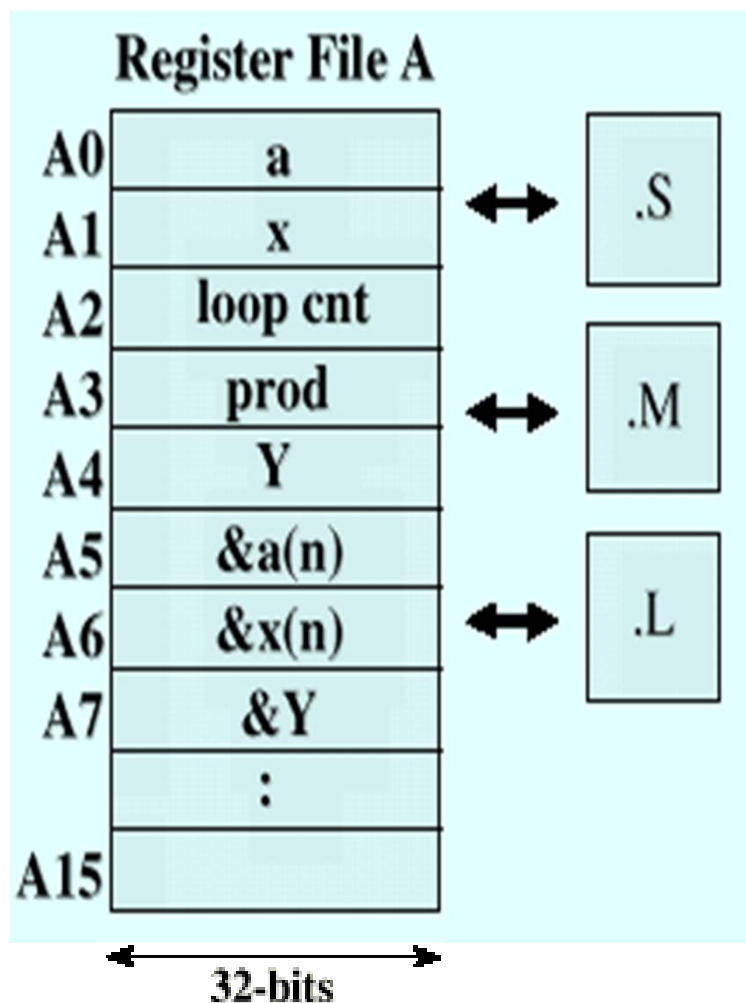
寄存器取代变量





C6000芯片公共指令集概述

如何读取/存入?



1) a、x和Y变量在存储器中

Memory	a [40]	← A5
	x [40]	← A6
	Y	← A7

2) 建立变量指针

A5 = &a

A6 = &x

A7 = &Y

3) load/store中使用指针

LD *A5, A0

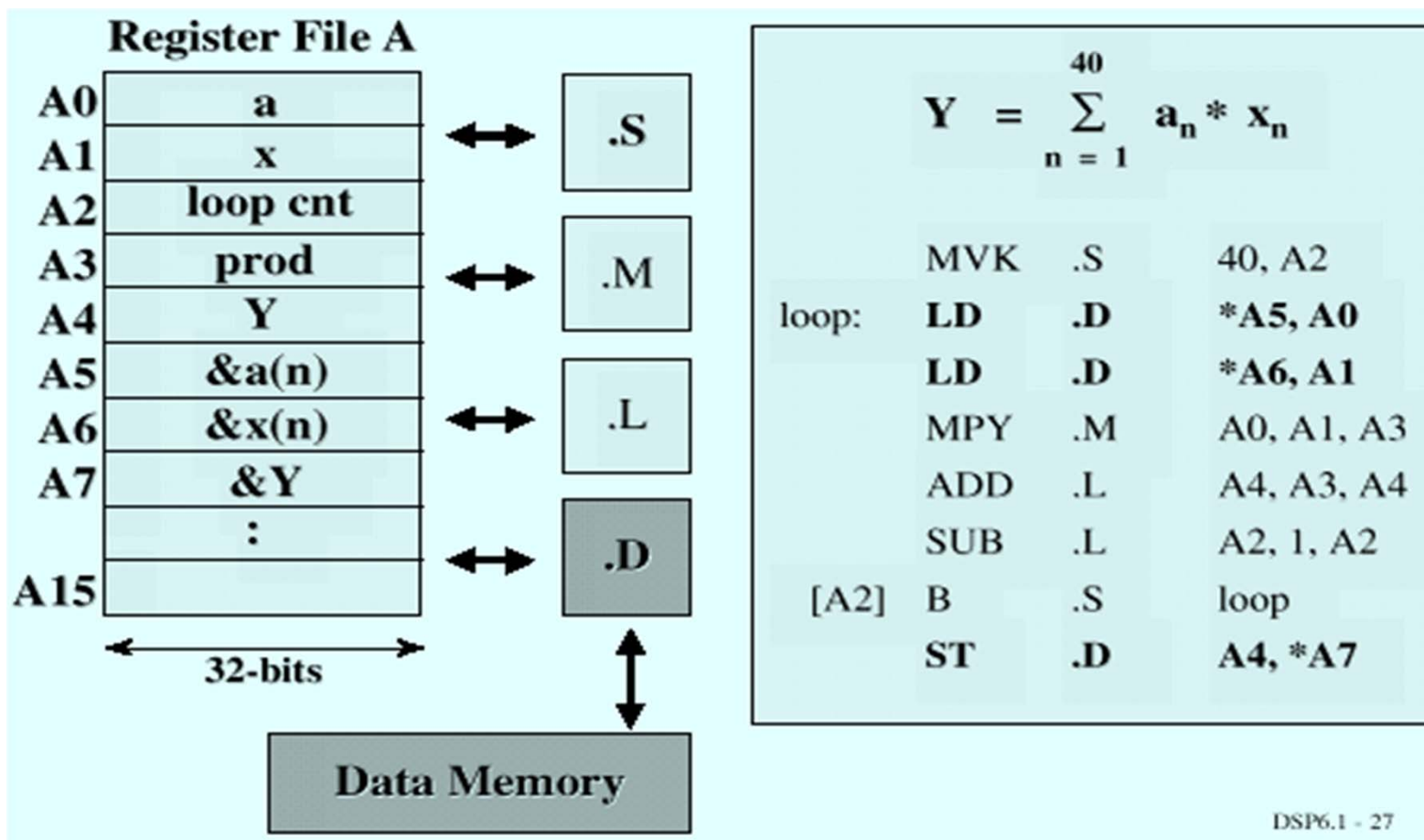
LD *A6, A1

ST A4, *A7



C6000芯片公共指令集概述

读取/存入（.D单元）

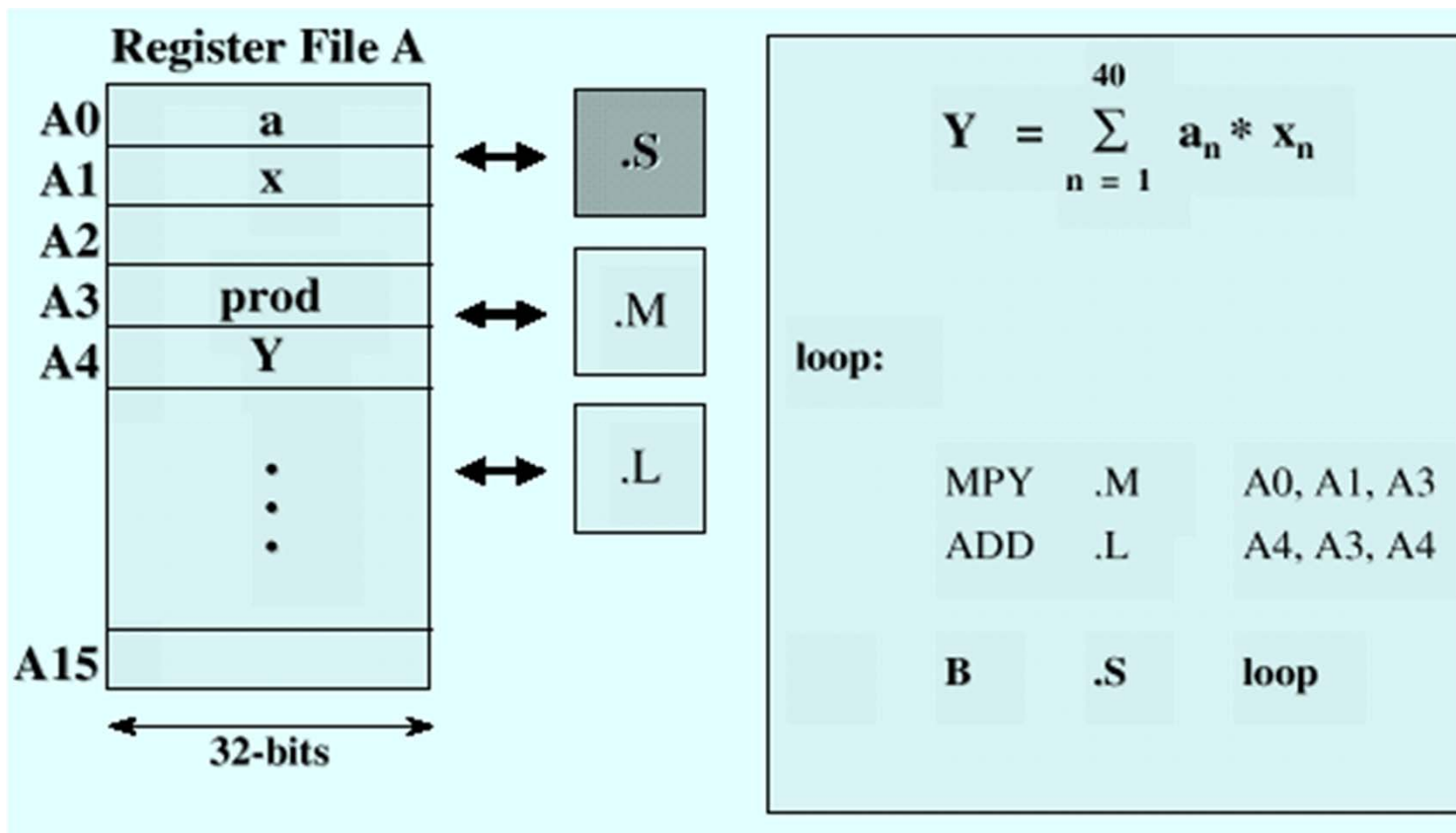




C6000芯片公共指令集概述

建立循环

1)、添加跳转指令和循环标号

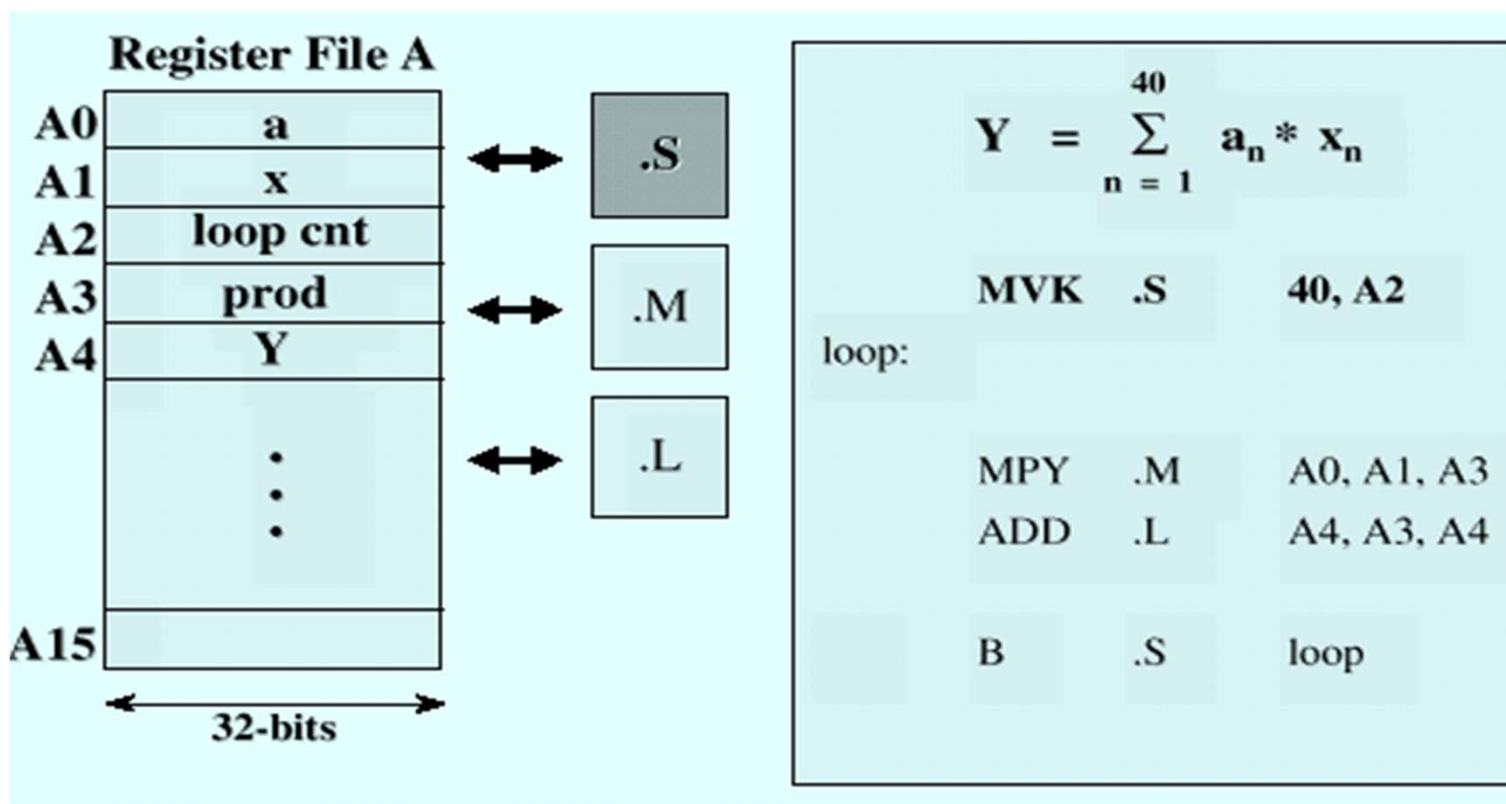




C6000芯片公共指令集概述

建立循环

2)、设定一个循环计数器

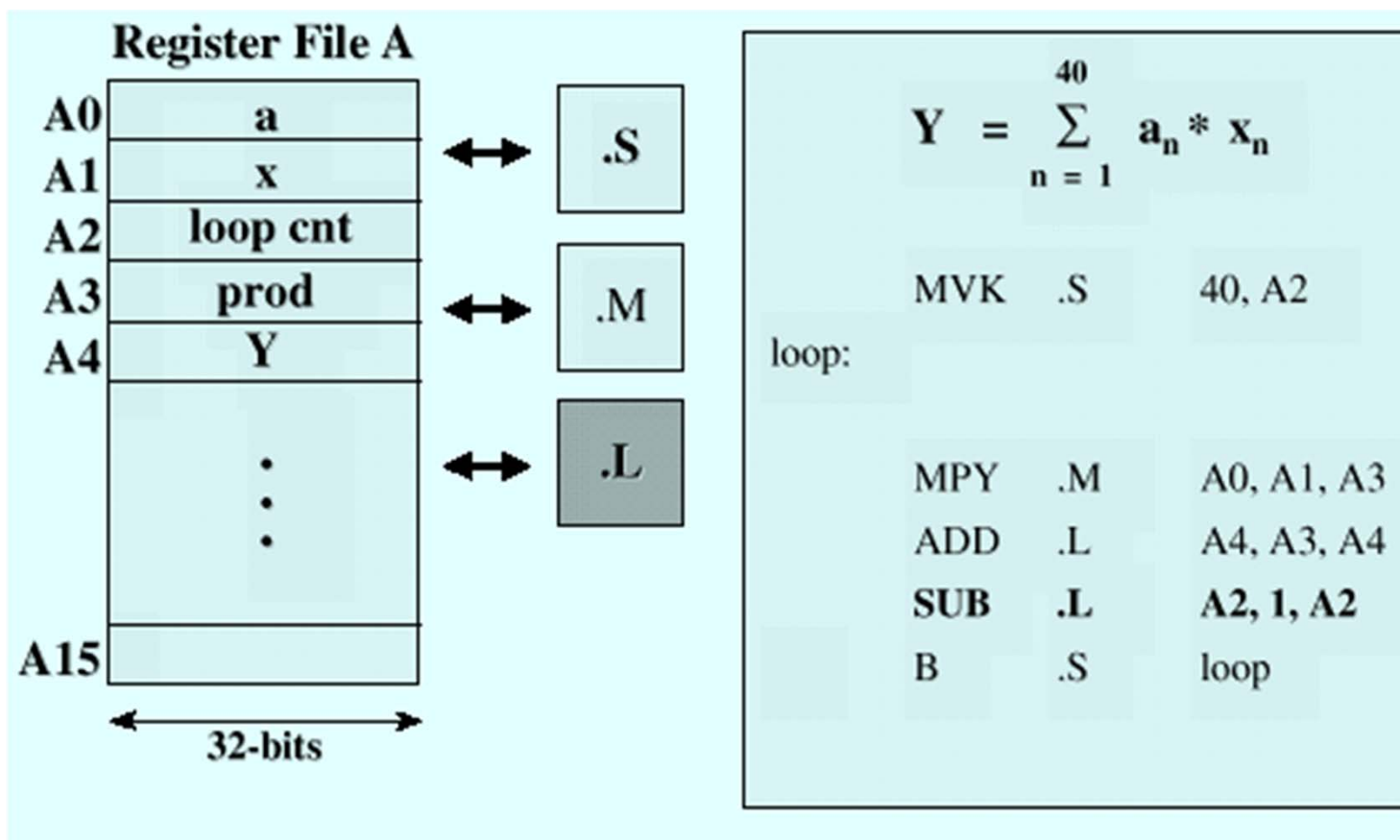




C6000芯片公共指令集概述

建立循环

3)、添加递减循环计数指令

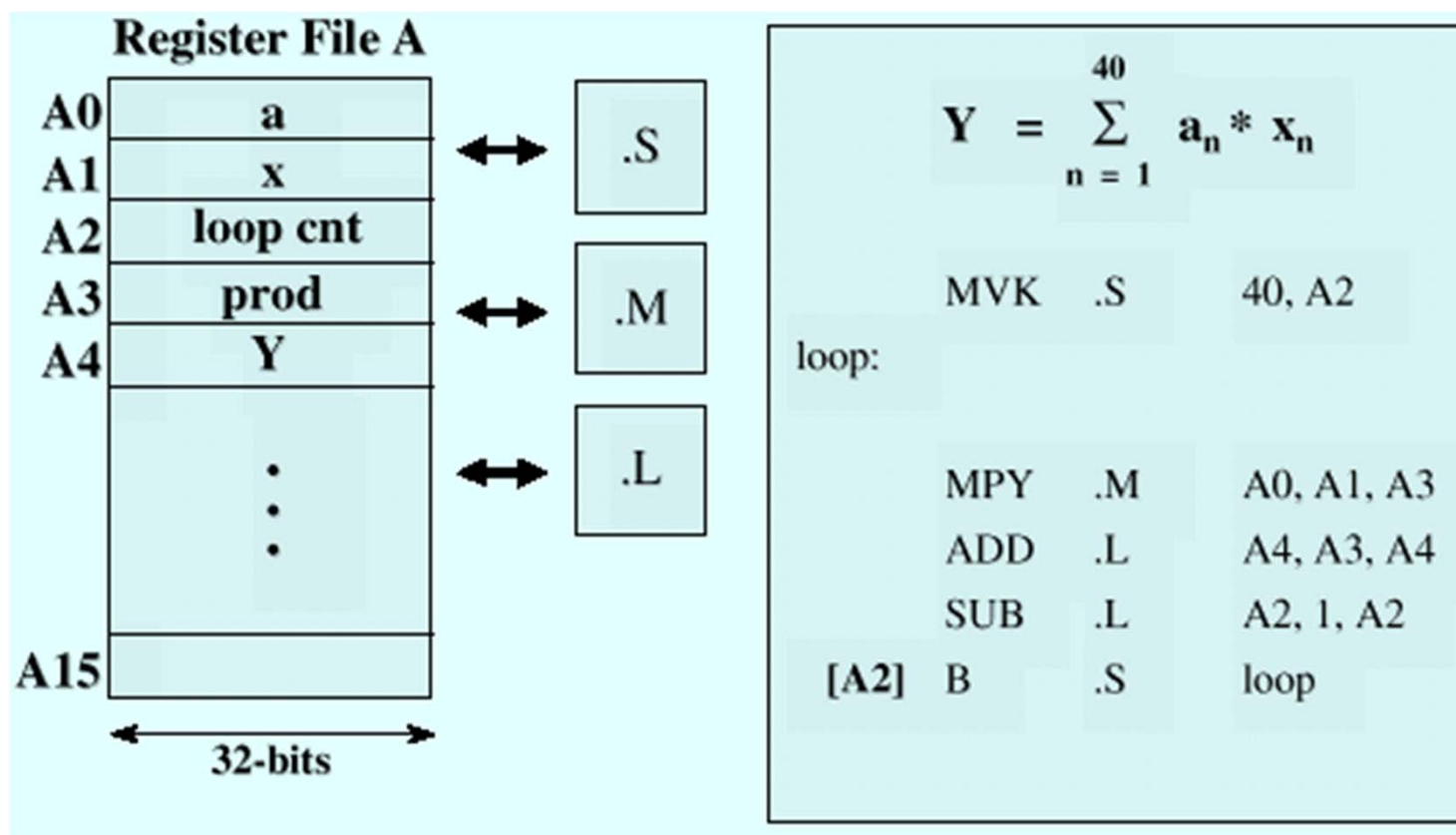




C6000芯片公共指令集概述

建立循环

4)、给出基于循环计数值的跳转条件





C6000芯片公共指令集概述

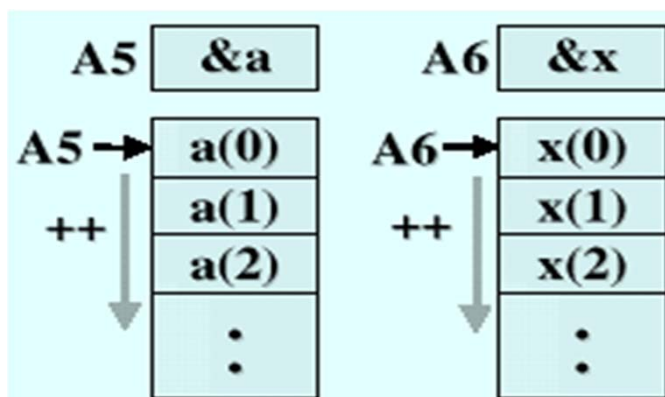
更新数据——递增指针

			40
		$Y = \sum_{n=1}$	$a_n * x_n$
	MVK	.S	40, A2
loop:	LD	.D	*A5, A0
	LD	.D	*A6, A1
	MPY	.M	A0, A1, A3
	ADD	.L	A4, A3, A4
	SUB	.L	A2, 1, A2
[A2]	B	.S	loop
	ST	.D	A4, *A7

第1次循环后，A4为：

$a(0) * x(0)$

第2次循环如何访问a(1)和x(1)？

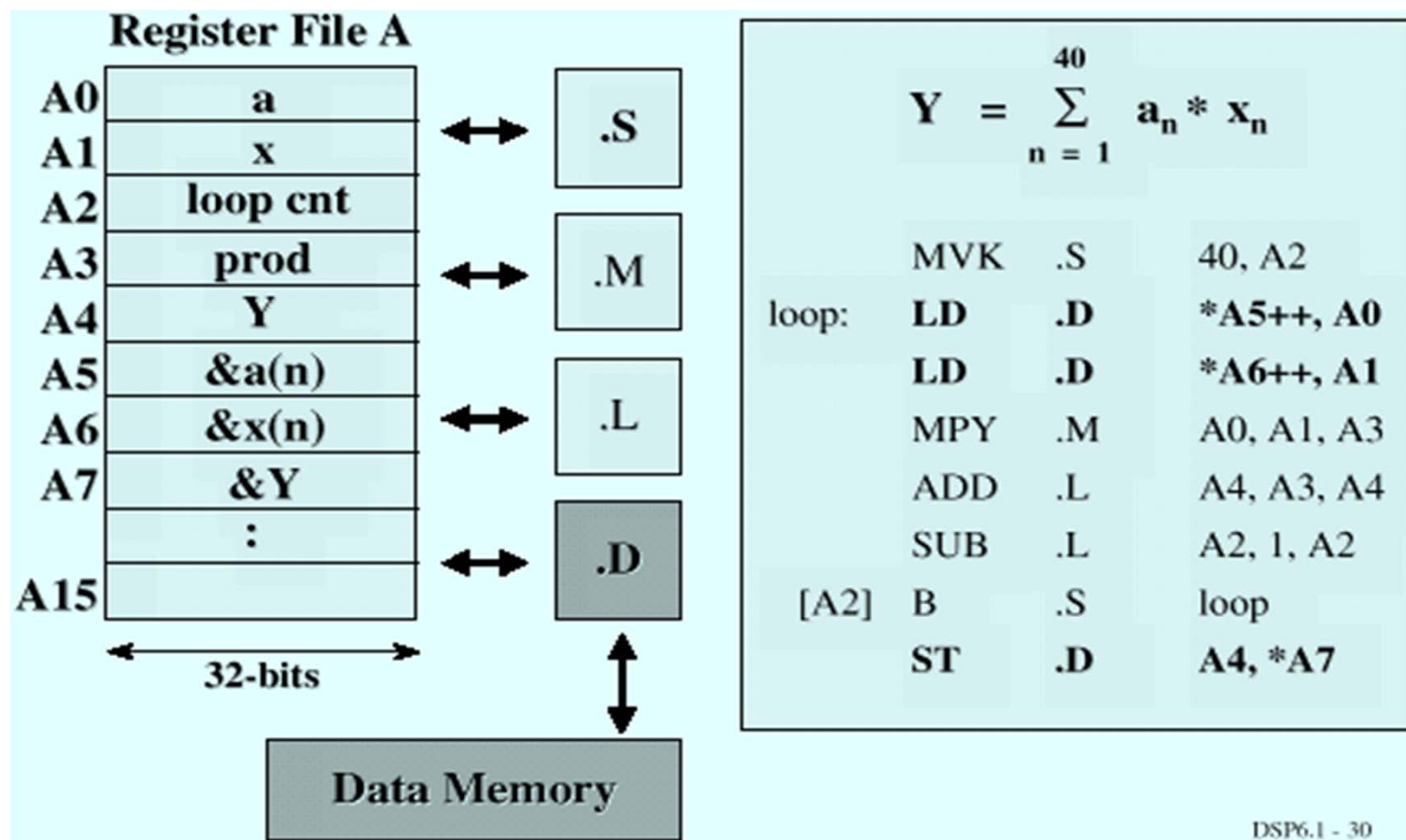


LD .D *A5++, A0
LD .D *A6++, A1



C6000芯片公共指令集概述

更新数据——递增指令





C6000芯片公共指令集概述

用C64xx实现算法的汇编程序（主要部分）

$$Y = \sum_{n=1}^{40} a_n * x_n$$

	MVK	.S1	40, A2	; A2 = 40, loop count
loop:	LD	.D1	*A5++, A0	; A0 = a(n)
	LD	.D1	*A6++, A1	; A1 = x(n)
	MPY	.M1	A0, A1, A3	; A3 = a(n) * x(n)
	ADD	.L1	A3, A4, A4	; Y = Y + A3
	SUB	.L1	A2, 1, A2	; decrement loop count
[A2]	B	.S1	loop	; if A2 ≠ 0, branch
	ST	.D1	A4, *A7	; *A7 = Y

TI DSP培训以及技术服务简介

上海交大BME-美国德州仪器联合DSP实验室成立于2007年，是国内最权威的TI技术服务于培训机构。实验室有TI（C6000，C2000，C5000，达芬奇，多核DSP）全系列开发平台，提供DSP，MSP430等技术培训与技术服务，项目合作等。培训内容有

- 1) CCS开发环境精解与实例；
- 2) DSP/SYS BIOS 实例；
- 3) C6000/C5000/C2000全系列DSP架构以及汇编，C语言，混合编程等；
- 4) HPI，EMIF，EDMA，Timer等外设；
- 5) C6416、DM642，C6678多核EVM开发平台实例；
- 6) Bootloader 原理以及实例等。

常年开班，三人以上集体报名8折优惠，学生5折。

联系电话：13651621236（牛老师），

邮件报名：jhniu@sjtu.edu.cn，niujinhai@yahoo.com.cn



上海交通大学
SHANGHAI JIAO TONG UNIVERSITY



颁发TI授权的培训证书



SHANGHAI JIAO TONG UNIVERSITY

the Office of the President



DSP实验室介绍



美国德州仪器（TI）—上海交通大学（SJTU）联合DSP实验室成立于2007年10月，位于上海交大闵行校区，致力于TI DSP技术的推广，以及相关数字信号处理算法的研究与开发，为客户提供优质的产品与服务，涉及的技术领域有，无线通信，音频/视频信号处理，医学信号/图像处理，数字马达控制等。实验室研发与培训教师主要由上海交通大学青年教师承担，同时聘请了多位有企业工作背景的DSP技术专家为实验室的顾问。



上海交通大学
SHANGHAI JIAO TONG UNIVERSITY

DSP实验室介绍



校长办公室

the Office of the President



上海交通大学
SHANGHAI JIAO TONG UNIVERSITY

DSP实验室介绍



校长办公室

the Office of the President



上海交通大学
SHANGHAI JIAO TONG UNIVERSITY



End

Thanks