



REVISTA ELETRÔNICA

ed.0001



Projeto de Amplificador Classe A

- . Monte um Porteiro Eletrônico
- . PWM de 10 Bits com PIC Mid-Range
- . Software Filter Design 4
- . Projeto de Filtro Rejeita Banda Duplo T
- . Funcionamento de Módulos TXRX de 433MHz

...e mais!

Dezembro de 2020

Apoio



**TRANSFORMADORES
ELÉTRICOS TOROIDAIS**

**+ eficientes
ecológicos
leves e compactos**

TRIFÁSICO, DE POTÊNCIA, CORRENTE, INDUTORES, ISOLADORES E MUITO MAIS.

Solicite uma cotação: falecom@toroid.com.br | **41 3035.8282**

Toroid®
PRODUTOS MAGNÉTICOS PARA PROFISSIONAIS
www.toroid.com.br

Anuncie sua empresa na Revista Eletrônica WR: comercial@wrkits.com.br

Sumário

Projeto de Amplificador Classe A.....	5
Projeto de Espelho de Corrente com Transistores PNP	9
Porteiro Eletrônico Transistorizado	12
Oscilador TTL na Faixa de MHz	14
Oscilador CMOS Controlado	20
PWM de 10 Bits com PIC Mid-Range	22
Circuito de <i>Brown-Out</i> Externo.....	23
Software Filter Design 4.....	24
Projeto de Filtro Rejeita Banda Duplo T	25
Funcionamento dos Módulos TXRX de 433MHz	28

Diretor técnico: Wagner Rambo

Produção e diagramação: Wagner Rambo

Revisão técnica: Pio Rambo

Comercial: Ana Paula Strack

Distribuição: WR Kits Engenharia Eletrônica

Articulista(s) desta edição: Wagner Rambo

Envie seu artigo para publicar na revista: revista@wrkits.com.br

Atendimento ao assinante: assinante@wrkits.com.br

Aviso

Copyright WR Kits 2020 (todos os direitos reservados): Proibida reprodução total ou parcial sem autorização prévia por parte dos autores. Lei de Direitos Autorais LEI N° 9.610, de 19 de fevereiro de 1998. O uso indevido dos artigos e projetos aqui apresentados não é de nossa responsabilidade.

Parabéns por assinar o plano anual da Revista Eletrônica WR! Aqui teremos amplo conteúdo disponível para vocês, com atualizações mensais! Vamos aprender muito sobre Eletrônica, Engenharia e muito mais! Parabéns por investir em seu conhecimento e nos ajudar a resgatar a essência das clássicas publicações de Eletrônica! Nesta primeira edição apresentamos artigos de eletrônica analógica, digital, microcontroladores e telecomunicações; além de alguns vídeos incríveis!

Lembre-se: em todas as edições, vamos disponibilizar links exclusivos para você assinante acessar, clicando nos mesmos, ou escaneando o QR code com a câmera do seu smartphone.

Boa leitura, muito sucesso e continue acompanhando nosso trabalho!

WR

Wagner Rambo

Projeto de Amplificador Classe A

Eng. Wagner Rambo

Um amplificador em Classe A é aquele que conduz 360° do ciclo do sinal. Em outras palavras, o transistor de potência conduzirá o ciclo completo. Isso significa que o mesmo estará polarizado na região ativa sempre, mesmo com ausência de sinal de áudio. Como grande vantagem temos a melhor fidelidade possível para o sinal. A principal desvantagem se dá na baixíssima eficiência do amplificador, que dificilmente chegará a 50%, além de ser uma topologia indicada para potências mais baixas.

Aos que desejam um amplificador de baixa potência e alta fidelidade, demonstraremos no presente artigo um projeto simples de amplificador Classe A com transistor. A topologia do circuito proposto pode ser vista na **Figura 1**.

O estágio de Q1 tem a função de casar a impedância do sinal de entrada com o restante do amplificador, como pode-se observar o mesmo consiste em um seguidor de emissor. O estágio de Q2 é o amplificador de tensão para dar ganho de tensão ao sinal de áudio. O estágio de saída é composto por Q3 e Q4 em configuração Darlington. A carga prevista para o circuito é um alto-falante de 8 Ohms de impedância.

Para o projeto, o primeiro passo é definirmos a potência do amplificador. Vamos

arbitrar uma potência de 3W para este circuito. Logo, conhecendo a carga, podemos calcular qual tensão de pico a pico precisamos para garantir esta potência entregue a ela, pois

$$P_{OUT} = \frac{V_{PP}^2}{8 \times R_L}$$

$$V_{PP} = \sqrt{8 \times R_L \times P_{OUT}}$$

$$V_{PP} = \sqrt{8 \times 8 \times 3} = 13,85V$$

Precisamos de uma tensão de 13,85V pico a pico para entregar uma potência de 3W sobre a carga de 8 Ohms. Podemos arbitrar uma tensão Vpp igual a 1,8 vezes esse valor, que resultará em aproximadamente 25V.

O resistor R6 serve para polarizar o estágio de saída. Como nossa tensão Vpp é 25V, precisamos de uma tensão igual à metade de Vpp sobre o resistor, portanto aproximadamente 12,5V. A corrente RMS na carga será

$$I_{RMS} = \sqrt{\frac{P_{OUT}}{R_L}} =$$

$$I_{RMS} = \sqrt{\frac{3}{8}} = 612,37mA$$

Esta corrente chegará na carga apenas em AC dividindo a corrente de polarização de saída entre a carga e R6, devido à ação de C2. Pode-se arbitrar uma corrente de coletor igual ao dobro da corrente RMS para o transistor de potência, portanto aproximadamente 1,22A. Pela análise da **Figura 2**, fica claro que teremos 1,22A circulando por R6 na ausência de sinal. Fica simples de calcularmos R6 e

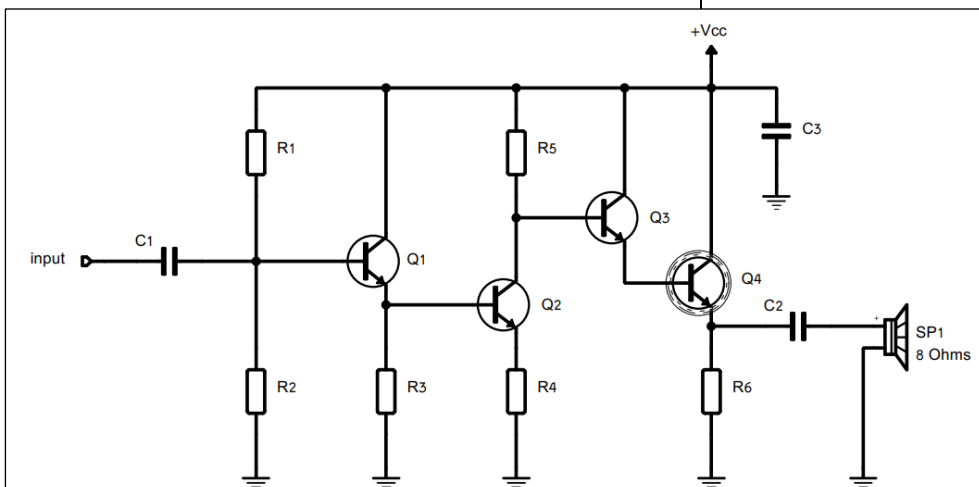
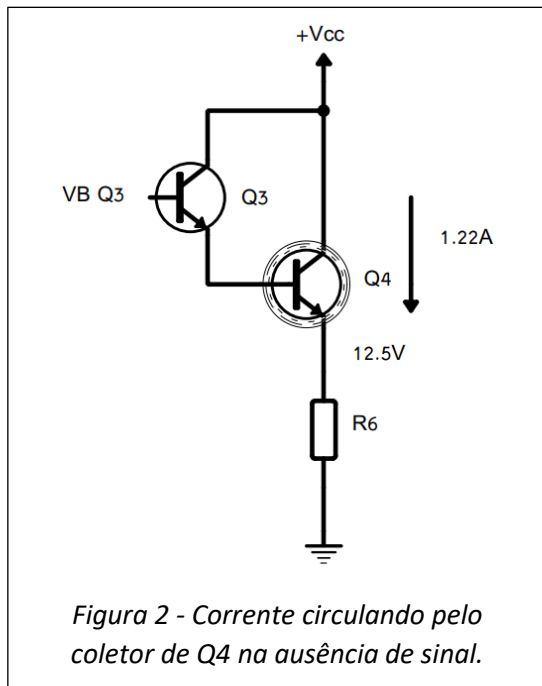


Figura 1 - Topologia do Amplificador Classe A do projeto.

também a tensão necessária para polarizar a base do par Darlington.



Cálculo de R6, pela Lei de Ohm

$$R_6 = \frac{V_{E4}}{I_{C4}}$$

$$R_6 = \frac{12,5}{1,22} = 10,24\Omega$$

Podemos utilizar na prática o valor comercial de 10 Ohms, observando também a dissipação de potência no resistor.

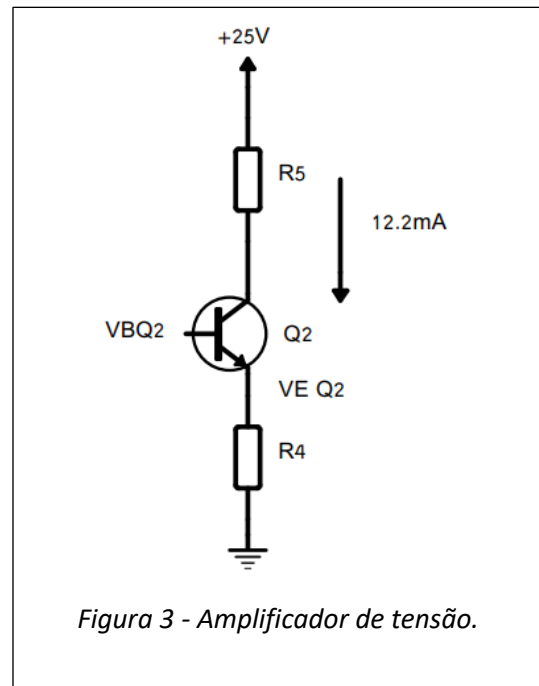
$$P_{R6} = V_{R6} \times I_{C4} =$$

$$P_{R6} = 12,5 \times 1,22 = 15,25W$$

É interessante utilizar um resistor de fio, com uma potência pelo menos 1,5 vezes maior à calculada, portanto, 22,875W (utilizar comercial de 25W). Pode-se também utilizar dois resistores de 22 Ohms / 15W em paralelo. O que garante um equivalente de 11 Ohms / 30W.

A tensão de polarização de base é igual aos 12,5V mais duas quedas de VBE, portanto 1,4V para transistores de silício. Precisamos de uma tensão de 13,9V na base de Q3. Pela análise da Figura 1, conclui-se que esta é a tensão no coletor de Q2. O estágio de Q2 consiste em um amplificador emissor comum. Pode-se arbitrar uma corrente 100x menor que a corrente de coletor do estágio de

potência. Portanto devemos projetar para uma corrente de 12,2mA, conforme **Figura 3**.



Para R4 podemos arbitrar um valor de 270 Ohms (entre 47 e 1000 Ohms é um valor aceitável para resistores de degeneração de emissor). A tensão no emissor de Q2 será

$$V_{E2} = I_{C2} \times R_6$$

$$V_{E2} = 12,2 \times 10^{-3} \times 270 = 3,294V$$

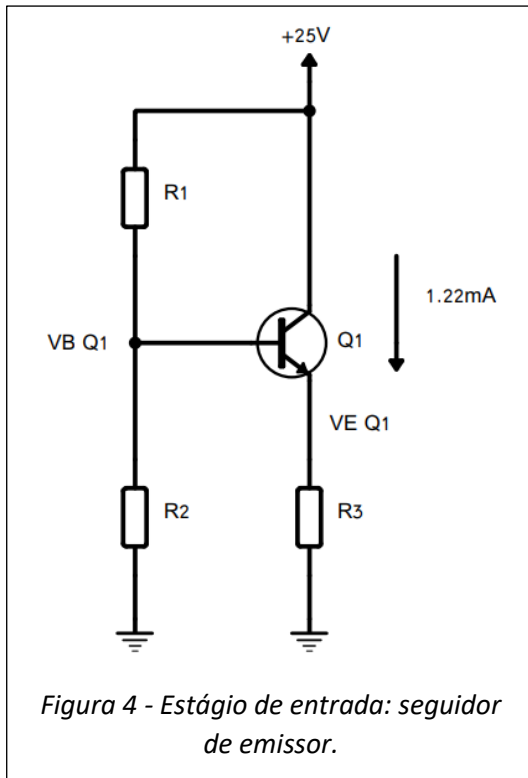
E a tensão na base de Q2 será igual a VE2 somado a 0,7V. Portanto 3,994V. Já sabemos que é necessário o valor de 13,9V na tensão de coletor para polarizar o estágio de potência. Também conhecemos Vcc e a corrente no coletor de Q2. De posse destes dados, calculamos facilmente o valor de R5:

$$R_5 = \frac{V_{CC} - V_{C2}}{I_{C2}}$$

$$R_5 = \frac{25 - 13,9}{12,2 \times 10^{-3}} = 909,83\Omega$$

Pode-se utilizar o comercial de 1k ou mesmo 910 Ohms para R5. O estágio de entrada pode apresentar uma corrente no coletor de Q1 cerca de 10x menor que a corrente no coletor de Q2, portanto 1,22mA. A **Figura 4** apresenta o detalhe do estágio a ser projetado. Precisamos garantir essa corrente, de acordo com a tensão de

emissor de Q1 (que polariza a base de Q2) e através do resistor R3.



O valor de R3 é calculado através da Lei de Ohm, lembrando que a tensão deve ser igual a 3,994V para polarizar a base de Q2.

$$R_3 = \frac{V_{E1}}{I_{C1}} =$$

$$R_3 = \frac{3,994}{1,22 \times 10^{-3}} = 3273,77\Omega$$

Pode-se utilizar o comercial mais próximo, tanto 3k quanto 3k3. A tensão na base de Q1 será de 3,994+0,7V= 4,694V. Vamos considerar uma corrente de 100μA (10x menor que IC1) circulando pelo divisor de tensão formado por R1 e R2. Com isso calculamos R2

$$R_2 = \frac{V_{B1}}{I_{DIV}}$$

$$R_2 = \frac{4,694}{100 \times 10^{-6}} = 46940\Omega$$

Na prática, pode-se utilizar o valor comercial de 47k. Com a equação do divisor de tensão rearranjada, calculamos o valor de R1:

$$R_1 = \frac{R_2 V_{CC}}{V_{B1}} - R_2$$

$$R_1 = \frac{47000 \times 25}{4,694} - 47000$$

$$R_1 = 203,319k\Omega$$

Pode-se utilizar o valor comercial de 200k no circuito prático.



Na **Figura 5** apresentamos o amplificador em Classe A totalmente projetado.

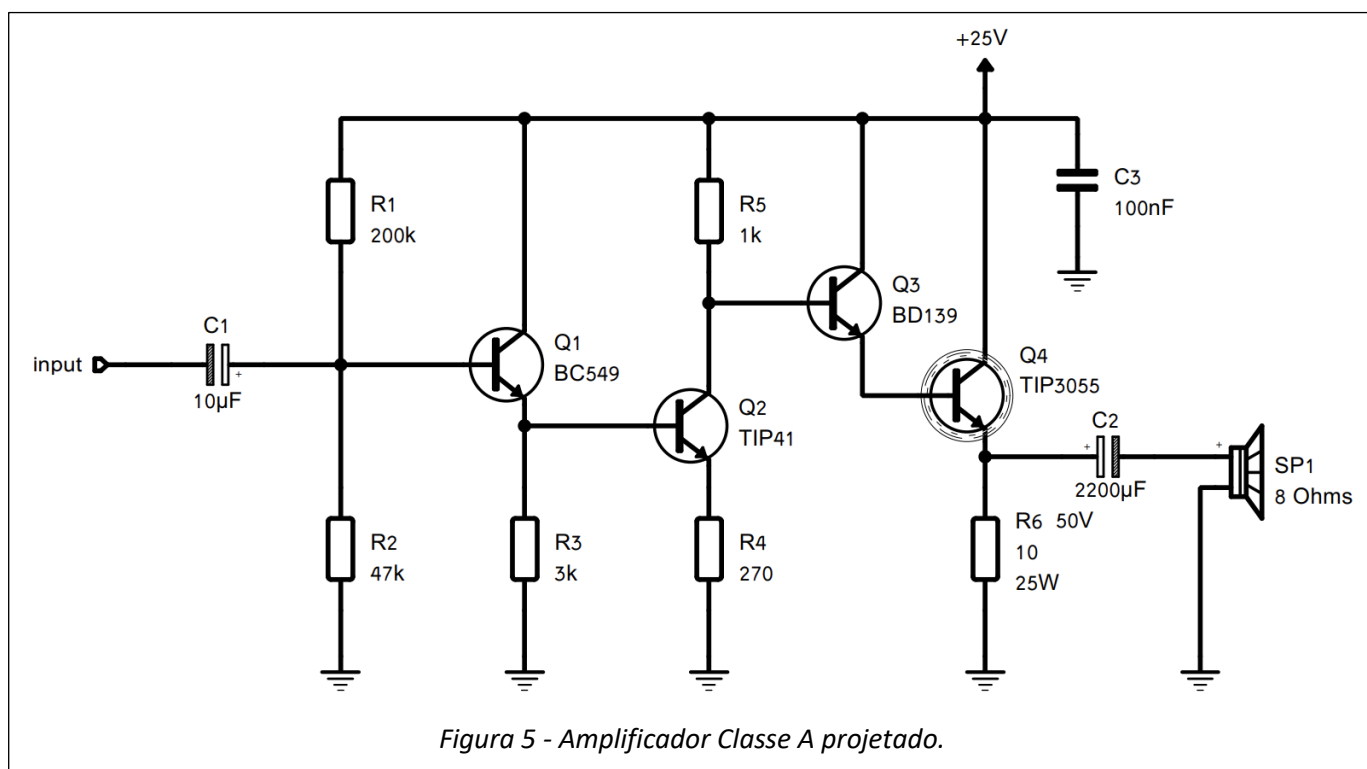
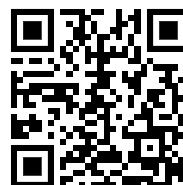
Para Q1 utilizamos o BC549, NPN de baixa potência e baixo índice de ruído. Q2 é um TIP41 e Q3 um BD139, ambos de média potência. Para o transistor de potência optamos pelo TIP3055, para suportar a corrente de coletor com bastante folga. Ainda assim deve-se utilizar dissipador de calor para Q4 e o projetista deve verificar a necessidade de utilizar também em Q3 e Q4.

O capacitor C1 tem $10\mu\text{F}$ e C2 $2200\mu\text{F}$, para excursionar a faixa de áudio até próximo de 20Hz. Mais detalhes para o cálculo dos capacitores de acoplamento, recomenda-se o curso de [Áudio e Amplificadores Profissionais](#) WR Kits. C3 é o capacitor de desacoplamento da fonte de alimentação.

Pode-se utilizar transistores diferentes, contanto que os mesmos suportem as correntes de coletor e tensão VCE impostas pelo circuito.

Exercício proposto: simule o amplificador da **Figura 5** em um software de sua preferência.

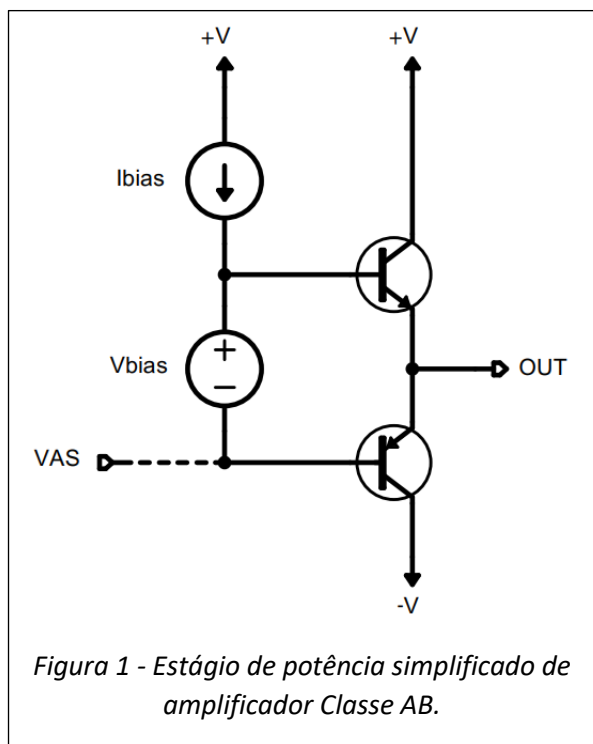
Apresentamos esse projeto em uma videoaula Clássica de Sexta no YouTube WR Kits, você pode conferir o resultado [AQUI](#) ou escanear o QR code:



Projeto de Espelho de Corrente com Transistores PNP

Eng. Wagner Rambo

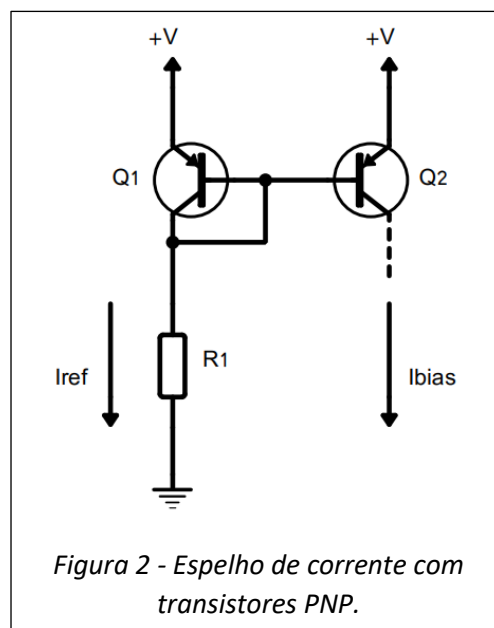
Em muitas situações é necessário criarmos uma fonte de corrente constante, como por exemplo para gerar a corrente de polarização em um estágio de potência de circuitos amplificadores (Figura 1).



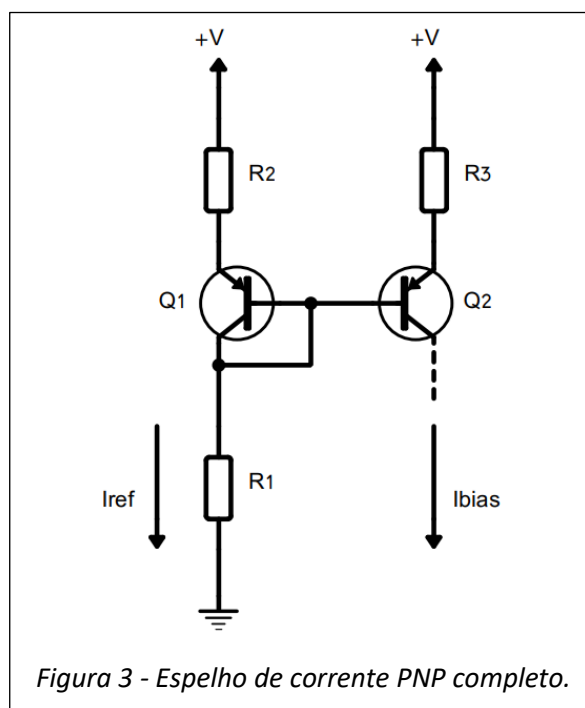
Olhando para **Figura 1**, temos uma fonte de corrente constante (V_{bias}) que pode ser desenvolvida com diodos polarizados diretamente ou um multiplicador de V_{be} . Precisamos no entanto gerar uma corrente de polarização (I_{bias}), que preferencialmente deve ser uma fonte de corrente constante para não sobrecarregar o amplificador de tensão (VAS), estágio que foi omitido da **Figura 1**. Neste contexto, torna-se interessante o projeto de uma fonte de corrente com transistores PNP e uma topologia possível é o espelho de corrente (Figura 2).

O transistor $Q1$ está ligado como diodo e o seu emissor vai ligado na tensão positiva, o que garantirá uma queda de V_{BE} em sua base (0,7V para o silício). O resistor $R1$ determinará a corrente

de



referência (I_{ref}) que por ele circulará. A base do transistor $Q2$ é ligada à base do transistor $Q1$, apresentando o mesmo nível de tensão. Como seu emissor também vai ligado em $+V$, teremos uma corrente “espelhada” circulando pelo seu coletor, daí o nome “espelho de corrente”. A **Figura 3** apresenta a topologia completa a ser projetada.



Na **Figura 3** temos a inclusão de dois resistores de emissor para compensar as divergências práticas dos hfe's dos transistores utilizados, pois mesmo que tenhamos Q1 ligado como diodo e transistores de lotes iguais, haverá diferença no ganho dos mesmos. Estes resistores podem ter valores na ordem de dezenas ou até centenas de Ohms. De acordo com a **Figura 3**, a equação para cálculo da corrente de referência do espelho será

$$I_{REF} = \frac{V - V_{BE1}}{R_2 + R_1}$$

Supondo que precisemos de uma corrente de polarização de 20mA, nossa tensão da fonte seja igual a +30V, arbitrando resistores de emissor no valor de 150 Ohms, podemos rearranjar a equação para determinar o valor de R1 que garanta esta corrente:

$$R_1 = \frac{V - V_{BE1}}{I_{REF}} - R_2$$

$$R_1 = \frac{30 - 0,7}{20 \times 10^{-3}} - 150$$

$$R_1 = 1315\Omega$$

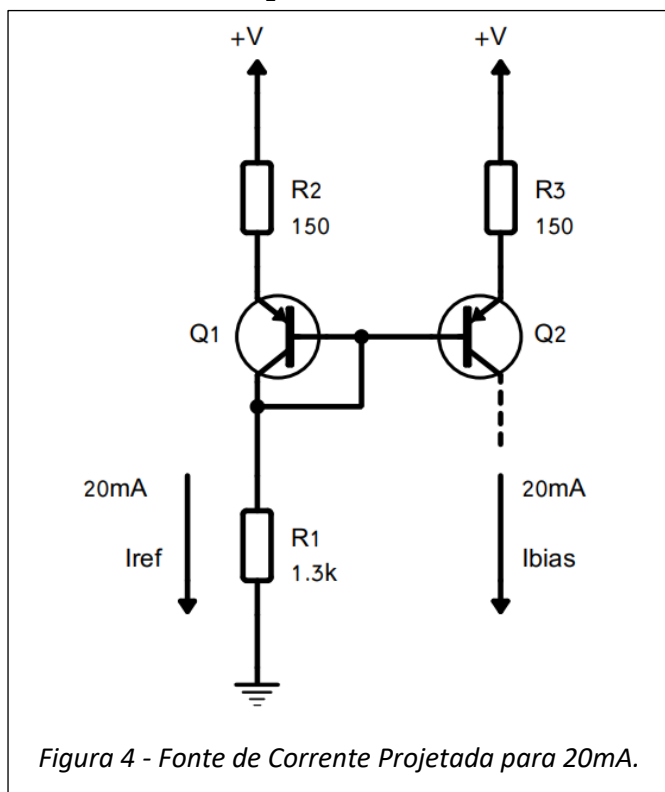


Figura 4 - Fonte de Corrente Projetada para 20mA.

Na prática pode-se utilizar o valor comercial de 1,3k ou utilizar um resistor de 1k em série com um de 330 Ohms. O circuito resultante pode ser visto na **Figura 4**.

Podemos validar rapidamente o nosso projeto simulando o circuito em um software como o LT Spice por exemplo. Só precisamos ligar um resistor de teste e verificar a corrente que por ele circulará, veja o procedimento na **Figura 5**.

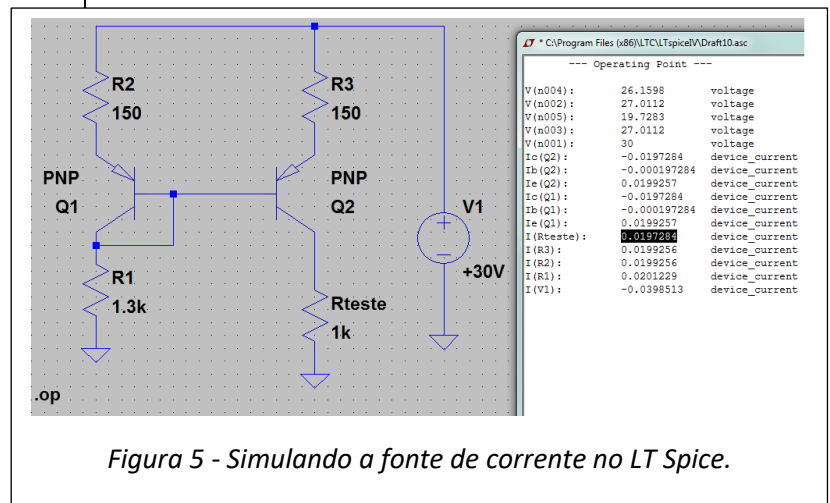


Figura 5 - Simulando a fonte de corrente no LT Spice.

Como comprovado, temos 19,72mA circulando pelo Rteste e 20,12mA circulando pelo R1, que é nossa corrente de referência do espelho. O LT Spice é um software gratuito excelente para simulação do básico ao avançado e recomendamos nossos cursos exclusivos para você dominá-lo:

[LT Spice Básico](#)

[LT Spice Intermediário](#)

Outra grande vantagem do espelho de corrente se dá no fato de podermos aproveitar a mesma corrente de referência e adicionar mais transistores para polarizar outros estágios de forma independente, conforme **Figura 6**.

O circuito da **Figura 6** porém é uma prática que deve ser utilizada com cautela, pois dependendo do circuito poderá haver instabilidade no uso excessivo de mais transistores, para múltiplas fontes de corrente.

Os dois últimos pontos a se considerar é a escolha do transistor e a potência dissipada no resistor R1. Verifique qual será a queda de tensão

Vce máxima que ocorre no transistor, para selecionar o mesmo da forma correta, bem como a dissipação de potência a partir de análise gráfica em seu datasheet. O resistor R1, caso tenha uma queda de tensão muito alta, poderá ter que dissipar altas potências. Para o espelho de corrente da **Figura 4** teremos sobre R1

$$V_{R1} = V - I_{REF}R_2 - V_{BE1}$$

$$V_{R1} = 30 - (20 \times 10^{-3} \times 150) - 0,7$$

$$V_{R1} = 26,3V$$

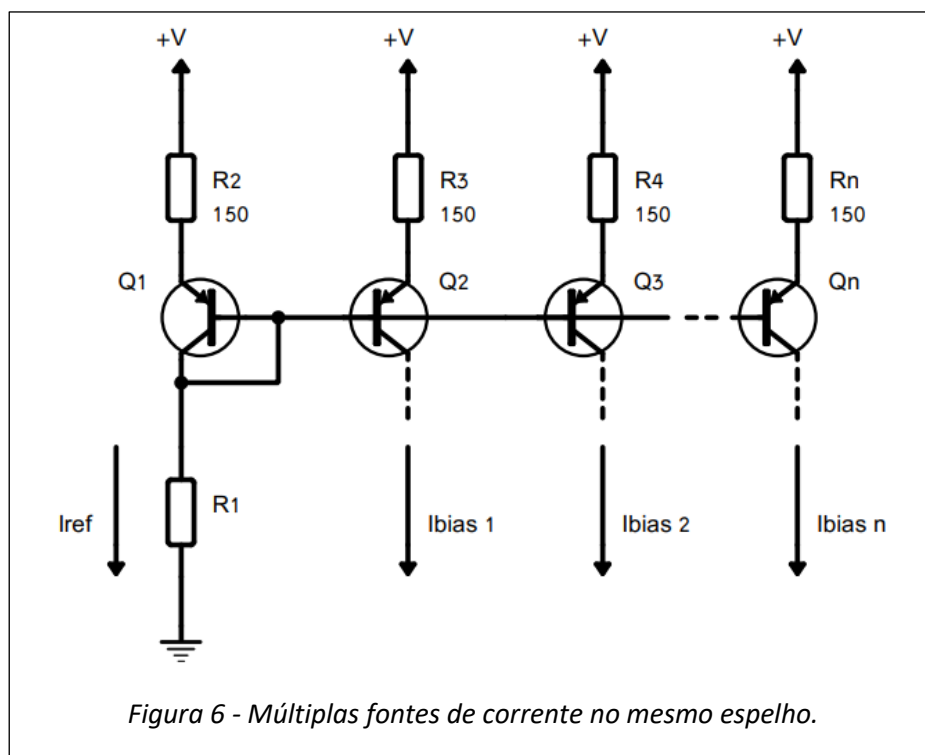
A potência no resistor R1 será

$$P_{R1} = V_{R1}I_{REF}$$

$$P_{R1} = 26,3 \times 20 \times 10^{-3} = 526mW$$

É aconselhável portanto um R1 para pelo menos 1W de potência.

Como comprovamos, é relativamente simples de se projetar uma fonte de corrente a partir de espelho de corrente com transistores PNP, só requer alguns cuidados para o dimensionamento dos componentes garantindo uma boa vida útil ao seu projeto.



Porteiro Eletrônico Transistorizado

Eng. Wagner Rambo

É incrível como a Eletrônica Analógica nos permite desenvolver os mais variados tipos de circuito, ainda nos dias de hoje. Prova disso é o projeto proposto no presente artigo, onde temos um porteiro eletrônico elaborado com arranjos conhecidos de transistores bipolares de junção e a teoria de amplificadores. O circuito completo do porteiro eletrônico pode ser visto na **Figura 1**.

transistor e teremos no coletor o sinal proporcional com a impedância casada (**Figura 2**).

A impedância de entrada será o paralelo entre R1 e a resistência interna de emissor, que resultará em aproximadamente 20 Ohms. No circuito, o leitor poderá utilizar alto-falantes de 8 ou 16 Ohms sem problemas. O capacitor C1 acopla o sinal do alto-falante que funcionará como

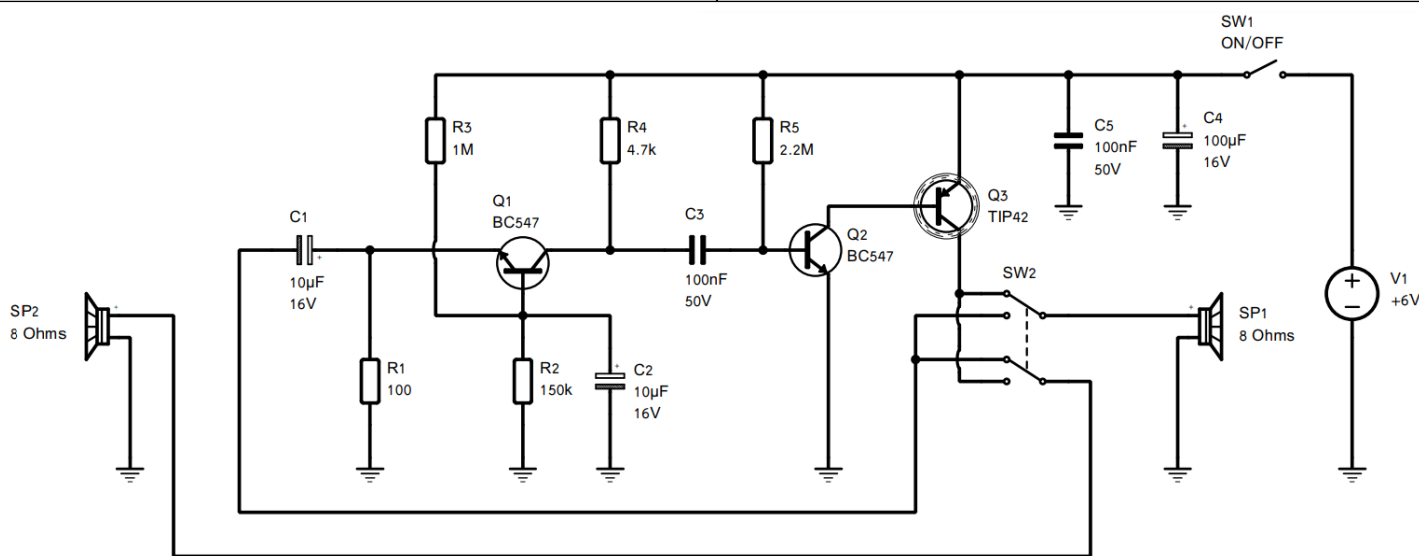


Figura 1 - Circuito Completo do Porteiro Eletrônico Transistorizado.

O diferencial deste circuito é a utilização de apenas dois alto-falantes com função dupla (alto-falante e microfone). Isto é possível pois os alto-falantes são transdutores, que além de gerarem ondas sonoras a partir de vibrações dos cones de acordo com os sinais elétricos recebidos, pode trabalhar de forma inversa gerando sinais elétricos a partir da vibração mecânica de seu cone. Tudo que é necessário fazer é casar a impedância no estágio de entrada e para isso, recorreremos a uma configuração de amplificador não tão frequente em projetos, o amplificador em base comum. A ideia é converter a baixa impedância de 8 Ohms em uma alta impedância (aproximadamente 4,7k para o circuito da **Figura 1**). O sinal é aplicado ao emissor do

microfone ao emissor de Q1, somado ao nível DC da tensão de polarização de emissor. A base é mantida em um nível fixo de tensão, garantido

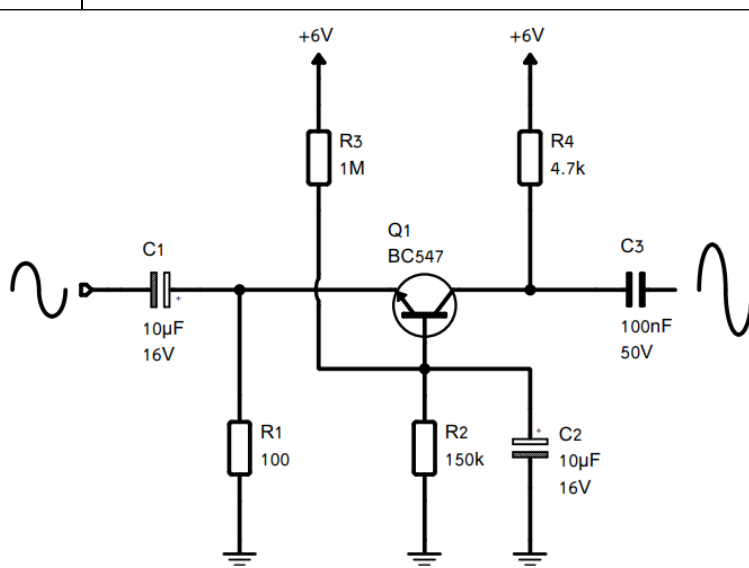
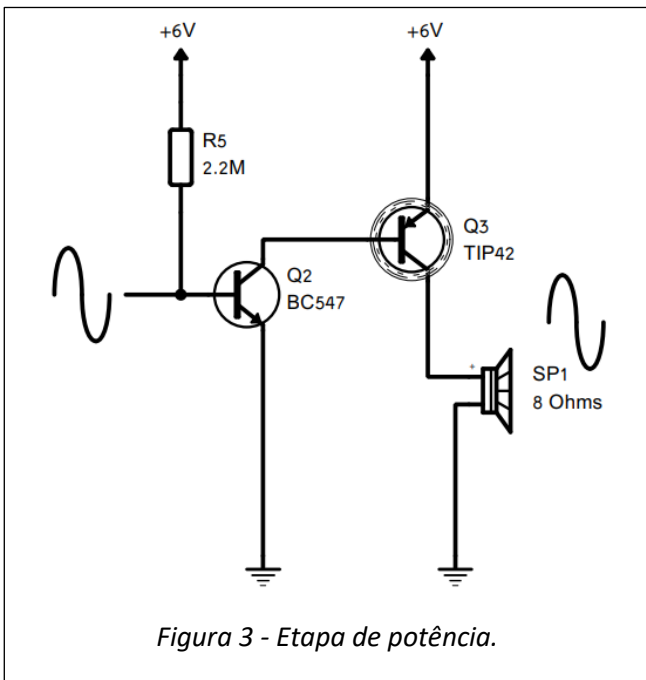


Figura 2 - Estágio de entrada: Amplificador em base comum.

pelos resistores R3 e R2 e estabilizado pelo capacitor C2. Como o potencial da base é comum à



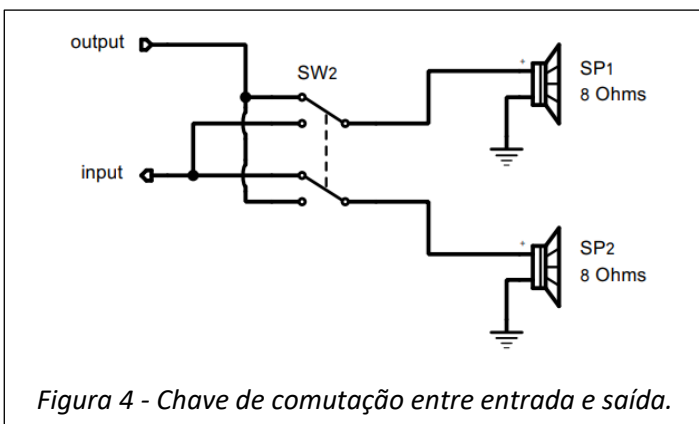
entrada e à saída do circuito, temos uma configuração em base comum. O resistor R4 define a impedância de saída que terá aproximadamente o seu valor, no caso do circuito é de 4,7k. O capacitor acopla o sinal amplificado e com

impedância casada ao estágio de ganho de corrente (**Figura 3**).

O transistor Q2 é responsável por acionar a base de Q3 adequadamente, que conseguirá acionar a carga de baixa impedância (alto-falante). É aconselhável o uso de um dissipador de calor para Q3. R5 é um resistor de polarização para Q2. Não preocupou-se com fidelidade, uma vez que o objetivo deste circuito é o baixo consumo e apenas transmitir a voz humana de forma compreensível, por isso, o presente modelo poderá apresentar distorção.

Na **Figura 4** apresentamos o detalhe da chave SW2, que consiste em uma chave H-H comandada pelo dono da residência/empresa. Com este método simples, pode-se alternar entre um alto-falante e outro, para entrada e saída do circuito.

Todo o circuito, dentro de uma caixa de alojamento, alimentado por pilhas ou com fonte poderá ficar instalado dentro da residência e SP2 poderá ser o alto-falante/microfone remoto ligado através de cabo blindado e protegido de chuva/sol, etc (**Figura 5**).



LISTA DE COMPONENTES

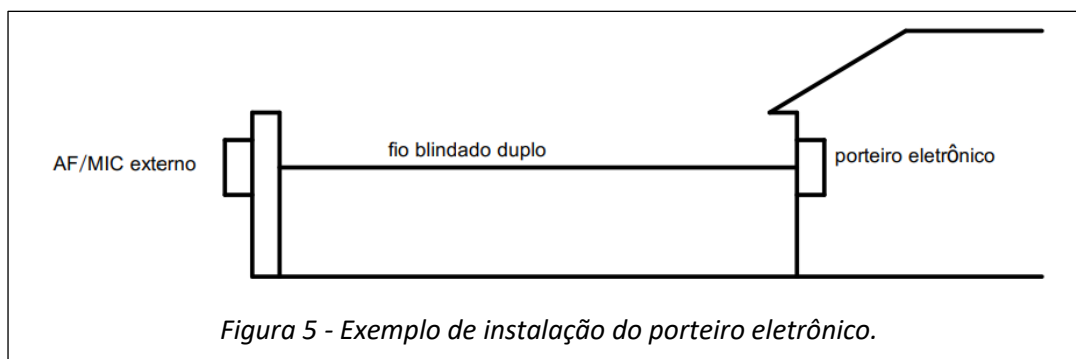
Resistores (todos de 1/4W): R1: 100 Ohms, R2: 150k, R3: 1M, R4: 4.7k, R5: 2.2M

Capacitores: C1, C2: 10μF 16V, C3, C5: 100nF 63V, C4: 100μF 16V

Transistores: Q1, Q2: BC547 ou equivalente, Q3: TIP42 ou equivalente

Outros: SW1: Chave ON/OFF, SW2: Chave H-H, SP1, SP2: alto-falante 8/16 Ohms 3W

Diversos: suporte para 4 pilhas AA, pilhas ou fonte, caixa para alojamento, fios, placa de circuito, dissipador de calor.



Oscilador TTL na Faixa de MHz

Eng. Wagner Rambo

Circuitos osciladores retangulares são sempre muito úteis na eletrônica, quando desejamos sincronizar circuitos diversos a partir de um sinal de clock, testar circuitos sensíveis à borda como flip-flops, trabalhar com processadores,

presente na **Figura 1**. Observe que há 5 pontos destacados no circuito para facilitar a indicação durante as análises mais complexas: TP1, TP2, TP3, TP4 e TP5.

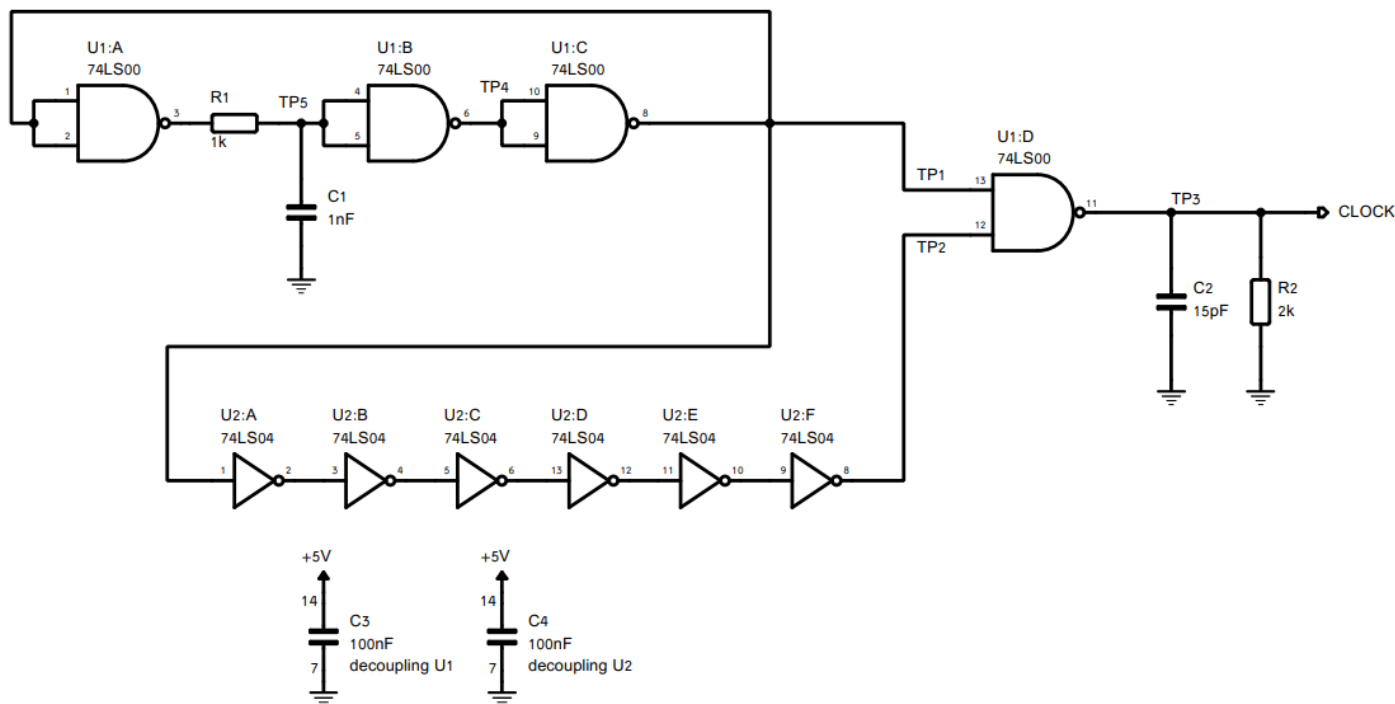


Figura 1 - Circuito completo do oscilador TTL.

sinais de telecomunicação não lineares, etc. Vale destacar que um sinal retangular é o conhecido “sinal quadrado” porém apresentando qualquer duty cycle (ciclo de trabalho). Com isso, podemos concluir que um sinal quadrado na realidade é um caso particular do sinal retangular, quando este apresenta o ciclo de trabalho de 50%.

A família TTL (transistor-transistor logic) nos permite a idealização dos mais diversos circuitos osciladores. O circuito do presente artigo utiliza uma rede de retardo com portas inversoras para correção de duty cycle e mais alguns poucos componentes externos. A proposta é de trazermos uma solução para gerar um sinal de alta frequência (na faixa de MHz), utilizando poucos componentes, porém trazendo uma análise a nível avançado de Eletrônica Digital. O circuito completo está

Funcionamento do circuito

Como ambos os circuitos integrados são da família TTL, é necessário o uso de alimentação de +5V. Ao ligar o circuito, o capacitor C1 encontra-se descarregado e as duas portas lógicas NAND (U1:B e U1:C), que estão ligadas como buffer, irão identificar um nível lógico baixo. A saída de U1:C realimenta a entrada de U1:A que consiste em outra porta NAND do 74LS00 ligada como inversor. Se temos nível lógico baixo inicialmente nessa entrada, na saída teremos nível lógico alto (em outras palavras, uma tensão próxima a 5V). Essa tensão irá carregar o capacitor C1 através de R1 até o limiar de tensão da porta U1:B que é regida pela disciplina estática, assim como todas as portas lógicas.

Quando esse limiar for ultrapassado, teremos um nível lógico alto na saída de U1:C que também será identificado pela entrada de U1:A. Como U1:A é um inversor, na sua saída surgirá um nível lógico baixo, provocando a descarga do capacitor C1 através de R1. O capacitor se descarrega até o limiar inferior de tensão que a porta U1:B identificará, reiniciando todo o ciclo ad infinitum. Temos portanto a troca de estado lógico no ponto TP1, com frequência que dependerá de R1 e C1. A porta lógica U1:D serve como buffer para reforçar o sinal na saída.

Um truque de eletrônica analógica é aplicado para retardar o sinal que chega ao pino 13 (ponto TP2) de U1:D. Uma rede de retardo que utiliza 6 inversores do circuito integrado 74LS04, aproveitando o retardo de propagação do mesmo, visa corrigir o duty cycle do oscilador para o ponto de saída (TP3), bem como reforçar o sinal. O resistor R2 e o capacitor C2 são cargas de teste sugeridas pelo fabricante (datasheet) para que a validação dos dados torne-se mais coerente na análise prática. Os capacitores C3 e C4 servem para desacoplamento dos circuitos integrados.

Análise aprofundada do circuito

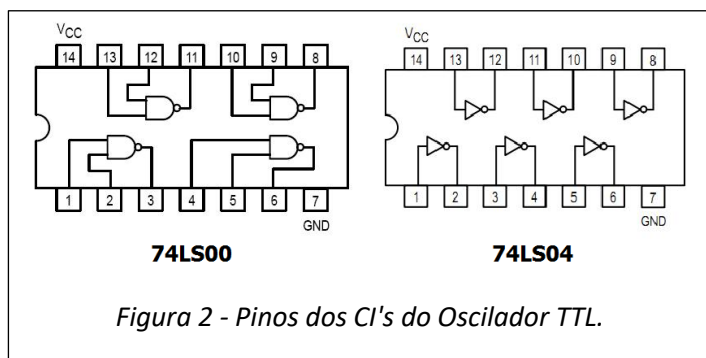


Figura 2 - Pinos dos CI's do Oscilador TTL.

Para análise, realizamos o experimento prático e medimos todos os pontos relevantes do circuito da **Figura 1** com auxílio de um osciloscópio digital da Agilent. Na **Figura 2**, pode-se observar os pinos dos dois circuitos integrados utilizados no oscilador.

A imagem real do circuito prático por ser apreciada na **Figura 3**.

Os dois capacitores de poliéster de 100nF (C3 e C4) estão ligados sobre os circuitos

integrados, esta é uma prática comum em montagens na protoboard, fazendo com que os capacitores de desacoplamento encontrem-se o mais próximo possível dos terminais de alimentação dos circuitos integrados.

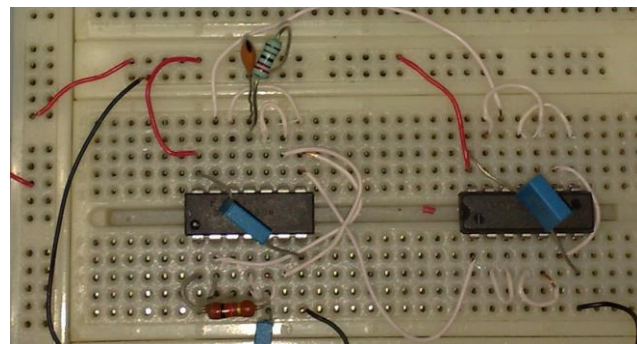


Figura 3 - Circuito prático do Oscilador TTL.

Capacitor de desacoplamento: serve como uma fonte de ação rápida junto ao circuito integrado, permitindo que ele opere até que a fonte de alimentação principal possa fornecer a corrente que ele necessita, também apresenta a função de desviar ruído de alta frequência de volta para a fonte de alimentação.

Na **Figura 4** pode-se observar a diferença do sinal no circuito com a presença dos capacitores de desacoplamento, comparado com a ausência dos mesmos.

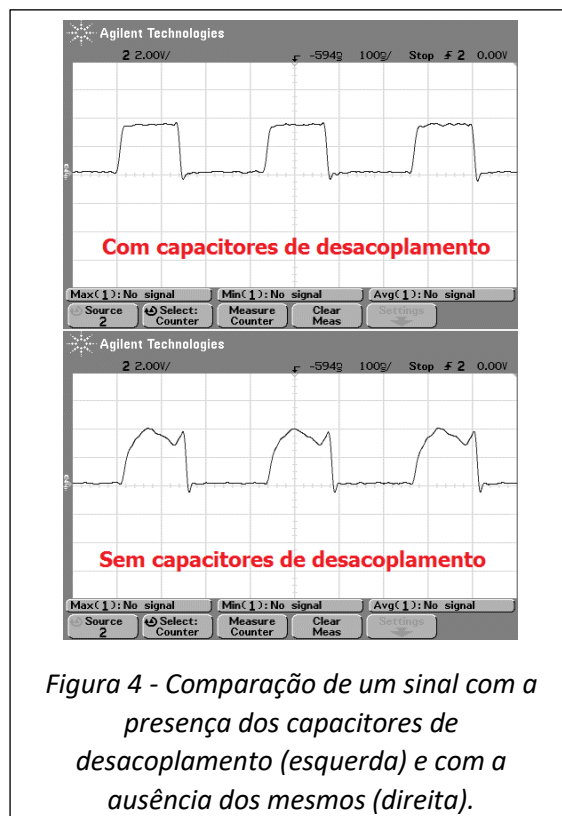


Figura 4 - Comparação de um sinal com a presença dos capacitores de desacoplamento (esquerda) e com a ausência dos mesmos (direita).

Ponto (TPn)	Duty Cycle (%)	Rise Time (ns)	Fall Time (ns)	Máximo (V)	Mínimo (mV)	Médio (V)
TP1	66,50	18,50	14,00	3,93	-260,00	2,50
TP2	66,50	19,00	14,50	4,06	-440,00	2,62
TP3	41,20	6,90	10,90	3,50	-250,00	1,19
TP4	60,60	184,50	98,00	1,91	60,00	0,905
TP5	1,60	101,60	208,50	1,58	1160,00	1,37

Tabela 1 - Medida dos pontos TP1 a TP5

Ainda que existam capacitores de desacoplamento no circuito, não há como eliminar totalmente o efeito spike.

Efeito spike: consiste em um pulso rápido de alta tensão (em relação à tensão de trabalho do circuito), que pode ocorrer após o desligamento de uma chave (no caso, a saída do oscilador que ora está em high e ora estão em low), quando a energia armazenada sob forma de campo magnético força a passagem de corrente no sentido inverso ao sentido original, de acordo com os transientes do circuito.

Na **Figura 5** pode-se comprovar a presença do efeito spike, mesmo utilizando-se capacitores de desacoplamento. Pode-se comprovar que os circuitos integrados da família TTL apresenta uma corrente mais forte ao chavear para o nível lógico baixo (o conhecido “zero forte” das famílias TTL). Isso é especialmente útil para o acionamento de cargas, como drivers e LEDs. Em geral, a corrente de saída fornecida pelos circuitos integrados TTL é de 16mA para o nível lógico baixo, enquanto que para o nível lógico alto é de apenas 400µA.

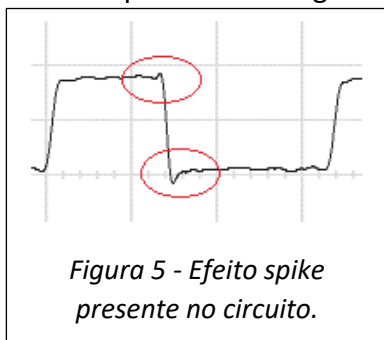


Figura 5 - Efeito spike presente no circuito.

Análise prática dos principais pontos do circuito

A **Tabela 1** mostra o registro dos valores dos pontos TP1 a TP5 do circuito oscilador.

Verificamos os duty cycle, rise time, fall time e valores de tensão (máximo, mínimo e médio) de cada ponto. A seguir a definição dos termos medidos.

Duty Cycle: consiste na fração de tempo em que um sistema encontra-se ativo, também chamado de ciclo de trabalho. No caso do circuito oscilador, indica o tempo em que a forma de onda permanece em nível lógico alto. Quando a forma de onda apresenta nível lógico alto durante metade do tempo, temos um duty cycle de 50%.

Rise Time: é o tempo que o sinal leva para se elevar de 10% a 90% da tensão da fonte (no caso de 5V, é de 0,5 a 4,5V). O tempo de subida ideal seria zero, mas na prática isso é impossível.

Fall Time: é o tempo que o sinal leva para descer de 90% a 10% da tensão da fonte, sendo também idealmente zero. Porém na prática, é impossível termos um tempo de descida igual a zero, assim como é impossível isso para o tempo de subida.

Na **Figura 6** apresentamos a captura de tela para o ponto TP1 do circuito, podendo-se observar sua forma de onda.

Verificamos uma onda retangular, como já era previsto com valor máximo de tensão igual a 3,93V, mínimo de -260mV e médio de 2,5V. Existem spikes de altíssima frequência como pode-se perceber nos tempos em high e também em low. Duty cycle de aproximadamente 65%.

Na **Figura 7**, apresentamos a forma de onda do ponto TP2.

O aspecto da forma de onda é semelhante mas verificamos claramente que houve um

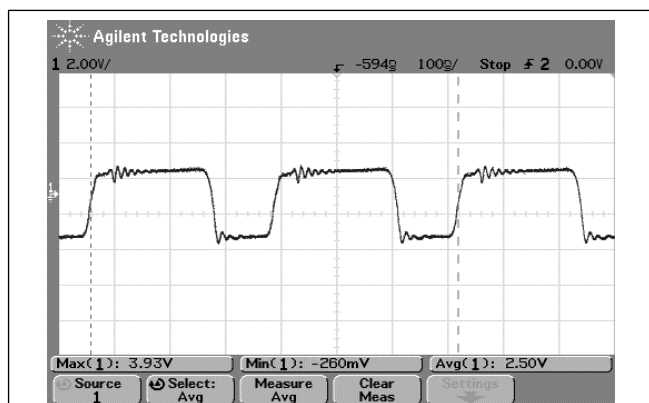


Figura 6 - Medida do ponto TP1 do circuito.

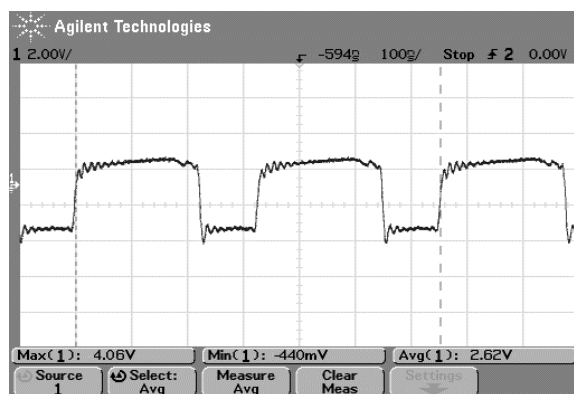


Figura 7 - Medida do ponto TP2 do circuito.

aumento de tensão máxima em relação à TP1. O valor é de alguns mV, porém isso é justificável dado que o sinal em TP2 é a saída do buffer desenvolvido com o 74LS04. Duty cycle também próximo de 65%.

O ponto TP3 pode ser visto na **Figura 8** e consiste na saída de clock do circuito oscilador.

Temos um valor máximo de 3,5V (atenuado pela carga imposta por R2 e C2). Com auxílio dos buffers e da rede de retardo, obteve-se um sinal com menos spikes e um duty cycle inferior a 50% (o duty pode ser ajustado com o acréscimo ou remoção de portas inversoras do 74LS04). Observando a tela do osciloscópio, temos uma base de tempo de 100ns por divisória. Considerando que um período completo do sinal ocupa aproximadamente 3,5 quadriculas horizontais, podemos calcular a frequência do oscilador.

$$f_{osc} = \frac{1}{3,5 \times 100 \times 10^{-9}}$$

$$f \cong 2,85\text{MHz}$$

Portanto, um circuito de clock estável com frequência de praticamente 3MHz.

Na **Figura 9** apresentamos a medida do ponto TP4 do circuito.

A característica do sinal nesse ponto é muito interessante, uma vez que consiste em um sinal analógico, com aspecto quase senoidal.

No ponto TP5 (**Figura 10**) podemos verificar uma forma de onda do tipo dente de serra, o que faz sentido, pois temos o processo de carga e descarga do capacitor C1.

De forma muito interessante, conseguimos observar a disciplina estática do 74LS00, que na prática encontra-se nos níveis de 1,58V e 1,16V, conforme medida do osciloscópio. Porém, o que explica o sinal presente no ponto TP4 da **Figura 9**? Para isso, vamos analisar o comportamento particular da porta lógica U1:B. Temos o processo de carga e descarga do capacitor através de R1, que

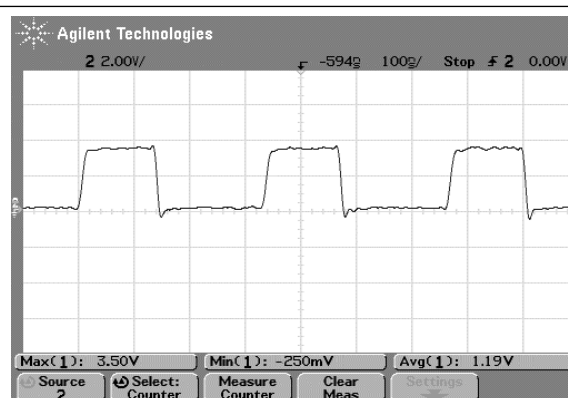


Figura 8 - Medida no ponto TP3 (saída do circuito de clock).

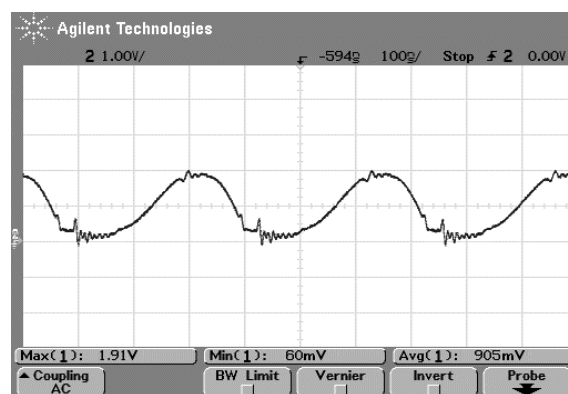
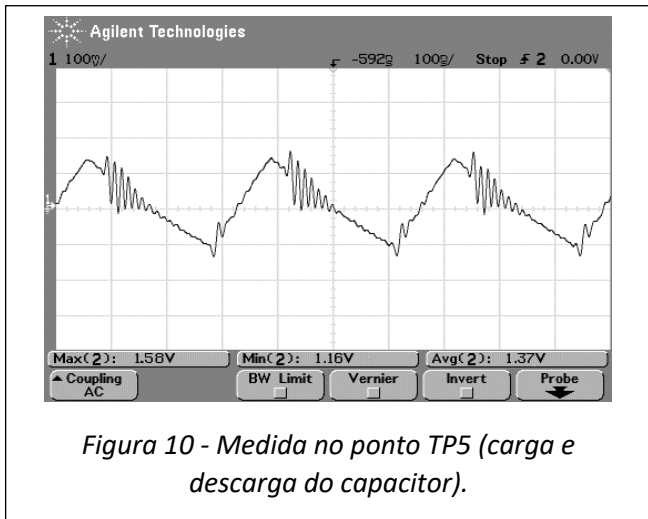
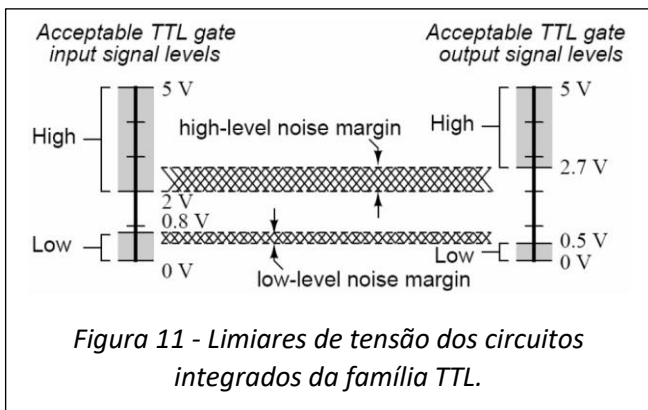


Figura 9 - Medida no ponto TP4.



forma uma onda triangular assimétrica (dente de serra), cujo o valor máximo de tensão medido foi 1,58V. Abaixo deste valor, temos a região proibida de operação do circuito digital, que consiste na margem de ruído, para que tenhamos níveis lógicos bem definidos e sem ambiguidade na entrada das portas lógicas. Em outras palavras, o sinal não se comporta como um nível lógico nessa região e sim, de forma analógica. Como pode-se observar na **Figura 11**, os circuitos integrados TTL seguem a disciplina estática, onde os limiares de tensão são mais rígidos para o receptor (circuitos de entrada) em relação ao transmissor (circuitos de saída).



Como podemos observar nosso sinal está condicionado dentro da margem de ruído, o que foi comprovado na prática e analisa através da tela do osciloscópio. A forma de onda encontrada na saída da porta lógica U1:B consiste em um sinal quase senoidal (ponto TP4). Matematicamente, uma senoide pode ser representada pelo conjunto de várias parábolas, ora com concavidade para cima, ora com concavidade para baixo. De forma análoga, uma onda triangular consiste em um

conjunto de retas ora ascendentes e ora descendentes. Conclui-se que a forma de onda passou de um conjunto de retas (entrada de U1:B) para um conjunto de parábolas (saída de U1:B). Para obtermos uma parábola a partir de uma reta, precisamos integrar a equação em relação a x, como demonstramos a seguir:

$$y = ax + b$$

$$y = \int (ax + b)dx$$

$$y = \frac{ax^2}{2} + bx + C$$

Do ponto TP5 para TP4 temos a integração da forma de onda. A porta lógica U1:B tem tripla função no circuito, pois atua como inversor, amplificador e integrador. Está ligada como inversor, pois suas duas entradas estão em curto, invertendo a fase do sinal; dá ganho de corrente e leve ganho de amplitude na forma de onda (por isso a função de amplificador) e também integra o sinal de carga e descarga do capacitor. Muito curioso não? A porta U1:C se encarrega de enquadrar o sinal para completar o funcionamento do sistema.



Análise da rede de retardo

Na **Figura 12** temos o tempo de retardo verificado entre os pontos TP1 e TP2 que consistem na entrada e saída do buffer formado pelos 6 inversores do 74LS04.

A medida das bordas de subida resultou em um retardo de 34,8ns no sinal. Dividindo esse número por 6 (número de inversores) temos um retardo de 5,8ns por porta lógica. O tempo de retardo entre as bordas de descida resultou em 37,5ns ou 6,25ns por porta lógica. O datasheet do 74LS04 apresenta tais tempos, considerando as

cargas de teste utilizadas no circuito, o que pode ser visto na **Figura 13**.

Os tempos de retardo práticos estão coerentes, pois ficaram abaixo dos máximos previstos pelo fabricante.

Concluindo

Isso encerra a nossa análise completa e detalhada do circuito oscilador. Um circuito prático, com componentes fáceis de encontrar e bastante útil. Também obtivemos uma compreensão maior sobre eletrônica digital e disciplina estática com validações práticas.

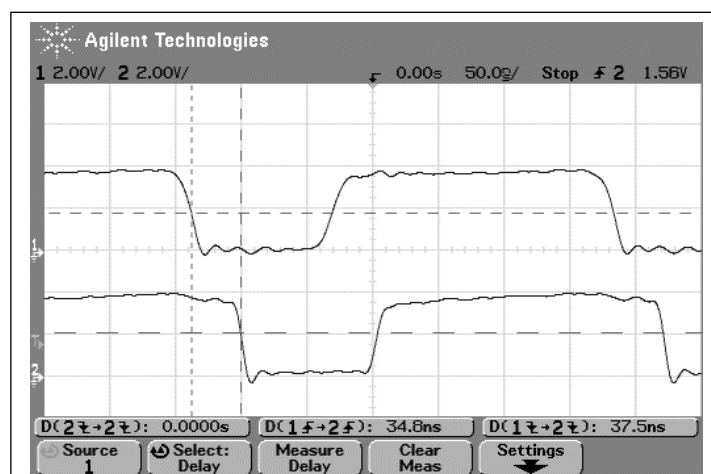


Figura 12 - Medida dos tempos de retardo do buffer formado pelos 6 inversores.

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	SN54LS04 SN74LS04			UNIT
				MIN	TYP	MAX	
t_{PLH}	A	Y	$R_L = 2\text{ k}\Omega$ $C_L = 15\text{ pF}$		9	15	ns
t_{PHL}					10	15	

Figura 13 - Tempos de retardo do 74LS04 (datasheet).

Oscilador CMOS Controlado

Eng. Wagner Rambo

Uma possibilidade muito interessante para os que desejam controlar com um bit discreto a geração ou não de um sinal de clock é através do uso do oscilador controlado com o circuito integrado CMOS 4093. Um exemplo de aplicação seria o controle a partir de uma saída de um microcontrolador, podendo-se assim poupar processamento, pois o 4093 seria o responsável por gerar a frequência de clock. É claro que deve ser pensado de acordo com o projeto, pois em alguns casos há necessidade de sincronismo, frequência muito precisa, mas estes são assuntos para outros artigos. Na **Figura 1** apresentamos o diagrama esquemático deste oscilador, como pode ser visto é muito simples.

lógico baixo no pino de controle (pino 1 do 4093), teremos o pino 3 (saída da NAND U1:A) em nível alto e a saída da NAND U1:B (pino 4) em nível baixo, pois ela está ligada como um inversor (ambas as entradas interligadas). Por outro lado, se o pino de controle estiver em nível lógico alto, a saída desta porta terá o nível lógico inverso do detectado no pino 2, assim o oscilador estará operando.

Ao ligarmos o circuito e colocarmos o pino de controle em HIGH, o capacitor estará descarregado e a entrada do pino 2 vai detectar um nível LOW. A saída portanto terá o nível inverso, que é o nível lógico alto. Esse nível de tensão faz com que o capacitor C1 se carregue através de R1 até atingir o limiar de tensão máximo da porta, que

irá comutar sua saída para nível baixo, fazendo o mesmo capacitor se descarregar por R1. O ciclo se repetirá indefinidamente até que a alimentação seja desligada ou o pino de controle seja colocado em nível lógico baixo. A porta U1:B serve para dar ganho de corrente ao sinal. C2 é o capacitor de desacoplamento e ficará entre os terminais de alimentação do 4093. Você poderá alimentar o circuito com tensões entre 3 e 15V, conforme recomenda o manual do fabricante (datasheet).

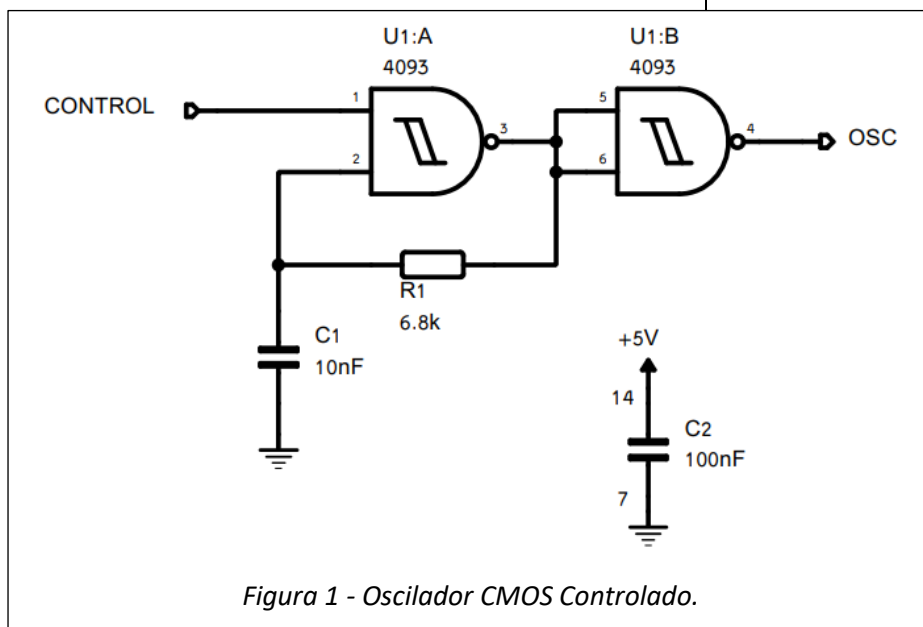


Figura 1 - Oscilador CMOS Controlado.

O funcionamento do circuito está intimamente ligado às propriedades das portas lógicas do 4093, que têm a característica Schmitt Trigger, onde existem limiares de tensão bem definidos, tornando estas portas excelentes para converter sinais analógicos em digitais. O 4093 contém 4 portas NAND do tipo Schmitt Trigger em um único encapsulamento, o que significa que pode-se desenvolver até dois osciladores deste tipo com um único CI. Se uma das entradas de uma NAND for falsa, a saída dela sempre será verdadeira. Com isso concluímos que com nível

Cálculo da frequência do oscilador CMOS

Os tempos em ON e em OFF do sinal podem ser calculados com as seguintes equações, também fornecidas pelo datasheet do 4093:

$$t_{ON} = RC \ln \left(\frac{V_{DD} - V_{T-}}{V_{DD} - V_{T+}} \right)$$

$$t_{OFF} = RC \ln \left(\frac{V_{T+}}{V_{T-}} \right)$$

Onde

R é o valor do resistor de realimentação;

C é o valor do capacitor de carga e descarga;

Vdd é a tensão da fonte;

VT- é o limiar negativo Schmitt Trigger;

VT+ é o limiar positivo Schmitt Trigger.

Considerando nossa tensão de +5V, temos as seguintes expressões:

$$t_{ON} = RC \times \ln\left(\frac{5 - 2,25}{5 - 3}\right)$$

$$t_{ON} = 0,31845373RC$$

$$t_{OFF} = RC \times \ln\left(\frac{3}{2,25}\right)$$

$$t_{OFF} = 0,2876821RC$$

Sabemos que a soma de ton com toff equivale ao período do sinal e que a frequência é inversamente proporcional ao período:

$$T = t_{ON} + t_{OFF}$$

$$f = \frac{1}{T}$$

Substituindo na equação da frequência

$$f = \frac{1}{t_{ON} + t_{OFF}}$$

$$f = \frac{1}{0,31845373RC + 0,2876821RC}$$

$$f = \frac{1}{(0,31845373 + 0,2876821) \times RC}$$

$$f = \frac{1}{0,606135RC}$$

$$f = \frac{1,65}{RC}$$

A equação poderá ser utilizada para cálculo aproximado da frequência do oscilador e, para o circuito da Figura 1, será

$$f = \frac{1,65}{6800 \times 10 \times 10^{-9}} = 24,2kHz$$

Na prática este valor deve ser diferente, uma vez que os limiares de tensão não são exatamente os mesmos, além de termos as tolerâncias dos componentes reais a considerar.

Na **Figura 2**, apresentamos o circuito real montado para o teste prático.

Utilizamos um cabinho para ligar o pino 1 aos 5V emulando um sinal em nível lógico alto, além de utilizar um resistor de *pull-down*, no valor de 10k para emular um sinal em nível lógico baixo sempre que o cabinho for removido, comprovando assim o funcionamento do controle, que poderá vir de uma saída microcontrolada ou de outro circuito digital.

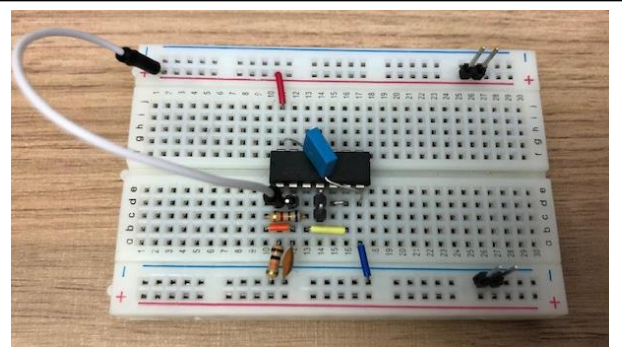
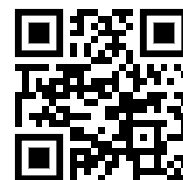


Figura 2 - Circuito prático do oscilador CMOS controlado.

Este artigo apresenta como bônus um vídeo rápido de demonstração de funcionamento do circuito e mais algumas explicações adicionais, [confira!](#)



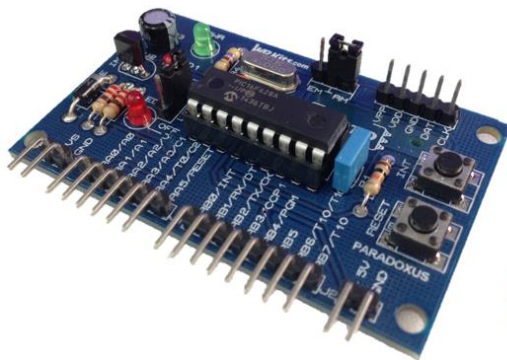
PWM de 10 Bits com PIC Mid-Range

Eng. Wagner Rambo

Os microcontroladores PIC são excelentes alternativas quando buscamos trabalhar com o desenvolvimento de sistemas confiáveis e que irão funcionar em locais hostis, tal como ambiente industrial. Podemos utilizar os PICs Mid-Range (famílias 12F e 16F) para desenvolver uma infinidade de aplicações profissionais e avançadas.

Apresento uma videoaula que descreve em detalhes como configurar o PWM com a resolução de 10 bits nesses microcontroladores, que vai lhe ajudar em várias aplicações críticas.

Assista ao vídeo [AQUI](#) ou escaneie o QR code:



**PARADOXUS
PEPTO WR Kits**

Circuito de *Brown-Out* Externo

Eng. Wagner Rambo

Os microcontroladores PIC, famílias 12F, 16F e outros *mid-range*, apresentam um conhecido *fuse bit* de configuração que se chama *Brown-Out*. A função desta configuração é muito útil, pois o processador identifica uma queda de tensão na fonte principal e efetua o reset, voltando para o endereço 0000h de memória. Muitas vezes pode ser importante reiniciar o processador em casos de queda parcial de energia. A limitação deste *fuse* no entanto se dá pelo mesmo apresentar uma única tensão, em geral no valor 4,3V. O PIC reiniciará portanto sempre que a tensão da fonte cair abaixo de 4,3V. Mas se desejarmos que essa reinicialização ocorra com tensão mais baixa, ou quem sabe até mesmo um pouco mais alta em aplicações críticas? O circuito da **Figura 1** visa contornar este problema.

Com um artifício de eletrônica analógica, pode-se reiniciar o PIC sem a necessidade de recorrer ao seu *fuse* interno. A tensão de reset passa a ser regida pela equação

$$V_{RESET} = V_Z + V_{BE}$$

Supondo a utilização de um diodo Zener de 2,4V e considerando uma V_{BE} de 0,7V para o transistor BC557, teremos

$$V_{RESET} = 2,4 + 0,7 = 3,1V$$

Logo, o PIC iria reiniciar quando a tensão principal (indicada no esquemático da Figura 1 por +5V) caísse abaixo de 3,1V. Conclui-se que basta projetar o circuito e selecionar o Zener de acordo com a tensão de reset desejada.

O princípio de funcionamento do circuito da **Figura 1** é bem simples, o transistor Q1 é cortado pois a queda de tensão em V_{BE} é inferior a 0,7V na tensão de reset. Em situações normais, o transistor opera na saturação e teremos 5V no emissor e no coletor, garantido que o PIC não reinicie.

Agora você já sabe como é simples de implementar um reset automático para processadores PIC, que funcionará como um “sensor” de queda da tensão principal da fonte.

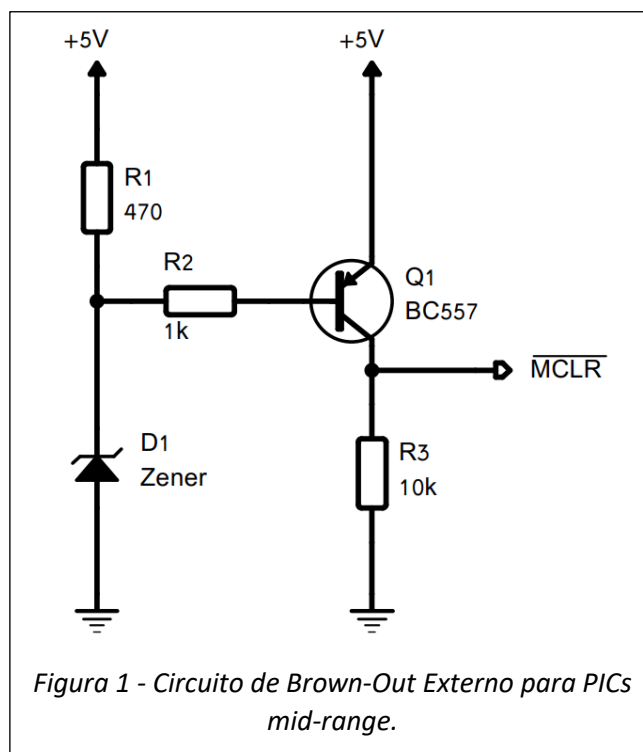
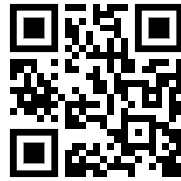


Figura 1 - Circuito de Brown-Out Externo para PICs *mid-range*.

Software Filter Design 4

Eng. Wagner Rambo

Neste vídeo você vai conhecer o software Filter Design 4, para projetos rápidos e profissionais de filtros passivos. Eu explico o software [AQUI](#). Você também pode escanear o QR code para assistir:



Projeto de Filtro Rejeita Banda Duplo T

Eng. Wagner Rambo

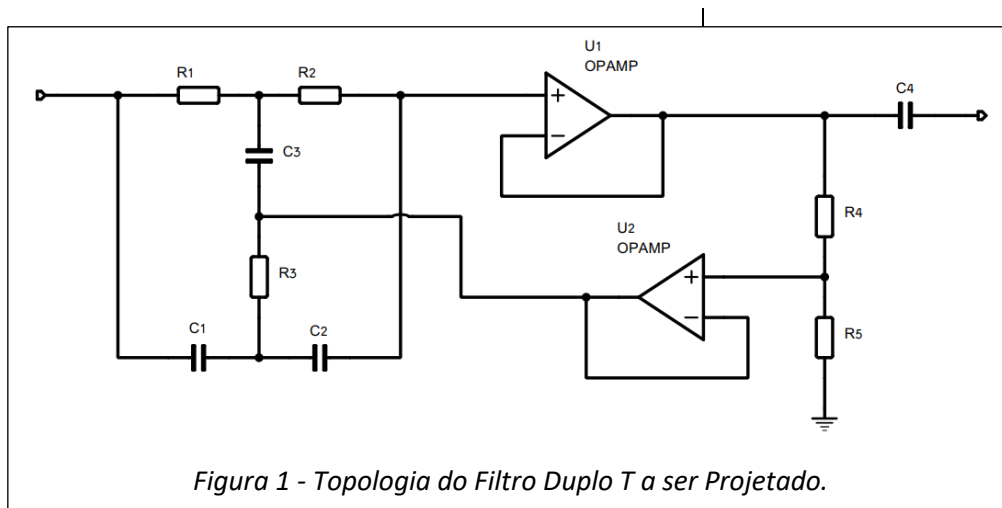


Figura 1 - Topologia do Filtro Duplo T a ser Projetado.

Um filtro rejeita banda é aplicável quando desejamos suprimir determinada frequência intermediária que prejudique nosso sinal. O ruído de 60Hz da rede elétrica é um exemplo, assim como determinados surtos de frequência sobrepostos ao nosso sinal de interesse. A topologia do filtro rejeita banda duplo T pode ser apreciada na **Figura 1**.

Temos na entrada do circuito um arranjo composto de dois resistores e um capacitor (R1, R2, C3) ligados em formato de “T”; e mais um arranjo de dois capacitores e um resistor (C1, C2, R3) também ligados em formato de “T”, daí o nome duplo T para o filtro. Estes são os componentes que determinarão a frequência de corte do filtro. Utilizamos um amplificador operacional U1 ligado como buffer para dar ganho de corrente ao sinal. O duplo T é realimentado através de um divisor resistivo formado por R4 e R5 e mais um buffer com OPAMP (U2) e estes componentes por sua vez determinarão o fator de qualidade do filtro. De uma forma bem simples conseguiremos projetar o filtro rejeita banda para a frequência e o fator de qualidade desejado.

O cálculo da frequência de corte do filtro é realizado com a seguinte equação

$$f = \frac{1}{2\pi \times R_1 \times C_1}$$

No entanto, deve-se respeitar a seguinte relação entre os resistores e capacitores

$$R_1 = R_2 = 2R_3$$

$$C_1 = C_2 = \frac{C_3}{2}$$

Vamos supor que desejamos um filtro que rejeite a frequência de 15kHz. Podemos proceder

isolando R1 na equação da frequência

$$R_1 = \frac{1}{2\pi \times C_1 \times f}$$

Para calcular R1, será necessário arbitrarmos um valor para C1, neste caso vamos considerar um valor já comercial de 100pF. R1 resultará portanto em

$$R_1 = \frac{1}{2\pi \times 100 \times 10^{-12} \times 15000}$$
$$R_1 = 106103\Omega$$

O resistor comercial mais próximo é de 100k, podemos no entanto aproximar ainda mais do valor calculado, utilizando um resistor de 100k em série com um de 5,6k, resultando em um equivalente de

$$R_{EQ} = 100k + 5,6k$$

$$R_{EQ} = 105,6k\Omega$$

O resistor R2 terá o mesmo valor de R1 e o resistor R3 terá a metade do valor.

$$R_2 = 105,6k\Omega$$

$$R_3 = 53,051k\Omega$$

Para R3, podemos utilizar um resistor de 47k em série com 5,6k.

O capacitor C2 terá o mesmo valor de C1 e C3 o dobro do valor, portanto 200pF. Para C3,

pode-se utilizar dois capacitores de 100pF em paralelo.

Os resistores R4 e R5 irão determinar o fator de qualidade do nosso filtro. Que pode ser expresso pela equação

$$Q = \frac{R_4 + R_5}{4R_4}$$

Um fator de qualidade igual a 0,5 resulta em uma aproximação Bessel que dá um corte mais brando no sinal. Igual a 0,707 teremos uma aproximação

Butterworth com curva suavizada. E um fator de qualidade maior que 0,707 consiste em aproximação Chebyshev para um corte mais abrupto. Dependerá da necessidade do projeto. Vamos supor que desejamos um corte suavizado, pois o sinal de 15kHz não é tão contundente assim. Logo, indica-se a aproximação Butterworth, portanto o fator de qualidade Q deve ser igual a 0,707. Vamos arbitrar para R5 o valor comercial de 10k. Isolando R4 na equação:

$$R_4 = \frac{R_5}{3Q} = \frac{10000}{3 \times 0,707} = 4714,75\Omega$$

Podemos utilizar um comercial de 4,7k para R4.

O filtro totalmente projetado pode ser visto na **Figura 2**, onde inicialmente utilizamos amplificadores operacionais ideais.

Utilizando OPAMPs ideais iremos realizar a simulação do software LT Spice, conforme **Figura 3**.

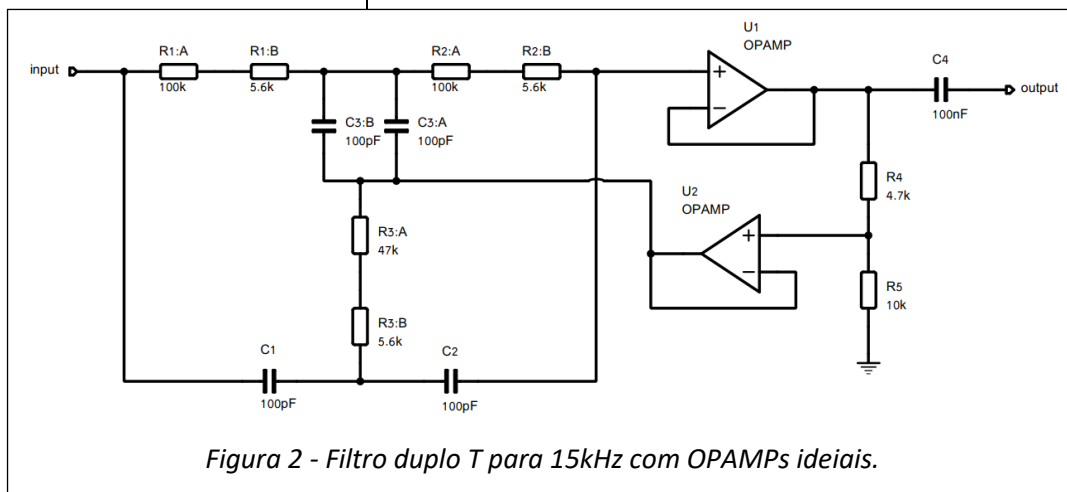


Figura 2 - Filtro duplo T para 15kHz com OPAMPs ideais.

Uma das vantagens em se utilizar um simulador é que não precisamos utilizar valores comerciais de componentes, podemos

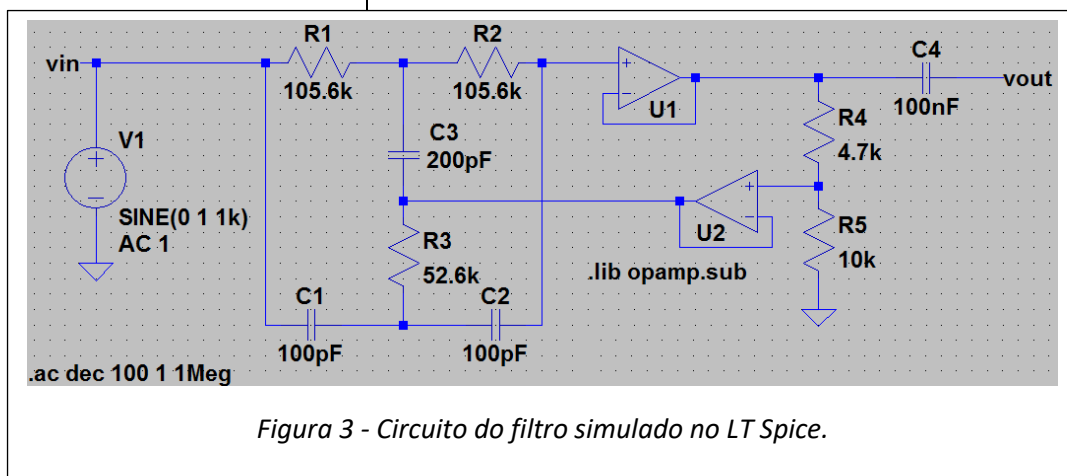


Figura 3 - Circuito do filtro simulado no LT Spice.

inicialmente simular com os valores teóricos. No caso do filtro da **Figura 3**, utilizamos os valores equivalentes que os componentes comerciais resultarão. E os amplificadores operacionais são ideais, pois neste caso sua aplicação é atuar como buffer. Realizamos uma

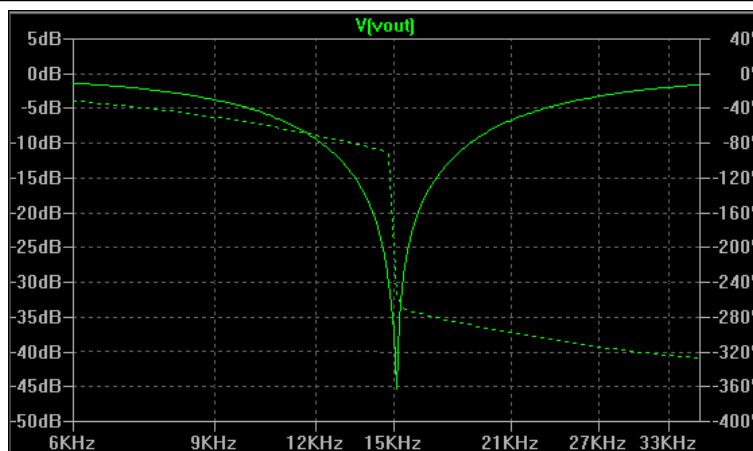


Figura 4 - Resposta em frequência do filtro.

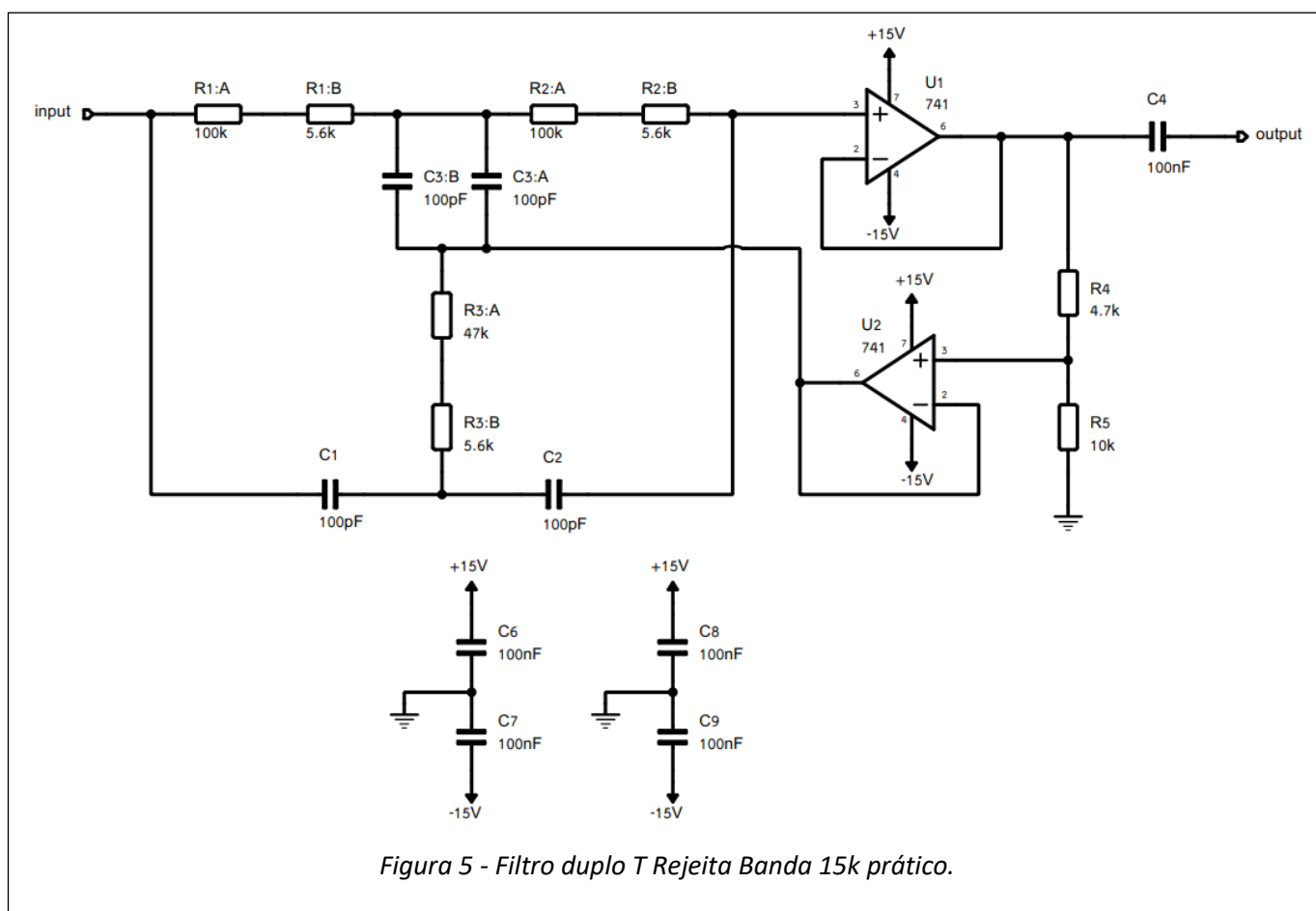
análise AC com varredura de 1Hz a 1MHz e o gráfico de ganho e fase pode ser visto na **Figura 4**.

Pela análise do gráfico, comprovamos que obtivemos uma resposta em frequência com atenuação de 45dB em 15kHz, conforme o projeto. A curva apresenta características da aproximação Butterworth.

Na prática, pode-se utilizar amplificadores operacionais de uso geral, contanto que os mesmos trabalhem na frequência de operação do

sinal. Para este filtro, utilizaremos o clássico 741, já que o mesmo funciona até 1MHz. Na **Figura 5** apresentamos o filtro final, que poderá ser montado pelo leitor e projetado novamente para a frequência de rejeição necessária.

O capacitor C4 na saída do circuito é para acoplar o sinal em um próximo estágio, eliminando possíveis níveis DC. Os capacitores C6, C7, C8 e C9 são para desacoplamento dos circuitos integrados.



Funcionamento dos Módulos TXRX de 433MHz

Eng. Wagner Rambo

Os módulos de transmissão e recepção na frequência de 433MHz representam uma excelente alternativa para aqueles que desejam desenvolver projetos de RF com boa estabilidade. Dependendo do fabricante, os módulos podem apresentar uma transmissão de até 100 metros em área aberta. São extremamente fáceis de usar e o seu princípio de funcionamento é descrito no presente artigo. Na **Figura 1** apresentamos uma imagem real dos referidos módulos, os mesmos podem ser adquiridos facilmente em lojas de Eletrônica e a baixo custo.

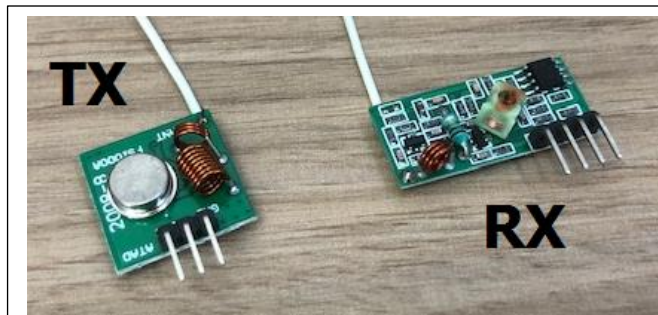


Figura 1 - Módulos TX RX de 433MHz.

Como pode se observar na Figura 1, o módulo transmissor (TX) é consideravelmente mais simples em relação ao receptor (RX), pois este último tem a tarefa de receber o sinal do ar e recuperá-lo no meio de possíveis ruídos e interferências. Os módulos de RF funcionam com modulação ASK (*amplitude-shift keying*). Esta modulação basicamente consiste em enviar ou não

geralmente é realizado através de UART. Por se tratar de uma transmissão de dados assíncrona, os zeros e uns em uma sequência são identificados pela taxa de transmissão utilizada (*baud rate*). O dispositivo que gera os dados para envio deve ser configurado para a mesma taxa que o dispositivo que receberá os dados. Na **Figura 2** apresentamos um gráfico simples que ilustra a modulação ASK.

Acima temos os dados em formato digital e abaixo o sinal analógico da portadora a 433MHz. A repetição de zeros e uns se dá pelo *baud rate* do sistema. O diagrama simplificado do transmissor pode ser visto na **Figura 3**.

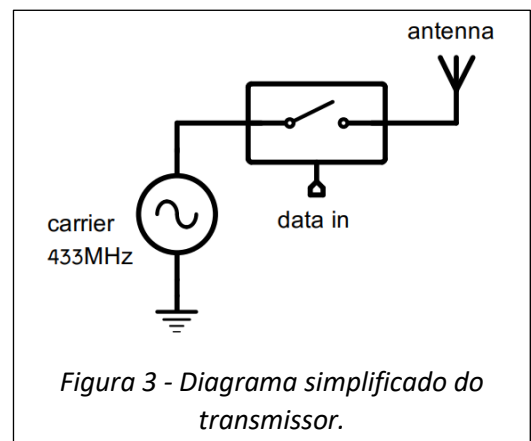


Figura 3 - Diagrama simplificado do transmissor.

Podemos verificar a presença da portadora que gera um sinal a 433MHz e este sinal é chaveado de acordo com os dados enviados para a entrada (data in). O sinal que vai para o ar através da antena é bem semelhante ao sinal modulado apresentado na Figura 2. O diagrama simplificado do receptor está na **Figura 4**.

O sinal é recebido pela antena e tratado em um sintonizador de rádio frequência para a correta recepção. Após, um amplificador é responsável por dar ganho ao sinal recuperado, para que o mesmo possa ser travado em fase pelo circuito PLL (*phase locked loop*). O circuito PLL trará mais estabilidade para o sinal e também garantirá zeros e uns mais bem definidos, evitando erros na transmissão dos dados e garantindo maior imunidade a ruído.

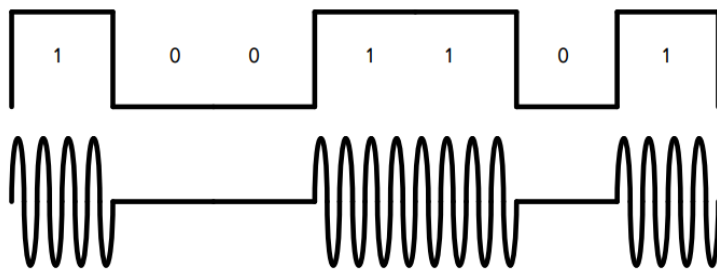
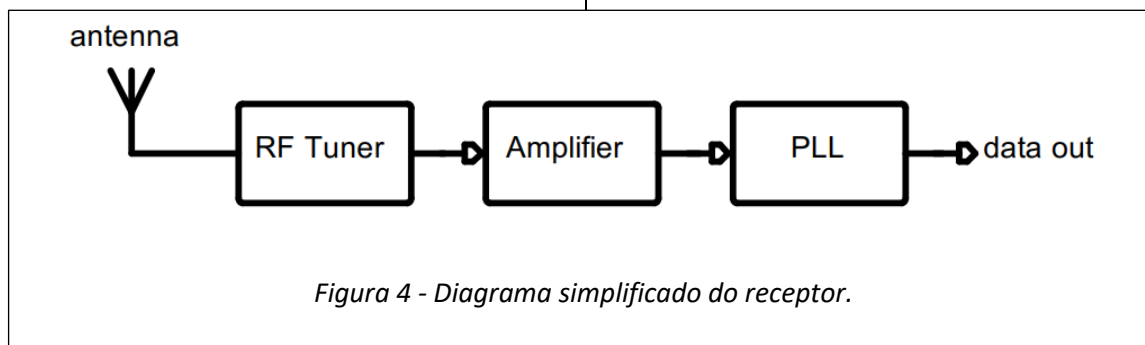


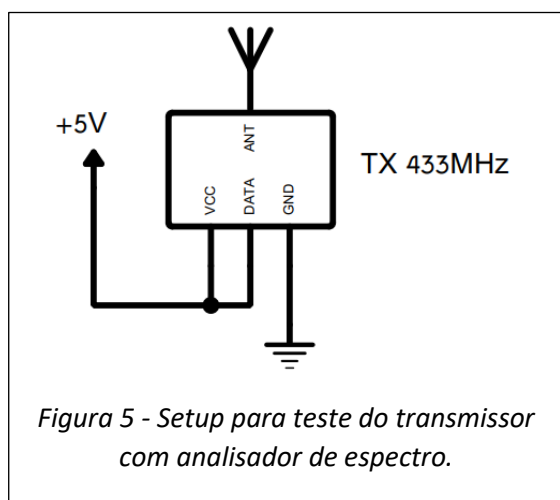
Figura 2 - Exemplo de Modulação ASK.

um sinal de portadora na frequência de 433MHz. Quando existe um sinal, este é lido como bit "1". Na ausência do sinal, lê-se o bit "0". O conjunto de zeros e uns define a comunicação dos dados, que



analisar
de

Aos leitores que tiverem um analisador de espectro que alcance a banda de 433MHz, poderão testar o transmissor conforme setup da **Figura 5**.



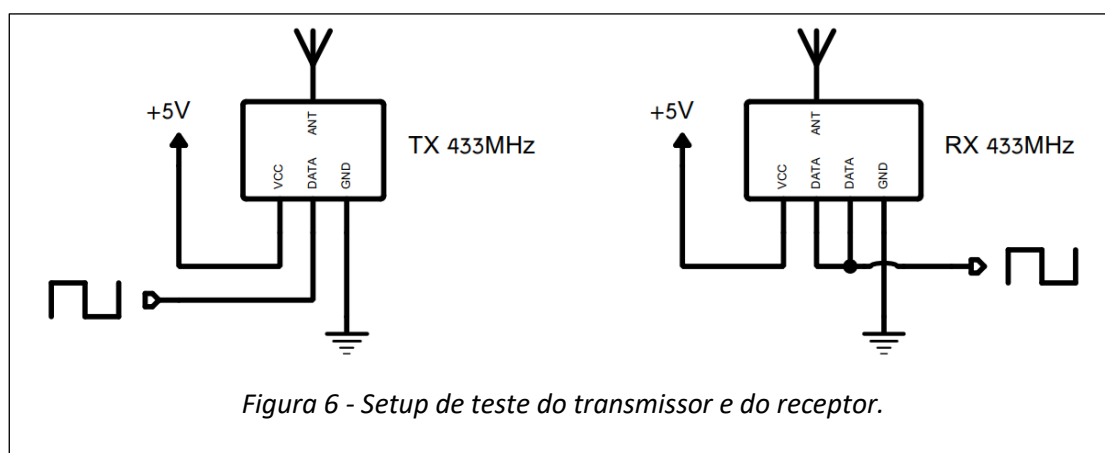
A antena pode ser um fio rígido simples de alguns centímetros, conecte na entrada do analisador de espectro e também um BNC com fio rígido e ligue o transmissor com 5V, mantendo o pino de dados também constantemente em 5V, assim você estará simulando uma transmissão contínua de bits em "1". Desta forma, a portadora estará sendo transmitida constantemente no ar. Ajuste o

espectro para uma frequência central de 433MHz e você deverá ver o pico do sinal presente no espectro, na frequência de transmissão.

Para testar o conjunto, você só precisa dos módulos TX e RX ligados com 5V e aplicar um sinal retangular que poderá vir de um gerador de funções, conforme **Figura 6**.

Aplique um sinal de 0 a 5V em uma frequência de 1kHz no pino de dados do transmissor. Com auxílio de um osciloscópio, meça a saída de dados do receptor. Se tudo estiver ok, deverá receber um sinal na mesma frequência de transmissão.

Este artigo acompanha um vídeo de demonstração dos setups de teste supracitados, assista para conferir os módulos TX e RX de 433MHz na prática! Link [AQUI](#) ou escaneie o QR code:





REVISTA ELETRÔNICA
Edição 0001

Dezembro de 2020