Professor: Daniel Mauricio Muñoz Arboleda

e-mail: damuz@unb.br

Folha de Dados Primeira Lista Exercícios Circuitos Sequenciais e Projeto RTL

Entrega até sexta-feira 09 de maio de 2019 às 23:50 horas

Instruções:

- 1. Organize o repositório em pastas para cada exercício.
- 2. Entregar todos os arquivos necessários para replicar o experimento.
- 3. Preencha os dados solicitados, imprima este documento em PDF e deixe no repositório.

Nome: Filipe de Souza Freitas matrícula: 140020161

Exercício 1. Ping-pong leds

Diagrama de blocos proposto.	

2)	Diagrama es	squemátic	o (Análise	RTL p	ré-síntese)					
3)	Estimação	consumo	de recurs	sos lóg	icos após a s	íntese	lógica:			
	LUTs		FFs	1	Pinos de IO)a	Blocos DSP	Dla	cos BR	A N 1
	Total:		Total:		Total:)8	Total:	DIO	Total:	AIVI
İ										
-	(_%) -	(_%)	(_%)	((a)	_(_ %
L										
4)	Consumo d	le recurso	os após in	npleme	ntação (proc	esso I	Place and Rout	e - PAR):	
	LUTs		FFs		Pinos de IO	Os	Blocos DSP	Blo	cos BR	AM
	Total:		Total:		Total:		Total:		Total:	
	,	0()	,	0()	,	0 ()			,	0.7
-	(- ^{%)} -	(_%)	(_%)	(%	(o)	(_ %
_	(_%)	(_ %)	(_ %)	(9	(o)	(_
	Análise de									
	egative slac negative sla									
	icia de opei				MHz					
	Caminho crí Caminho crí									

	damuz@ur	la circuita anós a imple	ementação (após processo <i>Place and Route</i> – PAR):	
)) —	Layout	.0 circuito apos a impi	ementação (apos processo <i>r tace una noute</i> – r An).	_
1				
			rgia após a implementação do circuito: W) (mW)	
7)	Potência Potência Potência	total: (mW estática: dinâmica: de consumo de energia	W) (mW) (mW)	_
	Potência Potência Potência	total: (mW estática: dinâmica:	W) (mW) (mW)	_
	Potência Potência Potência	total: (mW estática: dinâmica:	W) (mW) (mW)	_
	Potência Potência Potência	total: (mW estática: dinâmica:	W) (mW) (mW)	_
	Potência Potência Potência	total: (mW estática: dinâmica:	W) (mW) (mW)	
	Potência Potência Potência	total: (mW estática: dinâmica:	W) (mW) (mW)	
	Potência Potência Potência	total: (mW estática: dinâmica:	W) (mW) (mW)	
	Potência Potência Potência	total: (mW estática: dinâmica:	W) (mW) (mW)	_
	Potência Potência Potência	total: (mW estática: dinâmica:	W) (mW) (mW)	
	Potência Potência Potência	total: (mW estática: dinâmica:	W) (mW) (mW)	_
	Potência Potência Potência	total: (mW estática: dinâmica:	W) (mW) (mW)	
	Potência Potência Potência	total: (mW estática: dinâmica:	W) (mW) (mW)	

rofessor: I mail: dan	Daniel Mauricio Muñoz Arb nuz@unb.br	ooleda		
xercício	o 2. Ping-pong leds FS	M		
1) Di	iagrama de blocos propos	sto.		
2) Di	iagrama de estados:			

3) I	Diagrama esquemá	tico (Análise RTL p	oré-síntese)		
4) I	Estimação consui	mo de recursos lóg	gicos após a síntese	e lógica:	
/	,	_	, 1	C	
	LUTs Total:	FFs Total:	Pinos de IOs Total:	Blocos DSP Total:	Blocos BRAN Total:
	Total:	Total:	Total:	Total:	Total:
					Blocos BRAM Total:
_	Total:	Total:	Total:	Total:	Total:
5) (Total:(%)	Total:(%)	Total:	Total:(%)	Total:
5) (Total:(%) Consumo de recu	Total:(%) rsos após impleme	Total:(%) entação (processo A	Total: (%) Place and Route -	Total: PAR):
5) (Total:(%)	Total:(%)	Total:(%)	Total:(%)	Total: PAR):
5) (Total: (%) Consumo de recu LUTs Total:	Total:(%) rsos após impleme FFs Total:	Total: (%) entação (processo A Pinos de IOs Total:	Total: (%) Place and Route - Blocos DSP Total:	PAR): Blocos BRAN Total:
5) (Total: (%) Consumo de recu LUTs	Total:(%) rsos após impleme	Total:(%) entação (processo A	Total:(%) Place and Route - Blocos DSP	Total: PAR):
	Total:(%) Consumo de recu LUTs Total:(%)	Total: (%) rsos após impleme FFs Total: (%)	Total: (%) entação (processo A Pinos de IOs Total:	Total: (%) Place and Route - Blocos DSP Total:	PAR): Blocos BRAN Total:
6) 4	Total: (%) Consumo de recu LUTs Total:	Total: (%) rsos após impleme FFs Total: (%) ng:	Total: (%) entação (processo A Pinos de IOs Total:	Total: (%) Place and Route - Blocos DSP Total:	PAR): Blocos BRAN Total:

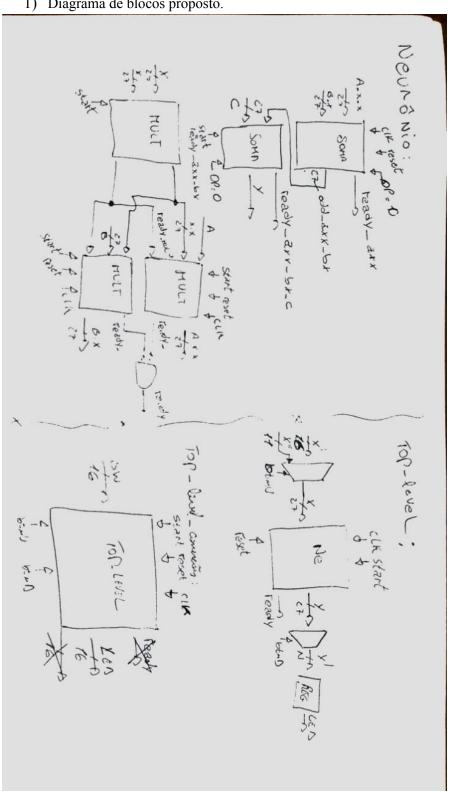
)	Layout do circuito após a implementação (após processo Place and Route – PAR):
_	
	Estimação do consumo de energia após a implementação do circuito: Potência total: (mW) Potência estática: (mW)
	Estimação do consumo de energia após a implementação do circuito: Potência total: (mW) Potência estática: (mW) Potência dinâmica: (mW) Gráfico de consumo de energia:
	Potência total: (mW) Potência estática: (mW) Potência dinâmica: (mW)
	Potência total: (mW) Potência estática: (mW) Potência dinâmica: (mW)
	Potência total: (mW) Potência estática: (mW) Potência dinâmica: (mW)
	Potência total: (mW) Potência estática: (mW) Potência dinâmica: (mW)
	Potência total: (mW) Potência estática: (mW) Potência dinâmica: (mW)
	Potência total: (mW) Potência estática: (mW) Potência dinâmica: (mW)
	Potência total: (mW) Potência estática: (mW) Potência dinâmica: (mW)
	Potência total: (mW) Potência estática: (mW) Potência dinâmica: (mW)

Professor: Daniel Mauricio Muñoz Arboleda

e-mail: damuz@unb.br

Exercício 3. Neurônio GMBH de segunda ordem usando IP-Cores em ponto flutuante

1) Diagrama de blocos proposto.

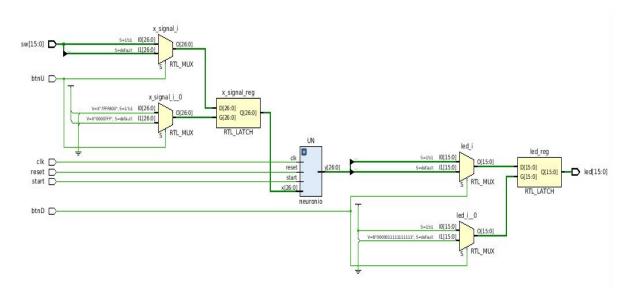


Professor: Daniel Mauricio Muñoz Arboleda

e-mail: damuz@unb.br

Diagrama de estados (se aplica)
 Não se aplica.

3) Diagrama esquemático (Análise RTL pré-síntese)



4) Erro quadrático médio usando Matlab como estimador estatístico para 100 amostras.

MSE = 1

Professor: Daniel Mauricio Muñoz Arboleda

e-mail: damuz@unb.br

5) Estimação consumo de recursos lógicos após a síntese lógica:

LUTs	FFs	Pinos de IOs	Blocos DSP	Blocos BRAM
Total:	Total:	Total:	Total:	Total:
723 (3,48 %)	190 (0,46 %)	37 (34,91 %)	3 (3,33 %)	0 (0 %)

6) Consumo de recursos após implementação (processo *Place and Route - PAR*):

LUTs	FFs	Pinos de IOs	Blocos DSP	Blocos BRAM
Total:	Total:	Total:	Total:	Total:
722 (3,47 %)	190 (0,46 %)	37 (34,91 %)	3 (3,33 %)	0 (0 %)

7) Análise de timming:

Worst negative slack (setup): 0,935 ns Worst negative slack (hold): 0,170 ns

Frequência de operação do circuito: 111,111 MHz

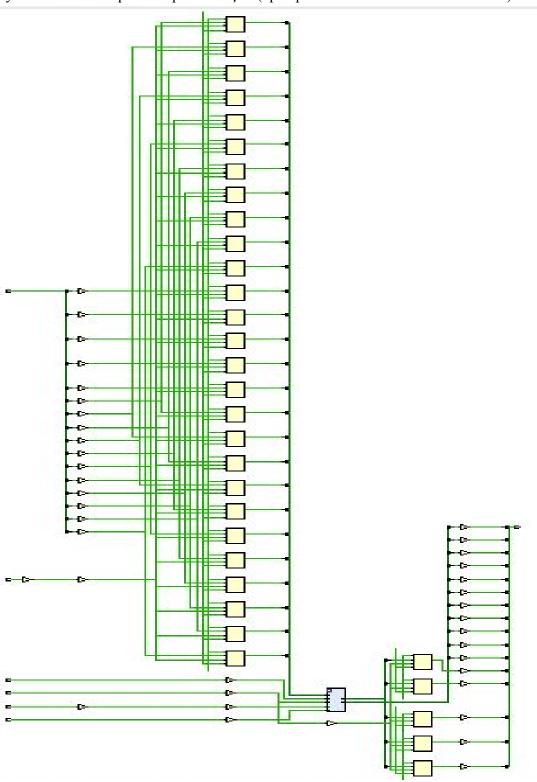
Caminho crítico (net de origem): UN/b_x/mul_out_reg[21]/C Caminho crítico (net de destino): UN/axx_bx/res_man_reg[17]/D

Maximo path delay: 8.125 ns

Professor: Daniel Mauricio Muñoz Arboleda

e-mail: damuz@unb.br

8) Layout do circuito após a implementação (após processo Place and Route – PAR):



Professor: Daniel Mauricio Muñoz Arboleda

e-mail: damuz@unb.br

9) Estimação do consumo de energia após a implementação do circuito:

Potência total: 86 (mW)

Potência estática: 72 (mW) Potência dinâmica: 14 (mW)

Gráfico de consumo de energia:

