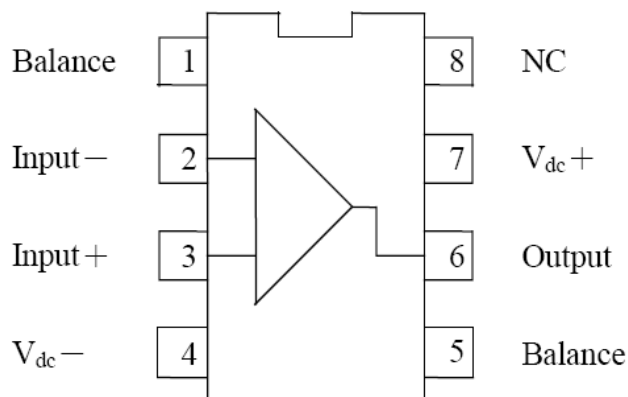


第十一章 史密特觸發電路

國立勤益科技大學資工系
游正義

【E424研究室】

youjy@ncut.edu.tw



實驗目的

- 瞭解史密特觸發電路的原理。
- 探討史密特觸發電路與比較電路之異同。
- 瞭解史密特觸發電路之應用。

實驗原理

前面所討論的比較器，皆以直流電壓為參考電壓源，當輸入訊號超過或低於臨界電壓，就會使OP Amp的輸出得到正或負的飽和電壓，史密特觸發（**Schmitt trigger**）電路，利用輸出電壓的正回授，提供一個適當的臨界電壓。

- 圖11-1所示為基本的史密特觸發電路，在圖10-1時，已分析過此電路並非是放大電路， R_1 及 R_2 電阻提供“+”輸入端之回授電壓，其工作情況與圖10-5所示之電路類似，當輸入訊號超過或低於“+”輸入端之電壓時，將會使輸出成為正或負的飽和電壓。

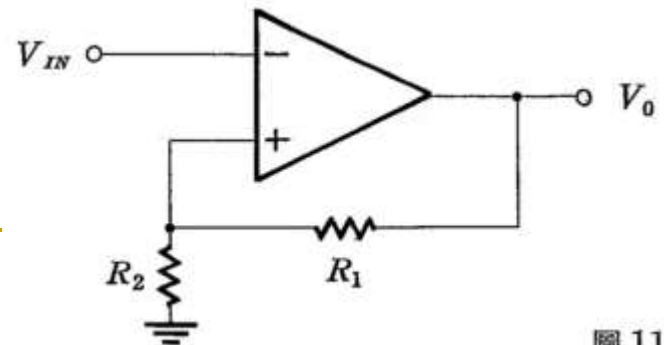


圖 11-1

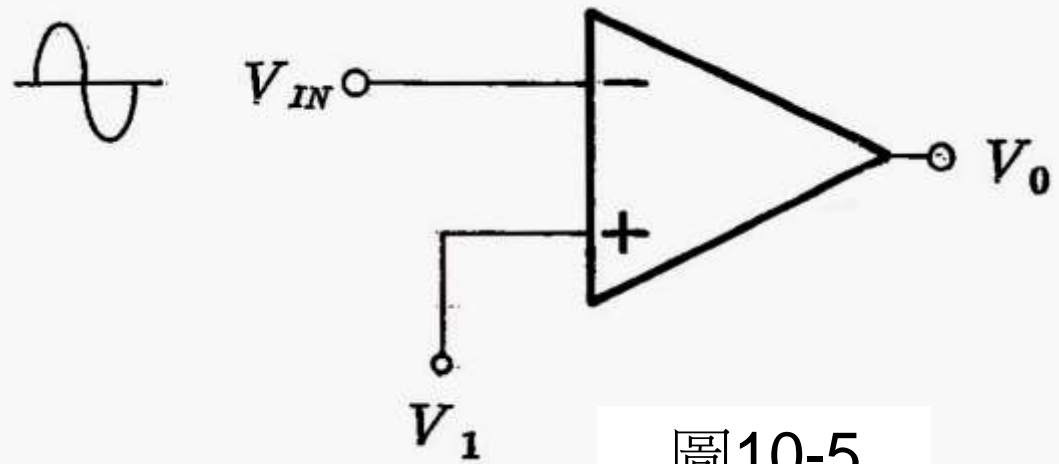


圖10-5

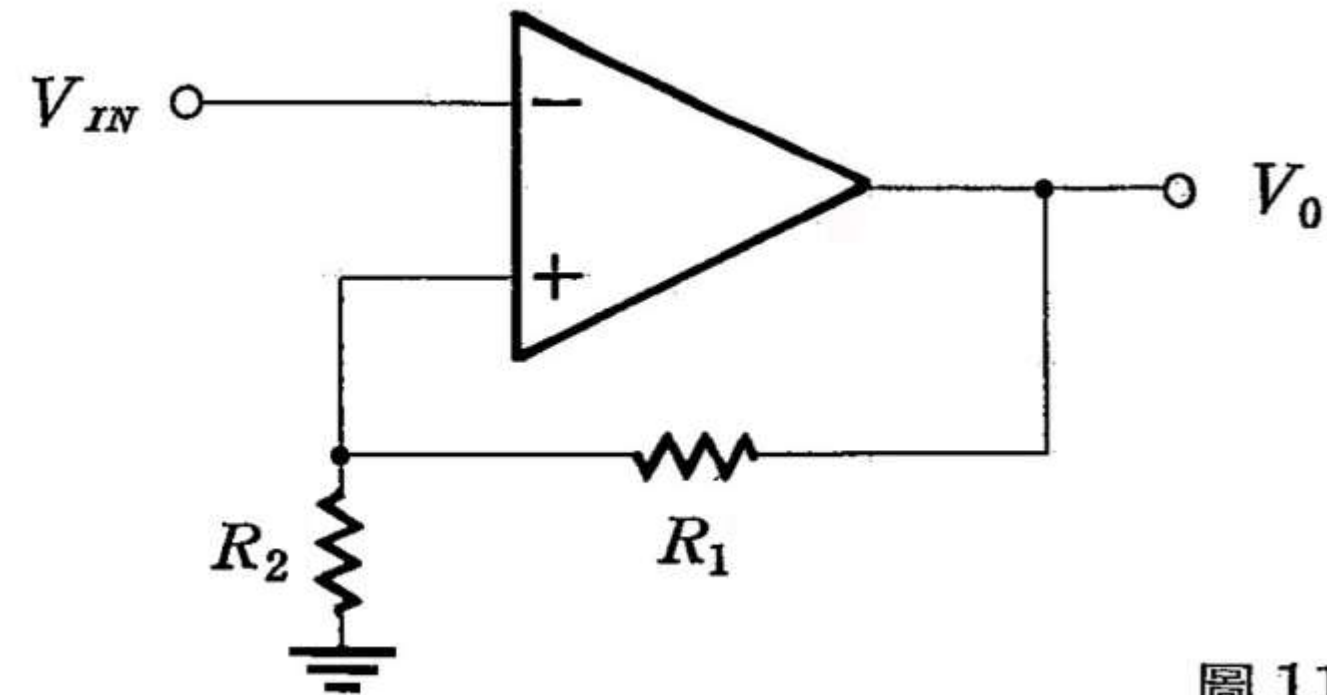


圖 11-1

- 圖11-1之電路在沒有外來的輸入訊號時，由於“+”、“-”兩輸入端之間有一微小的電壓存在，此微小電壓在開路增益無限大之情況下，將使輸出電壓為正或負的飽和電壓，我們假設其為正飽和電壓（此電壓近似相等於正電源電壓），則經由 R_1 及 R_2 的分壓，可以在“+”輸入端得到 V_1 電壓為

$$V_1 = +V_{CC} \frac{R_2}{R_1 + R_2} \quad (1)$$

- 假使此時沒有外來任何輸入訊號，則由於電壓的存在，將使輸出一直維持著正飽和電壓；此時若有任何雜訊經由“-”輸入端加入，也由於 V_1 電壓的存在，可以遏止較小雜訊電壓的干擾，因此在應用上，一般均取代基本的比較器，而使比較器之輸出避免產生不必要的波形。
- 當輸入訊號加入，其電壓值若小於 V_1 電壓，則輸出仍保持正飽和電壓；若電壓大於 V_1 電壓，則將使OP Amp的輸出電壓由正飽和轉變為負飽和電壓，此負飽和電壓經 R_1 及 R_2 的分壓，將在“+”輸入端得到電壓為

$$V_2 = -V_{CC} \frac{R_2}{R_1 + R_2} \quad (2)$$

- 此時若輸入電壓還大於 V_1 及 V_2 ，則輸出維持著負飽和電壓不變，直到輸入電壓小於 V_2 時，OP Amp的輸出電壓將由負飽和轉為正飽和電壓，則“+”輸入端之電壓又變為 V_1 。
- 一連續性的輸入訊號，可以得到圖11-2所示之輸入及輸出波形的相關位置圖，圖中，輸入訊號若為正弦波，則輸出將可得到一對稱的方波（正、負飽和電壓相等之情況下）。
- 圖11-1電路之輸入、輸出電壓轉移函數可以圖11-3表示，注意圖中之箭頭代表一連續性輸入電壓所遵循之軌跡。

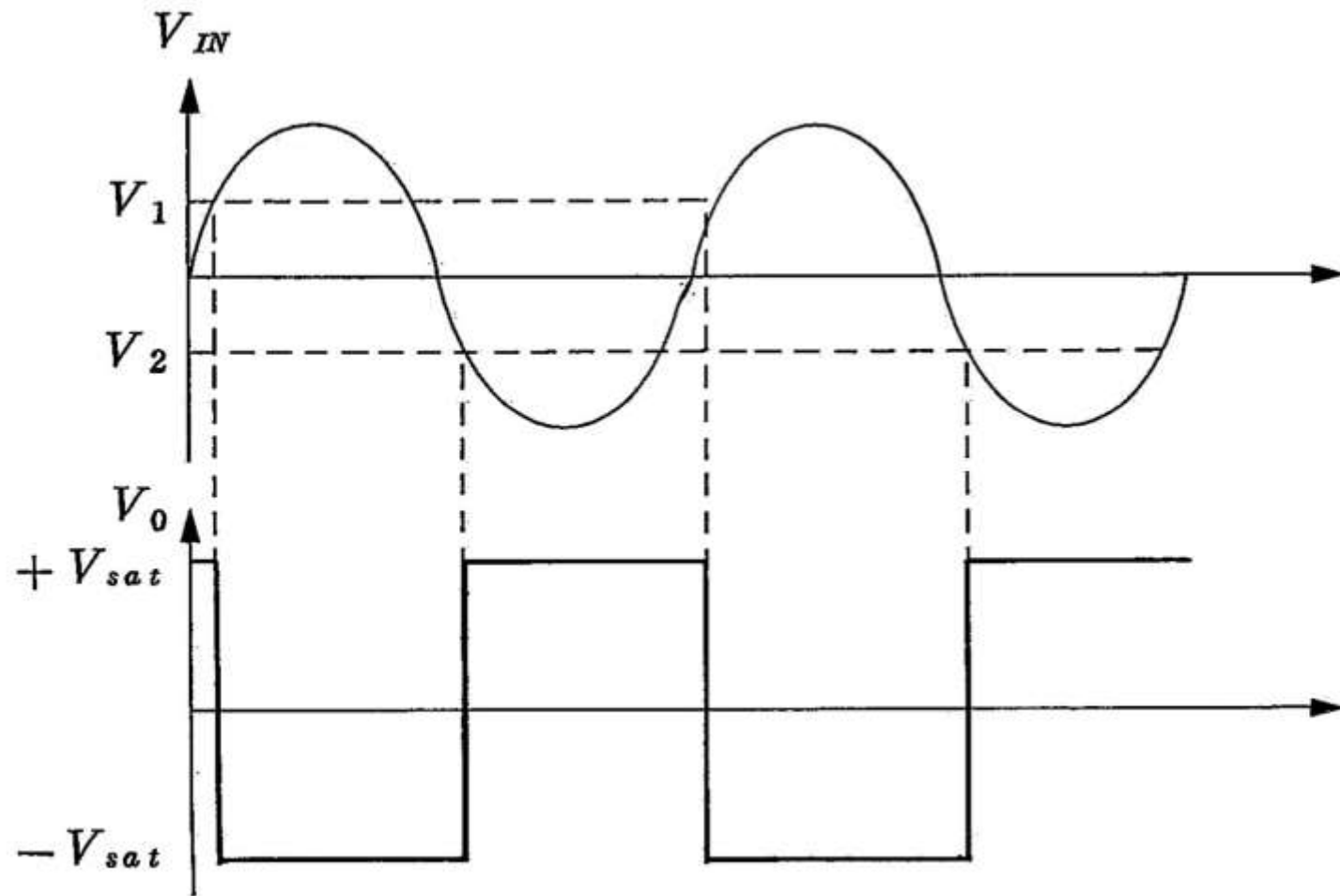


圖 11-2

■ 圖11-3之圖形與變壓器之 $B-H$ 曲線很類似，在此我們定義磁滯式（**hysteresis**）電壓為：比較器兩個臨界電壓值之差的絕對值。因此圖11-3之磁滯式電壓 ΔH 為

$$\Delta H = |V_1 - V_2| = |V_2 - V_1|$$

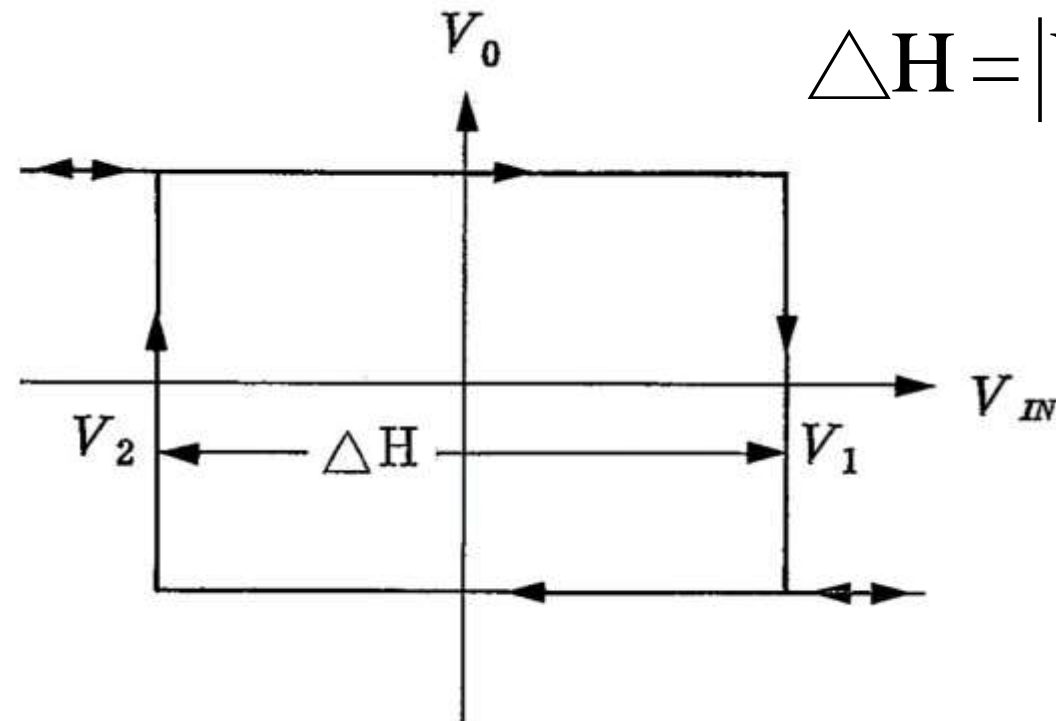


圖 11 - 3

- 在圖11-1中，若 $R_1=9K$ ， $R_2=1K$ ， $V_{CC}=\pm 10V$ ，則電路之磁滯式電壓為 $2V$ 。

假使我們接成圖11-4之電路，“-”輸入端接地，則“+”輸入端之電壓必須大於或小於零電位，才能使輸出轉態，由於OP Amp之 $I_{(+)}$ 電流為零，利用重疊原理，可以求出 $V_{(+)}$ （“+”輸入端之電壓）與 V_{IN} 及 V_O 之關係為

$$V_{(+)} = V_{IN} \frac{R_2}{R_1 + R_2} + V_O \frac{R_1}{R_1 + R_2} \quad (3)$$

欲求得輸入端之臨界電壓，可令（3）式為零，亦即 $V_{(+)} = 0$ ，則

$$0 = V_{IN} \frac{R_2}{R_1 + R_2} + V_O \frac{R_1}{R_1 + R_2}$$

$$\therefore V_{IN} = -\frac{R_1}{R_2} V_O \quad (4)$$

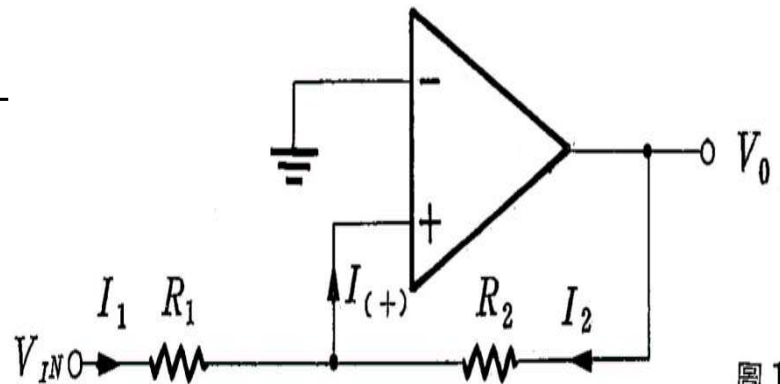


圖 11-4

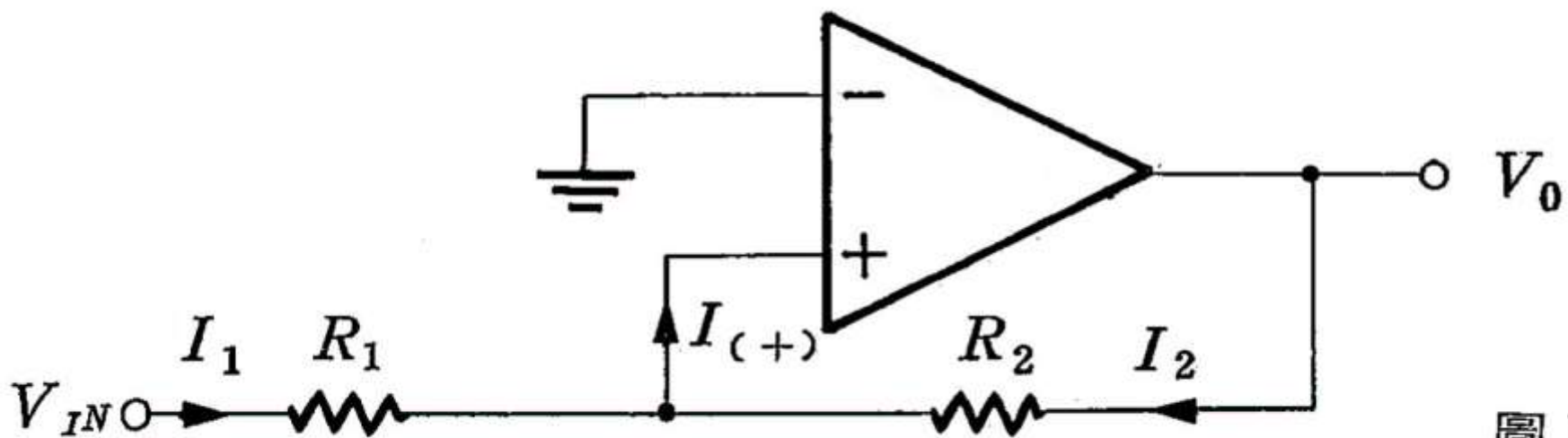


圖 11-4

(4) 式中， V_O 可為正或負飽和電壓， V_O 若為正飽和，依(4)式， V_{IN} 必須為負電壓 V_1 才能使 $V_{(+)}$ 為零，若 V_{IN} 小於此負的臨界電壓值 V_1 ，則根據(3)式 $V_{(+)}$ 將小於零電位，則輸出將由正飽和轉變為負飽和。

- 當 V_O 為負飽和電壓時，依(4)式， V_{IN} 必須為正電壓 V_2 才能使 $V_{(+)}$ 為零，若 V_{IN} 大於此正的臨界電壓值 V_2 ，則根據(3)式， $V_{(+)}$ 將大於零電位，則輸出將由負飽和轉變為正飽和。
- 依據以上之討論，可以得到圖11-5所示之輸入及輸出之波形的相對位置圖，以及圖11-6之電壓轉移函數。

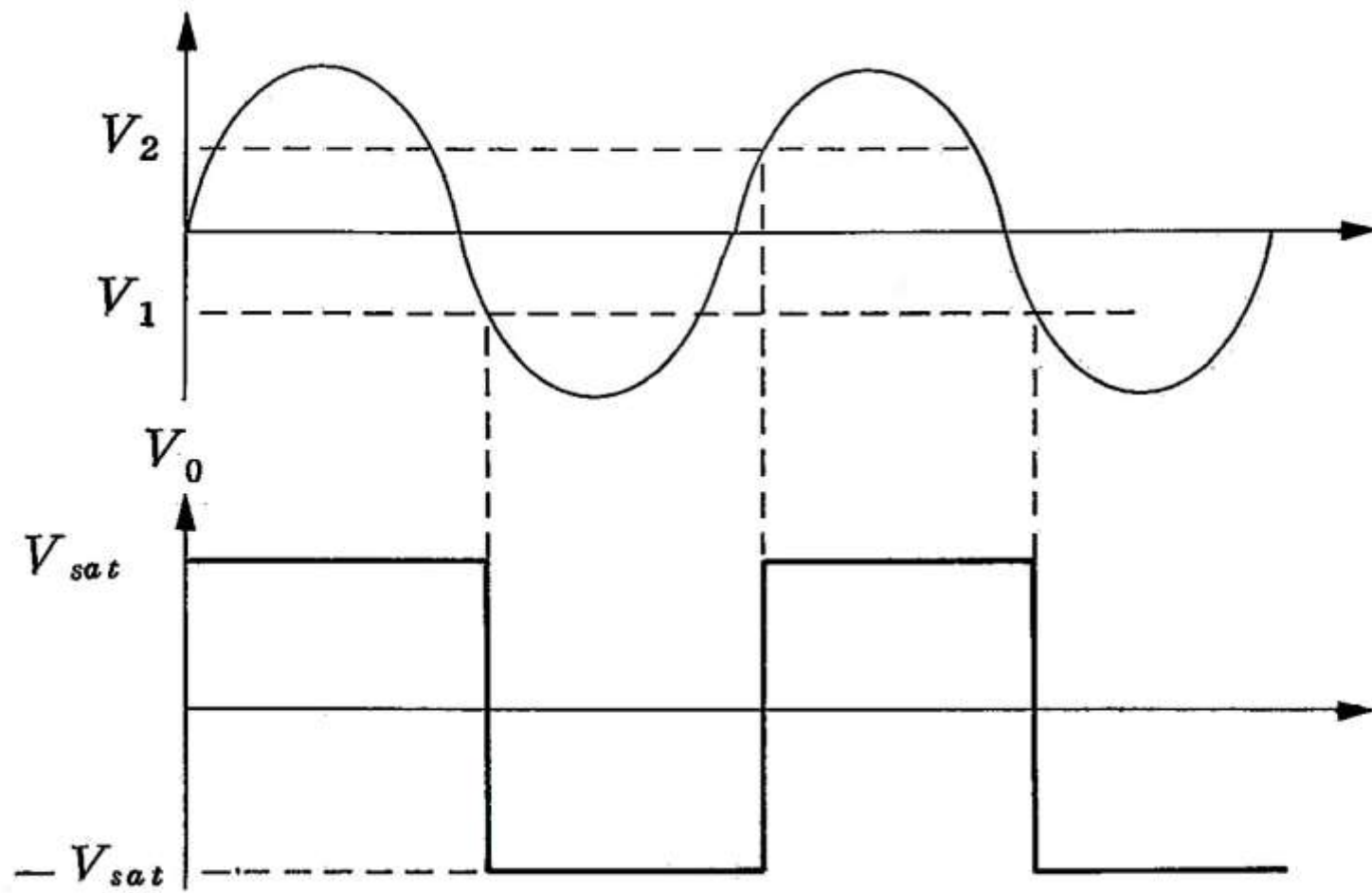


圖 11 - 5

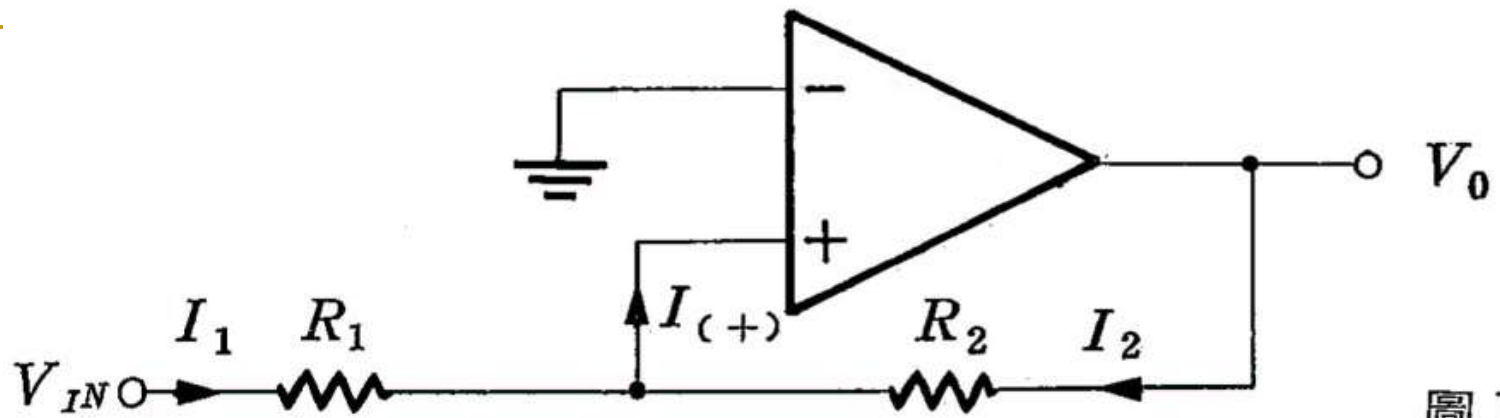


圖 11-4

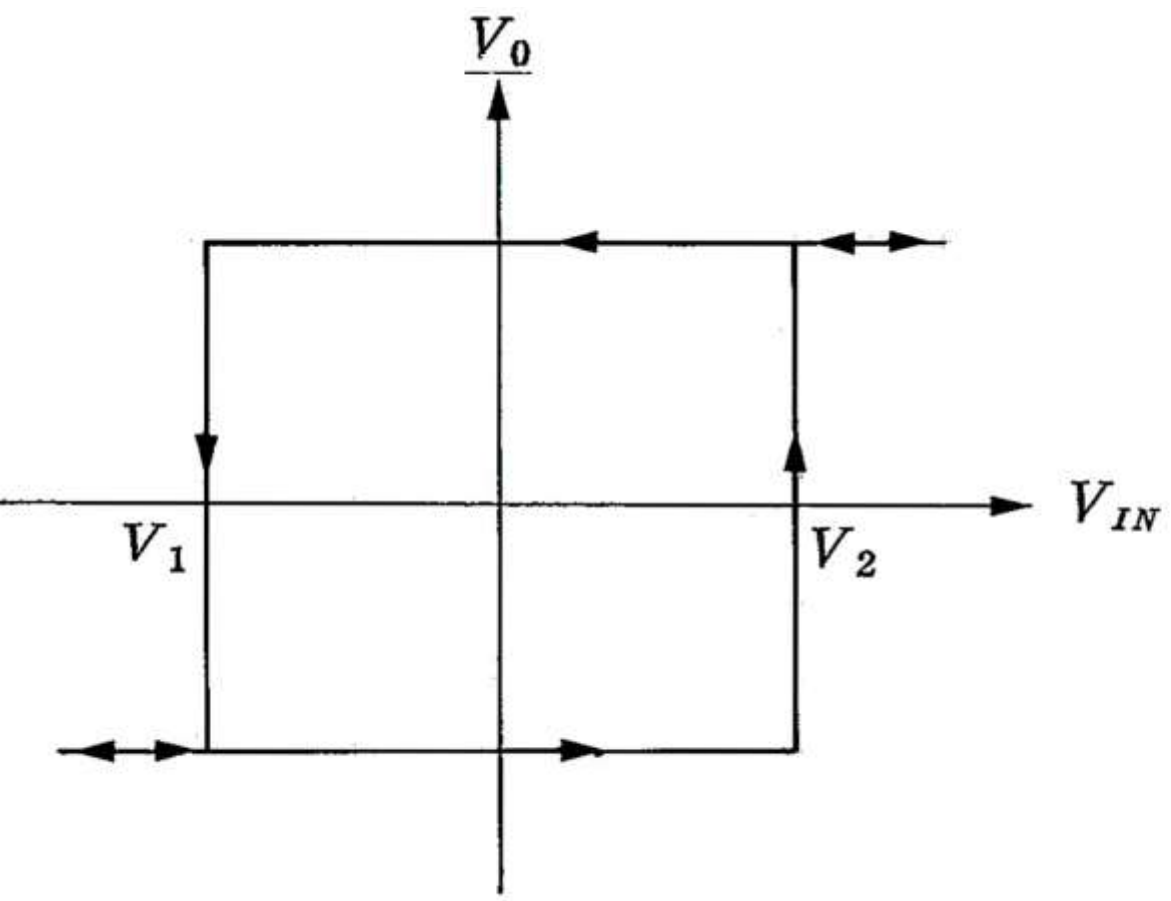


圖 11-6

圖11-4之電路，在輸入訊號 V_{IN} 為零時，容易受到其他雜訊干擾，而產生不必要之輸出波形，因此可以像圖11-1之電路，在“+”輸入端至地之間接一電阻如圖11-7所示，此電阻應比 R_1 及 R_2 小很多，才不會影響到輸入臨界電壓點。

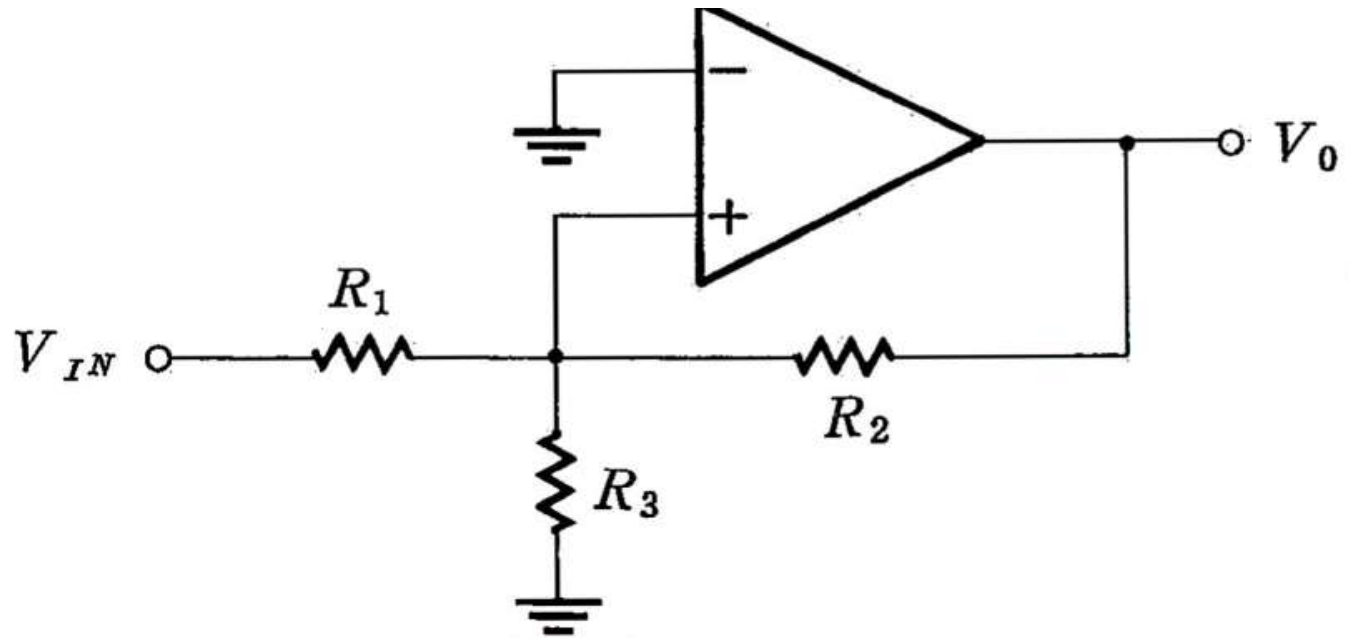


圖 11-7

- 圖11-7之電路與圖11-5之電路在工作原理上兩者很類似，必須“+”輸入端之電壓大於或小於零電位時，才能讓輸出轉態，因此（4）式亦為圖11-7電路之臨界電壓點（此時為零，電阻無電流流過，可以看似開路），亦即

$$V_{IN} = -\frac{R_1}{R_2} V_0$$

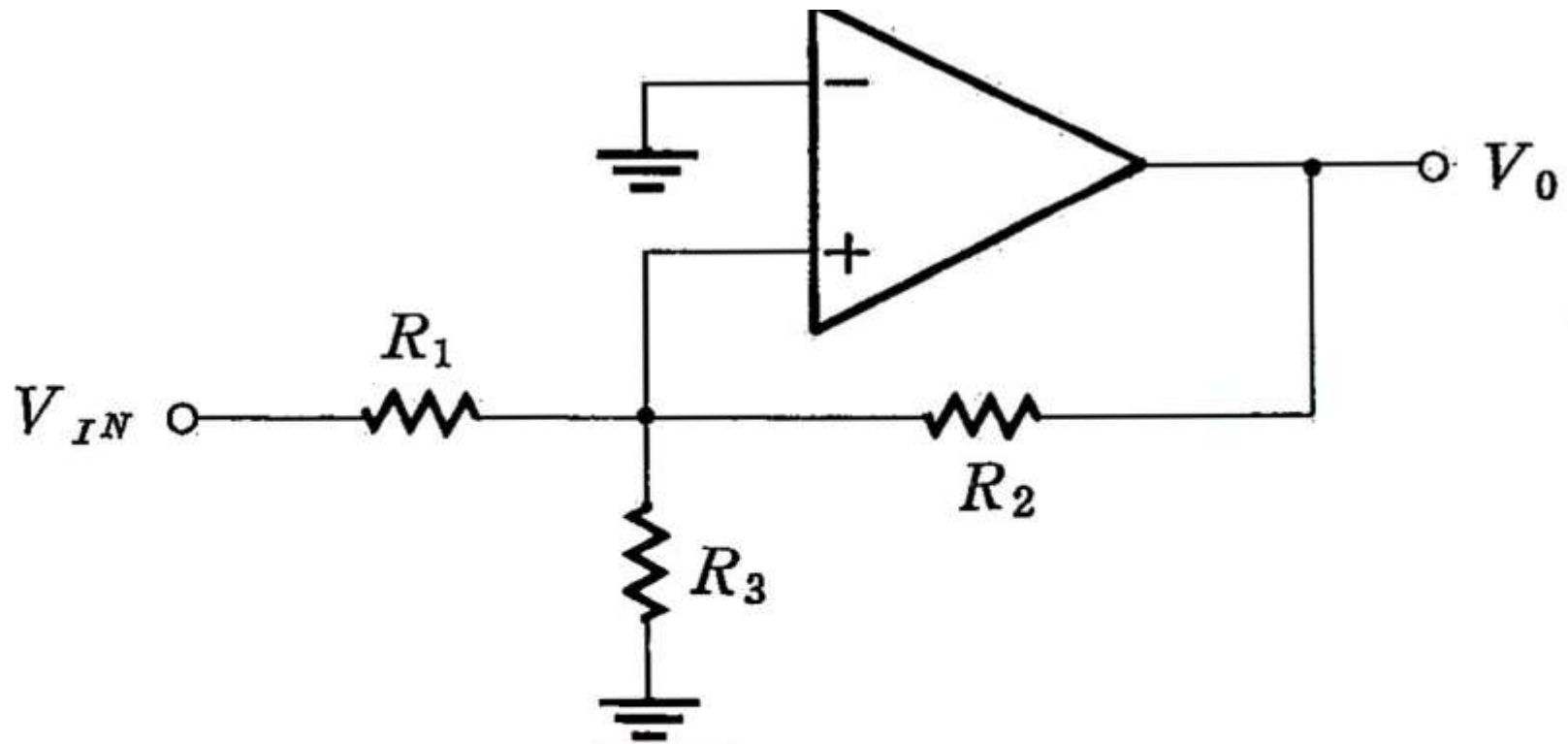


圖 11-7

- 圖11-8為圖11-7之輸入、輸出波形相關位置圖。注意：其波形與圖11-5類似。

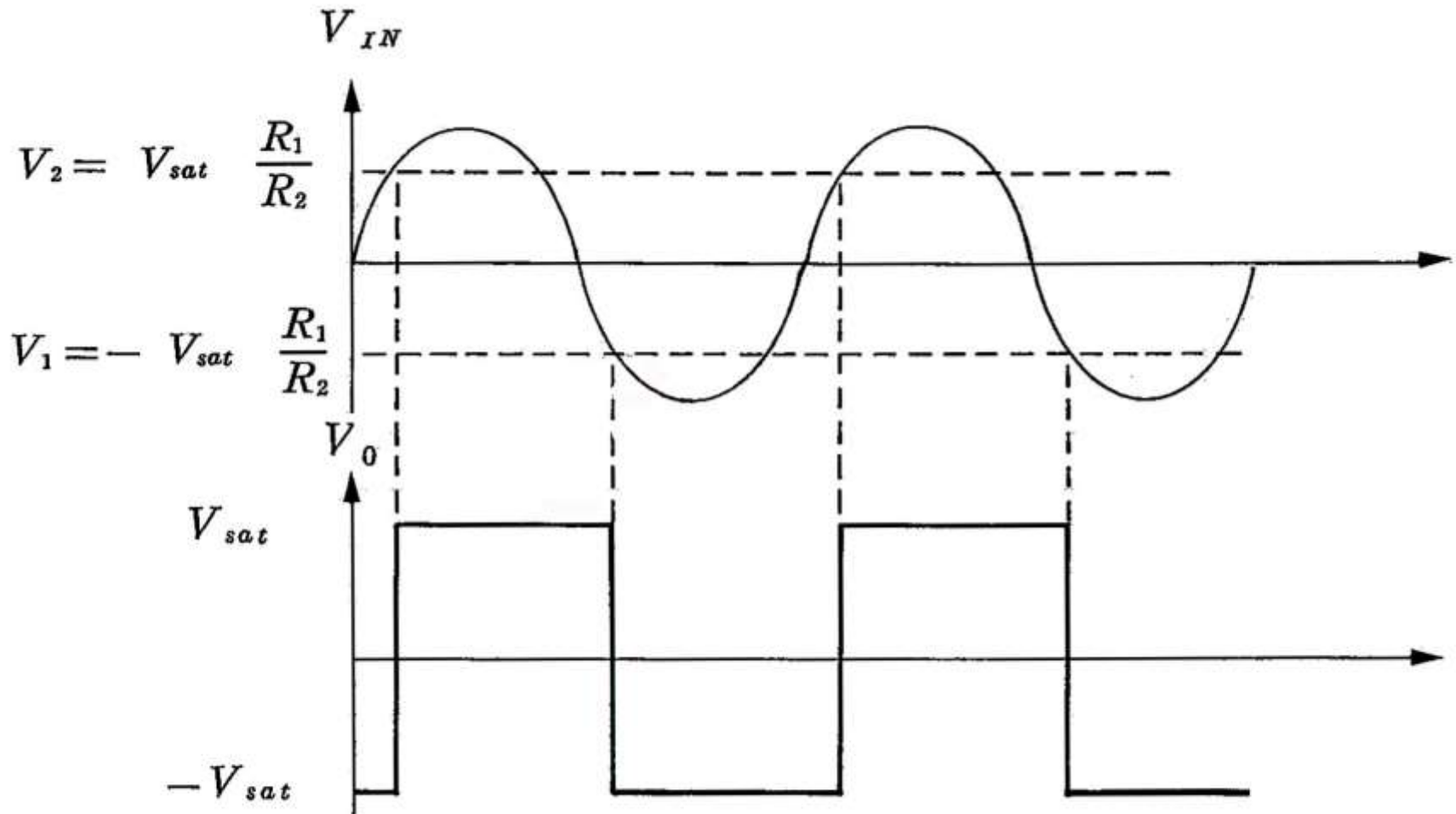


圖 11-8

圖11-7中，若 $R_1=10K$ ， $R_2=100K$ ， $R_3=0.1K$ ， $V_{CC}=\pm 10V$ ，則依（4）式，可得

$$V_2 = V_{sat} \frac{R_1}{R_2} = V_{CC} \frac{R_1}{R_2} = 10V \cdot \frac{10K}{100K} = 1V$$

$$V_1 = -V_{sat} \frac{R_1}{R_2} = -10V \cdot \frac{10K}{100K} = -1V$$

- 因此其磁滯式電壓 $\triangle H$ 為2V。
- 以上所討論之史密特觸發電路，其臨界電壓值均為正、負對稱，假使需要任意兩個臨界電壓值，則可以接成圖11-9所示之電路，圖中多加一個電阻 R_4 及電壓源 V ，由 R_4 及 V 可以任意控制比較電路之臨界電壓點。

由於“-”輸入端接地，因此“+”輸入端之電壓必須大於或小於零電位，才能使輸出轉態，在 $V_{(+)}$ 為零時，流經 R_3 之電流為零，因此電流間之關係為

$$I_1 = -I_2 - I_4$$

$$\frac{V_{IN}}{R_1} = -\frac{V_0}{R_2} - \frac{V}{R_4}$$

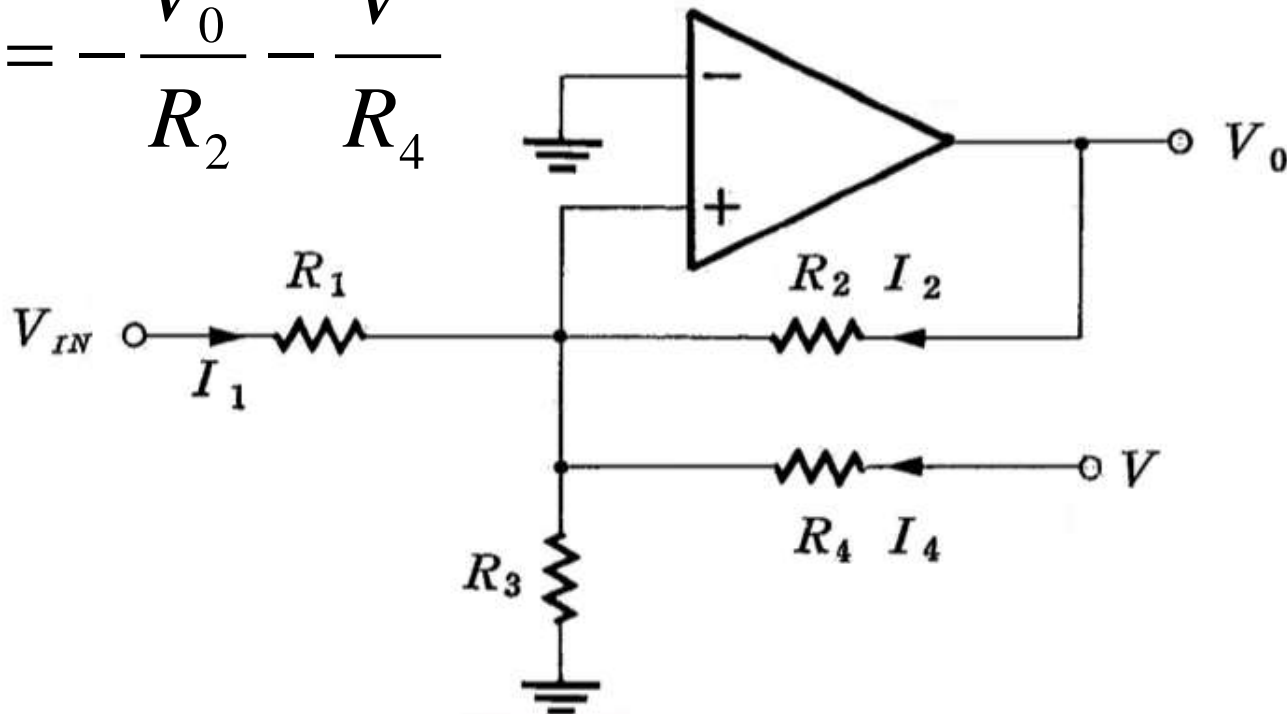


圖 11-9

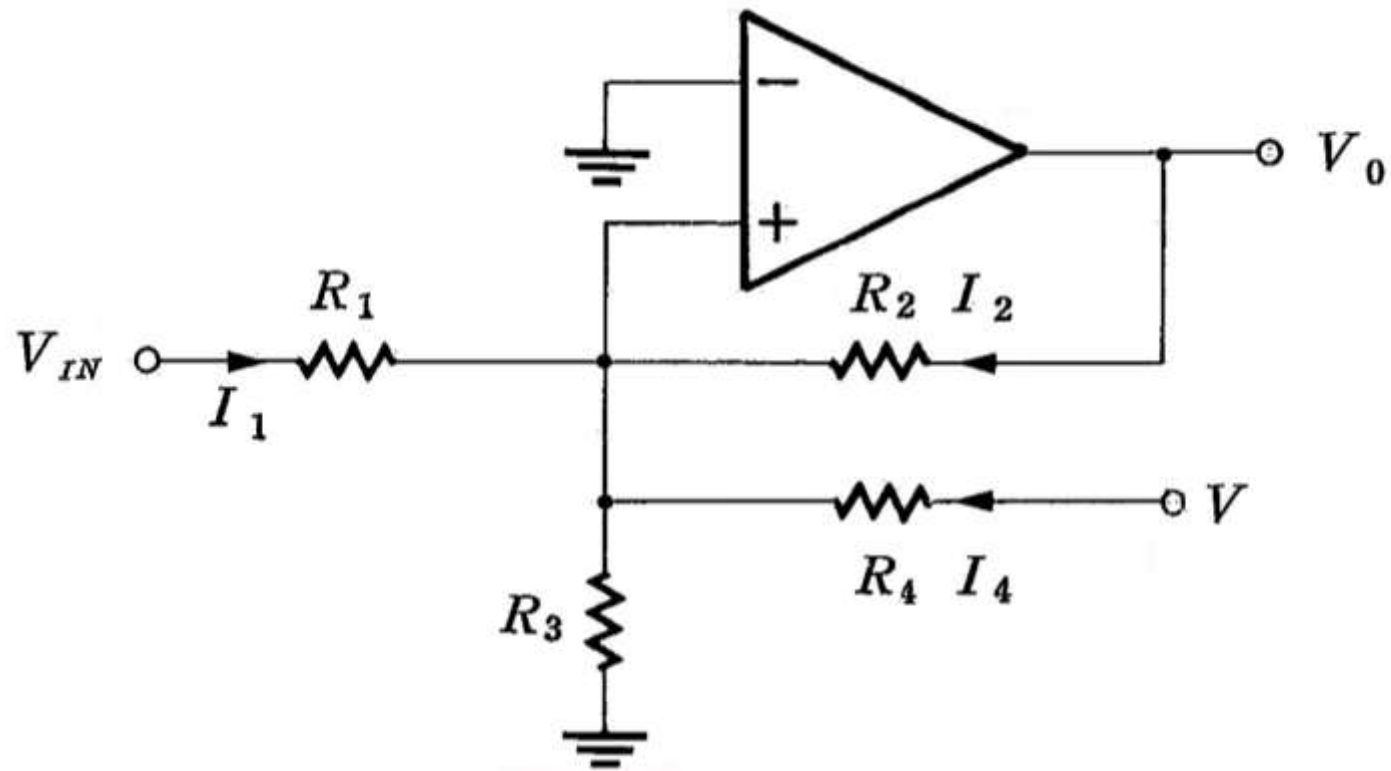


圖 11-9

輸出電壓 V_O 可為正飽和或負飽和電壓，在 R_1 、 R_2 、 R_4 及 V 為固定值的條件下，輸入訊號的臨界電壓有兩種情況，即

$$V_1 = -\frac{R_1}{R_2} V_{sat} - \frac{R_1}{R_4} V \quad (\text{輸出為正飽和電壓時}) \quad (5)$$

$$V_2 = \frac{R_1}{R_2} V_{sat} - \frac{R_1}{R_4} V \quad (\text{輸出為負飽和電壓時}) \quad (6)$$

- 由（5）、（6）兩式可知，當輸出為正飽和電壓時，輸入訊號必須低於 V_1 電壓，才能使輸出由正飽和轉變為負飽和電壓；當輸出為負飽和電壓時，輸入訊號必須大於 V_2 電壓，才能使輸出由負飽和電壓轉變為正飽和電壓。

■ 若選擇 $R_1 = 10K$ ， $R_2 = 100K$ ， $R_3 = 0.1K$ ， $R_4 = 50K$ ， $V = +10V$ ， $V_{CC} = \pm 10V$ ，則

$$V_1 = -\frac{10K}{100K} \cdot 10V - \frac{10K}{50K} \cdot 10V = -3V$$

$$V_2 = -\frac{10K}{100K} \cdot (-10V) - \frac{10K}{50K} \cdot 10V = -1V$$

- 因此可以得到圖11-10所示的輸入及輸出波形之相關位置圖，以及圖11-11之電壓轉移函數，電路之磁滯式電壓為 $|-1 - (-3)| = 2V$ 。

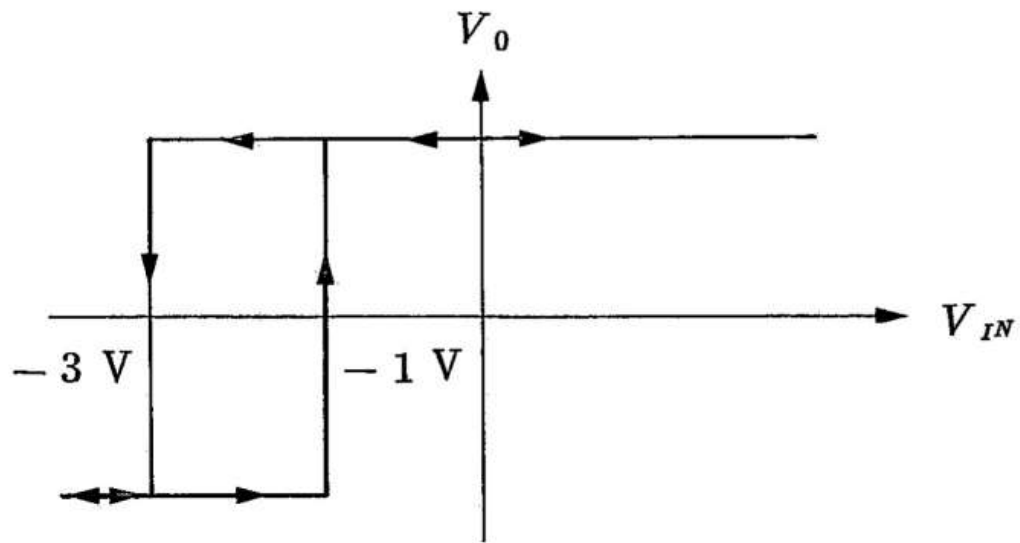


圖 11-11

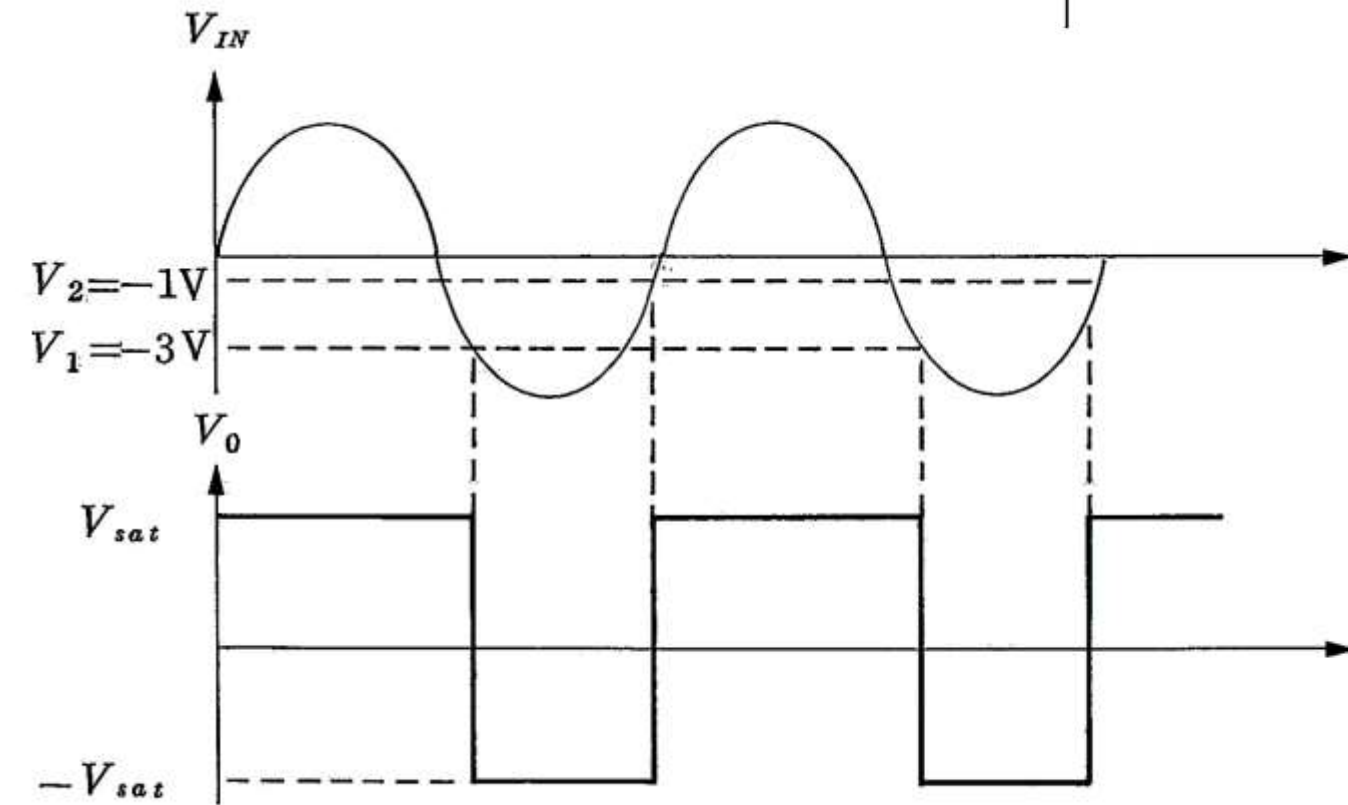


圖 11-10

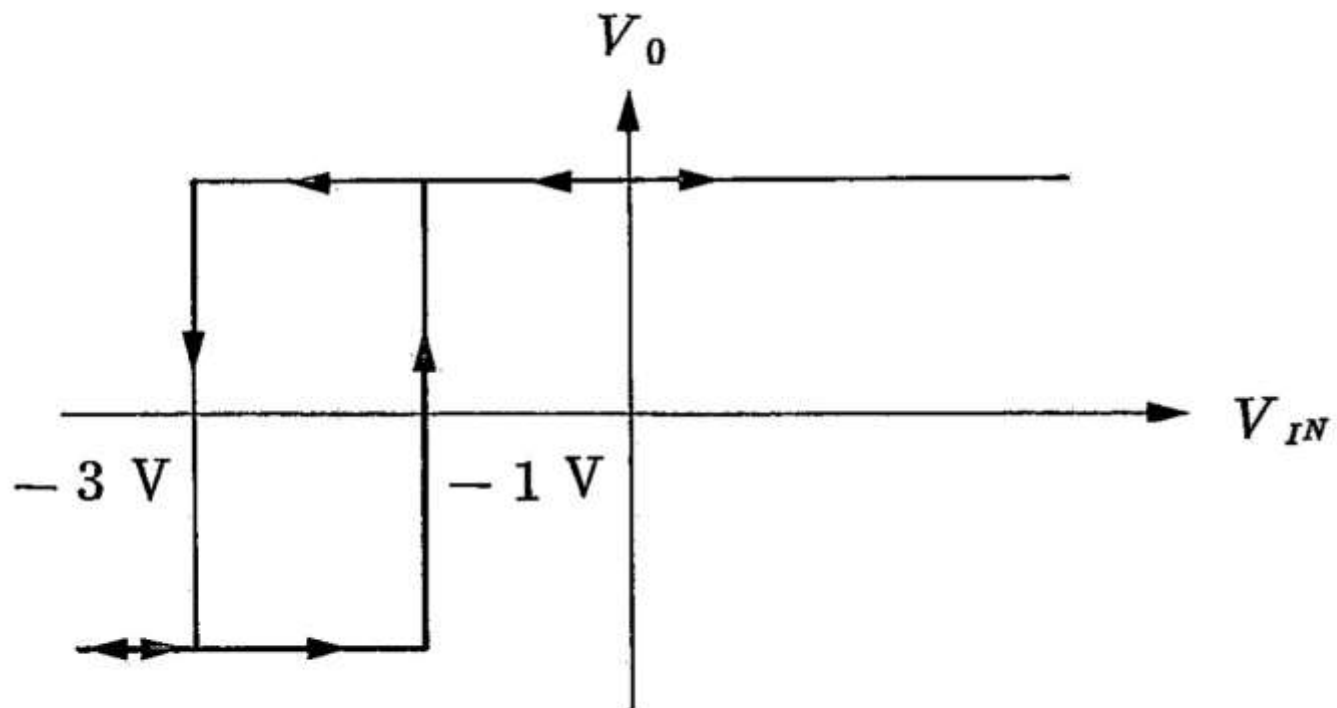


圖 11-11

- 若圖11-9之零件， R_4 改用100K， V 改用-10V，則

$$V_1 = -\frac{10K}{100K} \cdot 10V - \frac{10K}{100K} \cdot (-10V) = 0V$$

$$V_2 = -\frac{10K}{100K} \cdot (-10V) - \frac{10K}{100K} \cdot (-10V) = +2V$$

- 因此亦可得到圖11-12所示的輸入及輸出波形之相關位置圖，且磁滯式電壓亦為 $|2-0|=2V$ 。

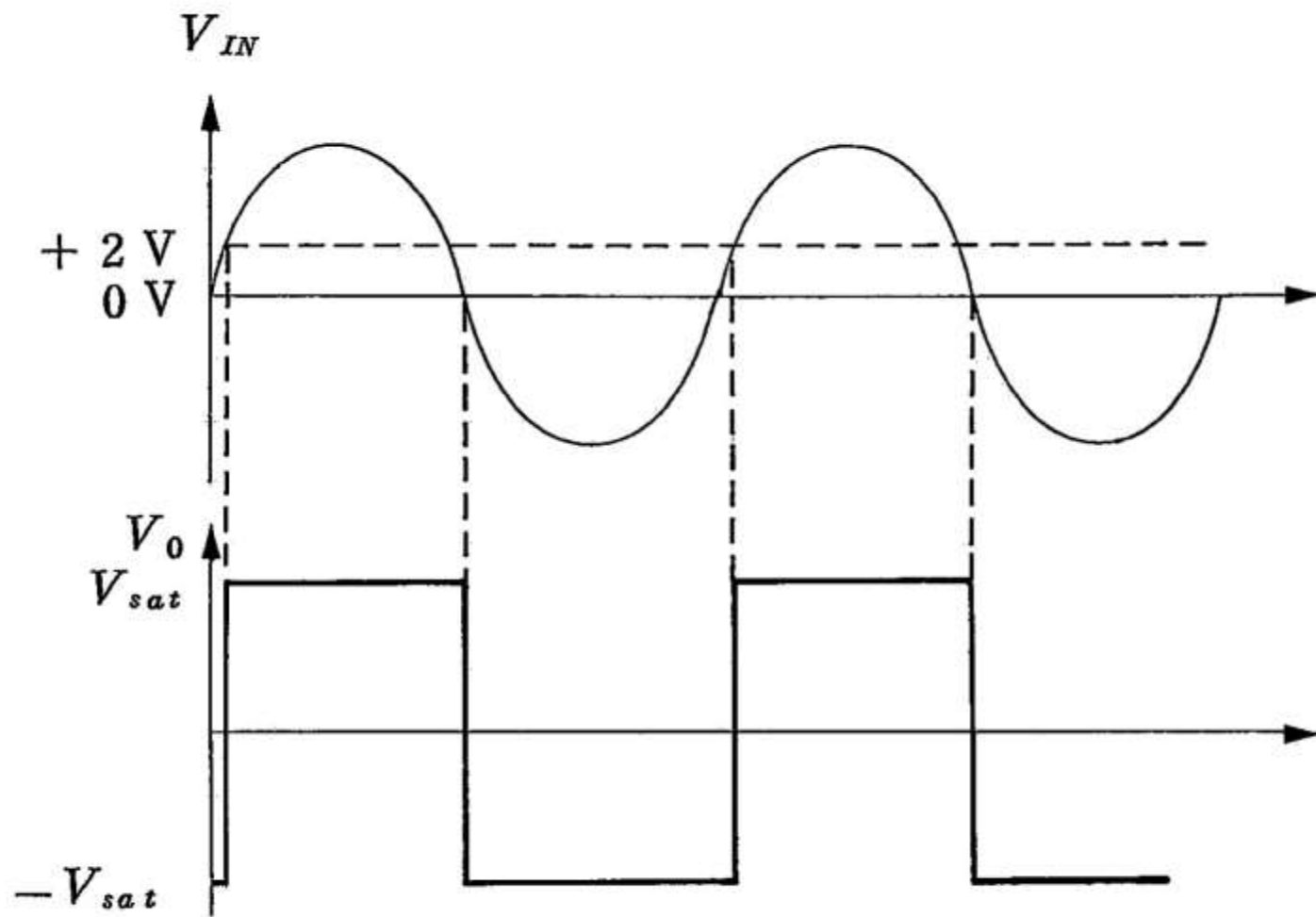


圖 11-12

由以上兩個例子，可以發覺 R_4 及 V 的改變，只改變輸入臨界電壓點，而不改變磁滯式電壓，此觀點亦可由（5）、（6）式相減而得即

$$\begin{aligned}\Delta H &= |V_2 - V_1| = |V_1 - V_2| \\ &= \left| \frac{R_1}{R_2} V_{sat} - \frac{R_1}{R_4} V - \left(-\frac{R_1}{R_2} V_{sat} - \frac{R_1}{R_4} V \right) \right| \\ &= \left| 2 \cdot \frac{R_1}{R_2} V_{sat} \right| = 2 \frac{R_1}{R_2} |V_{sat}| \quad (7)\end{aligned}$$

■ （7）式中， ΔH 與 R_4 及 V 無關。

三、實驗步驟

1. 對稱的史密特觸發電路之測試：

- (1) 如圖 11-13 連接線路。
- (2) 置輸入訊號之頻率為 1 KHz ，振幅為 5 V 峯值電壓，調整 V_B 電壓，使 $V_B = 0\text{ V}$ 。
- (3) 以示波器 DC 檔同時觀測輸入、輸出波形之相對位置，並記錄輸入轉態電壓（即臨界電壓）於表 11-1 中。
- (4) 利用李賽交氏圖形法觀測電路之轉移函數（注意：示波器皆置於 DC 輸入），並繪其波形於表 11-1 中。
- (5) 計算理論上之轉態電壓及 ΔH ，並與測試值相比較。
- (6) 改變 V_B 電壓如表 11-1 所示，重覆(3)~(5)之步驟，並記錄其結果於表 11-1 中。
- (7) 改變 R_1 及 R_2 電阻值如表 11-1 所示，重覆(2)~(6)之步驟，並記錄其結果於表 11-1 中。

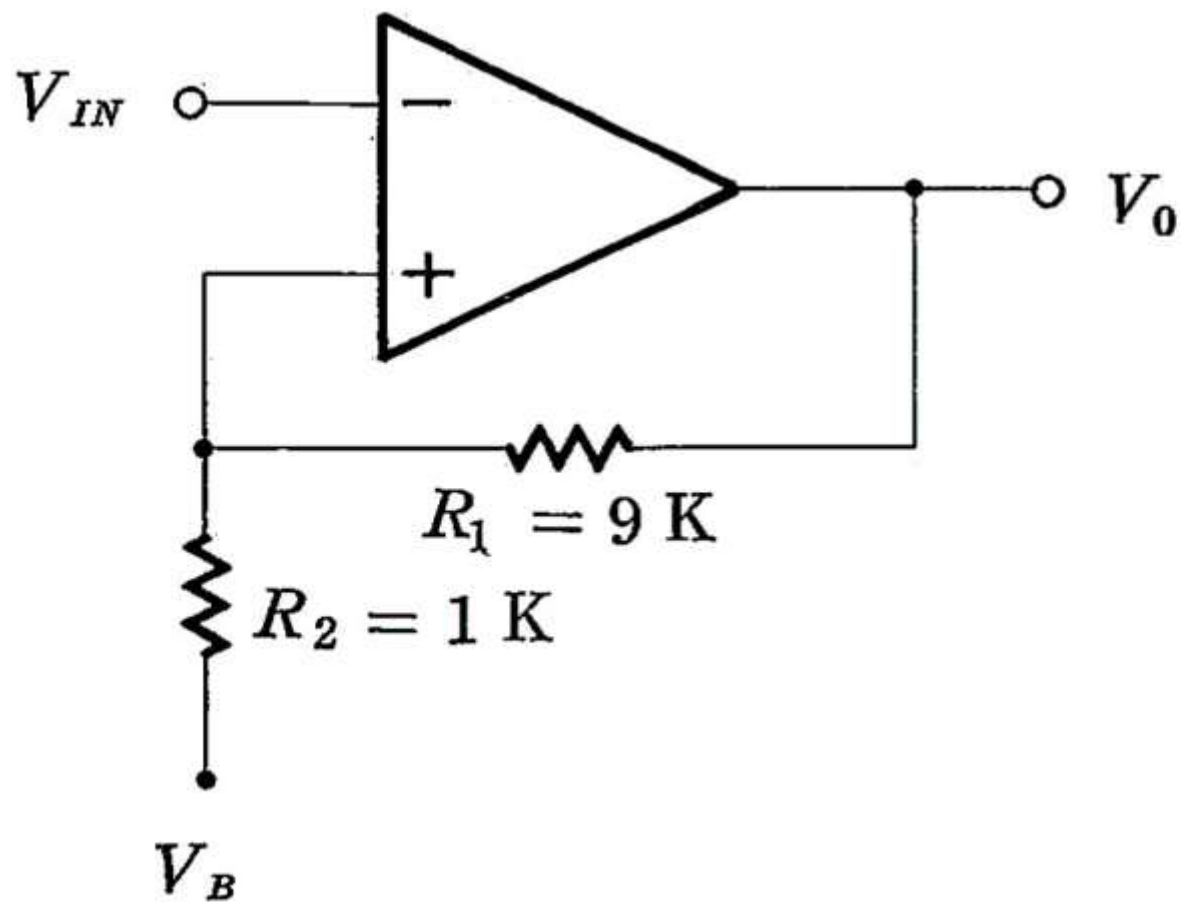


圖 11-13

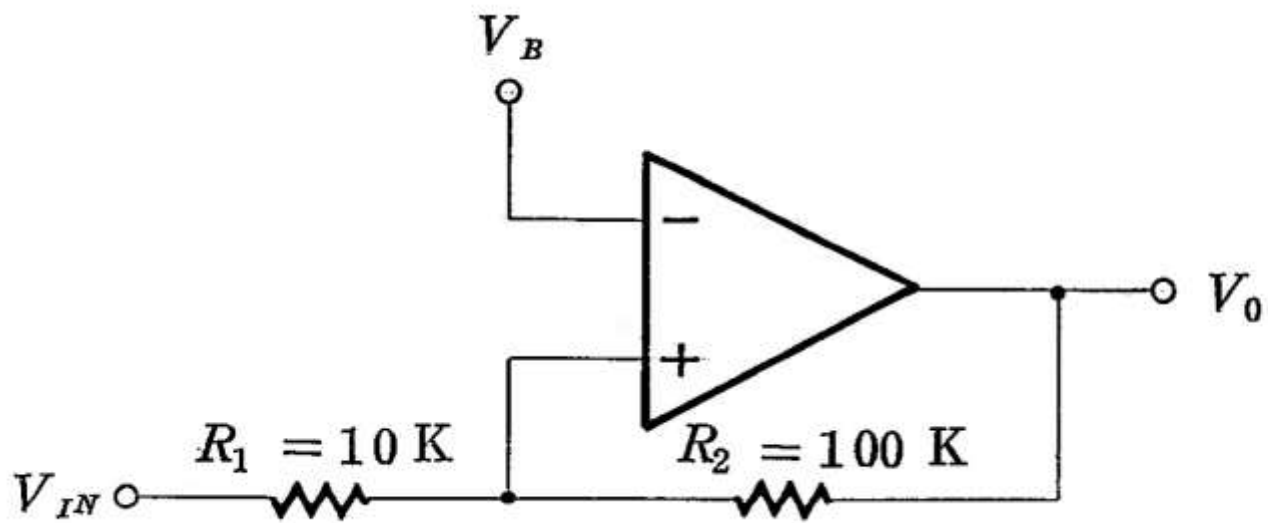


圖 11-14

- (8) 如圖 11-14 連接綫路。
- (9) 置輸入訊號之頻率為 1 KHz，振幅為 5 V 峯值電壓，調整 V_B 電壓使 $V_B = 0$ V。
- (10) 以示波器 DC 檔同時觀測輸入、輸出波形之相對位置，並記錄輸入轉態電壓於表 11-2 中。
- (11) 利用李賽交氏圖形法觀測電路之轉移函數，並繪其波形於表 11-2 中。
- (12) 計算理論上之轉態電壓及 ΔH ，並與測試值相比較。
- (13) 改變 V_B 電壓如表 11-2 所示，重覆(10)~(12)之步驟，並記錄其結果於表 11-2 中。
- (14) 改變 R_1 、 R_2 電阻值如表 11-2 所示，重覆(9)~(13)之步驟，並記錄其結果於表 11-2 中。
- (15) 如圖 10-15 連接綫路。
- (16) 重覆(9)~(13)之步驟，並記錄其結果於表 11-3 中。
- (17) 改變 R_1 、 R_2 及 R_3 電阻如表 11-3 所示，重覆(16)之步驟，並記錄其結果於表 11-3 中。

2. 不對稱的史密特觸發電路之測試：

- (1) 如圖 10-16 連接綫路。
- (2) 置輸入訊號之頻率為 1 KHz，振幅為 5 V 峯值電壓，調整 V_B 電壓，使 $V_B = 0$ V。

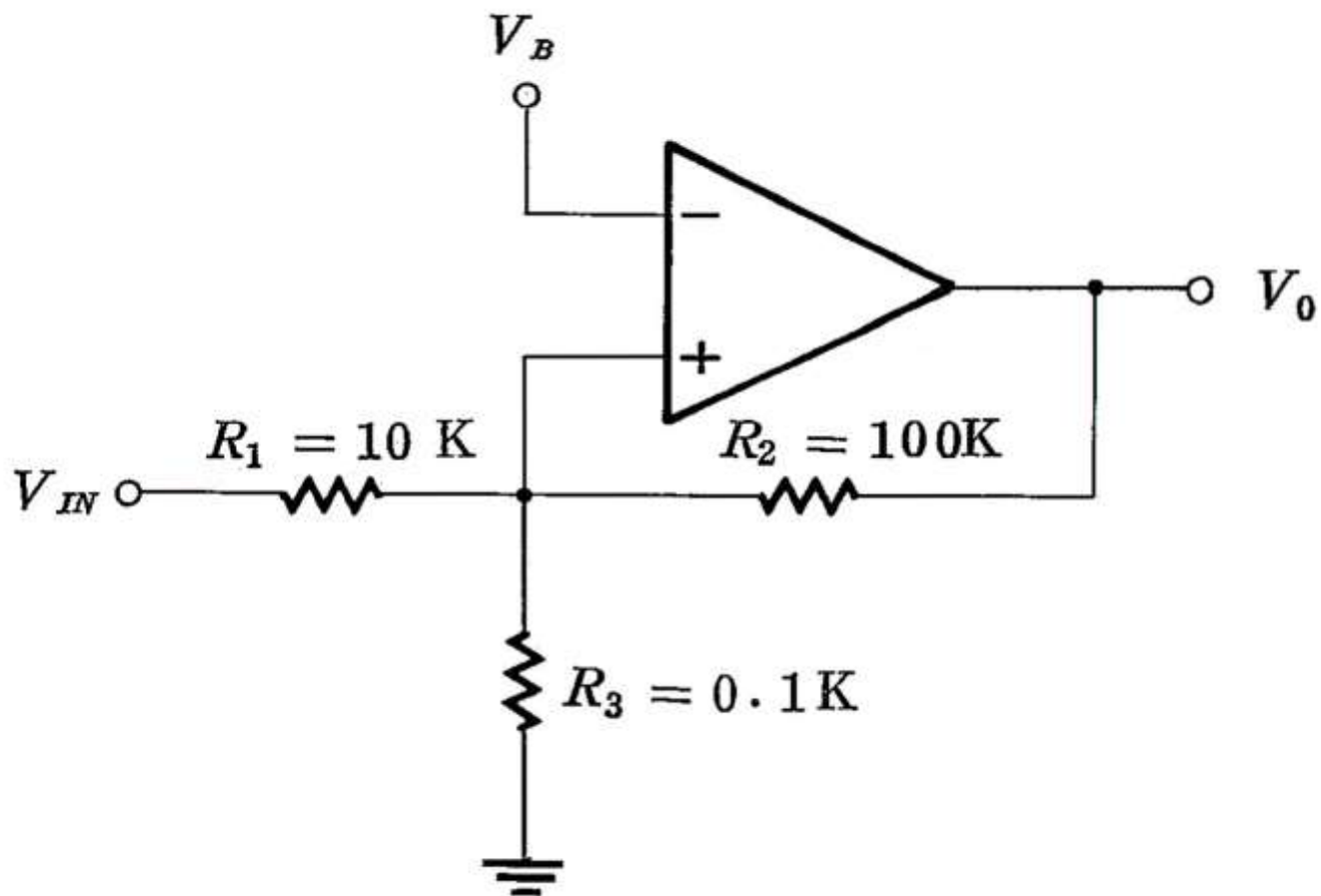


圖 11-15

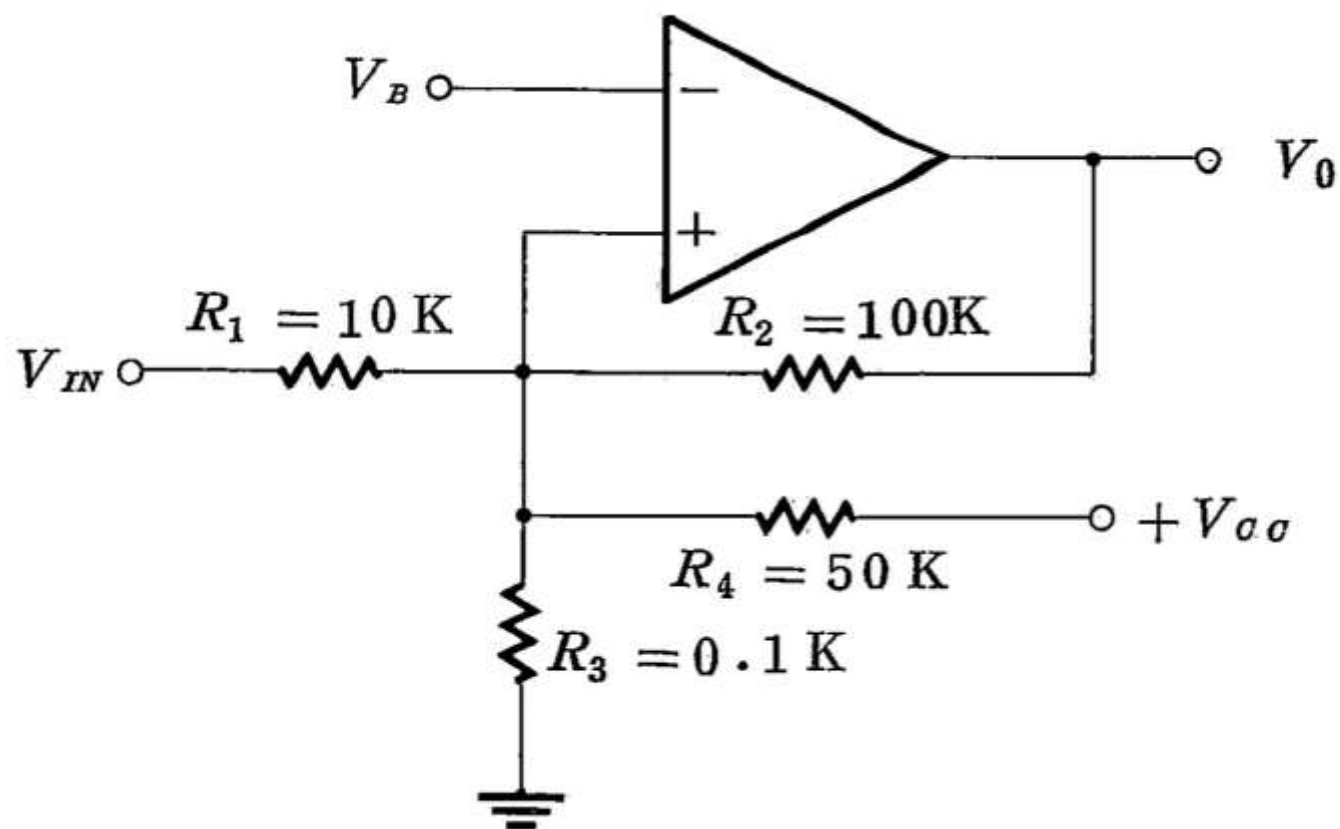


圖 11-16

- (3) 以示波器 DC 檔同時觀測輸入、輸出波形之相對位置，並記錄輸入轉態電壓於表 11-4 中。
- (4) 利用李賽交氏圖形法觀測電路之轉移函數，並繪其波形於表 11-4 中。
- (5) 計算理論上之轉態電壓及 ΔH ，並與測試值相比較。
- (6) 改變 V_B 電壓如表 11-4 所示，重覆(3)、(4)之步驟，並記錄其結果於表 11-4 中。
- (7) 改變 R_1 、 R_2 、 R_3 及 R_4 電阻如表 11-4 所示，重覆(2)~(6)之步驟，並記錄其結果於表 11-4 中。

討論