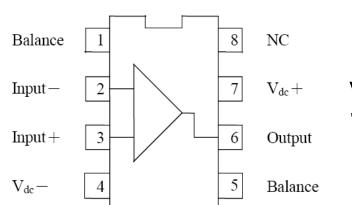


第七章差壓電壓放大電路

國立勤益科技大學資工系

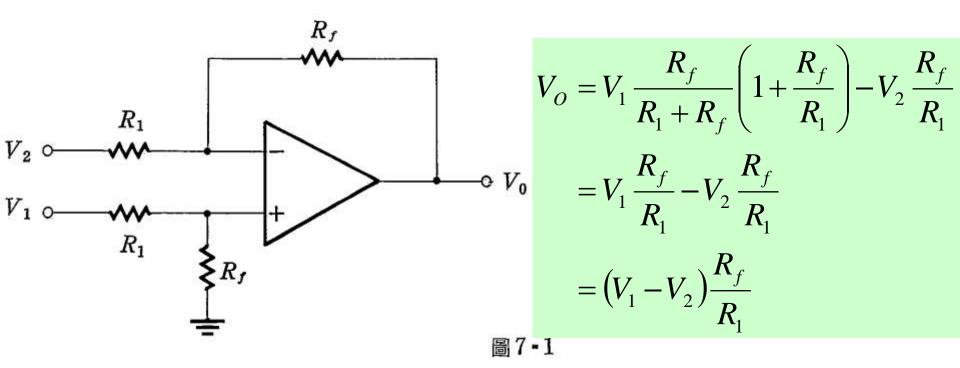
游正義

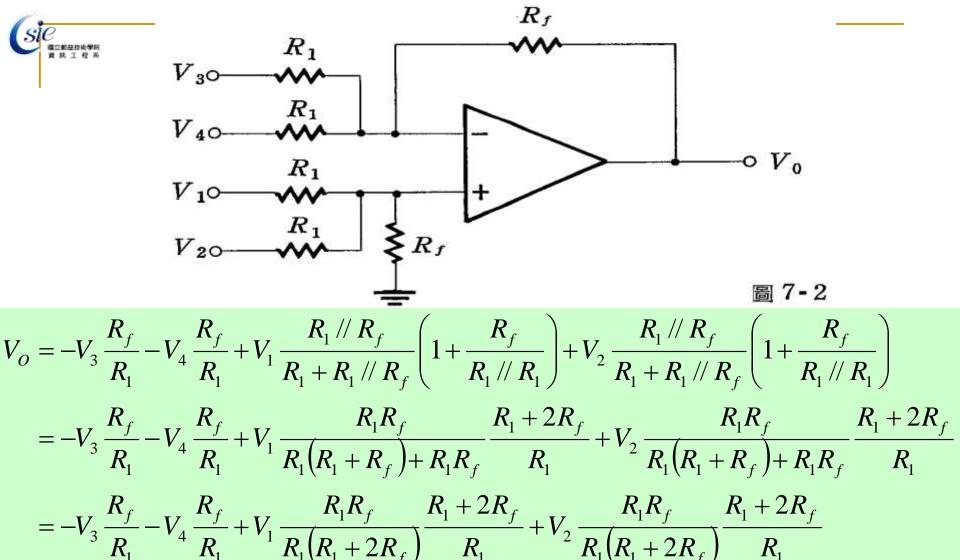


【E424研究室】 youjy@ncut.edu.tw



基本的差量電壓放大電路亦為減法電路的一種。

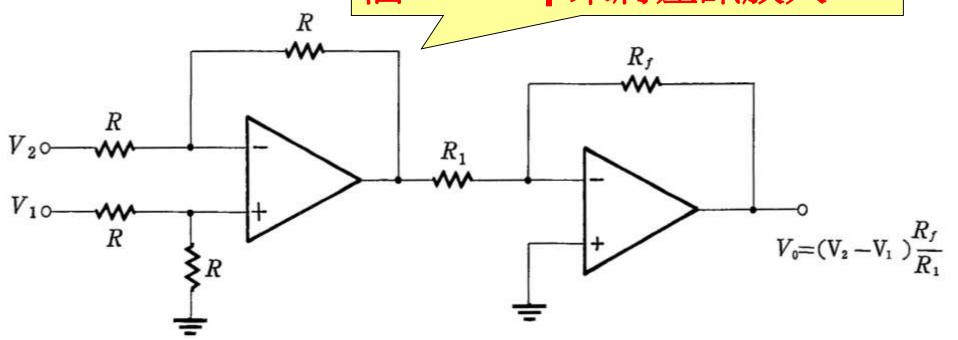




$$= -V_3 \frac{R_f}{R_1} - V_4 \frac{R_f}{R_1} + V_1 \frac{R_f}{R_1} + V_2 \frac{R_f}{R_1}$$
$$= (V_1 + V_2 - V_3 - V_4) \frac{R_f}{R_1}$$



下圖電路是利用減法器完成兩訊號相減後,必須再用一個OP Amp來將差訊放大。





差量電壓放大電路之特性

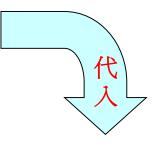
- 差量電壓放大電路之特性:
 - □ 當兩輸入訊號電壓大小相等,相位一樣時,期輸出電壓為0。
 - 當兩輸入訊號電壓或相位不一樣時,則取其差值電 壓再加以放大,可以運用於放大電路中消除電路本 身的哼聲及高週寄生振盪。
- 差量電壓放大電路亦具有極高的共態排斥比 (CMRR),而價格又便宜,目前已大部份取 代差動放大器。

圖 7-4 為" + "" - "兩輸入端各有兩個輸入訊號之減法電路,假使下列條件

$$\frac{R_5}{R_1} + \frac{R_5}{R_2} = \frac{R_6}{R_3} + \frac{R_6}{R_4}$$

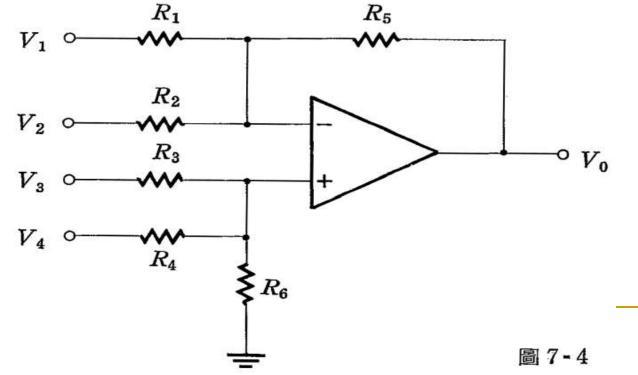
 $R_5 \cdot \frac{R_1 + R_2}{R_1 R_2} = R_6 \frac{R_3 + R_4}{R_2 R_4}$

 $\therefore \frac{R_5}{R_1 /\!/ R_2} = \frac{R_6}{R_3 /\!/ R_4}$



成立,則輸出與各輸入端電壓之關係為

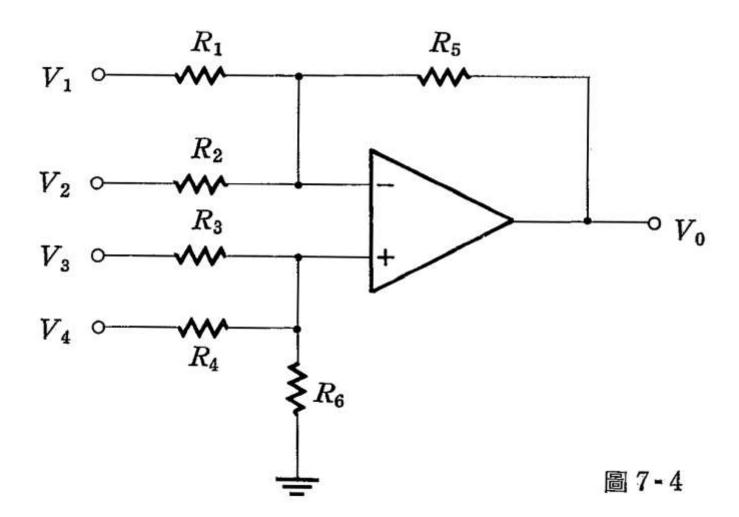
$$V_{O} = -V_{1} \frac{R_{5}}{R_{1}} - V_{2} \frac{R_{5}}{R_{2}} + V_{3} \frac{R_{4} // R_{6}}{R_{3} + R_{4} // R_{6}} \left(1 + \frac{R_{5}}{R_{1} // R_{2}} \right) + V_{4} \frac{R_{3} // R_{6}}{R_{4} + R_{3} // R_{6}} \left(1 + \frac{R_{5}}{R_{1} // R_{2}} \right)$$





$$\begin{split} V_O &= -V_1 \frac{R_5}{R_1} - V_2 \frac{R_5}{R_2} + V_3 \frac{R_4 /\!\!/ R_6}{R_3 + R_4 /\!\!/ R_6} \left(1 + \frac{R_6}{R_3 /\!\!/ R_4} \right) + V_4 \frac{R_3 /\!\!/ R_6}{R_4 + R_3 /\!\!/ R_6} \left(1 + \frac{R_6}{R_3 /\!\!/ R_4} \right) \\ &= -V_1 \frac{R_5}{R_1} - V_2 \frac{R_5}{R_2} + V_3 \frac{\frac{R_4 R_6}{R_4 + R_6}}{R_3 + \frac{R_4 R_6}{R_4 + R_6}} \cdot \frac{\frac{R_3 R_4}{R_3 + R_4} + R_6}{R_3 + R_4} + V_4 \frac{\frac{R_3 R_6}{R_3 + R_6}}{R_3 + R_6} \cdot \frac{\frac{R_3 R_4}{R_3 + R_4} + R_6}{R_3 + R_6} \\ &= -V_1 \frac{R_5}{R_1} - V_2 \frac{R_5}{R_2} + V_3 \frac{R_4 R_6}{R_3 (R_4 + R_6) + R_4 R_6} \cdot \frac{R_3 R_4 + R_6 (R_3 + R_4)}{R_3 R_4} + V_4 \frac{R_3 R_6}{R_3 R_4} + V_4 \frac{R_3 R_6}{R_4 (R_3 + R_6) + R_3 R_6} \cdot \frac{R_3 R_4 + R_6 (R_3 + R_4)}{R_3 R_4} \\ &= -V_1 \frac{R_5}{R_1} - V_2 \frac{R_5}{R_2} + V_3 \frac{R_4 R_6}{R_3 R_4} + V_4 \frac{R_3 R_6}{R_3 R_4} \\ &= -V_1 \frac{R_5}{R_1} - V_2 \frac{R_5}{R_2} + V_3 \frac{R_6}{R_3 R_4} + V_4 \frac{R_6}{R_3 R_4} \\ &= -V_1 \frac{R_5}{R_1} - V_2 \frac{R_5}{R_2} + V_3 \frac{R_6}{R_3 R_4} + V_4 \frac{R_6}{R_3 R_6} \\ &= -V_1 \frac{R_5}{R_1} - V_2 \frac{R_5}{R_2} + V_3 \frac{R_6}{R_3} + V_4 \frac{R_6}{R_3} \\ &= -V_1 \frac{R_5}{R_1} - V_2 \frac{R_5}{R_2} + V_3 \frac{R_6}{R_3} + V_4 \frac{R_6}{R_3} \\ &= -V_1 \frac{R_5}{R_1} - V_2 \frac{R_5}{R_2} + V_3 \frac{R_6}{R_3} + V_4 \frac{R_6}{R_3} \\ &= -V_1 \frac{R_5}{R_1} - V_2 \frac{R_5}{R_2} + V_3 \frac{R_6}{R_3} + V_4 \frac{R_6}{R_3} \\ &= -V_1 \frac{R_5}{R_2} - V_2 \frac{R_5}{R_2} + V_3 \frac{R_6}{R_3} + V_4 \frac{R_6}{R_3} \\ &= -V_1 \frac{R_5}{R_2} - V_2 \frac{R_5}{R_2} + V_3 \frac{R_6}{R_3} + V_4 \frac{R_6}{R_3} \\ &= -V_1 \frac{R_5}{R_2} - V_2 \frac{R_5}{R_3} + V_3 \frac{R_6}{R_3} + V_4 \frac{R_6}{R_3} \\ &= -V_1 \frac{R_5}{R_3} - V_2 \frac{R_5}{R_3} + V_3 \frac{R_6}{R_3} + V_4 \frac{R_6}{R_3} \\ &= -V_1 \frac{R_5}{R_3} - V_2 \frac{R_5}{R_3} + V_3 \frac{R_6}{R_3} + V_4 \frac{R_6}{R_3} \\ &= -V_1 \frac{R_5}{R_3} - V_3 \frac{R_6}{R_3} + V_4 \frac{R_6}{R_3} \\ &= -V_1 \frac{R_5}{R_3} - V_3 \frac{R_6}{R_3} + V_4 \frac{R_6}{R_3} \\ &= -V_1 \frac{R_5}{R_3} - V_3 \frac{R_6}{R_3} + V_4 \frac{R_6}{R_3} + V_4 \frac{R_6}{R_3} + V_4 \frac{R_6}{R_3} \\ &= -V_1 \frac{R_5}{R_3} - V_3 \frac{R_6}{R_3} + V_4 \frac{R_6}{R_3$$

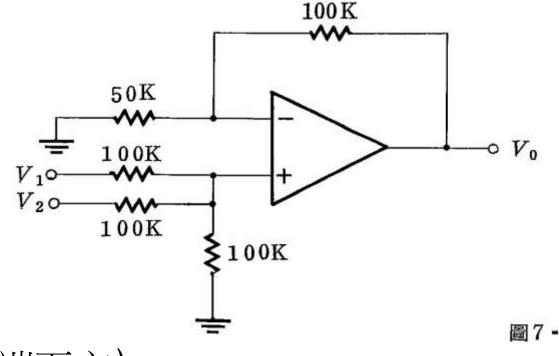






50*K*

■ 分析圖7-5之減法電路。



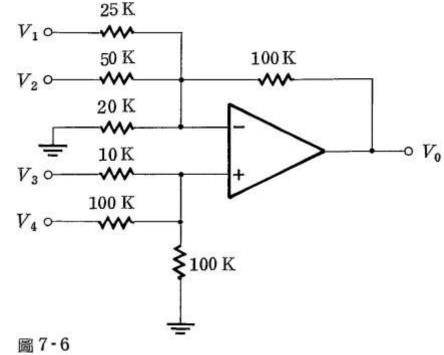
$$\frac{100K}{50K} = 2$$
 (對"-'輸入端而言)

$$\frac{100K}{100K} + \frac{100K}{100K} = 2 \quad (對"+"輸入端而言)$$

$$V_{O} = -0 \cdot \frac{100K}{50K} + V_{1} \frac{100K}{100K} + V_{2} \frac{100K}{100K} = V_{1} + V_{2}$$

SIE 國立動益技術學院 責務工程系

■ 分析圖7-6之減法電路。



$$\frac{100K}{10K} + \frac{100K}{10K} = 10 + 1 = 11 \quad (對"+"輸入端而言)$$

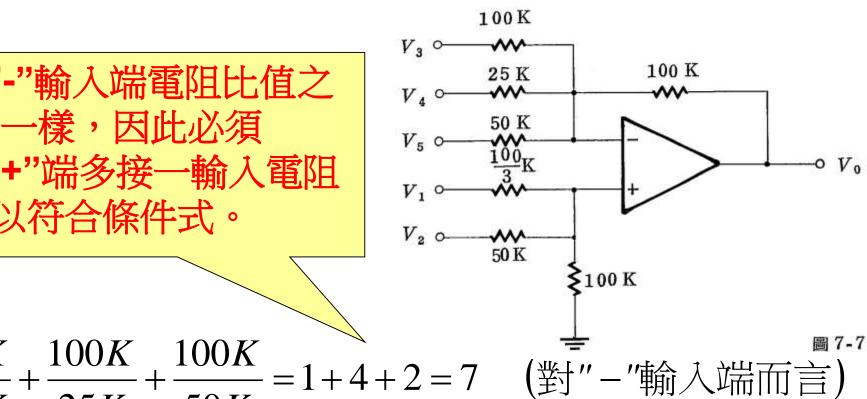
$$\frac{100K}{25K} + \frac{100K}{50K} + \frac{100K}{20K} = 4 + 2 + 5 = 11 \quad (對"-"輸入端而言)$$

$$V_{O} = -V_{1} \cdot \frac{100K}{25K} - V_{2} \frac{100K}{50K} - 0 \cdot \frac{100K}{20K} + V_{3} \frac{100K}{10K} + V_{4} \frac{100K}{100K}$$
$$= -4V_{1} - 2V_{2} + 10V_{3} + V_{4}$$

試設計一減法電路,其輸出與輸入間之關係為。

$$V_O = 3V_1 + 2V_2 - V_3 - 4V_4 - 2V_5$$

"+""-"輸入端電阻比值之 和不一樣,因此必須 在"+"端多接一輸入電阻 R,以符合條件式。



$$\frac{100K}{\frac{100K}{20}K} + \frac{100K}{50K} = 3 + 2 = 5$$
 (對"+"輸入端而言)

$$V_{3} \circ W_{4} \circ W_{5} \circ W_{5$$

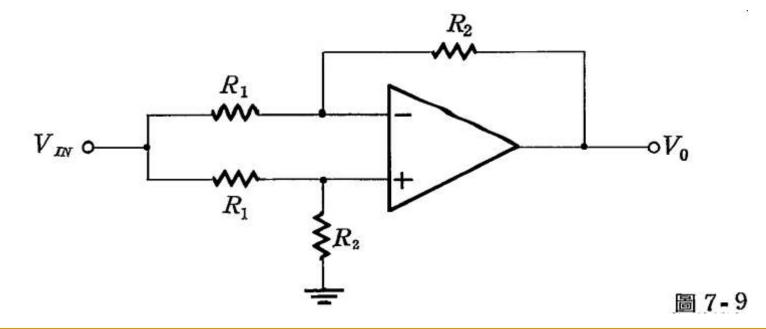
$$V_{O} = -\frac{100K}{100K}V_{3} - \frac{100K}{25K}V_{4} - \frac{100K}{50K}V_{5} + \frac{100K}{\frac{100}{3}K}V_{1} + \frac{100K}{50K}V_{2} + \frac{100K}{R} \cdot 0$$

$$= -V_3 - 4V_4 - 2V_5 + 3V_1 + 2V_2$$



三、實驗步驟

- 1. 共態排斥比之測試:
 - (1) 如圖 7-9 連接綫路。
 - (2) 置振盪器頻率於 1 KHz,輸出為 10 mV率值之正弦波,選擇 $R_1 = 1 \text{ K}$, $R_2 = 10 \text{ K}$ 。





- (3) 以示波器觀測輸出電壓波形,在波形不失真之情況下,記錄其峯值電壓於表7 1中。
- (4) 計算共態電壓增益,並記錄於表 7-1 中。
- (5) 改變輸入峯值電壓如表 7-1 所示,頻率維持不變,重覆(3)、(4)之步驟。
- (6) 若 R₁維持不變, R₂ 改用 100K,振盪器輸出為 10m V 峯值之正弦波,重 覆(3)~(5)之步驟,並記錄其結果於表 7-1中。
- (7) R₁ 維持不變, R₂ 改用 1 M, 振盪器輸出為 10 m V 峯値之正弦波, 重覆(3) ~(5)之步驟, 並記錄其結果於表 7-1 中。
- (8) 如圖 7-10 連接綫路。
- (9) 置振盪器頻率於 1 KHz,輸出為 10 mV 峯値之正弦波,選擇 $R_1 = 1 \text{ K}$, $R_2 = 10 \text{ K}$ 。
- (10) 以示波器觀測輸出電壓波形,在波形不失真之情況下,記錄其峯值電壓於表7-1中。若輸出波形有失真現象,則必須降低輸入訊號之振幅,使輸出不失真;同時,圖7-9之測試過程中,相對應之共態電壓測試,亦必須將輸入電壓降低。



- ⑴ 計算差訊電壓增益,並記錄於表7-1中。
- (12) 改變輸入峯值電壓如表 7-1 所示,頻率維持不變,重覆(10)、(11)之步驟。
- (13) 若 R₁ 維持不變, R₂ 改用 100K,振盪器之輸出為 10 mV 峯值之正弦波, 重覆(10)~(12)之步驟,並記錄其結果於表 7-1中。
- (4) R₁ 維持不變, R₂ 改用 1 M, 振盪器之輸出為 10 mV 峯值之正弦波, 重覆 (10)~(12)之步驟,並記錄其結果於表 7-1 中。
- 2. 差量電壓放大電路之測試:
 - (1) 如圖 7-11 連接綫路。
 - (2) 選擇 $R_1 = 1 \text{ K}$, $R_2 = 10 \text{ K}$,置 V_1 為+ 2 V 直流電壓, V_2 為+ 1 V 直流電壓。



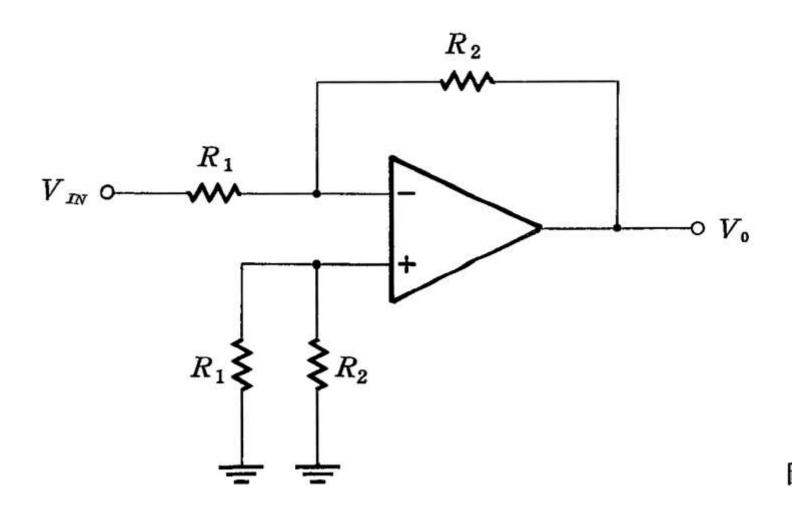
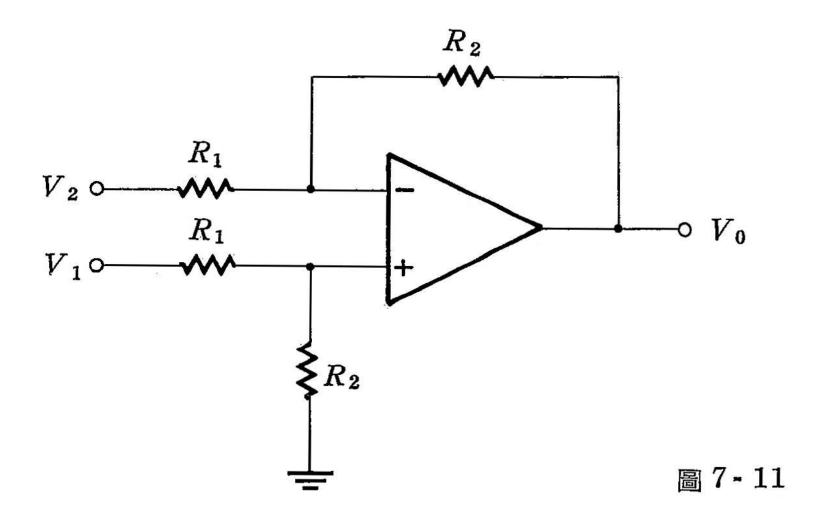


圖7-10







- (3) 以示波器DC檔或三用表測量輸出直流電壓 V_0 ,並記錄其結果於表7-2中。
- (4) 計算理論值,並與測試值相比較。
- (5) 依表 7-2 所示,改變V₁及V₂之電壓,重覆(3)、(4)之步驟,並記錄其結果於表 7-2中。
- (6) 改變 R₁ 及 R₂電阻如表 7-2 所示,重覆(2)~(5)之步驟,並記錄其結果於表 7-2 中。
- (7) 若 V_1 及 V_2 改爲正弦波(頻率相同,相位爲零),選擇 $R_1 = 1$ K, $R_2 = 10$ K,置 V_1 爲 2 V 峯值, V_2 爲 1 V 峯值。
- (8) 以示波器 D C 檔觀測輸出電壓波形,並繪其波形於表 7-3 中。
- (9) 繪出理論之波形,並與觀測波形相比較。
- (10) 依表 7-3 所示,改變 V₁ 及 V₂ 峯值電壓,重覆(8)、(9) 之步驟,並繪出其波形於表 7-3中。
- (11) 改變 R_1 及 R_2 電阻如表 7-3所示,重覆(7)~(0)之步縣,並繪其波形於表 7-3中。



討論