# FiPoGen dans Stratus

## **Objectif**

Le but de ce stage est de proposer une passerelle de l'outil FiPoGen vers Stratus

#### Description

L'équipe CIAN du LIP6 est spécialisée dans la conception de circuits mixtes analogique/numérique. De tels circuits sont souvent modélisés avec des réels et lorsqu'on souhaite faire la description matérielle de la partie numérique, il est nécessaire de la modéliser en virgule fixe. Le passage en virgule fixe nécessite de trouver le bon compromis entre l'erreur d'approximation et la surface occupée. Cette étape est souvent réalisée à la main et validée par simulation.

Par ailleurs, l'équipe PEQUAN du LIP6 développe FiPoGen, un outil permettant notamment d'optimiser les largeurs des opérateurs virgule fixe intervenants dans un chemin de données. Ce type d'outil serait fortement utile dans le cadre de la conception de systèmes mixtes analogique/numérique afin d'automatiser le passage en virgule fixe.

Le but de ce stage est donc d'intégrer l'outil FiPoGen dans le flot de conception Stratus développé dans l'équipe CIAN.

Pour cela on s'appuiera sur des exemples concrets de circuits déjà développés à la main par l'équipe CIAN et on cherchera à automatiser le flot de conception.

Les étapes du travail seront :

- Etude de l'outil FiPoGen
- Etude du flot de conception de circuits mixtes
- Identification des verrous pour intégrer l'outil FiPoGen dans le flot
- Proposition d'un flot automatique
- Développement du flot
- Validation du travail sur des exemples

#### Connaissances requises

Conception de circuits analogiques et numériques, la connaissance du langage Python est un plus

#### **Encadrant**

Roselyne.Chotin-Avot@lip6.fr

### Rémunération

Ce stage sera rémunéré 417€/mois pendant toute la durée du stage (6 mois)