|  |  |
| --- | --- |
| |  | | --- | | **УНИВЕРЗИТЕТ У НОВОМ САДУ**  **ФАКУЛТЕТ ТЕХНИЧКИХ НАУКА**  **НОВИ САД**  **Департман за рачунарство и аутоматику**  **Одсек за рачунарску технику и рачунарске комуникације**  **ЗАВРШНИ (BACHELOR) РАД**  **Кандидат: Филип Јашић**  **Број индекса: РА46/2014**  **Тема рада: TODO**  **Ментор рада: доц. др Богдан Павковић**  **Нови Сад, јун, 2019** | |

|  |  |  |  |
| --- | --- | --- | --- |
| Редни број, **РБР**: | |  | |
| Идентификациони број, **ИБР**: | |  | |
| Тип документације, **ТД**: | | Монографска документација | |
| Тип записа, **ТЗ**: | | Текстуални штампани материјал | |
| Врста рада, **ВР**: | | Завршни (Bachelor) рад | |
| Аутор, **АУ**: | | **Филип Јашић** | |
| Ментор, **МН**: | | **доц. др Богдан Павковић** | |
| Наслов рада, **НР**: | | TODO | |
| Језик публикације, **ЈП**: | | Српски / ћирилица | |
| Језик извода, **ЈИ**: | | Српски | |
| Земља публиковања, **ЗП**: | | Република Србија | |
| Уже географско подручје, **УГП**: | | Војводина | |
| Година, **ГО**: | | **2019.** | |
| Издавач, **ИЗ**: | | Ауторски репринт | |
| Место и адреса, **МА**: | | Нови Сад; трг Доситеја Обрадовића 6 | |
| Физички опис рада, **ФО**: (поглавља/страна/ цитата/табела/слика/графика/прилога) | | **7/48/14/0/12/0/0** | |
| Научна област, **НО**: | | Електротехника и рачунарство | |
| Научна дисциплина, **НД**: | | Рачунарска техника | |
| Предметна одредница/Кључне речи, **ПО**: | |  | |
| **УДК** | |  | |
| Чува се, **ЧУ**: | | У библиотеци Факултета техничких наука, Нови Сад | |
| Важна напомена, **ВН**: | |  | |
| Извод, **ИЗ**: | | TODO | |
| Датум прихватања теме, **ДП**: | |  | |
| Датум одбране, **ДО**: | |  | |
| Чланови комисије, **КО**: | Председник: | проф. др |  |
|  | Члан: | доц. др | Потпис ментора |
|  | Члан, ментор: | доц. др |  |

|  |  |  |  |
| --- | --- | --- | --- |
| Accession number, **ANO**: | |  | |
| Identification number, **INO**: | |  | |
| Document type, **DT**: | | Monographic publication | |
| Type of record, **TR**: | | Textual printed material | |
| Contents code, **CC**: | | Bachelor Thesis | |
| Author, **AU**: | | **Filip Jašić** | |
| Mentor, **MN**: | | **Bogdan Pavkovic, PhD** | |
| Title, **TI**: | | TODO | |
| Language of text, **LT**: | | Serbian | |
| Language of abstract, **LA**: | | Serbian | |
| Country of publication, **CP**: | | Republic of Serbia | |
| Locality of publication, **LP**: | | Vojvodina | |
| Publication year, **PY**: | | **2019.** | |
| Publisher, **PB**: | | Author’s reprint | |
| Publication place, **PP**: | | Novi Sad, Dositeja Obradovica sq. 6 | |
| Physical description, **PD**: (chapters/pages/ref./tables/pictures/graphs/appendixes) | | **7/48/14/0/12/0/0** | |
| Scientific field, **SF**: | | Electrical Engineering | |
| Scientific discipline, **SD**: | | Computer Engineering, Engineering of Computer Based Systems | |
| Subject/Key words, **S**/**KW**: | |  | |
| **UC** | |  | |
| Holding data, **HD**: | | The Library of Faculty of Technical Sciences, Novi Sad, Serbia | |
| Note, **N**: | |  | |
| Abstract, **AB**: | | TODO | |
| Accepted by the Scientific Board on, **ASB**: | |  | |
| Defended on, **DE**: | |  | |
| Defended Board, **DB**: | President: | , PhD |  |
|  | Member: | , PhD | Menthor's sign |
|  | Member, Mentor: | ,PhD |  |

**Захвалност**

**Садржај**

[1. Увод 1](#_Toc10820223)

[2. Теоријске основе 2](#_Toc10820224)

[2.1 CAN 2](#_Toc10820225)

[2.1.1 Физички слој CAN 4](#_Toc10820226)

[2.1.2 Електрична својства, каблови и утичнице 6](#_Toc10820227)

[2.1.3 Порука, формат оквира и пренос података 7](#_Toc10820228)

[2.1.4 Арбитража 11](#_Toc10820229)

[2.1.5 Убацивање бита, препознавање грешака, сигурност, формат без повратка на нулу 12](#_Toc10820230)

[2.2 LIN 14](#_Toc10820231)

[2.2.1 Топологија и физички слој 15](#_Toc10820232)

[2.2.2 LIN оквир 15](#_Toc10820233)

[2.3 SPI 19](#_Toc10820234)

[2.3.1 Пренос података, фаза и поларитет 19](#_Toc10820235)

[2.4 I²C 23](#_Toc10820236)

[2.4.1 Начин функционисања 23](#_Toc10820237)

[2.5 Упоредно поређење протокола 25](#_Toc10820238)

[2.6 Осцилоскоп 26](#_Toc10820239)

[3. Концепт решења 27](#_Toc10820240)

[3.1 ПОВЕЗИВАЊЕ CAN-A И МЕРЕЊЕ СА ОСЦИЛОСКОПОМ, ДЕКОДОВАЊE 27](#_Toc10820241)

[3.2 ПОВЕЗИВАЊЕ LIN-A И МЕРЕЊЕ СА ОСЦИЛОСКОПОМ, ДЕКОДОВАЊE 27](#_Toc10820242)

[3.3 ПОВЕЗИВАЊЕ SPI-A И МЕРЕЊЕ СА ОСЦИЛОСКОПОМ, ДЕКОДОВАЊE 27](#_Toc10820243)

[3.4 ПОВЕЗИВАЊЕ I2C-A И МЕРЕЊЕ СА ОСЦИЛОСКОПОМ, ДЕКОДОВАЊE 27](#_Toc10820244)

[4. Програмско решење 28](#_Toc10820245)

[4.1 МОЈЕ РЕШЕЊЕ ЗА МЕРЕЊЕ, ТРИГЕРИ, МАЛО КОДА КОЈИ ОБЈАШЊАВА ПРИКУПЉАЊЕ ПОДАТАКА И ОБРАДУ 28](#_Toc10820246)

[4.2 CANoe 28](#_Toc10820247)

[4.3 ДЕКОДОВАЊЕ CAN-a 28](#_Toc10820248)

[*4.4* *-|| - LIN -||-* 28](#_Toc10820249)

[*4.5* *-||- SPI -||-* 28](#_Toc10820250)

[*4.6* *-||- I2C - ||-* 28](#_Toc10820251)

[5. Тестирање и резултати 29](#_Toc10820252)

[6. Закључак 30](#_Toc10820253)

[7. Литература 31](#_Toc10820254)

**Списак слика**

Слика 2.1 Брза CAN мрежа,ISO 11898-2 4

Слика 2.2 Физичка репрезентација бита у брзој CAN мрежи,ISO 11898-2 4

Слика 2.3 Омеђавање линије за брзу CAN линију 5

Слика 2.4 Омеђавање линије за спору CAN линију 5

**Скраћенице**

CAN – **C**ontroller **A**rea **N**etwork

LIN – **L**ocal **I**nterconnect **N**etwork

SPI – **S**erial **P**eripheral **I**nterface

I²C – **I**nter-**I**ntegrated **C**ircuit

ISO - **I**nternational **O**rganization for **S**tandardization

Mb/s – **m**ega**b**yte per **s**econd

kb/s – **k**ilobytes **p**er **s**econd

CRC - **C**yclic **r**edundancy **c**heck

ECU - **E**lectronic **C**ontrol **U**nit

RTR – **R**emote **T**ransmission **R**equest

MSB **- M**ost **S**ignificant **B**it

SRR – **S**ubstitute **r**emote **r**equest

IDE - **I**dentifier **e**xtension **b**it

UART – **U**niversal **a**synchronous **r**eceiver-**t**ransmitter

ASIC - **A**pplication**-s**pecific **i**ntegrated **c**ircuit

# Увод

*О АУТОМОБИЛСКОЈ ИНДУСТРИЈИ И ПОТРЕБИ ЗА ПРОТОКОЛИМА*

# Теоријске основе

## CAN

CAN протокол је најпознатији аутомобилски протокол. Развијен од стране Robert Bosch GmbH 1983. године, док је званично пуштен у употребу од 1986. године на Society of Automotive Engineers (SAE) конферецији у Детроиту. Bosch је објавио више верзија CAN спецификације, а најновија је CAN 2.0, објављена 1991. и на тој верзији спецификације се базира декодовање CAN сигнала урађено у овом дипломском раду. Ова верзија спецификације се састоји из 2 дела:

* А (покривен ИСО 11519 стандардом) – овај део спецификације описује стандардни формат са једанестобитним идентификатором. CAN уређај који користи овакав идентификатор се често назива CAN 2.0 А и тако ћемо га звати надаље.
* Б (покривен ИСО 11898 стандардом) – овај део спецификације описује проширени формат са дватесетдеветобитним идентификатором. CAN уређај који користи овај продужени идентификатор се често назива CAN 2.0 В и тако ћемо га звати надаље.

ISO је 1993. објавио стандард за CAN под називом ISO 11898 који се касније реструктурирао у 2 дела:

* ISO 11898-1 који покрива Data Link Layer (део са подацима)
* ISO 11898-2 који покрива Physical Layer (физички део) – овај слој се користи за брзи CAN протокол (брзине од 125Kb/s до 1Mb/s).Овај протокол се углавном користи у аутомобилској индустрији и индустријама где магистрала повезује више окружења.
* ИСО 11898-3 је објављен 2006. и покрива Physical Layer за спорији CAN (брзине мање од 125Kb/s), али који је отпоран на грешке. Овај протокол се се често користи где групе електониских контролних јединица треба да се повежу заједно.

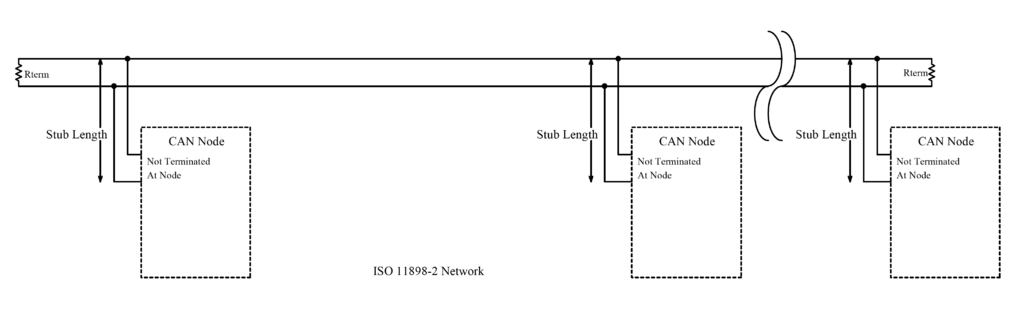
Стандарди ИСО 11898-2 и ИСО 11898-3 нису део Bosch-ове CAN 2.0 спецификације.

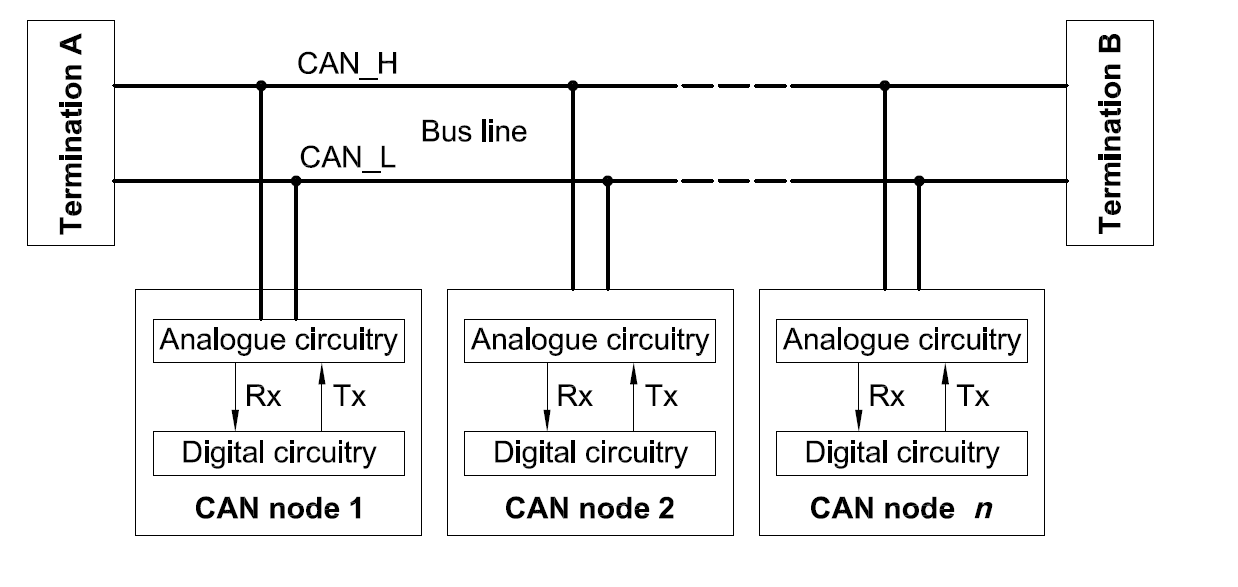
ИСО/ОСИ 1. Физички слој (енгл. *Physical Layer*) и 2. Слој са подацима (енгл. *Data Link Layer*) слој припадају стандардној CAN имплементацији(урађено у хардверу ,што омогућава драматичну предност за процесе у реалном времену).CAN може да се делимично имплеметира са вишим слојевима ИСО/ОСИ модела (од 3. слоја до 6.).

Неке од карактеристика CAN продокола су:

* Брза,серијска,заједничка магистрала(брзине до 1Mbs) за више уређаја(до 32 уређаја по ИСО 11898; либералан приступ – било ко приступа када је медијум слободан), коришћење упредене парице(домет до 40m)
* Асинхрона комуникација(окидање на догађаје).
* Величина пакета: 0-8 октета.
* Филтрирање на пријему,препознавање грешке (коришшењем ЦИКЛИЧНА ПРОВЕРА РЕДУНДАНСЕ), мере за ограничавање грешака(гашење физички оштећених).
* Одзив у реалном времену.
* Недеструктивна арбитража(100% искоришћеност пропусне моћи)
* Приоритет на основу идентификатора:
  + Већа кашњења за поруке ниског приоритета.
  + Мала кашњења за поруке високог приоритета.

### Физички слој CAN





Слика 2.1 Брза CAN мрежа,ISO 11898-2

Ц

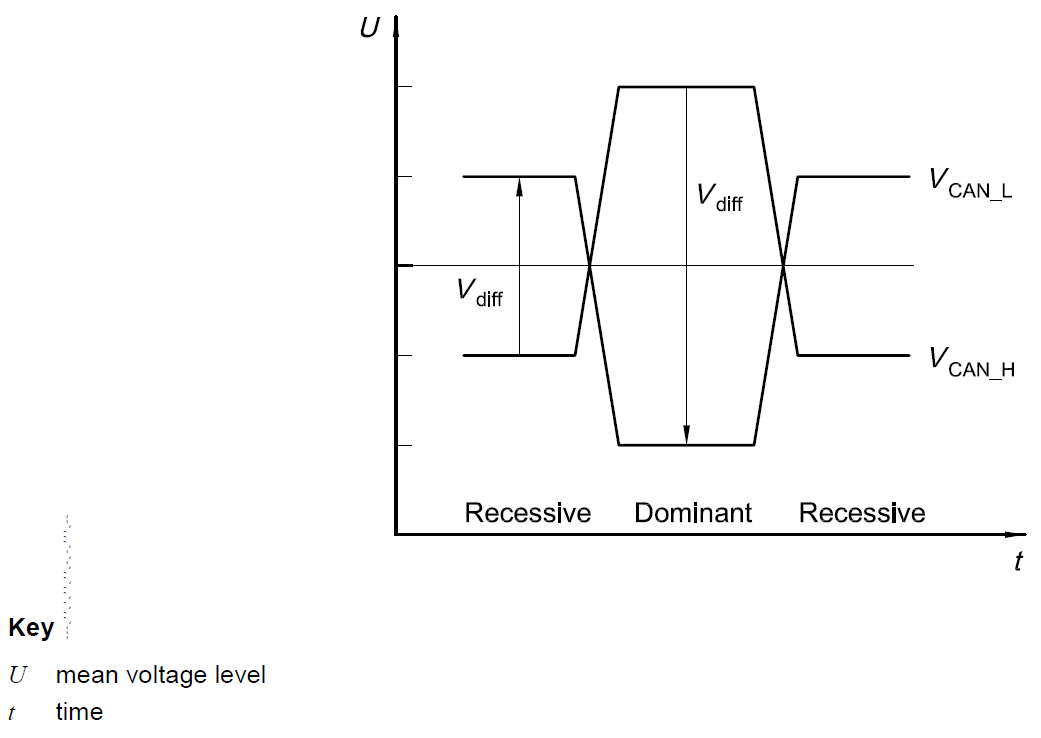
C

CAN је мрежа са могућношћу да има више власника(master) за повезивање са електронском управљачком јединицом. Све електронске управљачке јединице се међусобно повезују преко магистрале са 2 жице(једна се зове CAN-H, друга CAN-L). Ове 2 жице су упрадена парица(оклопљена или неоклопљена) и потребно је омеђити их отпорником са номиналном карактеристичном импеданцом од 120 Ω у случају брзе CAN магистрале, док у случају споре CAN магистрале се користи отпорник од бар 100 Ω (отпорност се индивидуално израчунава).

Логичка стања се процењују на основу разлике напона. Напонски нивои зависе од конкретног сучеља:

* За брзу CAN магистралу(ISO 11898-2):
  + Логичка 1 представља разлику од 0V(у теорији) између CAN-H и CAN-L жице, у пракси се то креће од 0.5V. Напон на CAN-H жици иде ка 5V док на CAN-L жици иде ка 0V. Логичка 1 представља рецесивни бит (високо стање).
  + Логичка 0 представља разлику од 2V (мора биту у распону између 1.5V и 3.5V, разлика напона иде чак и преко 0.9V уколико је напајање +/-12V) између CAN-H и CAN-L жице. Напон CAN-H жице иде ка 5V док напон CAN-L жице иде ка 0V. Логичка 0 представља доминантни бит(ниско стање). Представљање доминатног бита нулом се ради да би електронске контрлне јединице са најнижом идентификацијоним бројем имали највећи приоритет.
* За спору CAN магистралу(ISO 11898-3):
  + Логичка 1 представља разлику од бар 0.6V између CAN-H и CAN-L жице.
  + Логичка 0 представља разлику од бар 2.3V између CAN-H и CAN-L жице. Напон CAN-H жице иде ка 5V, док напон жице CAN-L иде при преносу логичке 0. Она представља доминантни бит.

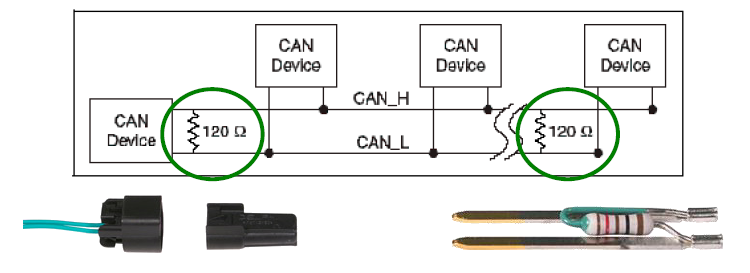
Разлике у ограђивању брзе и споре CAN магистрале су следеће:



Слика 2.2 Физичка репрезентација бита у брзој CAN мрежи,ISO 11898-2

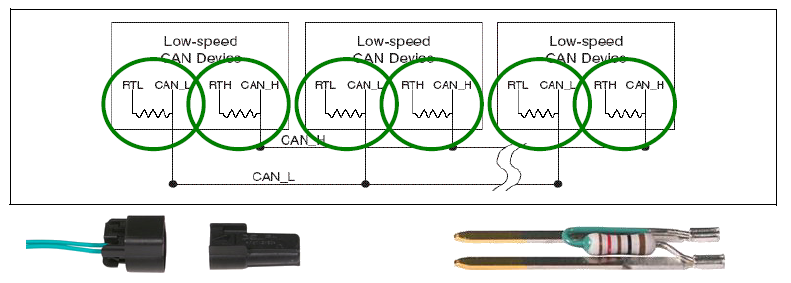
Слика 2.2 Физичка репрезентација бита у брзој CAN мрежи,ISO 11898-2

* За брзу CAN магистралу је потребно да се оба краја две линије (CAN-H и CAN-L) ограде, док је средина слободна.Начин повезивања за овај тип магистале је илустрован на слици 2.3.
* За спору CAN магистралу нема потребе за ограђивањем крајева линије. Омеђавају се уређаји и свака линија посебно: RTH-CAN-H и RTH-CAN-L. Начин повезивања за овај тип магистрале је илустрован на слици 2.4.

****

Слика 2.3 Омеђавање линија за брзу CAN линију

Слика 2.3 Омеђавање линије за брзу CAN линију

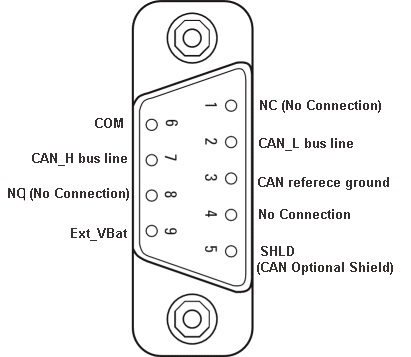


Слика 2.4 Омеђавање линија за спору CAN линију

### Електрична својства, каблови и утичнице

Брзина транзиције је већа када се деси промена из рецесивног у доминантни бит, без обзира да ли је у питању брза или спора CAN мрежа. Брзина транзиције из доминантног у рецисвни бит зависи од дужине саме CAN мреже и капацитивности коришћене жице. Спецификације захтевају да магистрала буде унутар минималног и максималног заједничког напона, али не дефинишу саме вредности тих граница.

Најчешће се за каблове користе оклољене упредене парице. Користи се један кабел,осим у случају када постоји потреба за додатним напајањем. Сам CAN не одређује врсту физичког медијума међутим, типично се користе деветопинске D-sub и петопинске mini style утичице. Пример обележене утичнице која се најчешће користи у аутомобилској индустрији са CAN протоколом (DE-9 тип D-sub утичнице) се може видети на слици 2.5.



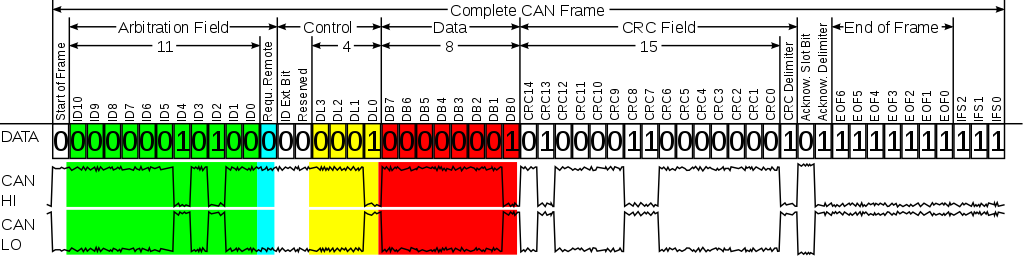
Слика 2.5 Утичница DE-9

### Порука, формат оквира и пренос података

Уређаји повезани на CAN мрежу комуницирају слањем порука. Пренос порука је контролисан са 4 типа оквира:

* Оквир за податке (Data frame) носи податке од предајника до пријемника.
* Оквир за даљинско управљање (Remote frame) се шаље на магистралу као захтев за оквиром за податке са одређеним идентификатором.
* Оквир за грешке (Error frame) се шаље од било ког чвора уређаја који детектује грешку на магистрали.
* Оквир за пренатрпаност (Overload frame) се користи да омогући кашњење између 2 послата оквира за податке или оквира за грешке.

Илустративни пример CAN 2.0 A без уметања бита се може видети на слици 2.5.



Слика 2.5 Илустративни пример CAN 2.0 A без уметања бита и његова корелација са напоном на CAN-H и CAN-L

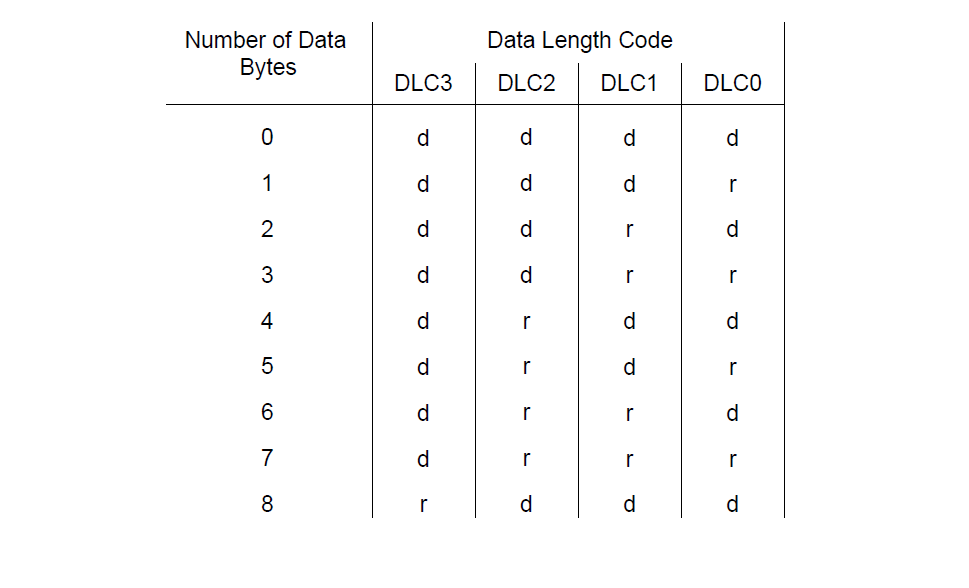
Оквир за податке се састоји од 7 поља(разлике између CAN 2.0 A и CAN 2.0 B ћемо посебно навести где је потребно, иначе ћемо подразумевати одређена поља имају исту структуру):

* Почетак оквира (Start of frame) означава почетак поља за оквир за податке или оквира за даљинско управљање. Састоји се од једног доминантног бита (логичка 0). Уређај на магистрали може да почне да шаље када је магистрала у мирном режиму рада (Bus Idle). Сви уређаји морају да се синхронизују са водећом ивицом која је проузрокована од стране овог поља од уређаја који је први започео пренос.
* Поље за арбитражу (Arbitration field). За ово поље постоје разлике између CAN 2.0 A и CAN 2.0 B:
  + Ово поље се састоји од идентификатора и RTR бита у случају CAN 2.0 A при чему идентификатор се састоји од 11 бита, ови бити се гледају у MSB редоследу при чему свих 7 (дакле од ID-10 до ID-4) најзначајних бита не смеју бити рецесивни. RTR бит мора да буде доминантан када се шаље оквир за податке, иначе када се шаље оквир за даљинско управљање онда је тај бит рецесиван.
  + У случају CAN 2.0 B идентификатор се састоји од 29 бита, подељен на 2 дела: идентификатор А (11 бита) и идентификатор Б(18 бита). Између ова 2 дела продуженог идентификатора се налази SRR (1 рецесиван бит) и IDE (1 рецесиван бит).
* Контролно поље (Control field) . За ово поље такође постоје разилике између 2 подврсте протокола:
  + Код бржег типа протокола, контролно поље се састоји од 6 бита. Оно укључује 4 бита који означавају дужину послатих података (енгл. Data length code) у бајтима и 2 бита који су резервисани за будућа проширења протокола, IDE (мора бити доминантан) и r0 (може бити или доминантан или рецесиван).
  + Код споријег типа протокола ово поље се такође састоји од 6 бита, при чему прво стижу 2 резервисана бита – r0, r1 (могу бити или доминанти или рецесивни). Након њих у оквиру се налазе 14 бита који означавају дужину послатих података и фунцкионишу на исти начин као у бржем протоколу.

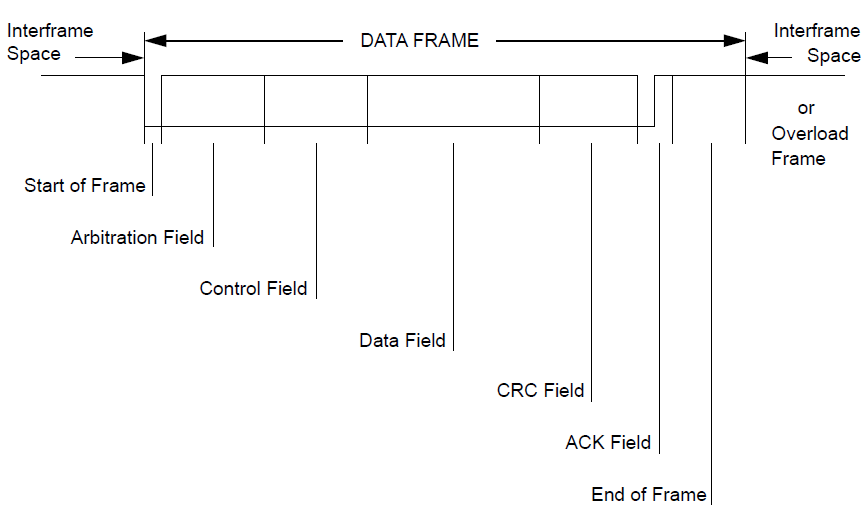
Илустративно објашњење како фунционише део котнролног поља које означава дужину података је приказано на слици 2.6 при чему су са d обележени доминантни бити док су са r обележени рецесивни бити.

* Поље за податке (Data field) се састоји од 0 до 8 бајта, при чему 1 бајт има 8 бита. Подаци се шаљу у MSB редоследу.
* Поље за цикличну проверу редудансе (CRC field) се састоји од 15 бита који заправо представљају израчунату цикличну проверу редудансе и делимитера који заузима 1 бит, при чему је тај бит рецесиван.
* Поље за потврду о пријему (ACK field) се састоји од ACK slot, ACK делимитера, сваки заузима по 1 бит, при чему пошиљаоц шаље рецесивни бит у ACK slot,а примаоц поруке може да нареди слање доминантног бита. ACK делимитер „раздваја“ ово поље са крајем оквира и оно садржи 1 рецесиван бит.
* Крај оквира (End of frame) се састоји од 7 рецесивних бита.

Илустративни приказ оквира за податке може да се види на слици 2.7.



Слика 2.6 Илустративно објашњење како фунционише DLC



Слика 2.7 Илустративни приказ оквира за подаке

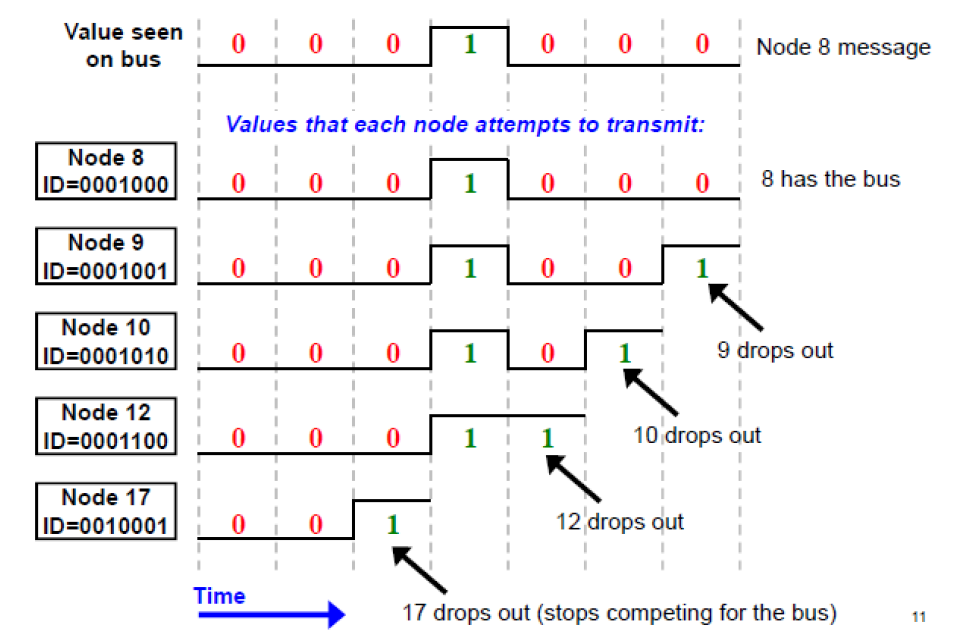
Разлика између CAN 2.0 A и CAN 2.0 B се може боље упоредити у следећој табели.

|  |  |  |  |
| --- | --- | --- | --- |
| CAN 2.0 А (једанаестобитни идентификатор) | | CAN 2.0 B (двадесетдеветобитни идентификатор) | |
| Назив поља | Дужина поља | Назив поља | Дужина поља |
| Почетак оквира | 1 бит | Почетак оквира | 1 бит |
| Идентификатор | 11 bita | Идентификатор А | 11 бита |
| RTR | 1 бит | SRR | 1 бит |
| IDE | 1 бита | IDE | 1 бит |
| Резервисан бит | 1 бита | Идентификатор Б | 18 бита |
| DLC | 4 бита | RTR | 1 бит |
| Подаци | 0-64 бита | Резервисани бити | 2 бита |
| CRC | 15 бита | DLC | 4 бита |
| CRC делимитер | 1 бит | Подаци | 0-64 бита |
| ACK | 1 бит | CRC | 15 бита |
| ACK делимитер | 1 бит | CRC делимитер | 1 бит |
| EOF | 1 бит | ACK | 1 бит |
|  |  | ACK делимитер | 1 бит |
|  |  | EOF | 1 бит |

* Поље за почетак оквира
* Поље за арбитражу
* Контролно поље
* Поље за податке
* Поље за цикличну проверу редудансе
* Поље за потврду о пријему
* Крај оквира

### Арбитража

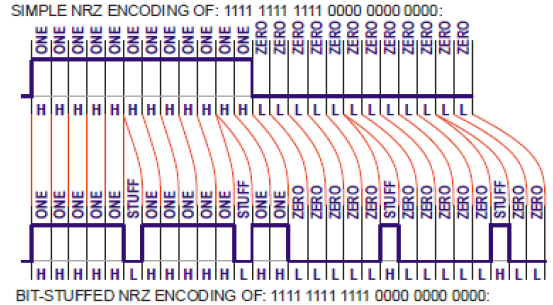
Када год је магистрала слободна, било која електронска управљачка јединица може да почне са слањем поруке. У случају да 2 или више ових јединица почне са слањем порука у исто време, настаје конфликт који се решава механизмом арбитраже за појединачне бите коришћењем идентификатора. Овај механизам обезбеђује да се не губи ни време ни подаци. Ако оквир за пренос података и оквир за даљинско управљање имају исти идентификатор и ако су иницијализовани у исто време, предност има оквир за слање података. Током арбитраже, сваки пошиљаоц пореди на ком нивоу се налази бит идентификатора који је он послао, наспрам нивоа бита идентификатора који се налази на магистрали. Ако су ови бити на истим нивоима једнаки, пошиљаоц може да настави са слањем. Када је рецесивни бит на истом нивоу послат и доминантни бит на истом нивоу се налази на магистрали, тада је пошиљаоц „изгубио“ арбитражу и мора да се повуче, при чему се прекида пренос преосталих бита у оквиру. Односно,побеђују уређаји са најмањим идентификатором. Идентификатор се шаље у MSB формату, да би се брже уочила арбитража и да би медијум био ефикаснији за слање. Илустративни пример арбитраже се може видети на слици 2.8.



Слика 2.8 Пример арбитраже

### Убацивање бита, препознавање грешака, сигурност, формат без повратка на нулу

Убацивање бита се врши на следећи начин: након 5 идентичних бита се убацује супротан бит, ово побољшава усклађивање и додати бити не мењају податке пошто је убацивање хардверски урађено. Оно генерално није потребно, пошто врло ретко иду истоветне вредности. Проблем са убацивањем бита је зато што инверотовани бити се тешко могу препознати, али и зато што могу да се јаве такозвани „лавински“ бити(нпр. 5 рецисних бита које прати 5 доминантих бита) који могу да збуне механизам за декодовање убачених бита. Понекад CRC може да помогне али уз ограничења. Једноставан пример убацивања бита је приказан на слици 2.8.



Слика 2.9 Пример убацивања бита

Статистичка учестаност грешака CAN протокола зависи од укупног броја уређаја, физичког ожичења и распореда, спољашњих електромагнетних сметњи. Учестаност непрепознатих грешака је 1 у 1000 година, и то је један од разлога зашто је ово најкоришћенији протокол у аутомобилској индустрији која захтева велику и дуготрајну поузданост.

Ток препознавања грешака између пошиљаоца (Tx) и примаоца (Rx) је независан од филтрирања и маскирања на пријему и се састоји из 5 механизама:

1. Надгледање појединачних бита (Tx) - препознавање локалних и глобалних грешака код пошиљаоца, упоређује се стање на магистрали са послатим битом,

не примењује се на поље за арбитражу .

1. Провера структуре – типична поља: CRC delimiter, ACK delimiter и EOF–увек рецесивни бити.
2. Провера кодовања (уметање бита) - пријемник проверава ток бита, на сваких 5 узастопних истоветних бита мора да дође убачена промена,

укључује све бите од SOF do краја CRC.

1. Провера потврде (Tx) је обавеза пошиљаоца -

потребно бар да пристигне једна потврда, пошиљалац подеси рецесивни бит, потребно да пријем обори са доминантним.

1. Циклична провера редудансе - пошиљалац рачуна пре слања, пријемник проверава подударање при пријему.

Циклична провера редудансе се рачуна на следећи начин:

полином, чији су коефицијенти представљени комбинацијом претходних поља(при чему је урађено избацивање бита) и за 15 најнижих коефицијената, са 0. Овај полином се потом дели (коефицијенти су израчунати модулом двојке) са генератором-полиномом :

x15 + x14 + x10 + x8 + x7 + x4 + x3 + 1

Oстатак овог дељења представља петнаестобитну вредност CRC секвенце која се шаље на магистралу. Да би се применила ова функција, 15 – битни померачки регистар CRC\_RG (14:0) се може користити. Псеудо-код ове функције се описује са:

CRC\_RG = 0; //initialize shift register

REPEAT

CRCNXT = NXTBIT EXOR CRC\_RG(14); //NXTBIT denotes the next bit of the bit stream

CRC\_RG(14:1) = CRC\_RG(13:0); //shift left by

CRC\_RG(0) = 0; //1 position

IF CRCNXT THEN

CRC\_RG(14:0) = CRC\_RG(14:0) EXOR (4599hex);

ENDIF

UNTIL (CRC SEQUENCE starts or there is an ERROR condition)

Након слања/пријема последњег бита од поља за податке, CRC\_RG садржи CRC секвенцу.

Сам протокол не подржава енкрипцију у стандардној имплементацији, у већини примена, од уређаја који користе CAN се очекује да имају своје сигурносне механизме. Ако ово није урађено, урађаји су подобни раличитим врстама малициозних напада, нпр. ако неко пошаље своје поруке на магуистралу. Постоје шифровани системи за одређене фунцкионалности које су од критичког значаја за сигурност, као што су модификовање системског софтвера, програмерски кључеви или контролисање кочница. Међутим, ови системи нису универзално имплементирани.

## LIN

LIN је серијски мрежни протокол, развијен од стране LIN конзорцијума (5 произвођача аутомобила - BMW, Volkswagen Group, Audi Group, Volvo Cars, Mercedes-Benz; 1 добављач полупроводиника – Motorola; 1 добављач алата - VCT) основаног 1998 ., док је прва, у потпуности имплементирана верзија LIN спецификације (LIN 1.3) , објављена 2002. године. Иницијално је развијена као CAN подмрежа са циљем да се смањи оптерећење, данас има широку употребу у раличитим индустријама: у аутомобилима, медицинској опреми, белој техници...

Најважније одлике LIN прокола су:

* Брзина до 20kb/s на дужинама до 40 метара.
* Руководилац контролише медијум, због тога постоји гаранција кашњења и нема судара. Усклађивање такта је одговорност зависних уређаја(због тога нема потребе за кварцним или керамичким резонаторима).
* Варијабилност у дужини послатих података(2,4 или 8 бајта, при чему је 1 бајт 8 бита).
* Флексибилност у конфигурацији и динамичка топологија.
* Величина мреже је углавном до 12 чворова (могуће је и до 64, али уз низак проток).
* Детекција дефектних чворова, детекција грешке и контролни збир података.
* Оперативни напон од 12V.
* Ниска цена, силиконска имплементација заснована на UART стандарду.
* Предности LIN су : лак за коришћење, велика доступност компоненти, јефтинији него CAN и друге магистрале за комуникацију, возила су поузданија, продужвање магистрале је лако за имплементацију, не постоје трошкови за лиценцирање.

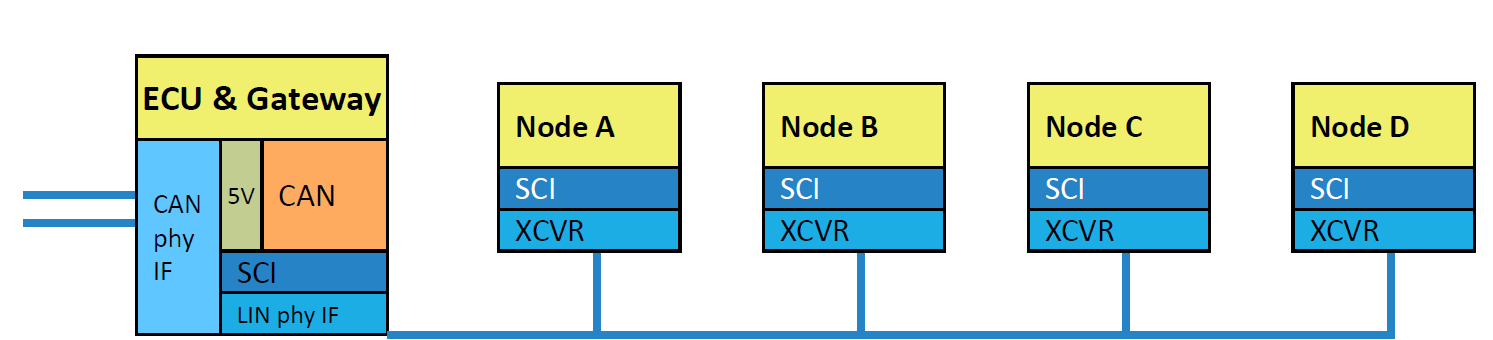
Постоје 2 верзије LIN протокола – 1.3 и 2.0 и неке од унапређења новије верзије су :

* Низови бајтовова су подржани, тако да омогућавају дужину сигнала до 8 бајта.
* Групе сигнала се бришу.
* Проширени контролни збир (који укључује и заштићени идентификатор) је унапређење у доносу на класични контролни збир код LIN 1.3.
* Спорадични оквири су дефинисани.
* Управљање мрежом је мерено у секундама, не у битима.
* Управљање статусом је поједностављено и обавештавање мрежи и апликацијама је стандардизовано.

### Топологија и физички слој

LIN је мрежа са дифузним емитовањем која се састоји од најчешће 16 мрежних чворова (1 руководиоц и до 15 подређених). Све поруке су иницијализоване од стране руководиоца са највише једним подређеним који одговара на тренутно послату поруку.

Руководиоц такође може да се понаша као подређени тако што одговара на своје поруке. Пошто је целокупна комуникација иницарана од стране руководиоца, није потребна имплементација детекције судара. Уређаји повезани на LIN мрежу су углавном микроконтролери, али могу бити имплементирани у специјализованом хардверу или ASIC у намери да се додатно смање трошкови, површина или потребна стурја. Једна типична мрежа може да се види на слици 2.10.



Слика 2.10 Топологија типичне LIN мреже

Физички слој се представља као коло са отвореним колектором, магистала је терминирана руководиоцом (1 kOhm). Напон је између 7V и 18V на прикључцима. Постоје строги захтеви за симетријом и нагибима ивица, а мрежа је осетљива због велике толеранције осцилатора. Радни циклус има минимум од 39.6% а максимум од 58.1%.

### LIN оквир

Време које је потребно да се пренесе LIN оквир на магистралу је сума свих времена за које је потребно да се пренесе сваки бајт, времена за одговор и времена између 2 оквира. Време између 2 бајта је период између краја једног бита и времена почетка наредног бита.

Структура оквира се састоји од следећих делова:

* Заглавље – унутар кога се налази:
  + Поље за почетак (Break) се користи за сигнализацију почетка оквира. Оно се увек генерише од стране главног, управљачког чвора (master node) и мора да има величину од бар 13 доминантних бита, укључујући почетни бит и након њих, делимитер за почетак поља.
  + Поље за синхронизацију (Synch) увек има вредност која у хексадецималном формату износи 0x55, да би уређаји на мрежи увек могли да препознају ово поље. Уређаји којима се управља (slave) увек имају могућност да деткују секвенцу поља за почетак и овог поља, чак и ако очекују поље за податке.
  + Заштићени идентификатор (Protected identifier) се састоји од 5 под-поља : идентификатор и парност идентификатора. Вредност од 0. до 5. бита означава идентификатор док од 6. до 7. бита је та вредност парност идентификатора.

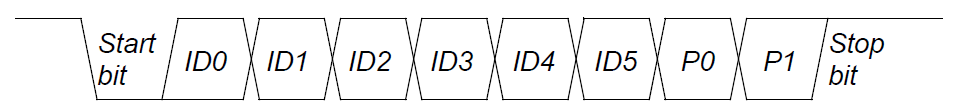
Вредности идентификатора имају и функцију одређивања примене послате LIN поруке па тако:

* + - 1. Вредности од 0 до 59 (0x3b у хексадецималном облику) се користе за пренос података.
      2. Вредности између 60 (0x3c у хексадецималном облику) и 61 (0x3d у хексадецималном облику) се користе за слање дијагностичких података.
      3. Вредност 62 (0x3e у хексадецималном облику) је резервисана са употребе дефинисане од стране корисника.
      4. 63 (0x3f у хексадецималном облику) је резервисано за будућа побољшања.

Парност бита се израчунава на следећи налин (при чему су вредности у једначинама објашњене у илустрацији мапирања овог поља на слици 3.1) :

P0 = ID0 ⊕ ID1 ⊕ ID2 ⊕ ID4 (1)

P1 = ¬ (ID1 ⊕ ID3 ⊕ ID4 ⊕ ID5)



Слика 2.11 Илустрација мапирања идентификатора и парности унутар поља за заштићени идентификатор

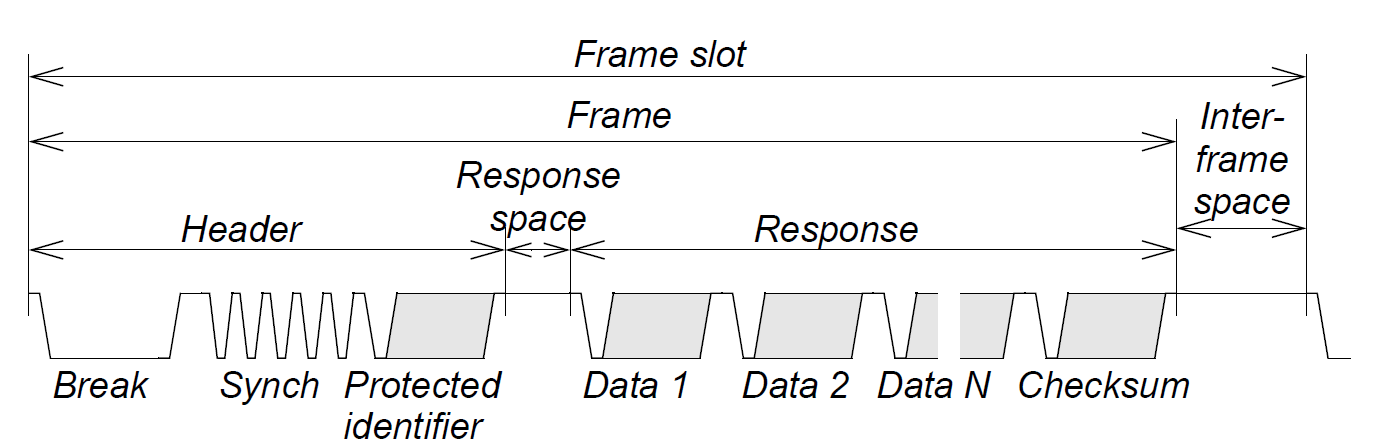
* Размак за одговор (Response space).
* Одговор (Response) – унутар кога се налазе подаци и поље за проверу контролног збира. Поље за податке се састоји од 1 до 8 бајта. Након ових поља за податке долази поље за проверу контролног збира. Оно садржи осмобитну инвертовану суму са преносом за све податке унутар поруке (у случају LIN 1.3 – и тада се оно назива класично поље за проверу контролног збира, енгл. classic checksum) или инвертовау суму са преносом за све податке и заштићени идентификатор унутар поруке (такозвано побољшано поље за проверу контролног збира,енгл. enhanced checksum, користи се у верзији 2.0). Иденификатори са вредношћу 60 и 63 ће увек користити класичну контролну суму.

Врсте одговора су :

1. Безусловни оквир (енгл. Unconditional Frames) (идентфикатор 0-59) – тачно један дефинисани подређени шаље одговор, сваки захтев се шаље у посебном прорезу.Потребно је обезбедити довољно велики прорез за одговор. Пакет се углавном шаље сваког циклуса распореда. Могуће је слати више пута у току истог циклуса, то зависи од апликације. Пријем одговора је доступан свим подређенима и руководиоцу.
2. Дијагностички оквир (енгл. Diagnostic Frames) (идентификатор 60-61). Могуће је слати сегментирано, односно више оквира заредом без заглавља. Постоје 2 врсте овог оквира:
   1. Захтев (енгл. Master Request Frame) (идентификатор=60) – заглавље и одговор шаље руководилац. Употребљава се кад је потребан захтев за дијагностиком или подешавањем.
   2. Одговор (енгл. Slave Response Frame) (идентификатор 61) – заглавље шаље руководилац а одговор одговарајући подређени. Употребљава се као одговор на захтев за дијагностиком или подешавањем.
3. Временски диригован оквир (енгл. Event triggered frame) (идентификатор 0-59). Служи за груписање више повремених безусловних оквира. Овим се добија на уштеди у циклусу – кратики одговори који не заузимају распоред. Последица овога је да долази до ретких појава судара, који се додатно избегавају добрим осмишљавањем мреже. Сударе решава руководилац.
4. Спорадични оквир (енгл. Sporadic frame) (идентификатор 0-59). Логика овог оквира је слична претходном оквиру.
5. Остали оквири (енгл. Other frames) (идентификатор 62-63).

* Размак између оквира.

Илустративни приказ оквира може да се види на слици 3.2.



Слика 3.2 Пример LIN оквира

Сваки оквир чије се слање планира алоцира одређени временски интервал на магистрали. Трајање овог временског интервала мора бити довољно дугачко да омогући пренос оквира чак и у најгорем могућем случају (због лошег квалитета подређених компоненти се стварају кашњења). Номинална вредност за пренос оквира је једнако броју послатих податак у битима. Рачунање овог временског интервала се израчунава на следећи начин:

**Тноминално\_време\_заглавља = 34 \*Tбита**

**Тноминално\_време\_одговора = 10 \* (Број\_бајта\_података + 1) \* Тбита**

**Тноминално\_време\_оквира = Тноминално\_време\_заглавља + Тноминално\_време\_одговора**

**Тбит = 1 / бодна брзина**

**Тбита** представља време потребно за пренос једног бита. Максимално време оквира је још 40% у односу на **Тноминално\_време\_оквира** .Такт је до 20 kb/s.

## SPI

SPI је синхрони, серијски комуникациони интерфејс који се користи за комуникацју на кратким дистанцама, првенствено у уграђеним системима. Интерфејс је осмишљен од стране Motorola средином 80-тих година 20. века. Неке од карактеристика овог интерфејса су:

* Једноставност повезивања (са 4 жице – SCLK(Serial Clock) - такт за усклађивање преноса, MOSI (Master Output Slave Input) – преноси податке од руководиоца до подређеног, MISO (Master Input Slave Output) – преноси податке од подређеног до руководиоца , SS(Slave Select) – посебна линија за одабир сваког подређеног), један надређени и више подређених. Надрежени активира подређене ниским сигналом. И MISO и MOSI линије су активне током сваког преноса.
* Брже од UART-а : 250kb/s до 2Mb/s.
* Кратак домет: ~10цм на сваки чвор.
* Могућност повезивања процесора и широког спектра подржаних периферија, 2 процесора. Могуће је и повезивање више зависних подређених уређаја (један руководиоц и више нанизаних подређених – енгл Daisy chained).
* Групе бита података (4,8,16), непостојање стартног и стоп бита. Кодовање NRZ-L. Одвојене линије за пренос у оба смера (дуплекс, али је потребна подршка на чипу).
* Синхронизација – посебна линија за такт (неактивна кад се постави на 1 или 0 на дужи период). Нема потребе за усклађивањем такта.
* Читање на опадајућу или растућу ивицу.

SPI поседује 4 регистра :

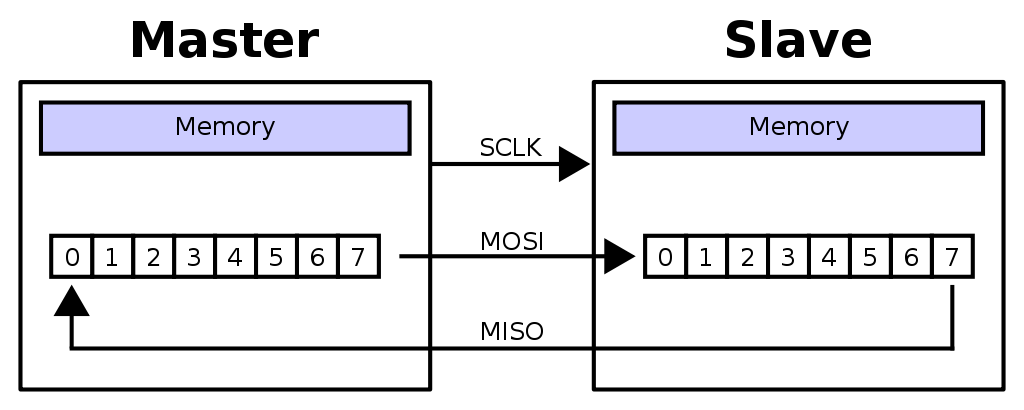
1. SDPR (transferred Data read/write Register) – смештање примо-предајних података.
2. SPCR (Control Register) – смештање контролних подешавања.
3. SPSR (Status Register) – смештање статусних информација.
4. SPTCI (Transfer Complete Interrupt) – смештање прекидачке рутине за готов пренос.

### Пренос података, фаза и поларитет

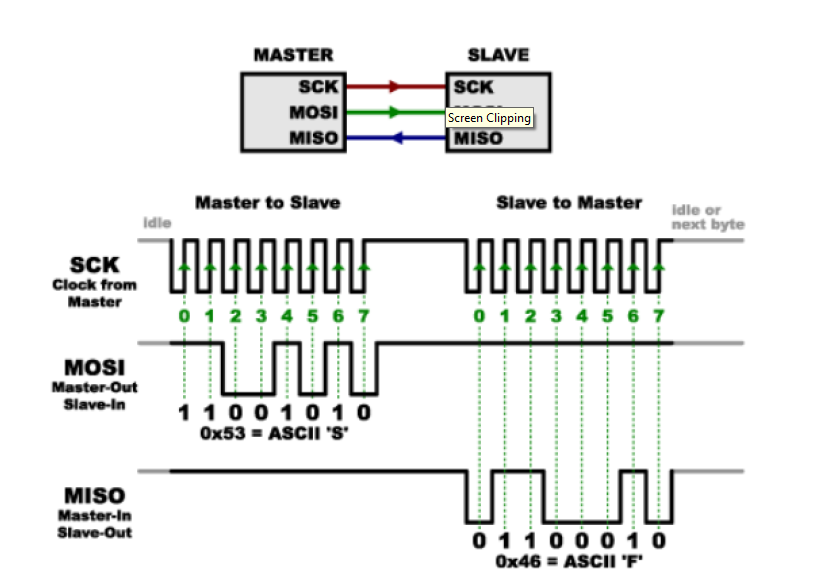
Да започне комуникацију, руководиоц магистрале конфигурише радни такт, користећи фреквенцију подржану од стране подређеног уређаја, углавном до пар MHz. Руководиоц потом бира подређени уређај са логичком 0 на SS линији. Ако се захтева период чекања, руководиоц мора да чека тај период пре него што пошаље радни такт.

Током сваког радног такта, пуни дуплекс, односно пренос у оба смера, се деси. Руководиоц шаље бит на MOSI линији и потом га подређени прочита, док је на MISO линији обрнуто. Ова процес се дешава чак и када се подаци шаљу у једном смеру.

Пренос углавном укључује 2 померачка регистра, дужине података, један се налази код руководиоца, други код подређеног. Подаци се шаљу користећи MSB организацију. На ивицу такта оба уређаја померају по 1 бит из регистра и њега шаљу даље свом одговарајућем уређају. На следећој ивици такта, сваки од уређаја прими бит са линије са пријем и тај бит се поставља као LSB померачког регистра.Након што су се сви бити померили и након што су послати, два уређаја су разменили податке. Када се трансмисија у потпуности обавила, руководиоц престаје да генерише ивице такта. Ако треба да се пошаље још података, померачки регистри се опет,испочетка „напуне“ битима и пренос опет може да започне. Пример повезивања и слања податак 2 уређаја на овакав начин може да се види на сликама 2.12. Трансмисија се углавном састоји од 8 бита.



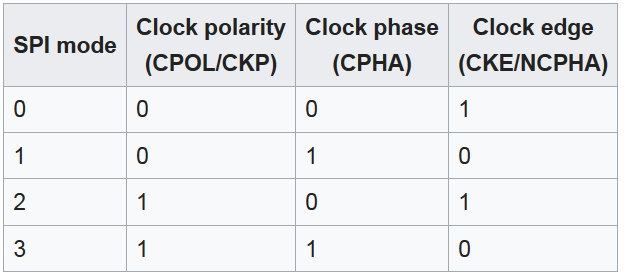
Слика 2.12 Пример повезивања SPI руководиоца и подређеног уређаја, при чему сваки има свој померачки регистар



Слика 2.13 Пример преноса података између SPI руководиоца и подређеног

Постоје 4 режима као комбинација (илустровано на слици 2.14):

* 2 стања фазе такта (енгл. CPHA)
* 2 стања поларитета такта (енгл. CKP/CPOL)



Слика 2.14 Режими рада SPI

Фаза (енгл. CPHA) дефинише значење предње и задње ивице такта. Пресликавање узорковања и прелаза на нови бит некој од ивица. Различите ивице имају различито значење.Поларитет (енгл. CKP/CPOL) дефинише вредност активног и стања мировања. Пресликавање 0 и 1 на активност и мировање. Мировање као почетак и референца на ивице.

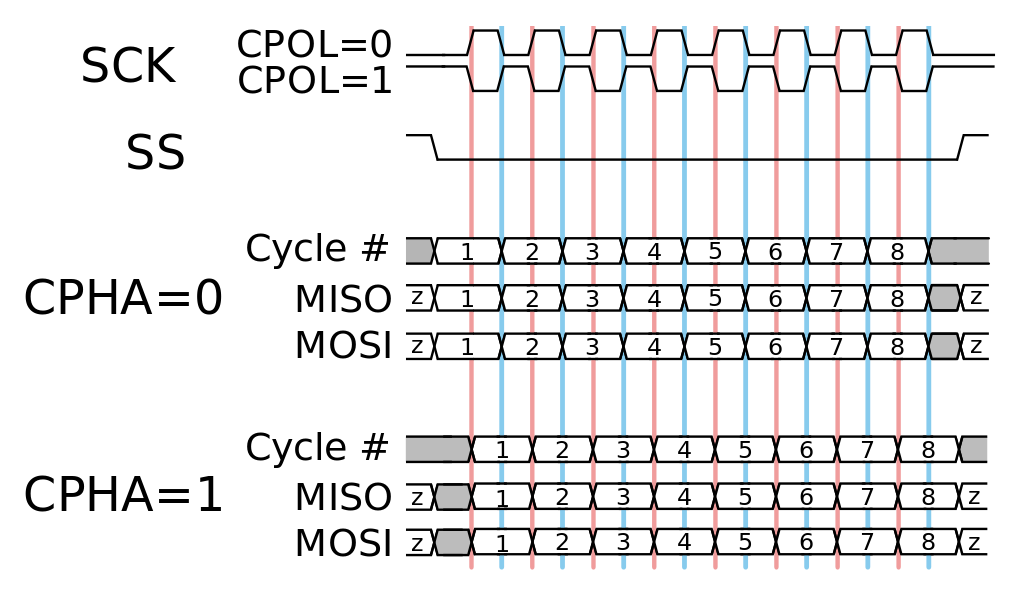
Када је CPOL=0 мировање је 0 а активност 1:

* За CPHA=0,узорковање на предњу (узлазну) ивицу (0→1) а прелаз на нови бит на задњу (силазну) (1→0).
* За CPHA=1,узорковање на задњу(силазну) ивицу (1→0) а прелаз на нови бит на предњу (узлазну) (0→1).

Када је CPOL=1 мировање је 1 а активност 0 (инверзија за CPOL=0) :

* За CPHA=0,узорковање на предњу (силазну) ивицу (1→0) а прелаз на нови бит на задњу (узлазну) (0→1).
* За CPHA=1,узорковање на задњу (узлазну) ивицу (0→1) а прелаз на нови бит на предњу (силазну) (1→0).

MOSI и MISO сигнали су углавном стабилни за пола циклуса до следеће промене такта.SPI руководиоц и подређени могу да одабирају сигнале на различитим одбирцима у том полу-циклусу. Ово даје додатну флексибилност комуникационом каналу између руководиоца и подређеног. Пример фунционисања фаза и поларитета је дат на слици 2.15.



Слика 2.15 Пример фазе и поларитета за SPI

## I²C

I²C је синрона магистрала са могућношћу да има више руковалаца и више подређених створена од Philips Semiconductor 1982. године. Има широку употребу за повезивање спорих периферија за процесоре и микроконтроле на малим дистанцама.Од октобра 2006. , не постоје трошкови лиценцирања за употребу овог протокола. SMBus је подскуп овог протола,створе од стране Intel – а 1995. године за дефинисаном стриктнијом употребом са циљем да дода робустност и интер-опребилност. Модерни I2C системи инкорпорирају нека правила из SMBus – a , при чему је потребна само мала количина реконфигурације. Оригинално употребљиван у телевизорима, сада подржава велике количине периферија(наменски системи – EEPROM – ови , Flash и RAM меморија, watchdog тајмери, микроконтролери, персонални рачунари). I²C подржава више брзина комуникације :

* Стандардни режим (енгл. Standard Mode) : 100kb/s , оригинално од прве верзије у употреби.
* Брзи режим (енгл. Fast Mode) : 400kb/s , додат у верзији 1 овог протокола 1992. године, додато је и десетобитно адресирање, због чега се максималан број мрежих чворова повећао на 1008. Ово је прва стандардизована верзија.
* Брзи режим плус (енгл. Fast Mode plus) : 1Mb/s , додат у верзији 3 2007. године.
* Режим велике брзине (енгл. High Speed Mode) : 3.4Mb/s додат у верзији 2 1998. године.
* Ултра-брзи режим (енгл. Ultra Fast Mode) : 5Mb/s додат у верзији 4 2012. године.

### Начин функционисања

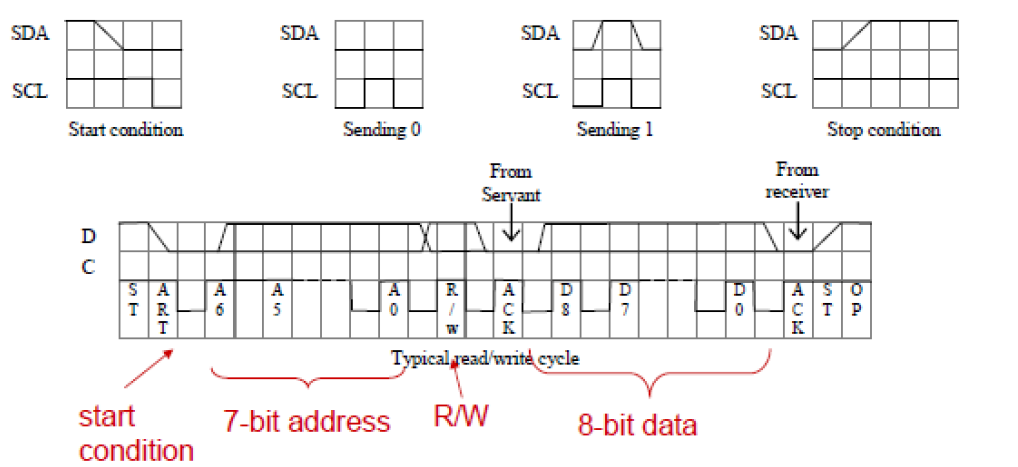
I²C користи 2 двосмерне линије – SDA (serial data) и SCL (serial clock). Имплементација преко отвореног колектора омогућава :

* Подршку за више уређаја
* Једноставно спајање за различите напоне
* Понашање као ожичено логичко И
* Подржава посредовање и решавање судара

Руководилац контролише, а не генерише такт и иницира комуникацију, док подређени прима такт и одговара на прозивку руководиоца, али уколико му је потребно више времена може да обори такт.Улоге се могу заменити након стоп секвенце. Сваки уређај повезан на магистралу има јединствену адресу. Формат адресе се састоји од адресног поља :

* Изворно – 7 бита + 1 најнижи бит у адреси за статус уписа или читања(1 означава читање, 0 упис).
* Проширено – 10 бита. Водећи октет се састоји из петобитне контролне секвенце(11110), 2 горња бита адресе и бит за статус уписа или читања (исти начин фунцкионисања као и за претходни тип адресе). Нижи октет представља 8 доњих бита адресе.

Максималан број уређаја на магистрали је ограничен бројем расположивих адреса и укупном капацитивношћу магистрале (максимално 400pF). Максимална дужина линије је неколико метара. Пошиљаоц поставља податке на SDA линију, прималац их потврди. Руководилац започиње комуникацију старт секвенцом – поставља SDA линију на ниску ивицу док је SCL линија на високој ивици. Редовне промене SDA се једино дешавају када је SCL на ниској ивици. Пренос података се завршава стоп секвенцом.Након старт секвенце се шаље адресно поље,прозвани зависни потврђује,након потврде иду подаци које такође прати потврда. Могуће је слање више података одједном. Оквир изгледа исто приликом слања и читања, једино је бит који је статус за упис читања и писања различит.Такође могућ је и комбиновани пренос који служи за промену смера трансакције,где руководилац уместо стоп секвенце шаље продужени старт, затим шаље ново адресно поље са битом за писање или читање. Подешавање бита података се врши за време ниског нивоа такта, а узорковање бита податак се врши за време високог нивоа такта. Да би се избегло лажно препознавање пожељно је радити узорковање и подешавање на ивицу такта. Временски дијаграм I²C се може видети на слици 2.16.



Слика 2.16 Временски дијаграм I²C

## Упоредно поређење протокола

У табели 2 је као резиме претходних поглавља, дато упоредно поређење 4 протокола.

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  | CAN | LIN | SPI | I²C |
| Брзина | До 1 Mb/s | До 20kb/s | До 2 Mb/s | До 5Mb/s |
| Број линија | 2 | 1 | 4 | 2 |
| Предности | Прилагођеност за асинхрони саобраћај.  Висока пропусна моћ под малим оптерећењем.  Ефикасно коришћење пропусног опсега.  Могуће дефинисати локалне и глобалне приорите.  Константан премашај: битска арбитрација део поруке. | Проширење CAN: подмреже.  Смањење цене ожичења.  Побољшава ЕМК.  Нема потребе за арбитражом.  Без спољњег кристала.  Смањује ризик од доступности.  Детерминизам и предвидљивост . | Велика брзина за тачка на тачку преносе.  Подршка за симултани улазно/излазни ток података.  Не постоји адресирање: олакшана имплементација.  Широко подржан. | Bише брзине, дуплекс, једноставни померачки регистри. |
| Мане | Потребно доминантно битско стање: немогућност трансформаторског одвајања  немогућност окидања на време.  Брзина простирања ограничава дужину магистрале.  Неправедан приступ: високи приоритет може да окупира мрежу.  Повећана кашњења за низак приоритет: изгладњивање  Потребно филтрирање да се не би преливали спремнике. | TODO | Руковање више подређених: усложњава линије.  Немогућност комуникације између подређених.  Нема потврде пријема: такт могуће да одлута  Не постоји решавање колизија.  Не постоји контрола тока (потребно знати брзину подређених) | Ограничења за проширења: број уређаја ограничен новим линијама.  Тешко имплементирати само у софтверу.  Већи број линија. |

## Осцилоскоп

# Концепт решења

## ПОВЕЗИВАЊЕ CAN-A И МЕРЕЊЕ СА ОСЦИЛОСКОПОМ, ДЕКОДОВАЊE

## ПОВЕЗИВАЊЕ LIN-A И МЕРЕЊЕ СА ОСЦИЛОСКОПОМ, ДЕКОДОВАЊE

## ПОВЕЗИВАЊЕ SPI-A И МЕРЕЊЕ СА ОСЦИЛОСКОПОМ, ДЕКОДОВАЊE

## ПОВЕЗИВАЊЕ I2C-A И МЕРЕЊЕ СА ОСЦИЛОСКОПОМ, ДЕКОДОВАЊE

# Програмско решење

## МОЈЕ РЕШЕЊЕ ЗА МЕРЕЊЕ, ТРИГЕРИ, МАЛО КОДА КОЈИ ОБЈАШЊАВА ПРИКУПЉАЊЕ ПОДАТАКА И ОБРАДУ

## CANoe

## ДЕКОДОВАЊЕ CAN-a

## *-|| - LIN -||-*

## *-||- SPI -||-*

## *-||- I2C - ||-*

# Тестирање и резултати

*РЕЗУЛТАТИ КОЈЕ САМ ДОБИО И ПОТЕШКОЋЕ НА КОЈЕ САМ НАИШАО ПРИЛИКОМ ПРИКУПЉАЊА ПОДАТАКА*

# Закључак

*О ТОМЕ ШТА ЈЕ УРАЂЕНО И КАКО БИ ЈОШ МОГЛО ДА СЕ ПОБОЉША*

# Литература

[1] Слика 2.1 Брза CAN мрежа, ISO 11898-2.[Online]. Доступно:<https://upload.wikimedia.org/wikipedia/commons/thumb/b/bc/CAN_ISO11898-2_Network.png/1024px-CAN_ISO11898-2_Network.png> [приступљено: јун 2019.]

<https://neweagle.net/support/wiki/images/9/9c/DB9-CAN-pinout.jpg>