

Escuela Técnica Superior de Ingeniería Máster en Ingeniería de Telecomunicación



Complementos de Electrónica

FLAPPY MADRID



Francisco José Díaz Romero

Francisco Javier Ortiz Bonilla

Alberto Fuentes Muñoz

Departamento de Ingeniería Electrónica.

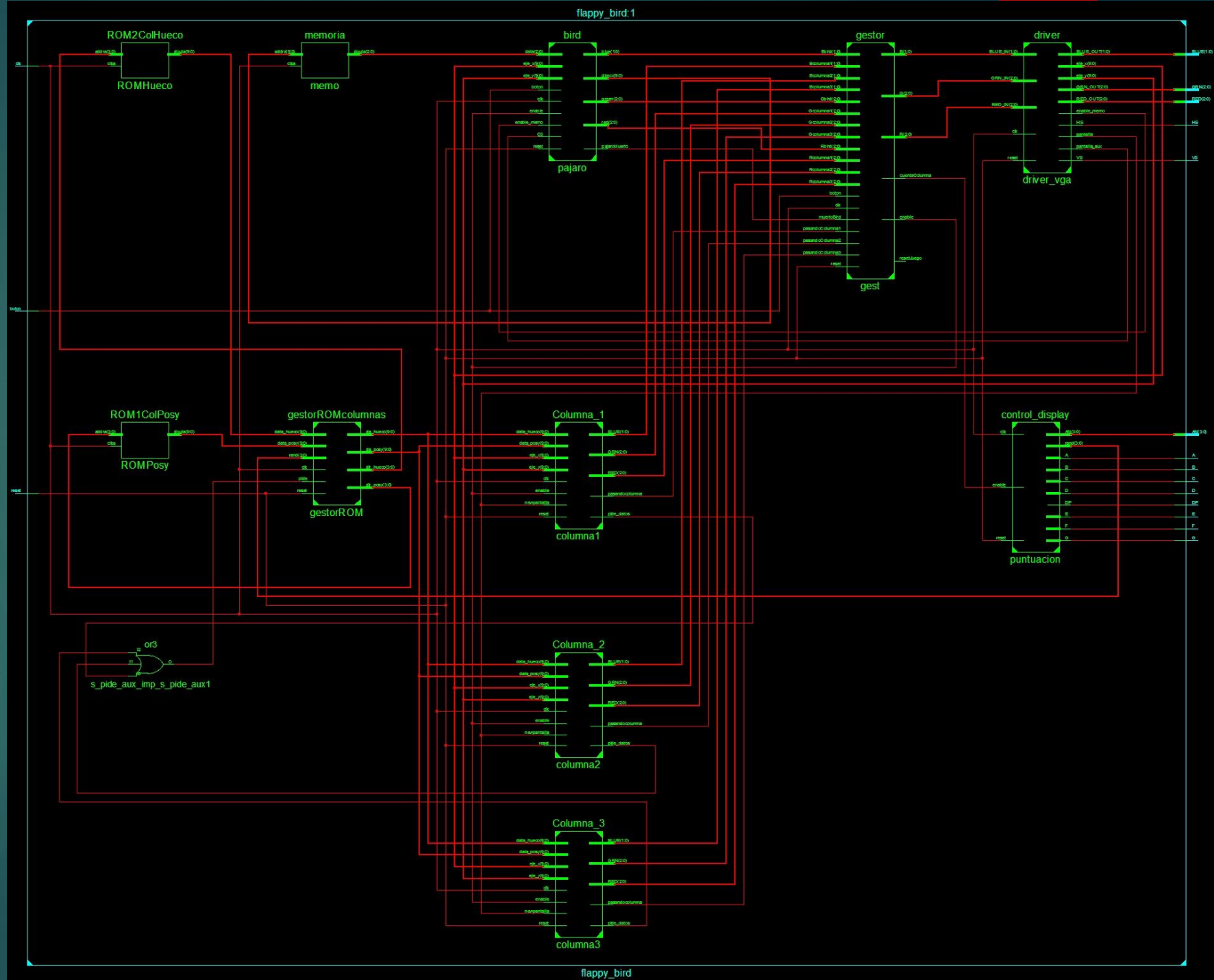
Sevilla, 23 de Febrero de 2018.

Índice



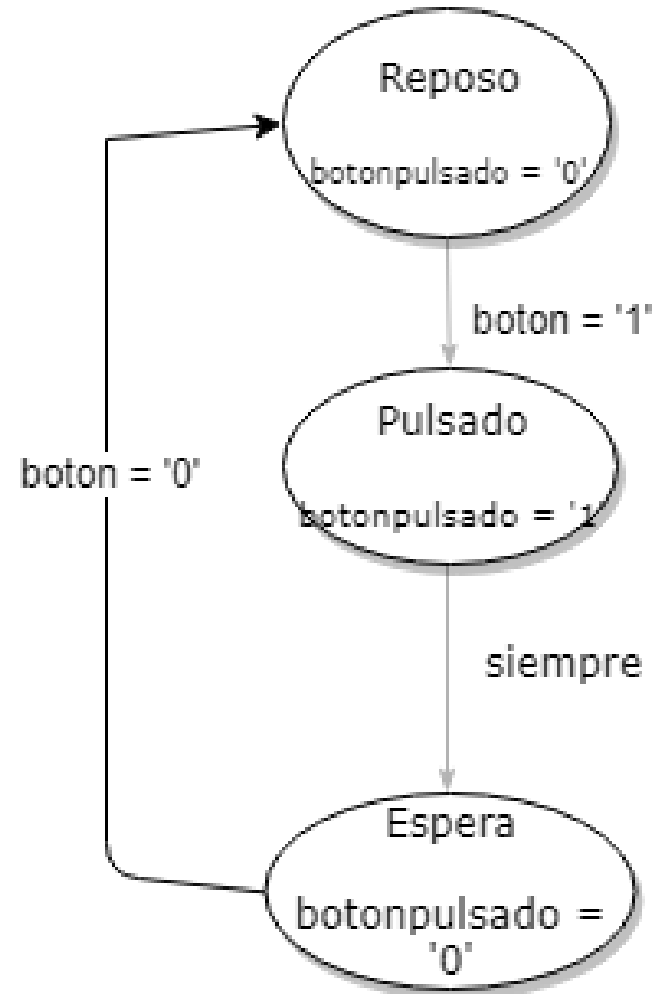
1. Diagrama de Bloques
2. Diagramas de Bolas
3. ROMS para Pájaro y Columnas
4. Demo
5. Recursos Usados

1. Diagrama de Bloques



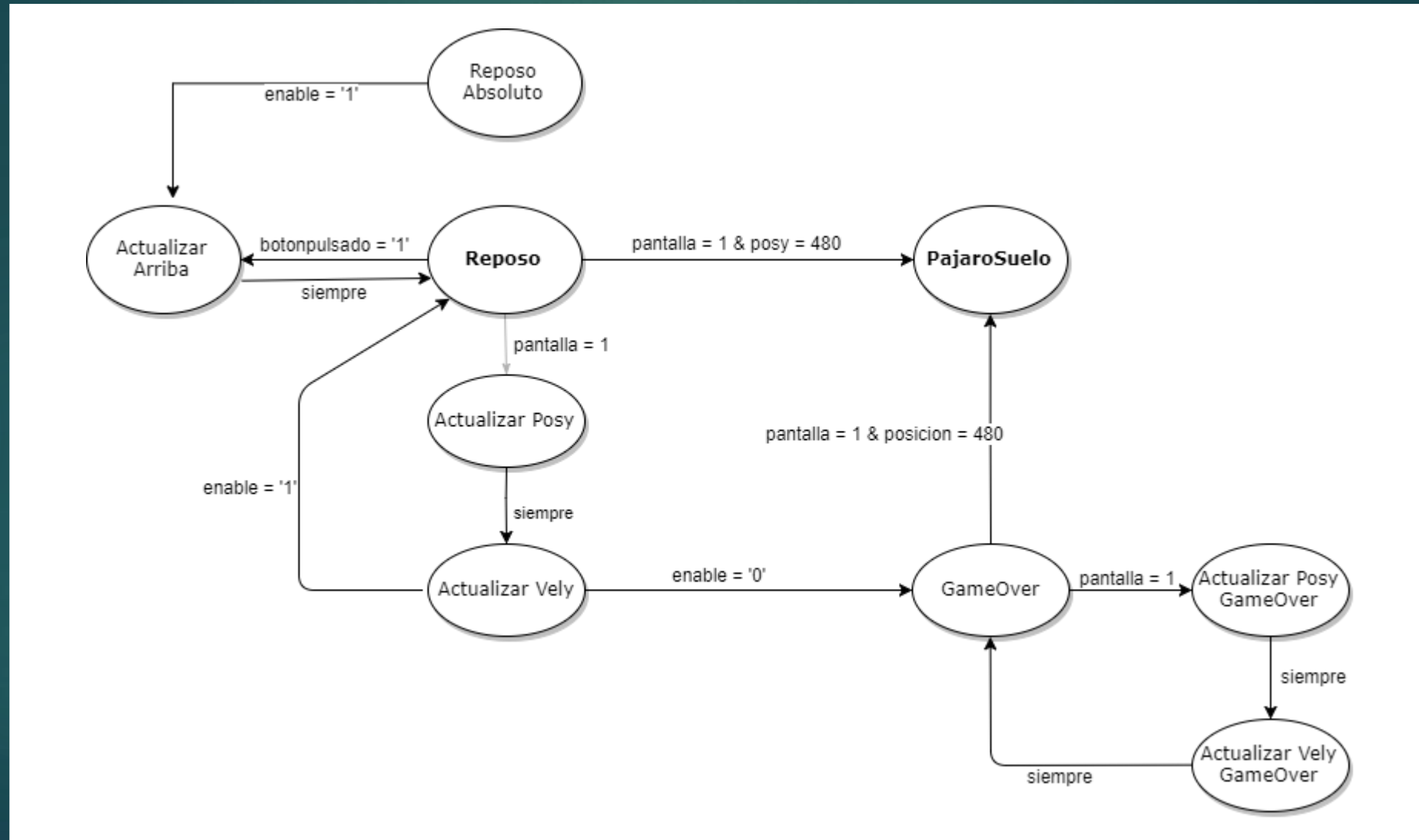
2. Diagramas de Bolas

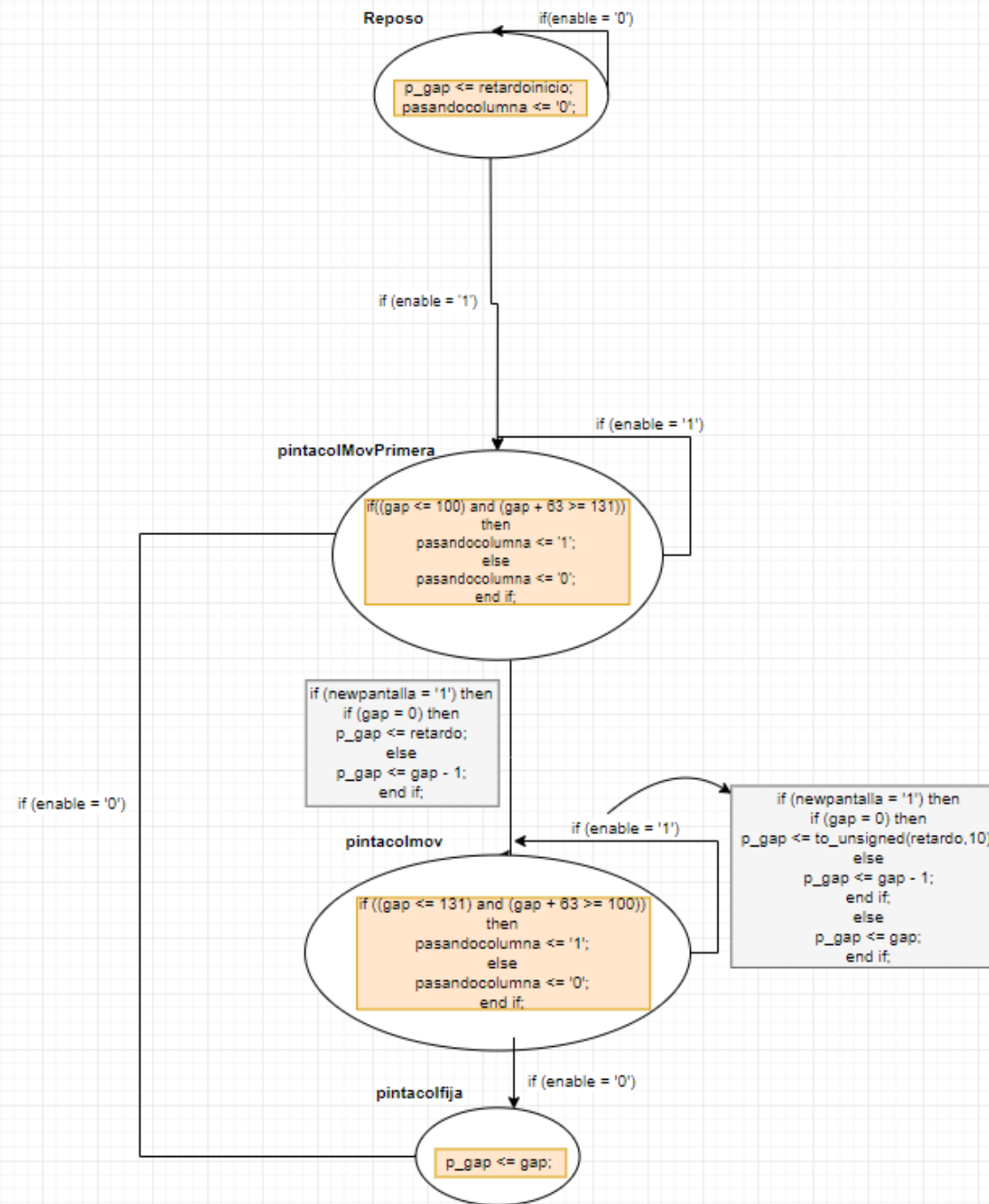
2.1 Boton Pulsado



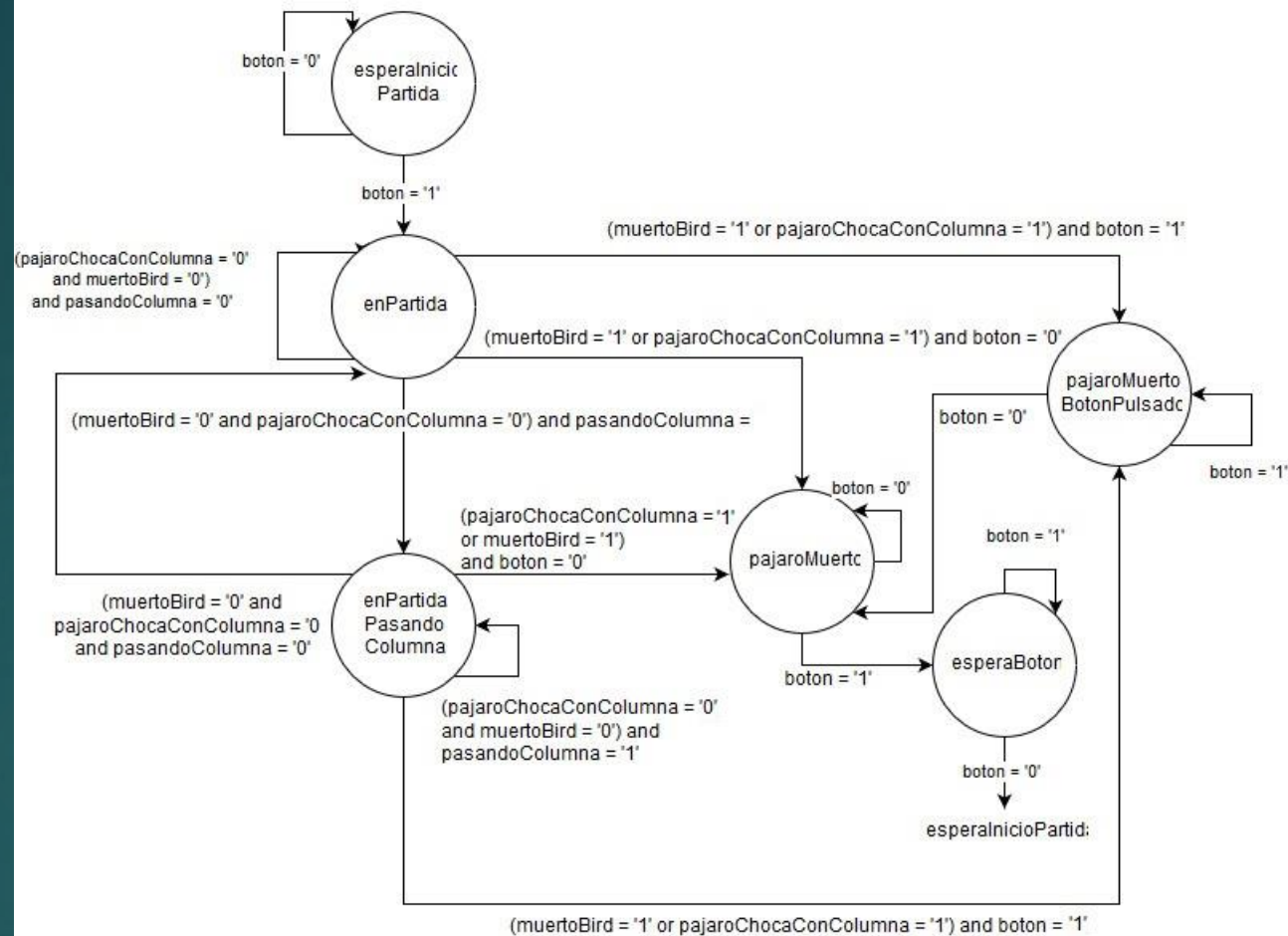
2. Diagramas de Bolas

2.1 Bird





2.3 Gestor



Salidas de los estados

esperalnicioPartida
 cuentaColumna = '0'
 resetJuego = '0'
 enable = '0'

enPartida
 cuentaColumna = '0'
 resetJuego = '0'
 enable = '1'

enPartidaPasandoColumna
 if (pasandoColumna = '0')
 cuentaColumna = '1'
 else cuentaColumna = '0'
 resetJuego = '0'
 enable = '1'

pajaroMuertoBotonPulsado
 cuentaColumna = '0'
 resetJuego = '0'
 enable = '0'

pajaroMuerto
 cuentaColumna = '0'
 resetJuego = '0'
 enable = '0'

esperaBotor
 cuentaColumna = '0'
 resetJuego = '0'
 enable = '0'

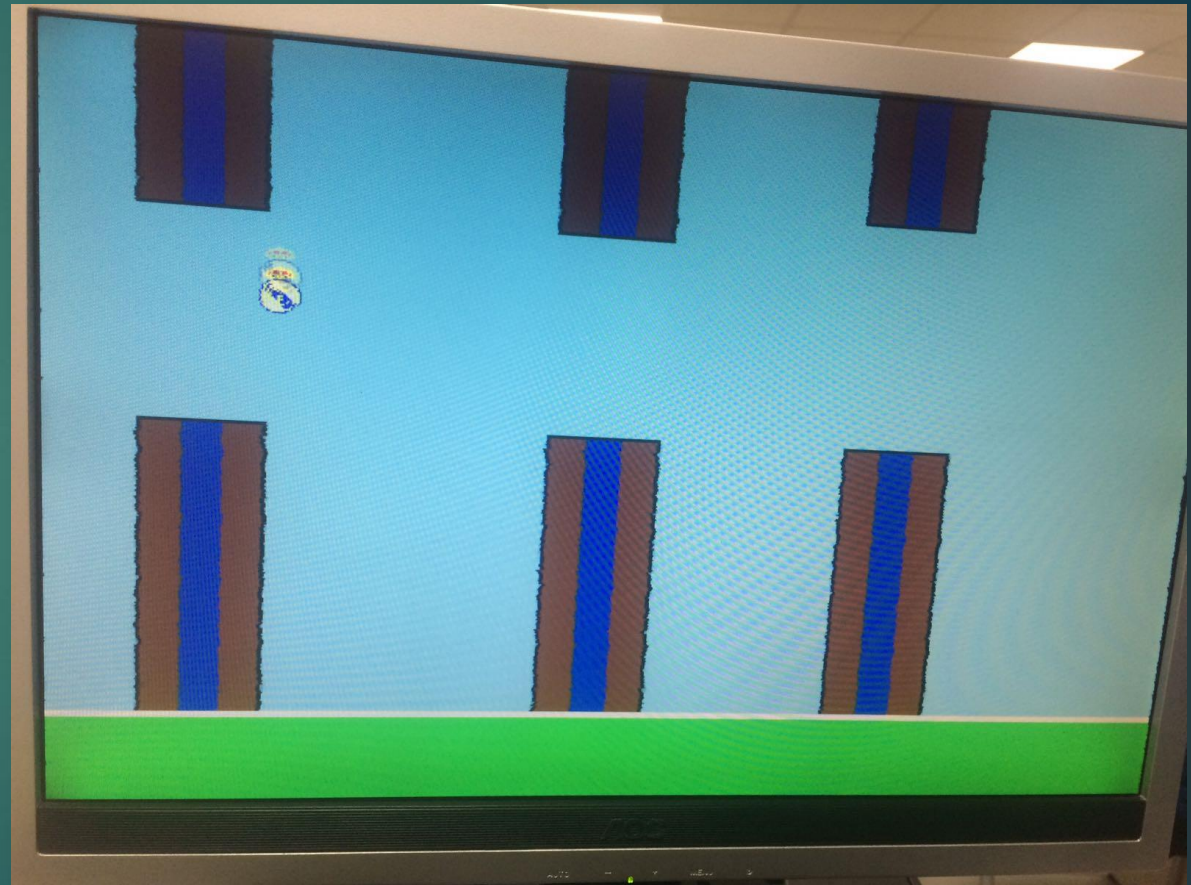
3. ROMS de Pájaro y Columnas

3.1 Pájaro





4. Demo



5. Recursos Usados



flappy_bird Project Status (01/25/2018 - 12:34:17)			
Project File:	Trabajo.xise	Parser Errors:	No Errors
Module Name:	flappy_bird	Implementation State:	Synthesized
Target Device:	xc3s100e-5cp132	• Errors:	
Product Version:	ISE 14.7	• Warnings:	
Design Goal:	Balanced	• Routing Results:	
Design Strategy:	Xilinx Default (unlocked)	• Timing Constraints:	
Environment:	System Settings	• Final Timing Score:	

Device Utilization Summary (estimated values)				[-]
Logic Utilization	Used	Available	Utilization	
Number of Slices	41	960	4%	
Number of Slice Flip Flops	48	1920	2%	
Number of 4 input LUTs	54	1920	2%	
Number of bonded IOBs	4	83	4%	
Number of BRAMs	2	4	50%	
Number of GCLKs	2	24	8%	

Escuela Técnica Superior de Ingeniería Máster en Ingeniería de Telecomunicación



Complementos de Electrónica

