
E3-4 Analog Elektronik (AEL)

Komponenter, Kredsløb og Analyse

AEL20

Jan Hvolgaard Mikkelsen, Ole Kiel Jensen og Sofus Birkedal Nielsen

{jhm, okj, sbn}@es.aau.dk

Aalborg Universitet



2010

Kursusoversigt



Kursusgang	Emne	Forelæser
AEL11	Højfrekvens respons	SBN
AEL12	LF design eksempel	JHM
AEL13	Harmonisk forvrængning	JHM
AEL14	Flertrinsforstærker	JHM
AEL15	Effektforstærker – I	JHM
AEL16	Diff. forstærker/strømspejl	SBN
AEL17	Opamp – Idelle	SBN
AEL18	Opamp – ikke idelle	SBN
AEL19	Effektforstærker – II	JHM
AEL20	Effektforstærker – III	JHM

Agenda

- Effektforstærkerens elementer
 - LIN-topologi

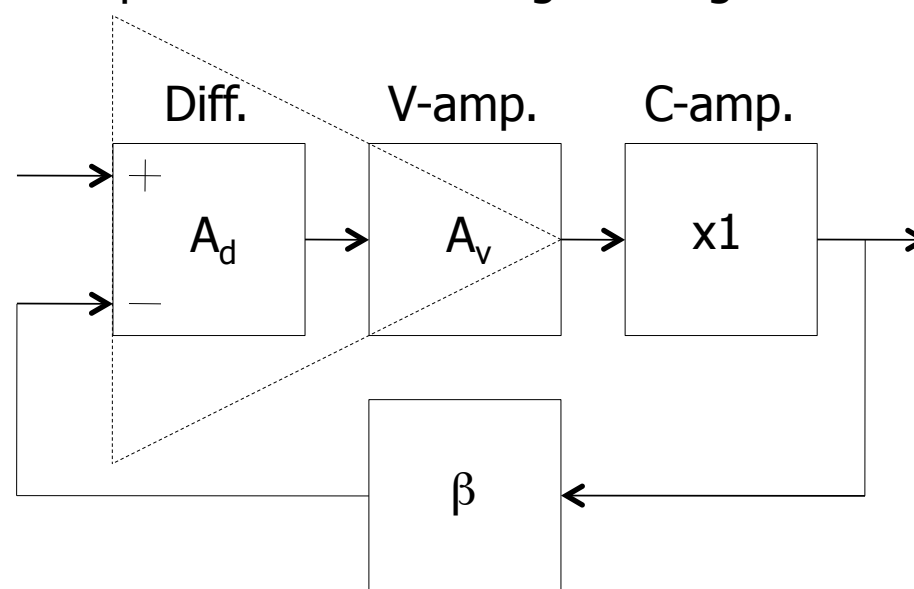
- Stabilitet

- BJT versus FET output
 - BJT output
 - Klasse B og AB i praksis
 - Slew-rate i OPAMP modkoblede forstærkere
 - Darlington og compound transistore
 - Praktisk (simpel) opkobling
 - MOSFET output
 - Power FET
 - Bias forspænding af FET udgangstrin
 - Praktisk opkobling

- Lidt til opgaverne

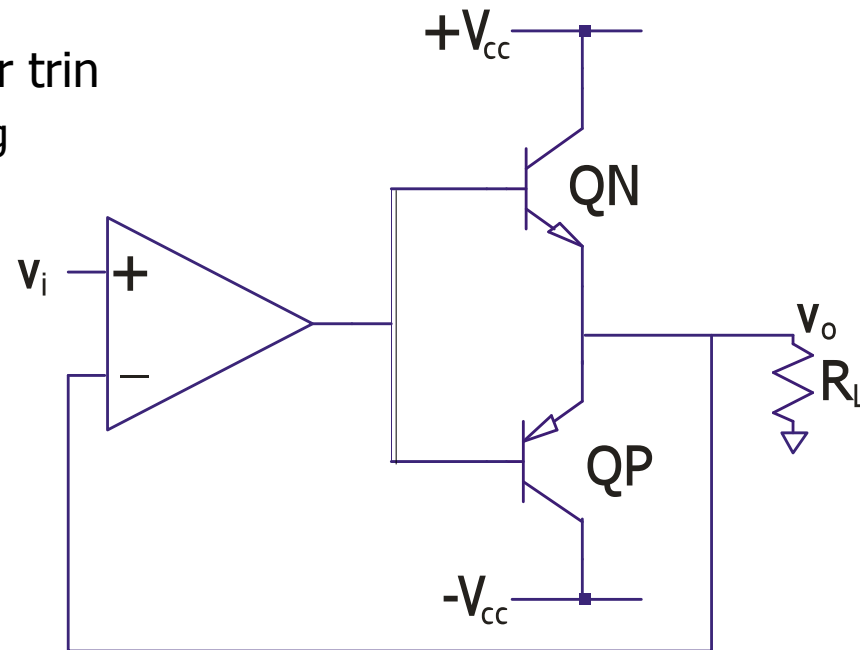
Effektforstærkerens elementer

- Indtil nu har vi kun set på selve udgangstrinnet, men det alene kan ikke gøre det ud for en effektforstærker
- Bla. skal vi have en anordning der kan sikre, at vi med $V_{in} = 0$ V også opnår at $V_{out} = 0$ V
- Dette sikres vha. tilbagekobling – som vi har set lidt på tidligere
- En forudsætning for at dette koncept virker er, at der er masser af A_{ol} gain at tilbagekoble over
- Og at vi har let adgang til at implementere en tilbagekobling
- LIN 3-stage topologien
- Input-trin
- Spændingsforstærker
- Output-trin
- Bedste tradeoff mht. linearitet og stabilitet
- Benyttet i mere end 95% af alle solid-state amps over de sidste 50 år



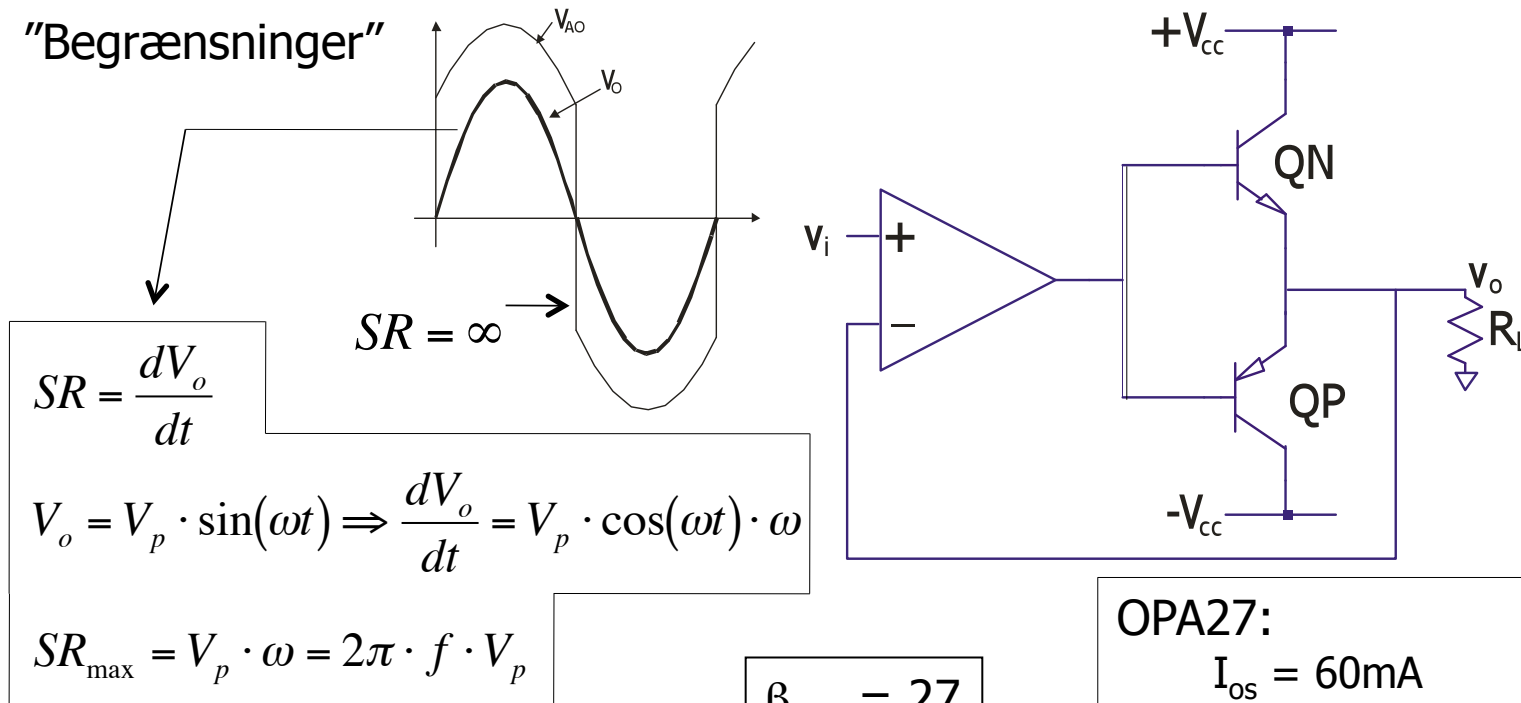
Effektforstærkerens elementer

- Vi har tidligere set på eksempler, hvor en OPAMP er blevet benyttet til implementering af input og spændingsforstærker trinnene
- Hvis vi kigger på "moderne" OPAMPS, så vil de ofte kunne klare opgaven i rimelig grad
- En forudsætning for at dette koncept virker er, at der er masser, eller i hvert fald tilstrækkeligt, af A_{ol} gain at tilbagekoble over
- Væsentligste krav til et driver trin
 - Høj spændingsforstærkning
 - Høj Slew rate
 - Høj GBW
 - Høj Current rating
 - Høj CMRR
 - Lav THD
 - Lav støj



OPAMP driver

- "Begrænsninger"



$$\beta_{min} = 27$$

- Eksempel: 10W i 8Ω
- Kræver $V_o = 12.65 V_p$ og $I_o = 1.58 A_p$
- Med en f_{max} på 20kHz får vi et SR krav på $1.6V/\mu s$
- OPAMP eksempler
 - OPA27 – $SR = 1.9V/\mu s$ ← Til øllet ...
 - TLC070 – $SR = 16V/\mu s$ ← Intet problem ...

OPA27:

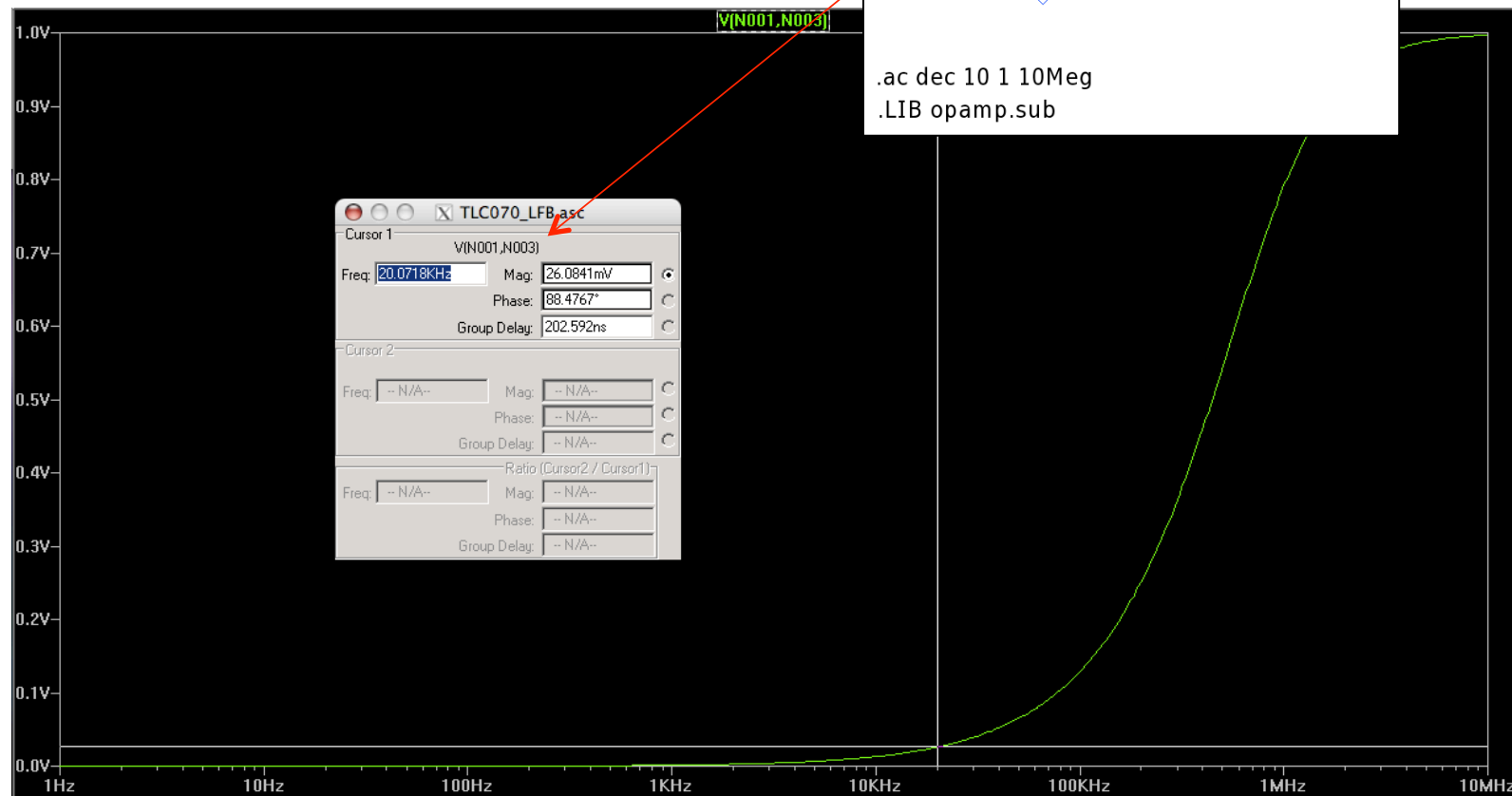
$I_{os} = 60mA$
 $A_{DC} = 124dB$
 $GBW = 8MHz$
 -> 52dB@20kHz

TLC070:

$I_o = 55mA$
 $A_{DC} = 120dB$
 $GBW = 10MHz$
 -> 54dB@20kHz

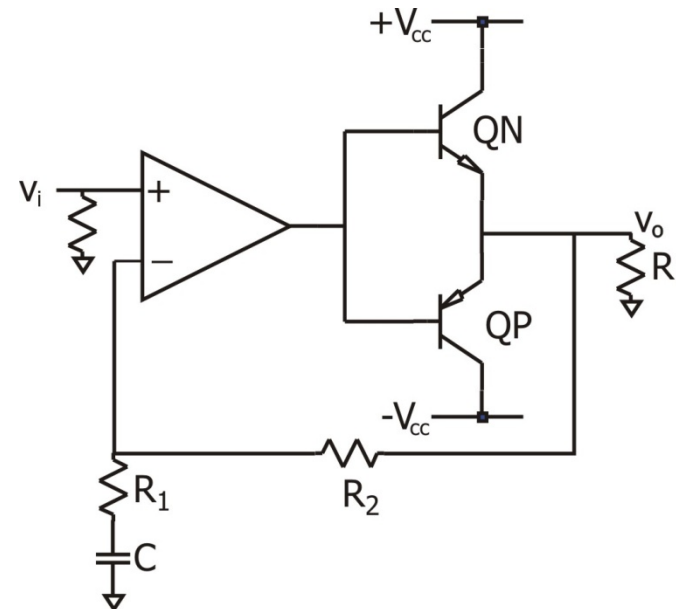
OPAMP driver

- Effekt af begrænset A_{ol}
- Dette vil kunne ses tydeligt af en THD måling



Modkoblet klasse B forstærker

- Den modkoblede klasse B forstærker kræver således en høj slew-rate performance fra OPAMPen
- Men hvor høj er høj?
- Ved at indføre R_1 , R_2 og C opnår vi en AC forstærkning samt en f_L
- Ønskes fx. 10W afsat i 8Ω kan vi bestemme kravene til OPAMPen ud fra transistorparametrene
- Antager vi fx. at $\beta = 50$ og $V_{BE} = 1V$ finder vi



Kan ikke klares af en 741 o.l.

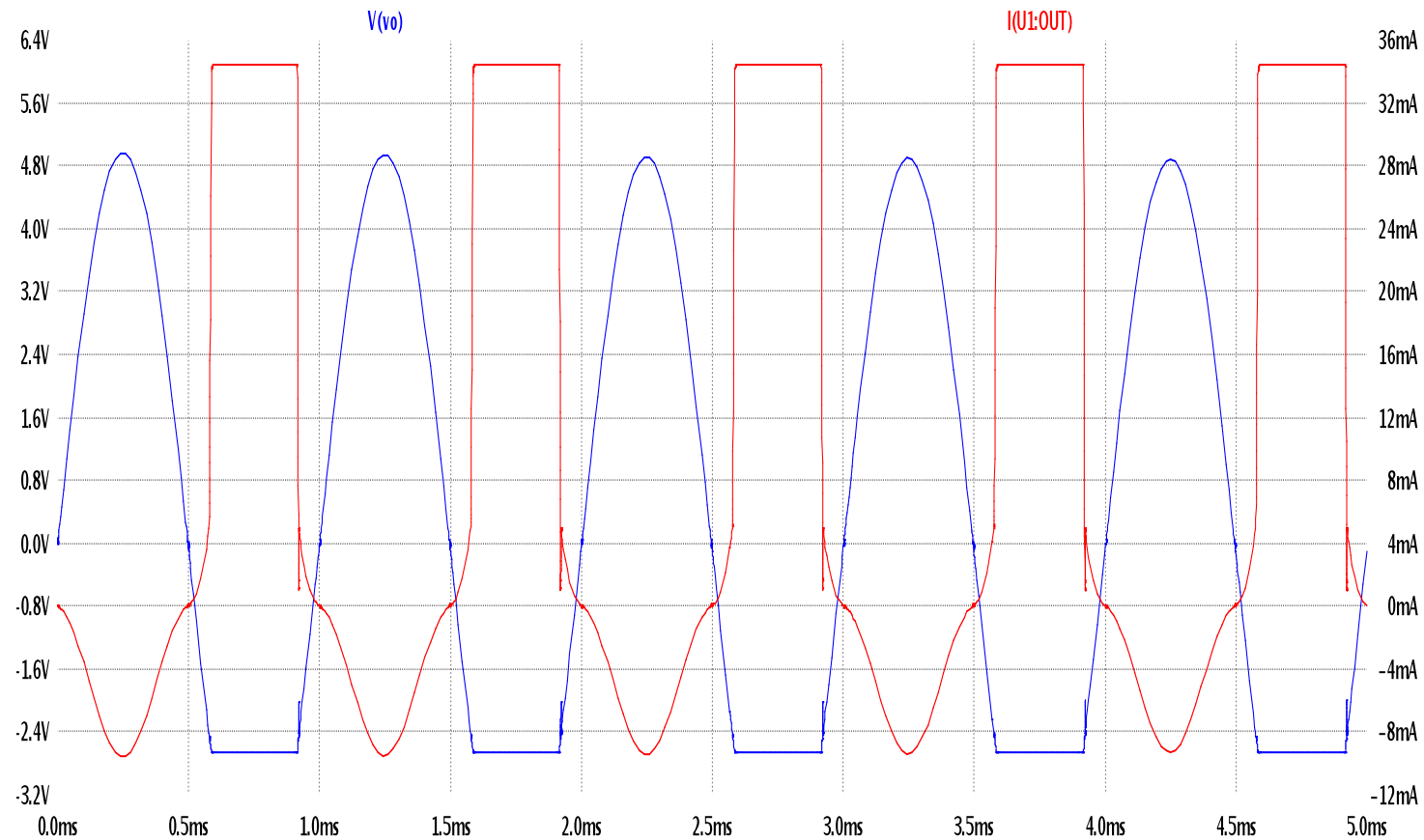
$$\hat{i}_{OA} = \frac{\hat{i}_L}{\beta_{P,\min}} = \frac{\sqrt{2 \cdot P / R_L}}{\beta_{P,\min}} = 31.6mA$$

$$\begin{aligned} \hat{v}_{OA} &= \hat{v}_L \pm V_{BE,N/P} \\ &= \sqrt{2 \cdot P \cdot R_L} + 1 = 13.65V \end{aligned}$$

$$\begin{aligned} SR &\gg \omega \cdot \hat{v}_{OA} \\ &= 2\pi \cdot 20kHz \cdot 13.7V = 1.7e^6 V/s \end{aligned}$$

Modkoblet klasse B forstærker

OPAMP går i strømbegrænsning



Modkoblet klasse B forstærker

- Ved at benytte Darlington eller Compound transistore i udgangen reduceres "strømtrækket" på OPAMPen
- Vi antager at $Q2=Q3$: $\beta=250$ og $V_{BE}=0.7V$
- Først skal R_b beregnes ud fra største positive spidsværdi på udgangen

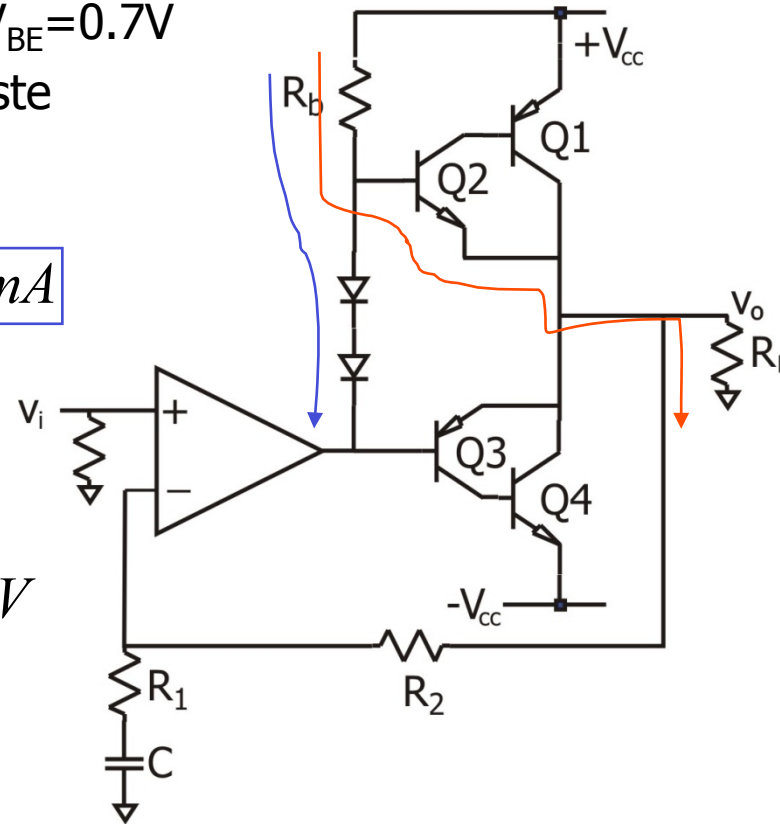
$$\hat{i}_{Rb} = \frac{\hat{i}_L}{\beta_1 \cdot \beta_2} + i_d = \frac{1.58A}{50 \cdot 250} + 0.1mA$$

$$= 0.226mA$$

$$V_{Rb} = V_{CC} - V_{BE,2} - \hat{v}_o$$

$$= 15V - 0.7V - 12.65V = 1.65V$$

$$\Rightarrow R_b \leq \frac{1.65V}{0.226mA} \approx 7.3k\Omega$$

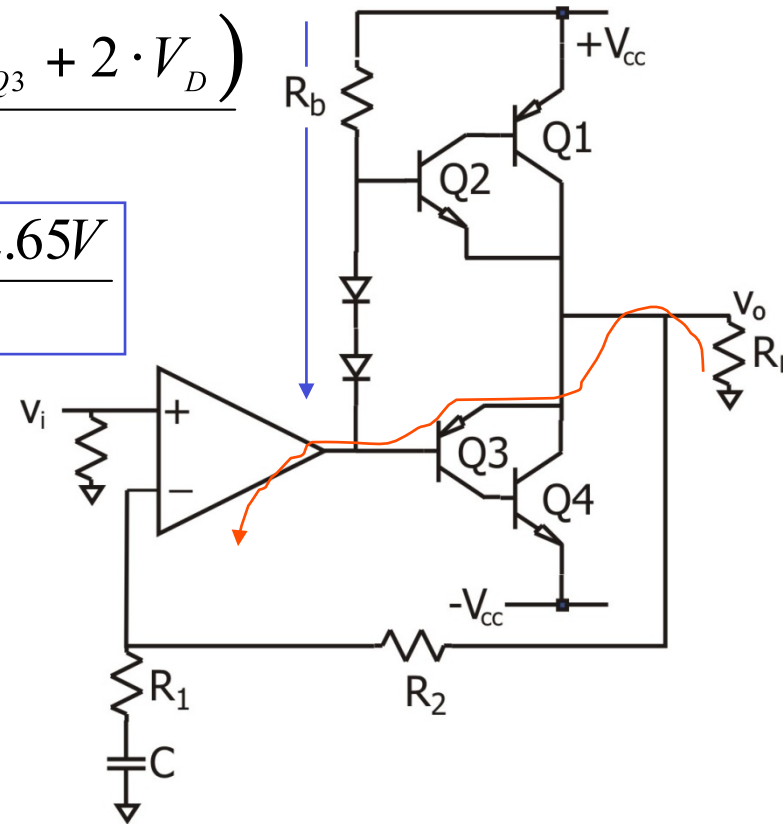


Modkoblet klasse B forstærker

- Med R_b bestemt kan kravene til OPAMPen findes ved at betragte den værste *negative spidsbelastning*

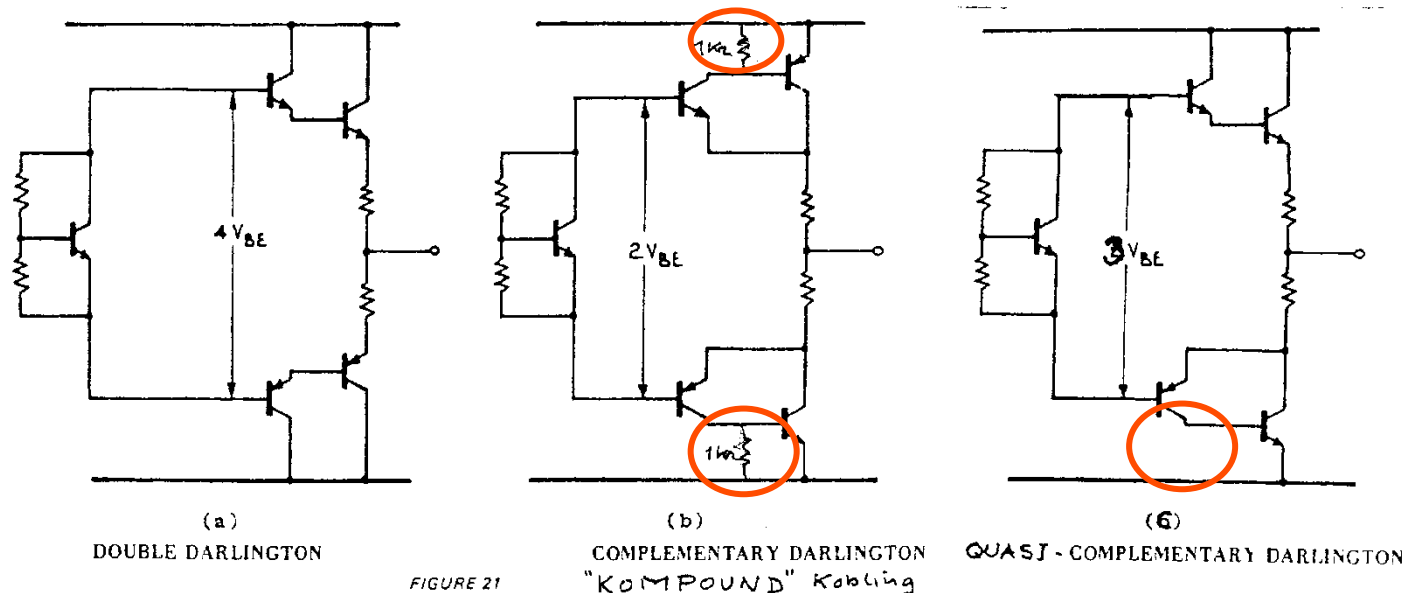
$$\begin{aligned}\hat{i}_{OA} &= \frac{\hat{i}_L}{\beta_3 \cdot \beta_4} + \frac{V_{CC} - (-\hat{v}_o - V_{BE,Q3} + 2 \cdot V_D)}{R_b} \\ &= \frac{1.58A}{250 \cdot 50} + \frac{15V - 0.7V + 12.65V}{7k\Omega} \\ &= 3.98mA\end{aligned}$$

- Sammenlignet med det simple udgangstrin er strømkravet (sink) til OPAMPen blevet reduceret med mere end 80%
- Slew-rate kravet er uændret da udgangen af OPAMPen stadig skal køre med en spidsbelastning på godt 13V



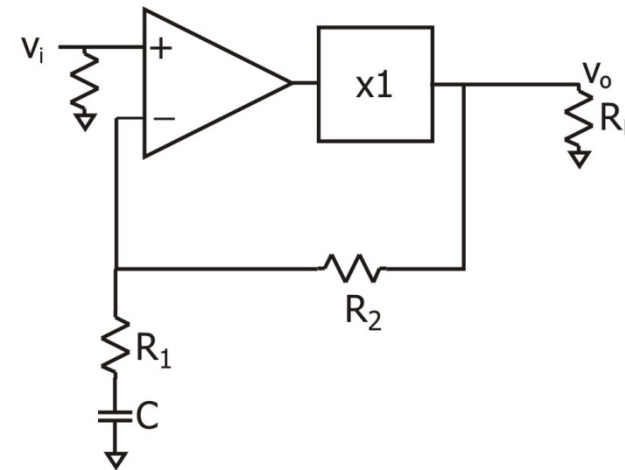
Modkoblet klasse B forstærker

- Tydeligvis er der en del at hente ved at benytte en af de forskellige typer af "supertransistore"
- Den store totale β faktor gør at selve udgangen nærmest bliver strømmæssigt isoleret fra resten af kredsløbet .. "FET-agtigt"
- Dette letter designet af biaskredsløb væsentligt
- NB: For at compound transistoren kan komme af med sin collector-base leakage strøm skal base-emitter overgangen kortsluttes med en $1k\Omega$ modstand



Stabilitet

- I takt med at vi tilføjer flere forskellige (og mere eller mindre snedige) delkredsløb bliver den samlede effektforstærker mere og mere kompliceret
- For at sikre at effektforstærkeren er og forbliver stabil til trods for tolerancer og variationer med temperatur, så er det vigtigt at vi designer efter en passende fase-margin
- Som en "passende" størrelse vælges normalt en margin på 45°
- Udgangstrinnet samt dets bias modelleres som en forstærker med en spændingsforstærkning på 1

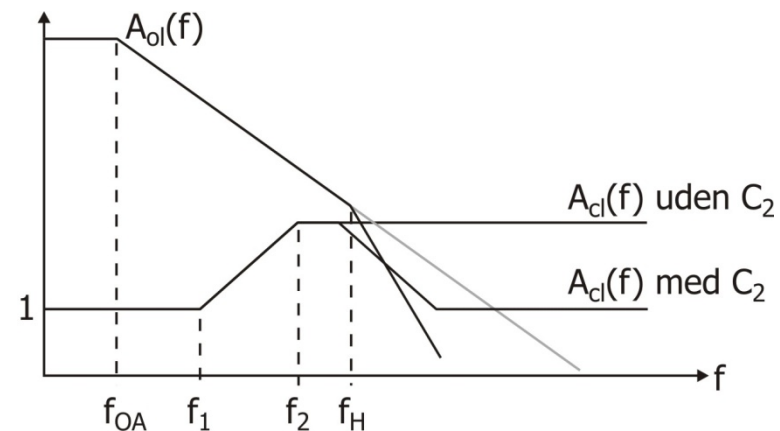
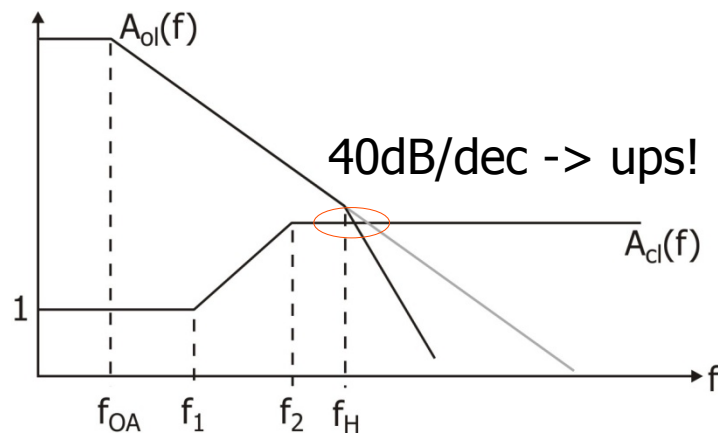
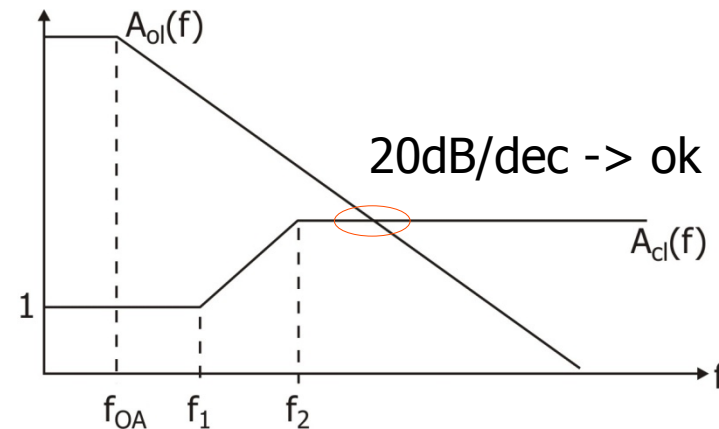
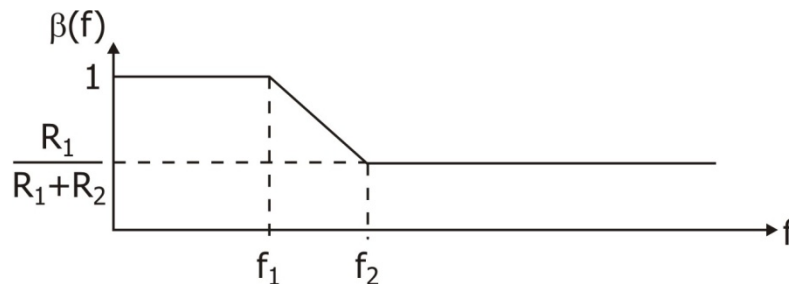


$$\beta_{LF} = \frac{R_1 + \frac{1}{sC}}{R_1 + R_2 + \frac{1}{sC}} = \frac{R_1}{R_1 + R_2} \cdot \frac{s + \frac{1}{R_1 C}}{s + \frac{1}{(R_1 + R_2)C}}$$

$$\omega_{z1} = \frac{1}{R_1 C} \leftarrow \text{'f}_2'$$
$$\omega_{p1} = \frac{1}{(R_1 + R_2)C} \leftarrow \text{'f}_1'$$

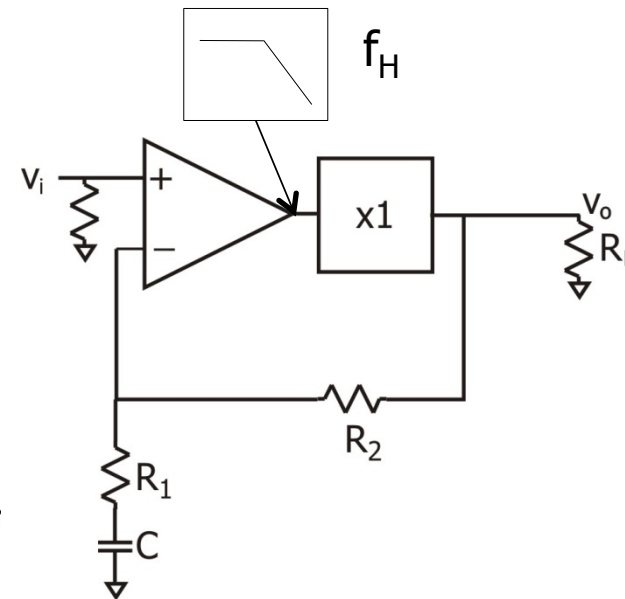
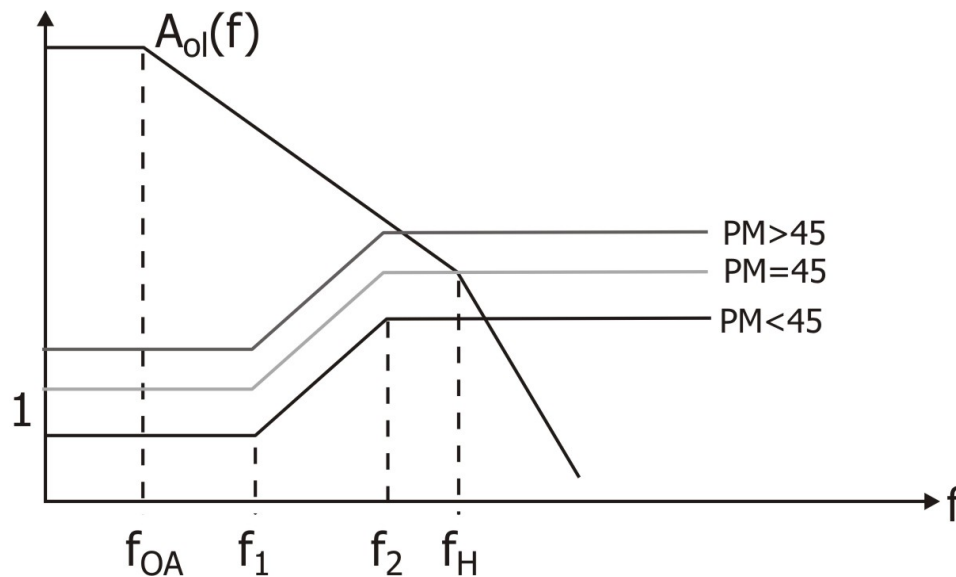
Stabilitet

- Plottes overføringsfunktionen for tilbagekoblingen kan vi danne os et indtryk af systemets stabilitet
- $PM \geq 45^\circ \sim$ vinklen mellem $|A_{ol}|$ og $|1/\beta|$ er $\leq 20\text{dB/dec}$
- Ved at indføre en C_2 i parallel med R_2 kan effekten af f_H ud-balanceres



Stabilitet

- Ved at benytte os af metoden med at $PM \geq 45^\circ \sim$ vinklen mellem $|A_{ol}|$ og $|1/\beta|$ er $\leq 20\text{dB/dec}$ får vi et simpelt værktøj til at sikre stabilitet i et givet system
- Antages det at f_1 og f_2 ligger langt nede i frekvens ifht. f_H , så vil fasedrejet fra f_1 og f_2 være 'klinget af' hvorfor drejet vil være 0° for højere frekvenser
- Husker vi blot at fasedrejet for en pol (eller et nulpunkt) er 90° , så er vi sikret en PM på 45° hvis vi kan sikre, at $1/\beta$ skærer A_{ol} i NETOP f_H



- Med ikke idelle OPAMPs vil vi aldrig have det behagelige single-pole system
- Vi vil derfor altid skulle tage højde for 2-pole problemet
- For at udbalancere frem for at overkompencere (unødigt reduktion af båndbredde) skal vi sørge for at C_2 giver anledning til en pol der er sammenfaldende med f_H
- Betragter vi tilbagekoblingen ved høje frekvenser kan vi se bort fra C_1

$$\beta_{HF} = \frac{R_1}{R_1 + R_2} \cdot \frac{1 + sR_2C_2}{1 + s(R_1 \parallel R_2)C_2}$$

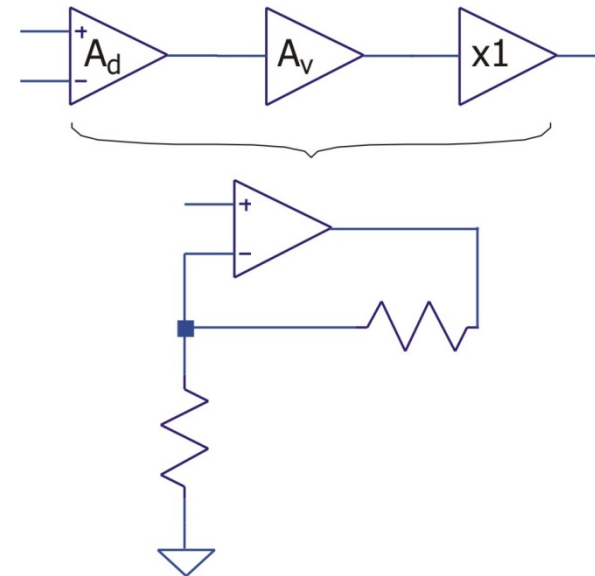
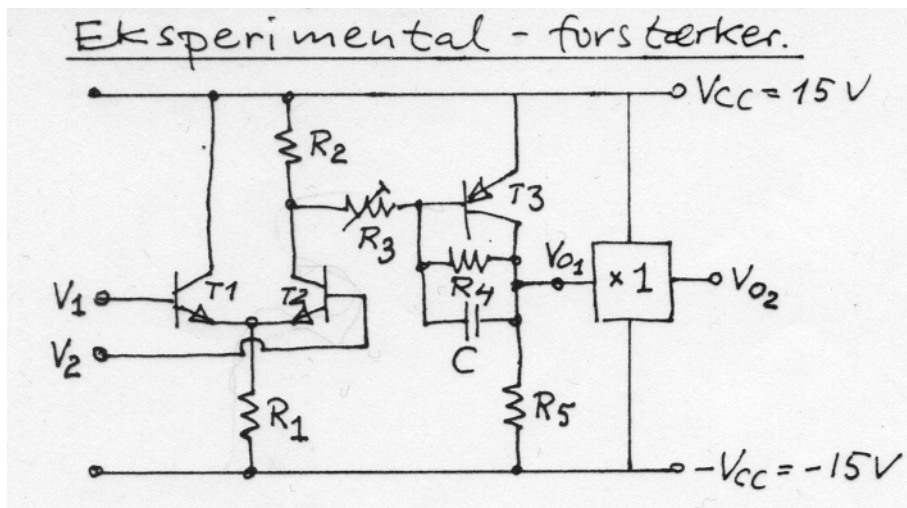
$$\omega_{Z2} = \frac{1}{R_2C_2} \approx \omega_H$$

$$\omega_{P2} > \omega_{Z2} \Rightarrow \omega_H = \omega_{Z2}$$

- Husk iøvrigt på at poler og nulpunkter flytter sig i takt med at tilbagekoblingen tilføjes/ændres

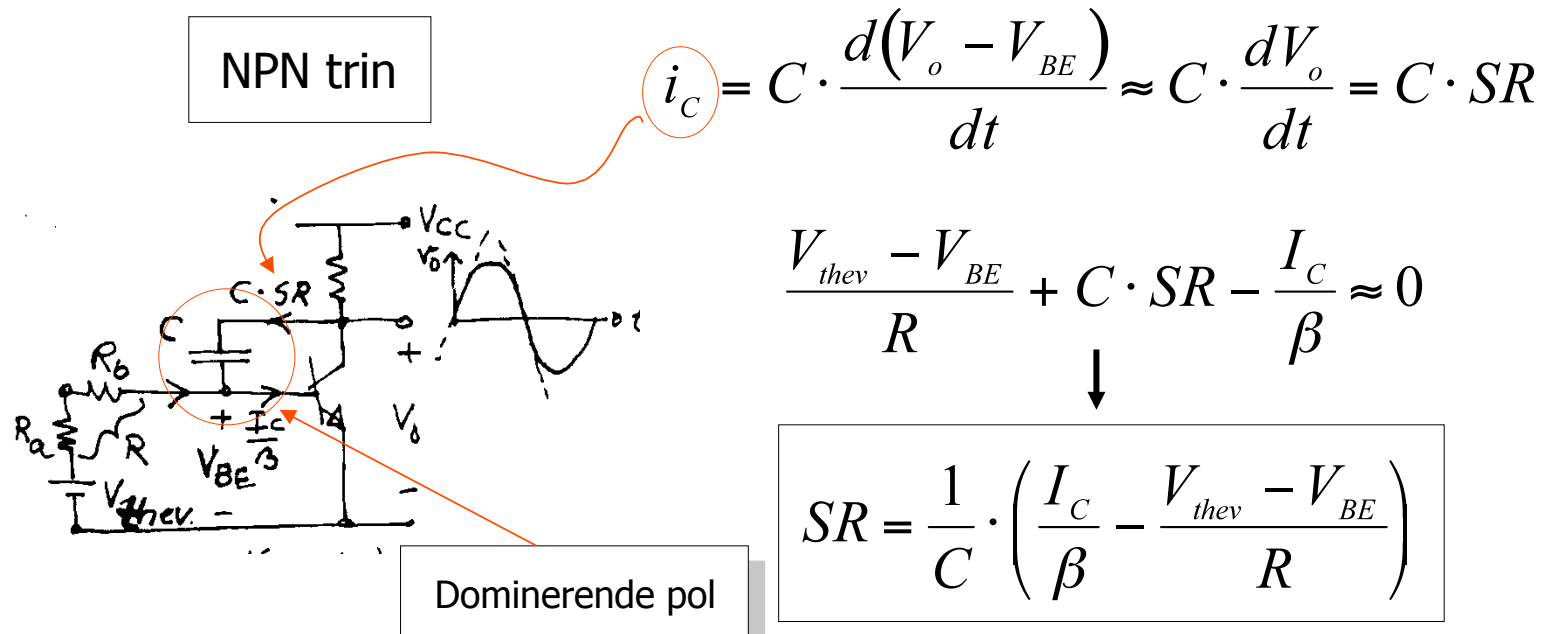
Alternativ til OPAMP

- For at komme ud over OPAMP begrænsningerne kan vi vælge at generere spændingsforstærkningen på anden vis
- Ved at kombinere en differensforstærker og et almindeligt spændingsforstærker trin opnår vi samme egenskaber som med OPAMPen men vi har større frihed til at foretage design valg
- Strukturen bestående af et differenstrin, en spændingsforstærker og et udgangstrin udgør stadig en LIN-topologi
- Vi har udgangstrinnet som vi plejer, vi har et drivertrin (spændingsforstærker) og så har vi let tilgang til at indføre tilbagekobling vha. differenstrinnet



Alternativ til OPAMP

- Slew-rate og strøm sink/source egenskaberne for spændingsforstærker trinnet er meget vigtige



Max. positiv SR

$$SR^+ = \frac{1}{C} \cdot \left(\frac{I_C}{\beta} + \frac{V_{BE} - V_{th,min}}{R} \right)$$

Max. negativ SR

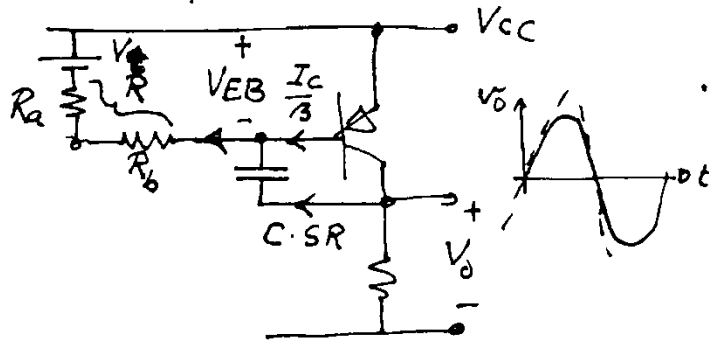
$$SR^- = -\frac{1}{C} \cdot \left(\frac{V_{th,max} - V_{BE}}{R} - \frac{I_C}{\beta} \right)$$

Alternativ til OPAMP

- Tilsvarende kan vi finde slew-rate egenskaberne for en PNP baseret spændingsforstærker

PNP trin

$$i_C = C \cdot \frac{d(V_o - V_{EB} - V_{CC})}{dt} \approx C \cdot \frac{dV_o}{dt} = C \cdot SR$$



$$\frac{V_{thev} - V_{EB}}{R} - C \cdot SR - \frac{I_C}{\beta} \approx 0$$

↓

$$SR = \frac{1}{C} \cdot \left(\frac{V_{thev} - V_{EB}}{R} - \frac{I_C}{\beta} \right)$$

Max. positiv SR

$$SR^+ = \frac{1}{C} \cdot \left(\frac{V_{thev, \max} - V_{EB}}{R} - \frac{I_C}{\beta} \right)$$

Max. negativ SR

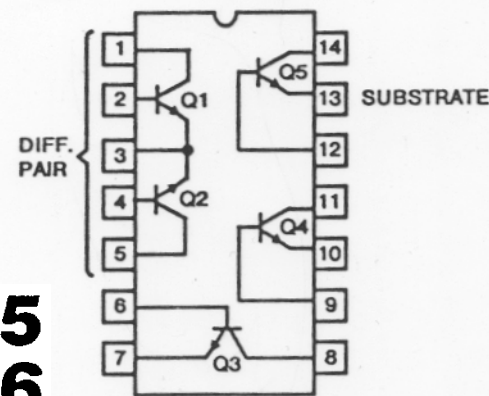
$$SR^- = \frac{1}{C} \cdot \left(\frac{I_C}{\beta} + \frac{V_{EB} - V_{thev, \min}}{R} \right)$$

Matchede transistorer

- For at sikre fornuftig performance i et differenstrin er det vigtigt at transistorene er matchede
- Vælges der bare to 547'er fra skuffen vil det stadig fungere, men ikke nær så godt som hvis de var udmålte .. eller fabrikeret sammen

Features

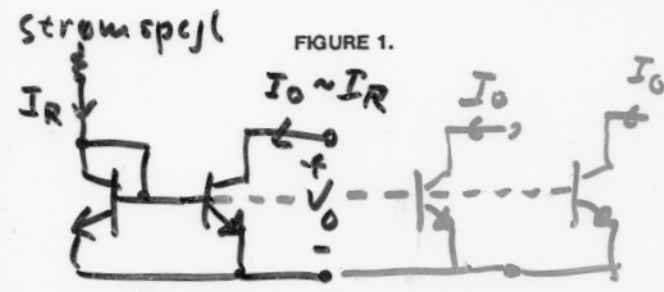
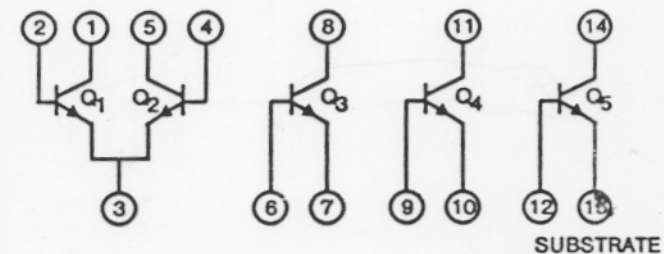
- Two Matched Transistors: V_{BE} Matched $\pm 5\text{mV}$; Input Offset Current $2\mu\text{A}$ Max at $I_C = 1\text{mA}$
- 5 General Purpose Monolithic Transistors
- Operation From DC to 120MHz
- Wide Operating Current Range
- Low Noise Figure..... 3.2dB Typical at 1KHz
- Full Military Temperature Range... -55°C to $+125^\circ\text{C}$



CA3045
CA3046

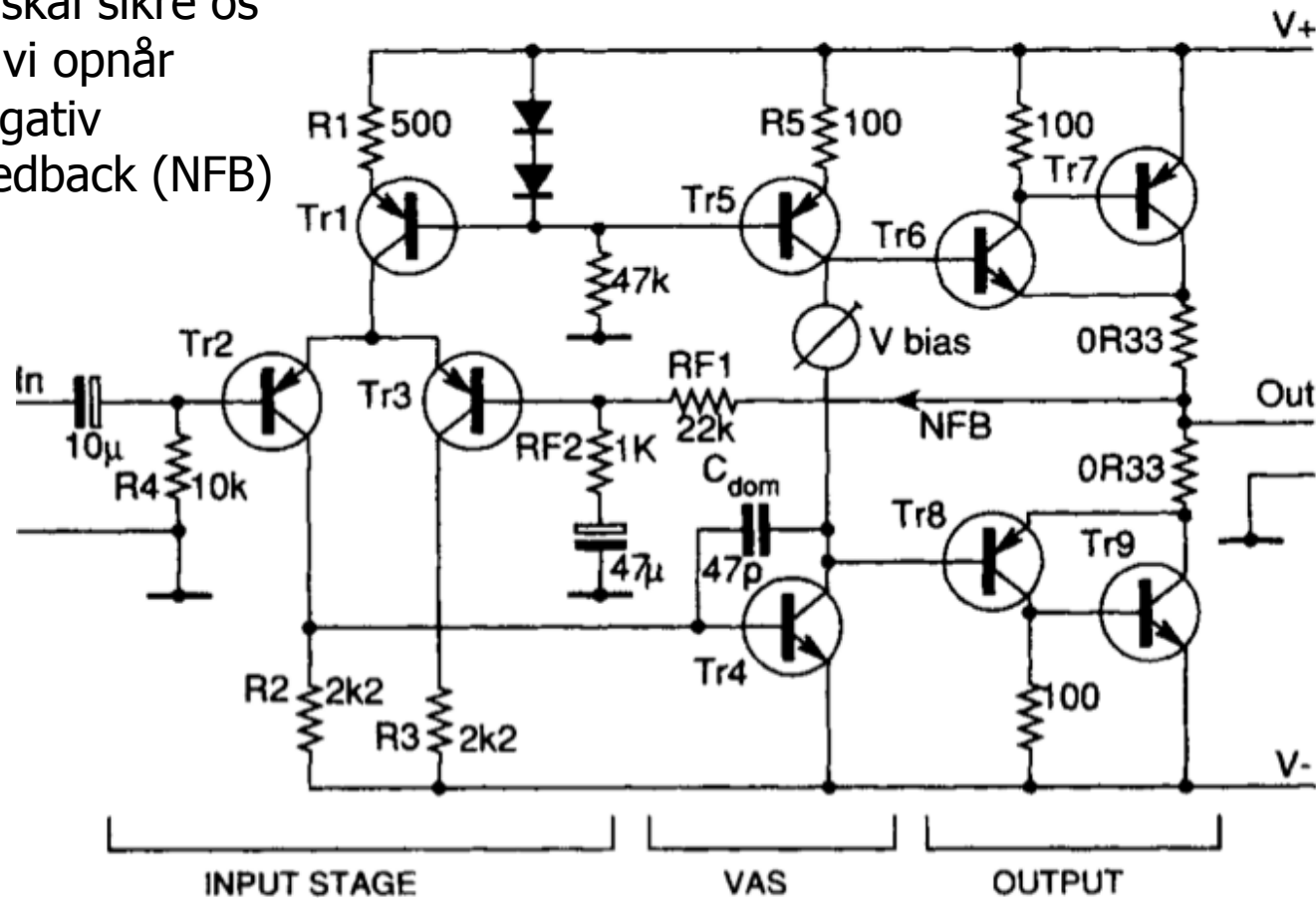
General Purpose N-P-N
Transistor Arrays

Schematic Diagram



Stabilitet - igen

- Med udgangspunkt i LIN topologien, og med de typiske byggeblokke vi har at arbejde med ser en typisk PA ud som følge
 - Hver af de tre trin tilføjer en eller anden grad af fasedrej
 - Vi skal sikre os at vi opnår negativ feedback (NFB)
-

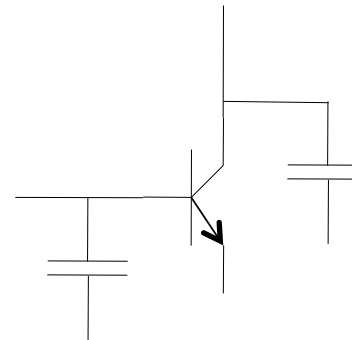
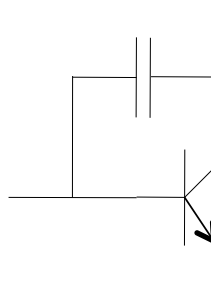


- Frekvenskompensering implementeres således, at den resulterende open-loop forstærkning og fasekarakteristik resulterer i et stabilt kredsløb når den globale tilbagekobling implementeres
- Baggrunden for dette er, at open-loop forstærkningen stadig vil kunne være høj, selv ved de frekvenser hvor det indre fasedrej rammer 180 grader, og derved gør vores NFB til PFB
- Måden hvorpå vi løser dette er ved at sikre, at loop forstærkningen bliver mindre end 1, inden fasedrejet når 180 grader
- Forvrængningsperformance for en forstærker er ikke kun bestemt af open-loop linearitet, men også graden af NFB
- Der benyttes global feedback, men i forsøget på at opnå en stabil forstærker benytter vi også lokal feedback ... kunsten er så at få de to ting til at spille sammen
- Når frekvensen stiger falder effekten af den globale feedback, så her vil vi gerne have den lokale feedback til at tage over ... og det på en så "flydende" vis som overhovedet muligt

Stabilitet - igen

- Det vi gør er simpelthen at tilføje en open-loop pol, så denne kommer til at ligge lavest i frekvens af alle polerne, hvorved den bliver til en dominerende pol
- Den dominerende pol skal sørge for at open-loop forstærkningen ryger under 1 inden det samlede fasedrej når 180 grader
- En pol giver anledning til et fasedrej på 90 grader, og er polen dominerende, så sikres dermed en rigtig god stabilitet
- Miller dominant pole compensation ... Vi laver lokal NFB omkring vores spændingsforstærkertrin og implemterer derigennem den dominerende pol

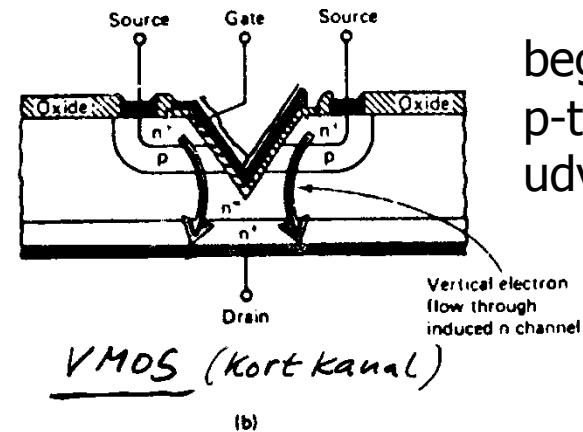
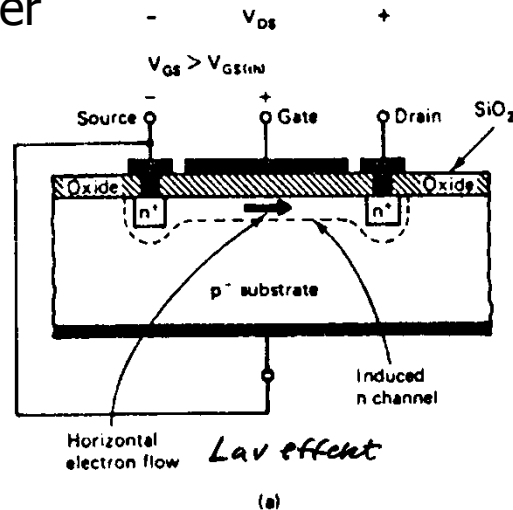
Implementerer
lokal NFB



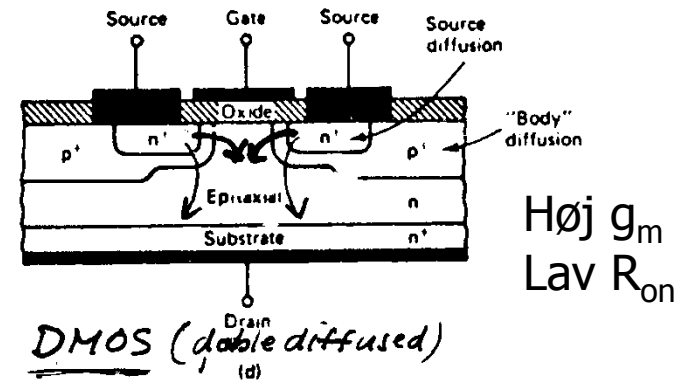
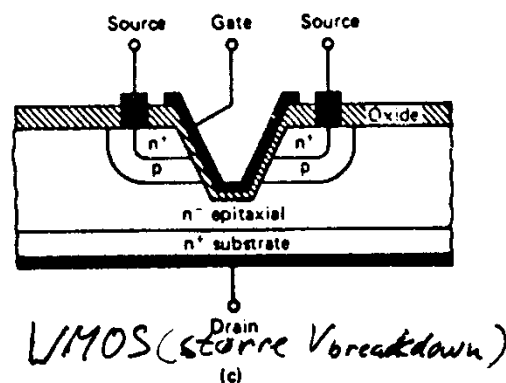
Implementerer
ingen NFB!!

MOS effekttransistorer

- Nøjagtig som det er tilfældet for BJT transistorerne så findes der MOSFET transistorer der er optimeret til at arbejde ved/med høje effekter



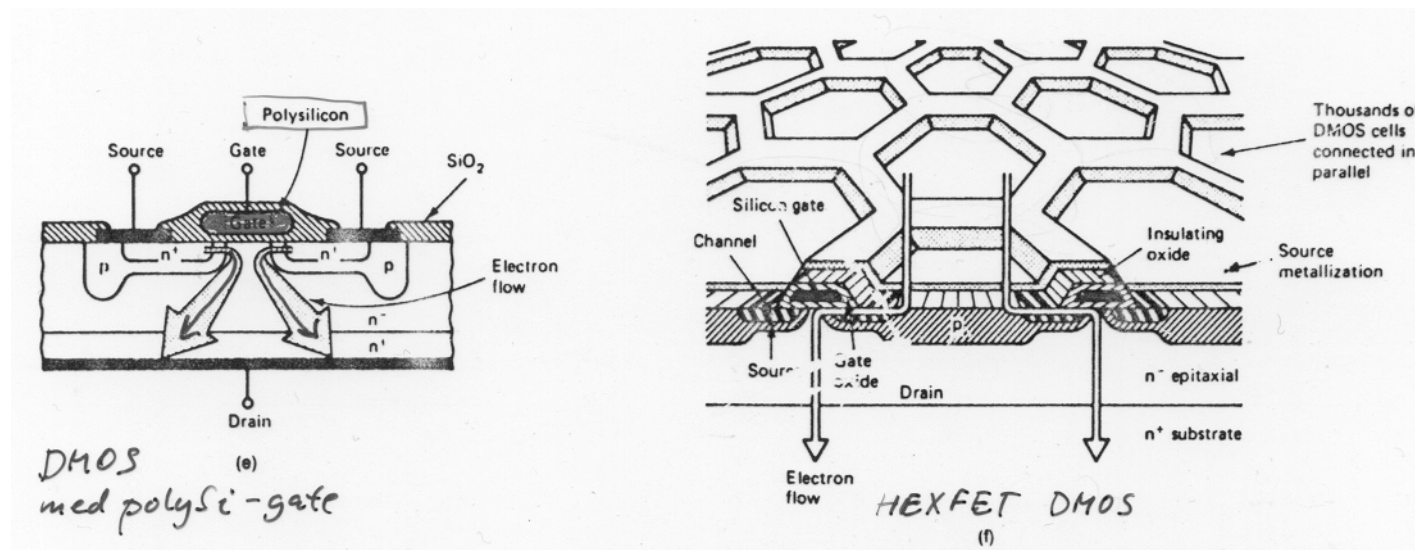
begrænset
p-type
udvalg



Høj g_m
Lav R_{on}

MOS effekttransistore

- Mange bække små ...
- Ved at koble mange DMOS i parallel resulterer en homogen transistor der er i stand til at arbejde med meget store strømme
- Den vertikale struktur for DMOS transistoren gør den areal-effektiv og denne type transistorer kan derfor laves ganske store (W/L mæssigt)
- Strømme helt op til 50A kan håndteres og store transkonduktanser
- MOS effekttransistorer lider ikke under second-breakdown som det var tilfældet for BJTen og har et SOA der strækker sig længere ud i spænding



MOS effekttransistorer

- Sammenligner vi MOS effekttransistorer med almindelige små-signal MOSFETs vil vi opdage, at de opføre sig rimeligt ens
- Input-output relationen er stadig beskrevet ved den velkendte ligning

$$I_D = \frac{1}{2} \mu_o C_{ox} \frac{W}{L} (v_{GS} - V_t)^2 = K \cdot (v_{GS} - V_t)^2$$

- Pga. en effekt kaldet velocity saturation bliver relationen lineær for store v_{GS} værdier

$$I_D = \frac{1}{2} C_{ox} \cdot W \cdot U_{sat} \cdot (v_{GS} - V_t)$$

- $U_{sat} = 5e^6$ cm/s for silicium

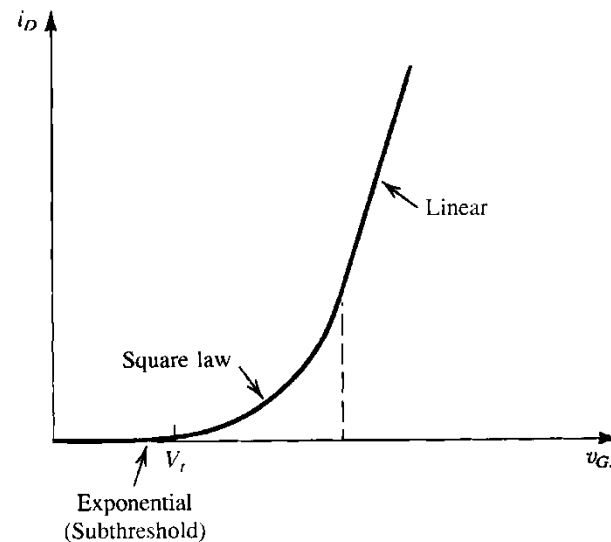


FIGURE 14.36 Typical i_D - v_{GS} characteristic for a power MOSFET.

MOS effekttransistorer

- Små-signal FETs havde den behagelige egenskab at de havde et bias punkt for ZTK eksisterede
- Det samme gør sig gældende for power FETs hvilket giver en væsentlig forskel i sammenligning med power BJT
- En BJT har potentiale for termisk run-away ved store arbejdsstrømme
- En FET udviser negativ TC for store strømme og positiv for små strømme
- Ved lave biasstrømme skal designet tage højde for den termiske situation
- En anden væsentlig forskel fra BJTen er det faktum at en FET ikke trækker nogen strøm i indgangen
- Istedet haves en stor kapacitiv indgang

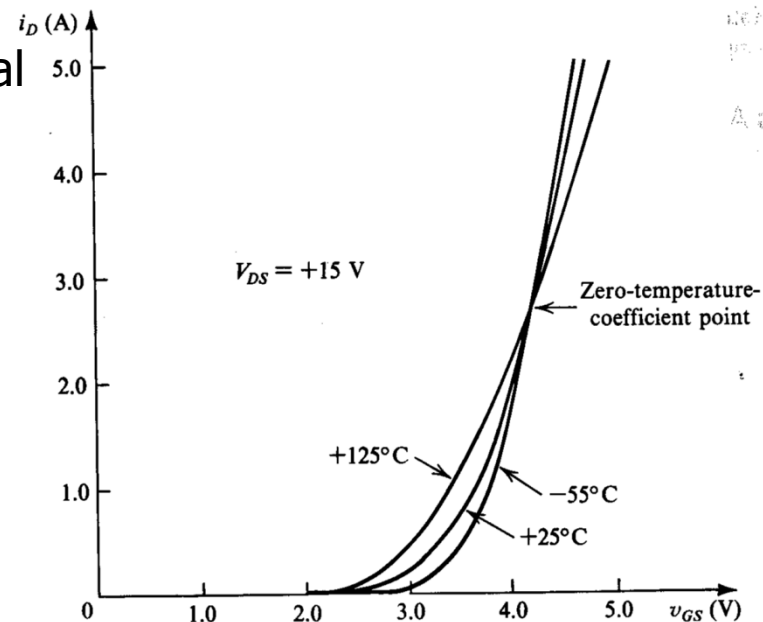
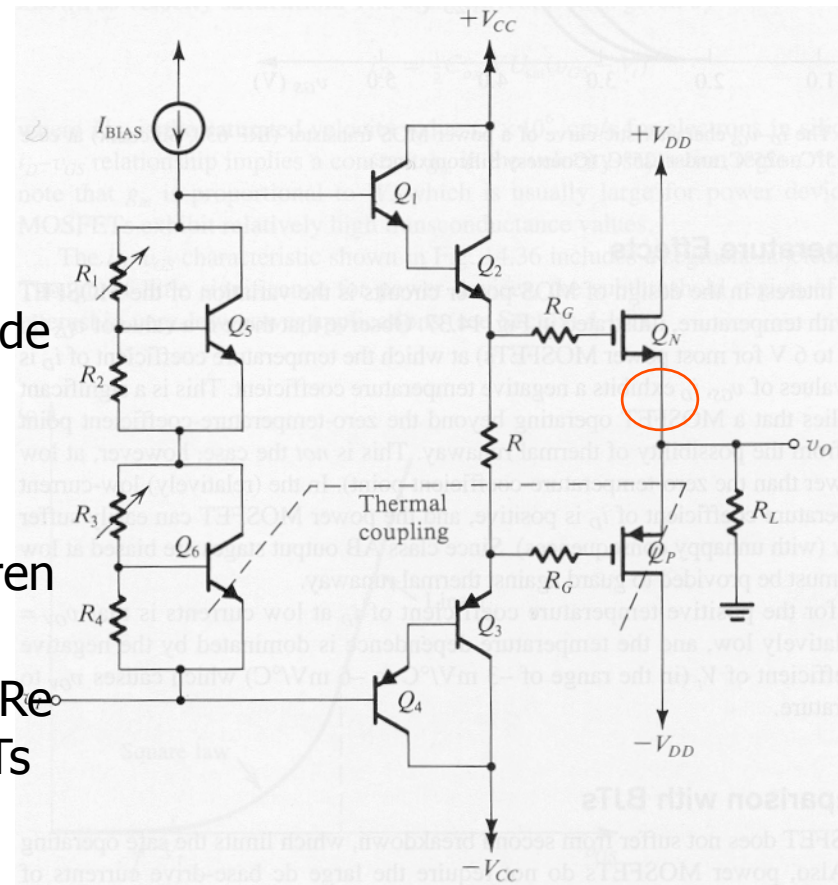
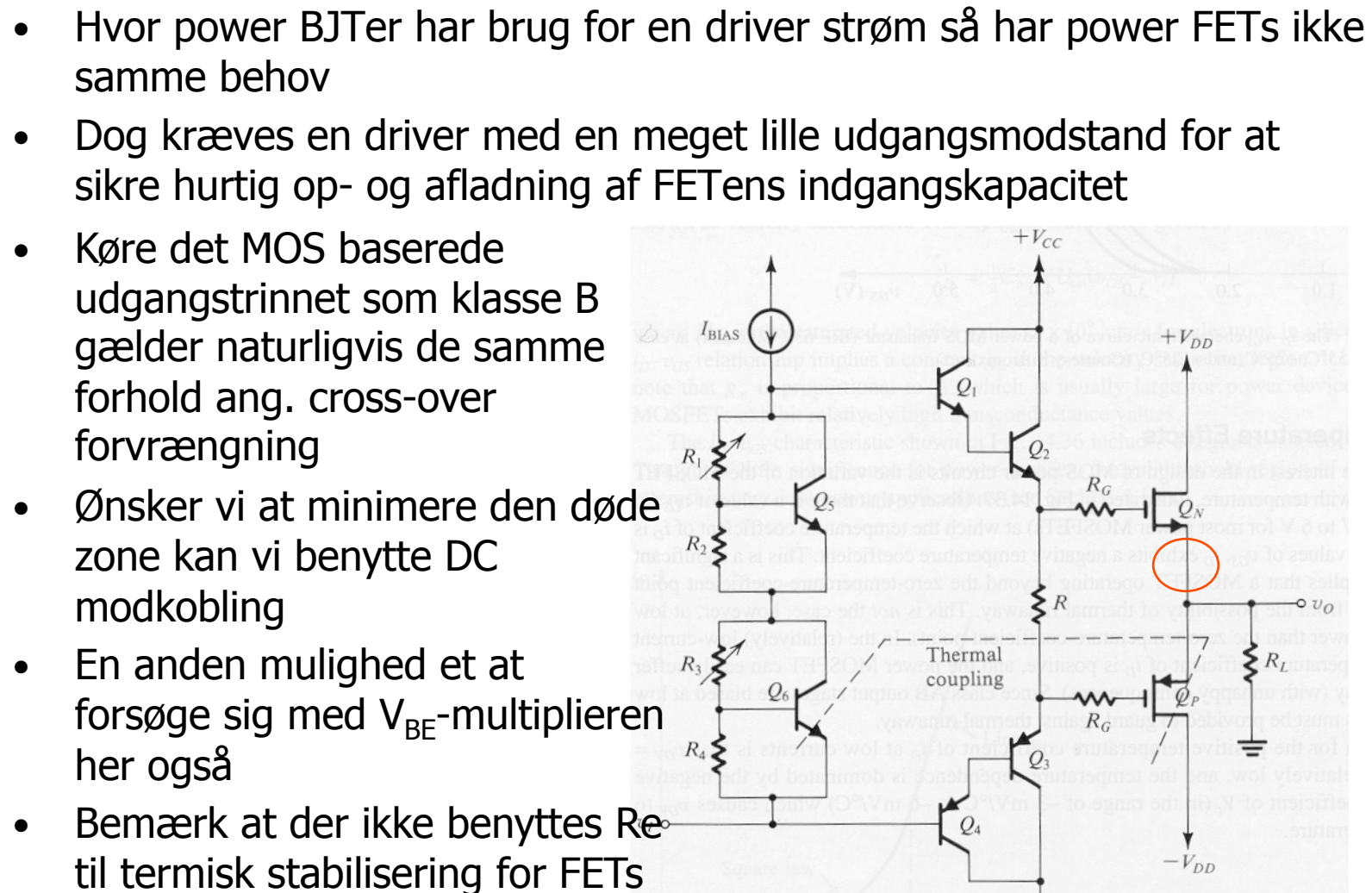


FIGURE 14.37 The i_D - v_{GS} characteristic curve of a power MOS transistor (IRF 630, Siliconix) at case temperatures of -55°C , $+25^\circ\text{C}$, and $+125^\circ\text{C}$. (Courtesy Siliconix Inc.)

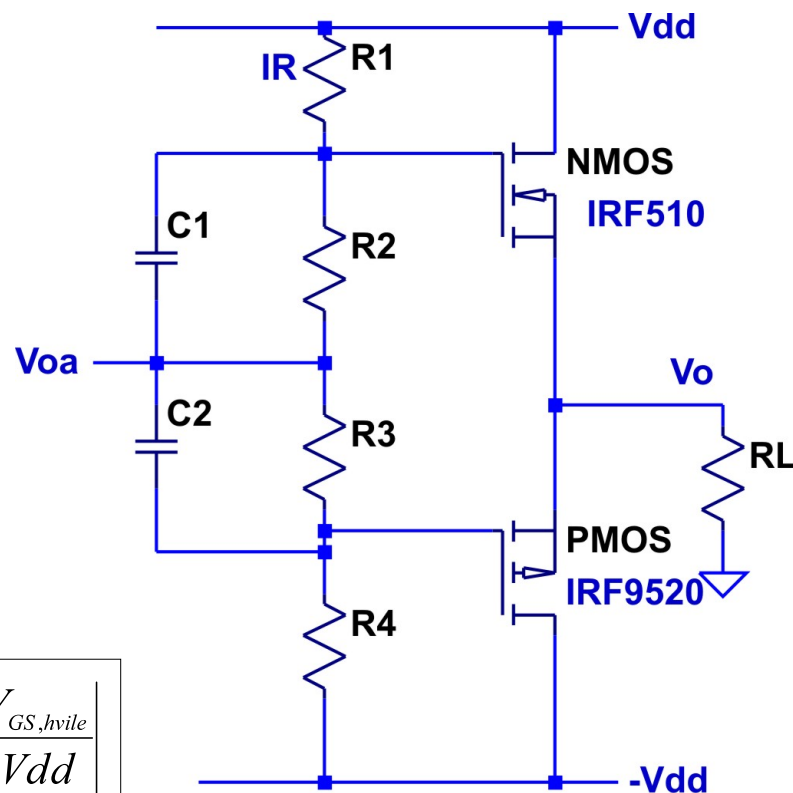
Biasing af MOS udgange



Biasing af MOS udgange

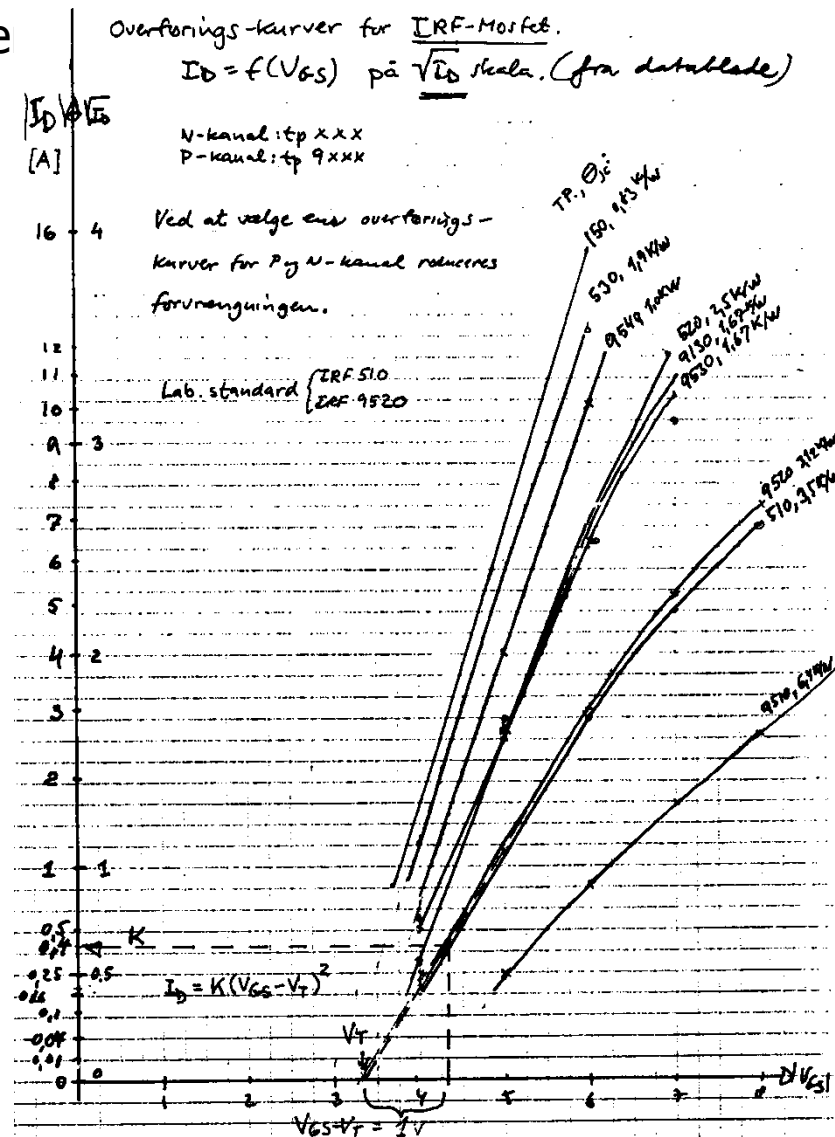
- Et kredsløb tilsvarende VBE-Multiplieren kan naturligvis også anvendes til at forspænde MOS udgangstransistorer
- Men nu hvor udgangstransistorerne ikke trække en strøm .. og i særdeleshed ikke trækker en strøm der er afhængig af øjeblikks udstyringen på udgangen .. ja så kan vi nøjes med mindre
- Da vi ikke har den varierende strøm at tage hensyn til kan vi lave en simpel spændingsdeler mellem Vdd+ og Vdd-
- Ved at tilføje C1 og C2 gør vi det muligt at peak potentialet på NMOS gaten kan overstige Vdd i den positive halvperiode .. og omvendt i den negative
- Disse "oversving" hjælper til med at drive kapaciteterne i MOS indgangene

$$\frac{R_2}{R_1 + R_2} = \frac{R_3}{R_3 + R_4} = \left| \frac{V_{GS,hvile}}{V_{dd}} \right|$$

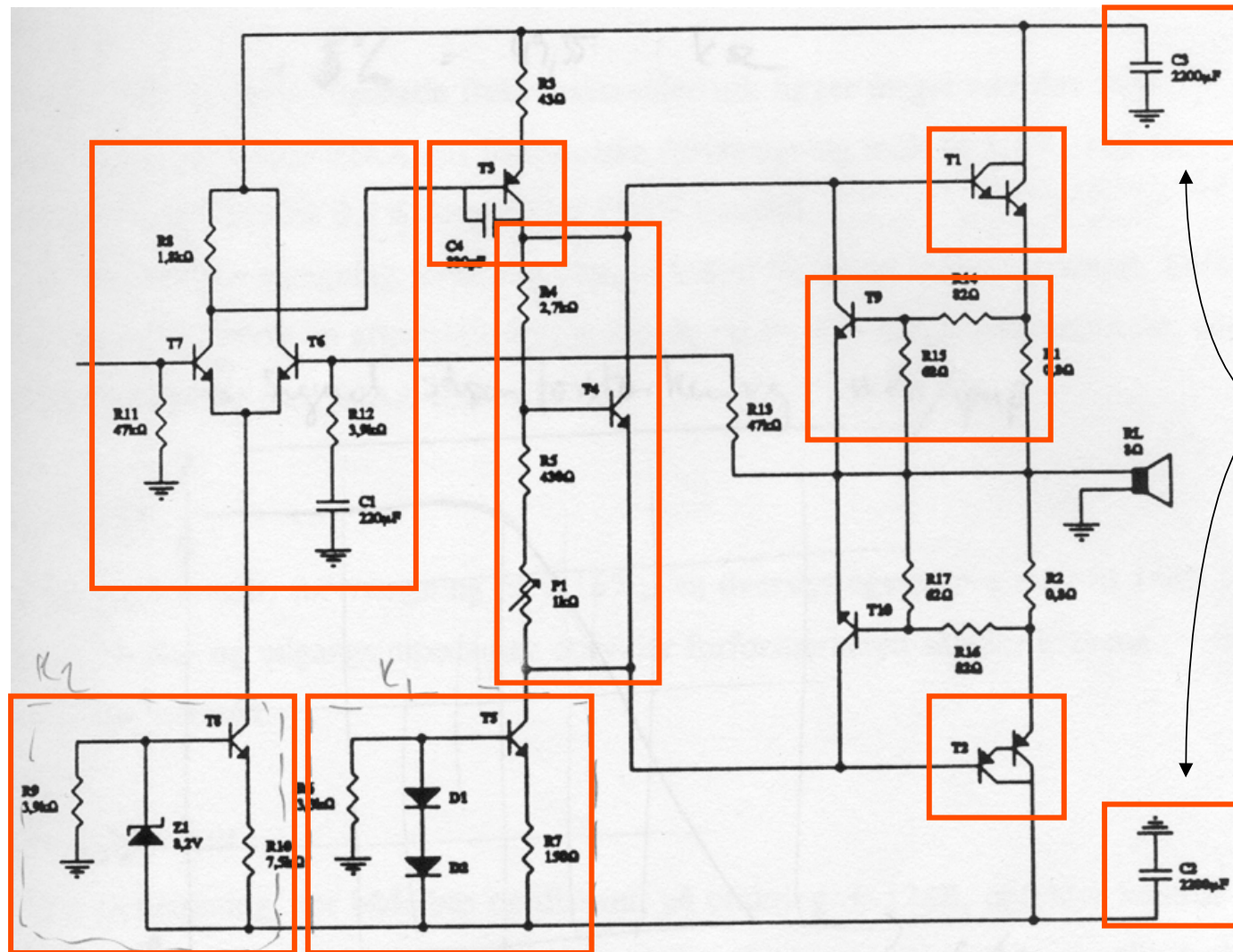


Matching af MOS transistorer

- For at reducere forvrængning er det vigtigt at matche udgangstransistorerne
- Ved at plotte $I_D = f(V_{GS})$ på en $\sqrt{I_D}$ skala kan matchende typer bestemmes



Simpel effektforstærker



RoT: $\sim 1000\mu\text{F}/10\text{W}$
RoS: Mount correctly

Lidt til opgaverne



- Opgave 1
 - Opgave 5 fra AEL19
 - Såfremt i ikke nåede at blive færdige med den sidst så regnes den færdig allerførst
- Opgave 2
 - En fortsættelse til Opgave 1 hvor i skal opstille krav til en modkoblings OPAMP
- Opgave 3
 - Bias design til et MOSFET baseret udgangstrin
 - Beregn krav til modkoblings OPAMPen

God regnelyst .. god weekend .. Og godt semester!