|  |  |
| --- | --- |
| **Gerb-BMSTU_01** | **Министерство науки и высшего образования Российской Федерации**  **Федеральное государственное бюджетное образовательное учреждение**  **высшего образования**  **«Московский государственный технический университет**  **имени Н.Э. Баумана**  **(национальный исследовательский университет)»**  **(МГТУ им. Н.Э. Баумана)** |

ФАКУЛЬТЕТ ИНФОРМАТИКА И СИСТЕМЫ УПРАВЛЕНИЯ

КАФЕДРА КОМПЬЮТЕРНЫЕ СИСТЕМЫ И СЕТИ (ИУ6) \_\_\_\_\_\_

НАПРАВЛЕНИЕ ПОДГОТОВКИ **09.03.04 ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ ЭВМ И ИНФОРМАЦИОННЫЕ ТЕХНОЛОГИИ (ИУ7)**

**Отчет**

**по лабораторной работе № 1**

**Название:** Синхронные одноступенчатые триггеры со

статическим и динамическим управлением записью

**Дисциплина:** Архитектура ЭВМ

**Вариант: -**

Студент гр. ИУ7-43Б\_**\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_**  В. П. Авдейкина

(Подпись, дата) (И.О. Фамилия)

Преподаватель  **\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_** А. Ю. Попов

(Подпись, дата) (И.О. Фамилия)

2023 год

# Оглавление

[Оглавление 2](#_Toc131701308)

[Цели и задачи работы 3](#_Toc131701309)

[Выполнение работы 4](#_Toc131701310)

[Задание №1 4](#_Toc131701311)

[Задание №2 6](#_Toc131701312)

[Задание №3 8](#_Toc131701313)

[Задание №4 10](#_Toc131701314)

[Задание №5 12](#_Toc131701315)

[Задание №6 15](#_Toc131701316)

[Контрольные вопросы 17](#_Toc131701317)

# Цели и задачи работы

Цель работы - изучить схемы асинхронного RS-триггера, который является запоминающей ячейкой всех типов триггеров, синхронных RS- и D-триггеров со статическим управлением записью и DV-триггера с динамическим управлением записью.

# Выполнение работы

## Задание №1

### Формулировка

Исследовать работу асинхронного RS-триггера с инверсными входами в статическом режиме. Для этого необходимо:

* собрать схему RS-триггера на ЛЭ И-НЕ;
* к выходам Q и ~Q триггера подключить световые индикаторы;
* задавая через переключатели необходимые сигналы на входах S и R триггера, составить таблицу переходов.

### Выполнение

Асинхронный RS-триггер – простейший триггер, использующийся как запоминающая ячейка (с раздельной установкой состояний «0» и «1»). В ходе выполнения задания был собран RS-триггер (с инверсными входами) на логических элементах И-НЕ (рис. 1):

Изображение выглядит как диаграмма

Автоматически созданное описание

Рисунок 1. Схема асинхронного RS-триггера на ЛЭ И-НЕ

На основе собранной схемы с помощью переключателей сигналов на входах была получена таблица переходов (табл. 1):

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **~S** | **~R** | **Q(t\_n)**  **(γ = 0 или 1)** | **Q(t\_n+1)** | **Пояснение** |
| 0 | 0 | γ | X | Запрещенная комбинация сигналов (триггер перестает выполнять свою функцию) |
| 0 | 1 | γ | 1 | Установка «1» |
| 1 | 0 | γ | 0 | Установка «0» |
| 1 | 1 | γ | γ | Хранение значения |

Таблица 1. Таблица переходов асинхронного RS-триггера с инверсными входами на ЛЭ И-НЕ

## Задание №2

### Формулировка

Исследовать работу синхронного RS-триггера в статическом режиме. Для этого необходимо:

* собрать схему RS-триггера на ЛЭ И-НЕ;
* к выходам Q и ~Q триггера подключить световые индикаторы;
* задавая через переключатели необходимые сигналы на входах S, R и C, протестировать и составить таблицу переходов триггера. В таблице теста каждому набору S, R и Q будет соответствовать 3 строки: сначала задать С=0 (момент времени t\_n), затем при С=1 (момент времени t\_n+1) определяется Qn+1 и снова при С=0 переход в режим хранения.

### Выполнение

Синхронный RS-триггер – триггер, состояние которого контролируется сигналом на входе синхронизации. В ходе выполнения был собран синхронный RS-триггер на логических элементах И-НЕ (рис. 2):

Изображение выглядит как диаграмма, схематичный

Автоматически созданное описание

Рисунок 2. Синхронный RS-триггер на ЛЭ И-НЕ

На основе собранной схемы с помощью переключателей сигналов была получена таблица переходов (табл. 2):

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **C** | **S**  **(α = 0 или 1)** | **R**  **(β = 0 или 1)** | **Q(t\_n)**  **(γ = 0 или 1)** | **Q(t\_n+1)** | **Пояснение** |
| 0 | α | β | γ | γ | Хранение значения в силу отсутствия тактового сигнала |
| 1 | 0 | 0 | γ | γ | Хранение значения в силу значений S, R сигналов |
| 1 | 0 | 1 | γ | 0 | Установка «0» |
| 1 | 1 | 0 | γ | 1 | Установка «1» |
| 1 | 1 | 1 | γ | X | Запрещенная комбинация сигналов |

Таблица 2. Таблица переходов синхронного RS-триггера на ЛЭ И-НЕ

## Задание №3

### Формулировка

Исследовать работу синхронного D-триггера в статическом режиме. Для этого необходимо:

* собрать схему D-триггера на ЛЭ И-НЕ; в приложении Multisim можно использовать макросхему D-триггера;
* к выходам Q и ~Q триггера подключить световые индикаторы;
* задавая через переключатели необходимые сигналы на входах D и C, протестировать и составить таблицу переходов триггера. В таблице теста каждому набору D и Q будет соответствовать 3 строки: сначала задать С=0 (момент времени t\_n), затем при С=1 (момент времени t\_n+1 ) определяется Q\_n+1 и снова при С=0 происходит переход в режим хранения.

### Выполнение

Синхронный D-триггер – триггер, выполняющий задержку (хранение) входных сигналов на один такт. В ходе выполнения был построен D-триггер на логических элементах И-НЕ (рис. 3):

Изображение выглядит как диаграмма

Автоматически созданное описание

Рисунок 3. Синхронный D-триггер на ЛЭ И-НЕ

На основе собранной схемы с помощью переключателей сигналов была получена таблица переходов (табл. 3):

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **C** | **D**  **(α = 0 или 1)** | **Q(t\_n)**  **(γ = 0 или 1)** | **Q(t\_n+1)** | **Пояснение** |
| 0 | α | γ | γ | Хранение значения |
| 1 | 0 | γ | 0 | Установка «0» |
| 1 | 1 | γ | 1 | Установка «1» |

Таблица 3. Таблица перехода синхронного D-триггера

## Задание №4

### Формулировка

Исследовать схему синхронного D-триггера с динамическим управлением записью в статическом режиме. В приложениях Electronics Workbench и Multisim имеются макросхемы такого триггера. Для этого необходимо:

* к выходам Q и ~Q триггера подключить световые индикаторы;
* задавая через переключатели необходимые сигналы на входах D и C, протестировать и составить таблицу переходов триггера. В таблице теста следует отметить реакцию триггера на изменения сигнала D при С=0 и при С=1, а также способность триггера принимать сигнал D только по перепаду 0/1 сигнала С.

### Выполнение

В ходе выполнения была построена схема с синхронным D-триггеров с динамическим управлением записью в статическом режиме (рис. 4):

Изображение выглядит как текст, различные, несколько

Автоматически созданное описание

Рисунок 4. Синхронный D-триггер с динамическим управлением записью

На основе собранной схемы с помощью переключателей сигналов была получена таблица переходов (табл. 4):

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **D**  **(α = 0 или 1)** | **C\_n**  **(β = 0 или 1)** | **C\_n+1** | **Q(t\_n)**  **(γ = 0 или 1)** | **Q(t\_n+1)** | **Пояснение** |
| α | β | β | γ | γ | Хранение значения |
| 1 | 0 |
| 0 | 0 | 1 | γ | 0 | Установка «0» |
| 1 | 0 | 1 | γ | 1 | Установка «1» |

Таблица 4. Таблица перехода синхронного D-триггера с динамическим управлением записью

После анализа таблицы можно прийти к следующему выводу: особенностью динамической записи является то, что прием информационных сигналов и передача на выход принятой информации выполняются в момент перепада синхросигнала (в данном случае – с «0» на «1», то есть C-вход является прямым).

## Задание №5

### Формулировка

Исследовать схему синхронного DV-триггера с динамическим управлением записью в динамическом режиме. Для этого необходимо:

* построить схему синхронного DV-триггера на основе синхронного D-триггера и мультиплексора MS 2–1 (выход MS 2-1 соединить с D-входом триггера, вход 0 MS 2-1 соединить с выходом Q триггера. Тогда вход 1 MS 2–1 будет D-входом, адресный вход А MS 2–1 – входом V синхронного DV-триггера), вход С D-триггера – входом С DV-триггера;
* подать сигнал генератора на вход счетчика и на С-вход DV-триггера;
* подать на входы D и V триггера сигналы с выходов 2-го и 3-го разрядов счетчика;
* снять временные диаграммы синхронного DV-триггера;
* объяснить работу синхронного DV-триггера по временным диаграммам.

### Выполнение

Синхронный DV-триггер – триггер, имеющий один информационный вход D и один подготовительный разрешающий вход V (для разрешения приема информации). В ходе выполнения была собрана схема синхронного DV-триггера на основе мультиплексора и синхронного D-триггера (рис. 5):

Изображение выглядит как диаграмма, схематичный

Автоматически созданное описание

Рисунок 5. Схема синхронного DV-триггера

Затем с помощью логического анализатора были получены временные диаграммы (рис. 6):

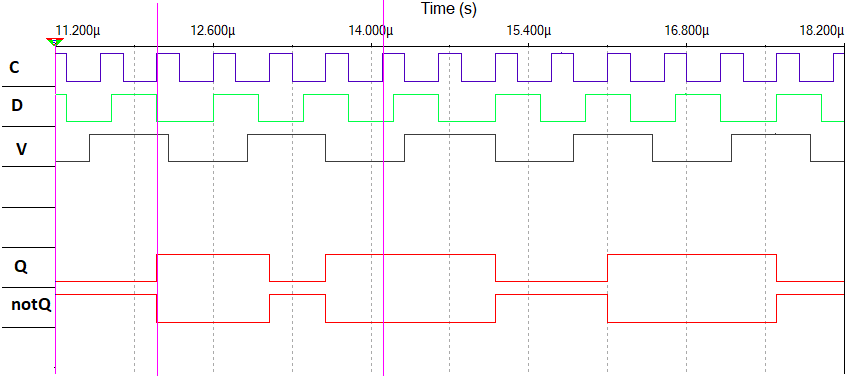


Рисунок 6. Временные диаграммы синхронного DV-триггера

С помощью временных диаграмм были сделаны следующие выводы:

* триггер сохраняет свое значение, если сигнал V равен «0» или если сигнал V равен «1», а сигнал C – «0»;
* триггер меняет свое значение на «1», если сигнал V равен «1», совершается перепад синхросигнала с «0» на «1» и значение сигнала D в этот момент – «1»;
* триггер меняет свое значение на «0», если сигнал V равен «1», совершается перепад синхросигнала с «0» на «1» и значение сигнала D в этот момент – «0».

## Задание №6

### Формулировка

Исследовать работу DV-триггера, включенного по схеме TV-триггера. Для этого необходимо:

* на вход D подать сигнал ~Q, на вход С подать сигналы генератора, а на вход V – с выхода 3-го разряда счетчика;
* снять временные диаграммы T-триггера;
* объяснить работу синхронного T-триггера по временным диаграммам.

### Выполнение

В ходе выполнения была собрана схема TV-триггера с использованием DV-триггера (рис. 7):

Изображение выглядит как диаграмма, схематичный

Автоматически созданное описание

Рисунок 7. Схема TV-триггера

Далее были получены временные диаграммы триггера (рис. 8):

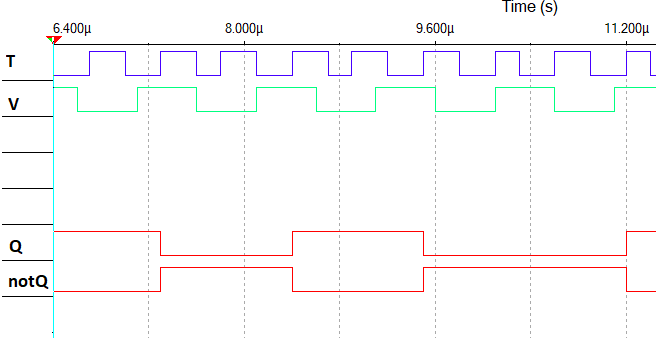


Рисунок 8. Временные диаграммы TV-триггера

С помощью временных диаграмм были сделаны следующие выводы:

* триггер сохраняет значение, если сигнал V равен «0»;
* триггер меняет свое значение на обратное текущему, если сигнал V равен «1», а T меняется с «0» на «1»

# Контрольные вопросы

### Что называется триггером?

Триггер – запоминающий элемент с двумя устойчивыми состояниями, которые кодируются цифрами 0 и 1, предназначенный для хранения и записи информации.

### Какова структурная схема триггера?

Структурная схема триггера состоит из запоминающей ячейки и схемы управления.

### По каким основным признакам классифицируют триггеры?

По способу организации логических связей:

* RS-триггеры;
* T-триггеры;
* JK-триггеры;
* D-триггеры;
* DV-триггеры;
* комбинированные.

По способу записи информации:

* асинхронные;
* синхронные.

По способу синхронизации:

* синхронные со статическим управлением записью;
* синхронные с динамическим управлением записью.

По способу передачи информации со входов на выход:

* с одноступенчатым запоминанием информации;
* с двухступенчатым запоминанием информации.

### Каково функциональное назначение входов триггеров?

* S-вход – вход для раздельной установки триггера в состояние "1".
* R-вход – вход для раздельной установки триггера в состояние "0".
* J-вход – вход для установки состояния "1"в универсальном JK-триггере.
* K-вход – вход для установки состояния "0"в универсальном JK-триггере.
* D-вход – информационный вход для установки триггера в состояния "1"или "0".
* V-вход – подготовительный управляющий вход для разрешения приема информации.
* C-вход – исполнительный управляющий вход для осуществления приема информации, вход синхронизации.

### Что такое асинхронный и синхронный триггеры?

Асинхронный триггер – триггер, меняющий свое состояние сразу после изменения входной информации.

Синхронный триггер – триггер, меняющий свое состояние только при необходимом значении синхросигнала.

### Что такое таблица переходов?

Таблица переходов – таблица, отображающая зависимость выходного сигнала триггера в момент времени 𝑡\_𝑛+1 от входных сигналов и от состояния триггера в предыдущий момент времени 𝑡\_𝑛.

### Как работает асинхронный RS-триггер?

При 𝑆 = 0 и 𝑅 = 𝐼 триггер устанавливается в состояние 0, а при 𝑆 = 1 и 𝑅 = 0 – в состояние 1. Если 𝑆 = 0 и 𝑅 = 0, то в триггере сохраняется предыдущее внутреннее состояние. При 𝑆 = 𝑅 = 1 состояние триггера является неопределенным (после снятия входных сигналов 𝑆 и 𝑅). Такая комбинация входных сигналов 𝑆 = 𝑅 = 1 является недопустимой (запрещенной). Для нормальной работы триггера необходимо выполнение запрещающего условия 𝑆𝑅 = 0.

### Как работает синхронный RS-триггер? Какова его таблица переходов?

Как и все синхронные триггеры, синхронный RS-триггер при 𝐶 = 0 сохраняет предыдущее внутреннее состояние, т. е. 𝑄𝑛+1 = 𝑄𝑛. Сигналы по входам 𝑆 и 𝑅 переключают синхронный 𝑅𝑆-триггер только с поступлением импульса на вход синхронизации. При C = 1 синхронный триггер переключается как асинхронный. Одновременная подача сигналов = 𝑆 = 𝑅 = 1 запрещена. При 𝑆 = 𝑅 = 0 триггер не изменяет своего состояния.

### Что такое D-триггер?

Синхронный D-триггер – имеет один информационный вход 𝐷, состояние которого с каждым синхронизирующим импульсом передается на выход, т. е. выходные сигналы представляют собой задержанные входные сигналы. Поэтому 𝐷-триггер – элемент задержки входных сигналов на один такт.

### Объясните работу синхронного D-триггера.

Схему синхронного D-триггера можно получить из схемы синхронного 𝑅𝑆-триггера, подавая сигнал 𝐷 на вход 𝑆, а сигнал ~𝐷 т. е. с выхода инвертора сигнала 𝐷, на вход 𝑅. В результате на входах 𝑅𝑆-триггера возможны только наборы сигналов 𝑆𝑅 = 01 при 𝐷 = 0 или 𝑆𝑅 = 10 при 𝐷 = 1, что соответствует записи в триггер логического 0 или 1. Путем логических преобразований инвертор можно исключить и получить схему синхронного 𝐷-триггера. Синхронный 𝐷-триггер имеет один информационный вход 𝐷, состояние которого с каждым синхронизирующим импульсом передается на выход, т. е. выходные сигналы представляют собой задержанные входные сигналы.

### Что такое DV –триггер?

Синхронный DV-триггер – имеет один информационный вход 𝐷 и один подготовительный разрешающий вход 𝑉 для разрешения приема информации.

### Объясните работу DV-триггера.

DV-триггер, при 𝐶 = 0, как и синхронные триггеры всех типов, сохраняет предыдущее внутреннее состояние, т. е. 𝑄𝑛+1 = 𝑄𝑛. При 𝐶 = 1 и при наличии сигнала 𝑉 = 1 разрешения приема информации 𝐷𝑉-триггер принимает информационный сигнал, действующий на входе 𝐷, т. е. работает как асинхронный 𝐷𝑉-триггер. При 𝐶 = 1 и 𝑉 = 0 𝐷𝑉-триггер сохраняет предыдущее внутреннее состояние, т. е. 𝑄𝑛+1 = 𝑄𝑛.

### Что такое T-триггер? Какова его таблица переходов?

Т-триггер имеет один информационный вход 𝑇 , называемый счетным входом. Асинхронный 𝑇 -триггер переходит в противоположное состояние каждый раз при подаче на 𝑇 -вход единичного сигнала. Таким образом 𝑇 -триггер реализует счет по модулю 2: 𝑄𝑡 = 𝑇𝑡−1 ⊕ 𝑄𝑡−1.Синхронный -триггер имеет вход 𝐶 и вход 𝑇 . Синхронный 𝑇 -триггер переключается в противоположное состояние сигналом 𝐶, если на счетном входе 𝑇 действует сигнал логической 1.

### Объясните работу схемы синхронного RS-триггера со статическим управлением.

При 𝐶 = 0 триггеры переходят в режим хранения, запоминая последнее состояние.

### Какова характерная особенность переключения синхронных триггеров с динамическим управлением записью?

Характерной особенностью синхронных триггеров с динамическим управлением записью является то, что приём информационных сигналов и передача на выход принятой информации выполняются в момент изменения синхросигнала на 𝐶-входе из 0 в 1 или из 1 в 0, т. е. перепадом синхросигнала.

### Как работает схема синхронного D-триггера с динамическим управлением записью на основе трех RS -триггеров?

Триггер имеет асинхронные входы 𝑆𝑎 и 𝑅𝑎 начальной установки в состояния 1 и 0. Если схему 𝐷-триггера дополнить входом 𝑉 , то получим структуру 𝐷𝑉 -триггера. Временные диаграммы 𝐷-триггера соответствуют временным диаграммам 𝐷𝑉 -триггера при 𝑉 = 1.

### Составьте временные диаграммы работы синхронного D-триггера с динамическим управлением записью.

В л/р

### Какова структура и принцип действия синхронного DV-триггера с динамическим управлением записью?

Синхронный DV-триггер имеет один информационный вход D и один подготовительный разрешающий вход V для разрешения приема информации.

𝑄𝑡 = 𝐷𝑉 + 𝑉 𝑄𝑡−1 = 𝐷𝑉 𝐶 + (𝑉 + 𝐶)𝑄𝑡−1

При 𝐶 = 0 𝐷𝑉-триггер, как и синхронные триггеры всех типов, сохраняет предыдущее внутреннее состояние.

При 𝐶 = 1 и при наличии сигнала 𝑉 = 1 разрешения приема информации 𝐷𝑉-триггер принимает информационный сигнал, действующий на входе 𝐷.

При 𝐶 = 1 и 𝑉 = 0 𝐷𝑉-триггер сохраняет предыдущее внутреннее состояние.

### Составьте временные диаграммы синхронного DV-триггера.

В л/р

### Объясните режимы работы D-триггера.

Синхронный D-триггер – имеет один информационный вход 𝐷, состояние которого с каждым синхронизирующим импульсом передается на выход, т. е. выходные сигналы представляют собой задержанные входные сигналы.