

第三周任务

1. 了解以下关键词：

- a) 分支跳转指令
- b) rom ram 存储器
- c) 寻址方式
- d) 存储器结构
- e) [2019 王道考研 计算机组成原理 哔哩哔哩 \(°- °\)つ口 干杯~-bilibili](#)

2. 制作一个单周期 CPU (2)：

a) 分支跳转指令说明：

由 decoder 部件分析指令，并产生跳转信号和跳转地址，发送到 pc 部件，在下一个周期的时候，pc 不进行 pc+4 的递进操作，转而载入新的目标地址。

b) 访存指令说明：

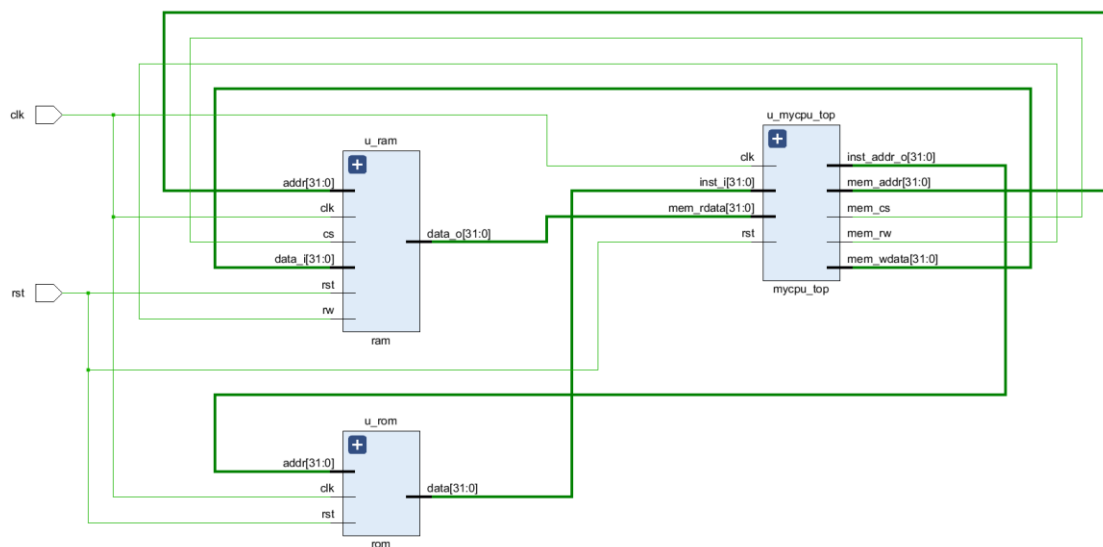
- i. Load 和 Store 指令是 cpu 唯一的与外界交互的方法。
- ii. Load 指令在 decoder 中分析指令，从寄存器中读取基址。在 ex 中将基址和 inst 中包含的偏移量相加获得存储器地址，并发出存储器读取请求，收到 ram 返回的存储器地址位置的数据。
- iii. Store 指令在 decoder 中分析指令，从寄存器中读取基址和需要存入 ram 的数据，在 ex 中将基址和 inst 中包含的偏移量相加获得存储器地址，并发出存储器写入请求，将数据写入地址对应的存储器位置。

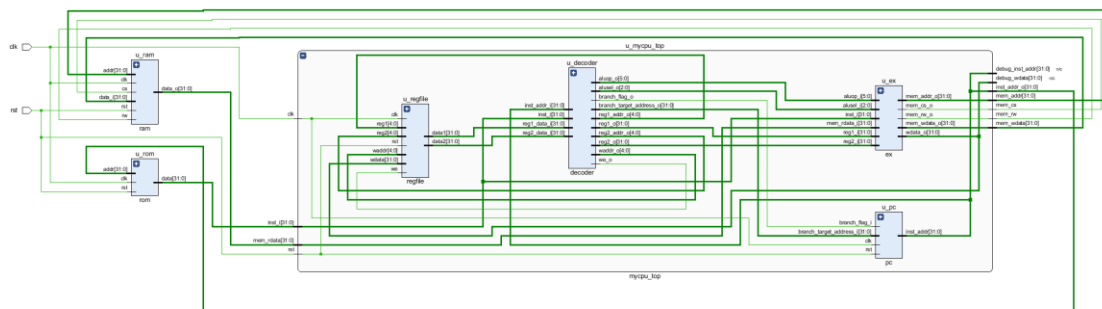
c) 本周 cpu 和上周的区别：

在 cpu 外部接入了 rom 和 ram 模块，testbench 中的指令部分存储到了 rom 中，可通过学习存储器的编址方式自行扩展存储空间，当前只支持存储八条指令，第九条将自动跳到第一条指令。

由于设计上的问题，当前 ram 只支持一次存取 32 位数据，需要的存取指令 demo 中已经提供，不需要再额外实现 SB 和 LB 指令。

d) 参考结构图（和 demo 的设计匹配）





- e) 需要完成的指令为龙芯杯个人赛中出现的移位指令、分支跳转指令和访存指令
注：SLL BEQ LW SW 指令 demo 中已实现，LB SB 指令不需要实现

表 3-3 移位指令

指令名称格式	指令功能简述
SLL rd, rt, sa	立即数逻辑左移
SRL rd, rt, sa	立即数逻辑右移

表 3-4 分支跳转指令

指令名称格式	指令功能简述
BEQ rs, rt, offset	相等转移
BNE rs, rt, offset	不等转移
BGTZ rs, offset	大于 0 转移
J target	无条件直接跳转
JAL target	无条件直接跳转至子程序并保存返回地址
JR rs	无条件寄存器跳转

表 3-5 访存指令

指令名称格式	指令功能简述
LB rt, offset(base)	取字节有符号扩展
LW rt, offset(base)	取字
SB rt, offset(base)	存字节
SW rt, offset(base)	存字

3. 参考资料：

- 自己动手做 CPU 雷思磊著
- A03_“系统能力培养大赛（个人赛）”MIPS 指令系统规范_v1.00.pdf

4. 第三周最后需要完成的目标

- 学习 rom 和 ram 部件，并移位指令和分支跳转指令，完成仿真。

- b) 本周内容不进行验收。
- c) 关于最终验收，分为两部分。
 - i. 第一部分，要求自行编写一段程序，并进行仿真（能够体现 cpu 的指令正确性即可）
 - ii. 我们会提供一段功能测试程序，校验部分指令正确性和完成度。（不会超过个人赛指令内容）
- d) 关于第四周的内容：
 - i. 学习 MIPS 汇编语言
 - ii. 编写以下程序，并用 cpu 仿真：（这个程序为最后验收的第一部分）
 - $F(n)$ 为 n 的二进制表示中 1 的数量
 - $S(n)$ 为前 n 个 $F(n)$ 的和
 - 求 $S(103)$ ，将结果存入存储器的第一位中
 - 注：禁止直接算出来写到存储器里
 - 允许使用自制的专有指令进行运算