

HS 2024 – Prof. Dr. Paul Zbinden
Autoren: Flurin Brechbühler, Laurin Heitzer, Simone Stitz
<https://github.com/flurin-b/AnME>

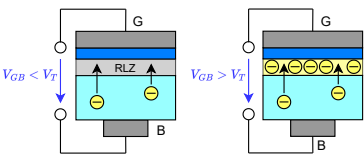
I	AnME	1
1	CMOS Technologie	1
1.1	Prozessüberblick – Herstellung integrierter Schaltungen	1
1.2	Arten von Toleranzen	1
1.3	CMOS Bauelemente	1
2	MOS Transistoren	1

2.1	Dotierung	1
2.2	MOS-Kapazität	2
2.3	MOS-Transistoren	2
2.4	Ausgangskennlinie – Arbeitsbereiche	2
2.5	Transferkennlinie – Ausgangsstrombereiche	2
2.6	Ersatzschaltungen	2
2.7	Berechnung des Drainstroms	2

1

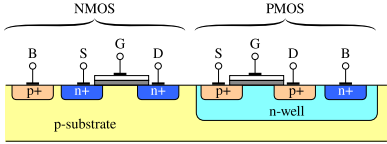
2.2 MOS-Kapazität

Minoritätsträger werden an das Gate gezogen. Die entstandene Raumladungszone weist bei ausreichend hoher Gate-Spannung einen Minoritätsträgerüberschuss auf, ist also in der Funktion **komplementär** zum Substrat dotiert.



2.3 MOS-Transistoren

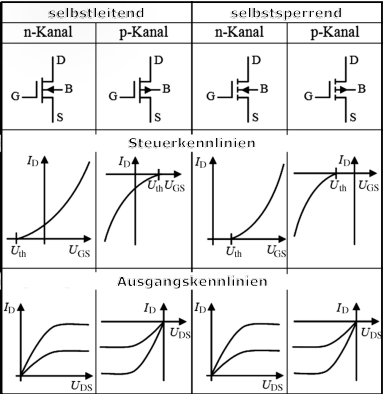
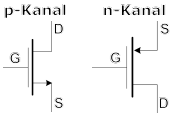
Werden links und rechts vom MOS-Kondensator komplementär zum Substrat dotierte Regionen (Drain und Source) erstellt, so kann ohne Gatespannung aufgrund der PN-Übergänge kein Strom vom Drain zur Source (oder umgekehrt) fließen. Wird nun eine Spannung am Gate angelegt, so entsteht die Minoritätsträger-Leitende Raumladungszone - der Kanal. Dieser verbindet Drain und Source, es kann also ein Strom fließen.



2.3.1 Übersicht und Symbole

Durch Vordotierung des Kanals kann der Transistor ohne Gate-Spannung leitend gemacht werden (Verarmungstyp, selbstleitend). Eine negative Gate-Spannung kann den Kanal dann abschnüren. Verarmungstypen werden in dieser Vorlesung nicht behandelt.

Der Bulk wird nur eingezeichnet, wenn dieser nicht mit der Source verbunden ist. Deshalb werden meist die vereinfachten Symbole verwendet.



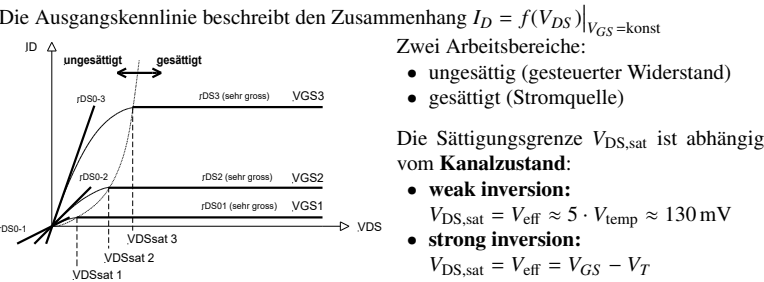
2.3.2 Modelle

In Cadence sind verschiedene Modelle hinterlegt:

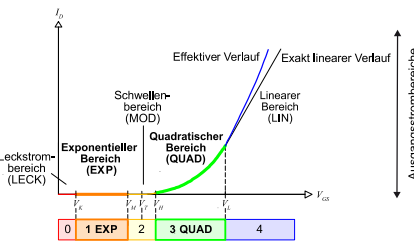
Spice Modell 11: Das Modell 11 beinhaltet ca. 100 Parameter und ist entsprechend genau.

Spice Modell 1: Vergleichbar mit dem Handrechenmodell, welches zwar weniger genau, dafür aber viel einfacher ist. Dennoch beinhaltet es bereits 40 Parameter.

2.4 Ausgangskennlinie – Arbeitsbereiche



2.5 Transferkennlinie – Ausgangstrombereiche



Die Transferkennlinie beschreibt den Zusammenhang $I_D = f(V_{GS})$

Dabei werden **5 Ausgangstrombereiche** unterschieden. Diese hängen mit dem **Kanalzustand** zusammen.

Des Weiteren gibt es die Bereiche:

- Subthreshold: $V_{GS} < V_T$
- Above Threshold: $V_{GS} > V_T$

Ausgangstrombereiche:

Bereich	Mathem. Charakterisierung	Zugrundeliegender phys. Effekt
LECK	I_D erreicht Minimalwert, der nicht weiter unterschritten werden kann	Drain- und Source-Substratdiode haben Leckströme ins Substrat
EXP	I_D steigt exponentiell mit V_{GS}	Kanal zeigt weak inversion
MOD	Keine 'handliche' Formel für I_D	Kanal zeigt moderate inversion
QUAD	I_D steigt quadratisch mit V_{GS}	Kanal zeigt strong inversion
LIN	I_D steigt annähernd linear mit V_{GS} (halb QUAD, halb LIN)	Geschwindigkeitssättigung der Ladungsträger im Kanal im Kanal (nicht weiter beschleunigbar)

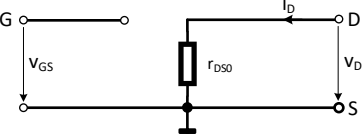
Hinweis: Die Inversion des Kanals beschreibt, wie sehr sich die Polarität geändert ('invertiert') hat. Bei einem n-Kanal FET ist der Kanal ursprünglich p-leitend. Wird der Kanal invertiert, so wird er (schwach, moderat oder stark) n-leitend.

2.6 Ersatzschaltungen

Je nach Arbeitsbereich (gesättigt / ungesättigt) müssen verschiedene Ersatzschaltungen verwendet werden.

Ungesättigt

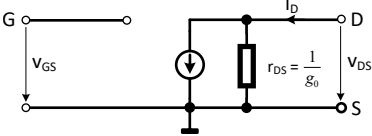
Gesteuerter Widerstand $\rightarrow I_D = f(V_{DS})$



Je kleiner r_{DS0} , desto steiler die Geraden links im Ausgangskennlinienfeld

Gesättigt

Stromquelle $\rightarrow I_D = f(V_{GS})$



Je grösser r_{DS} , desto flacher die Geraden rechts im Ausgangskennlinienfeld

2.7 Berechnung des Drainstroms

Die Berechnung des Drainstroms hängt sowohl von Arbeitsbereich (gesättigt / ungesättigt), als auch vom Ausgangstrombereich (bzw. der Kanalversion) ab!

2.7.1 Strong Inversion

QUAD-Bereich: $V_H(I_D) < V_{GS} < V_L(I_D)$

$$\beta = \mu \cdot C_{ox} \cdot \frac{W}{L}$$

$$I_D = \beta \cdot \left[(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2} \right]$$

$$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2$$

2.7.2 Weak Inversion

EXP-Bereich: $V_K(I_D) < V_{GS} < V_M(I_D)$

$$V_M(I_D) = V_T(I_D) - x_M(I_D)$$

$$I_D = I_M \cdot e^{\frac{V_{GS}-V_M}{n_M \cdot V_{temp}}} \cdot (1 - e^{-\frac{V_{DS}}{V_{temp}}})$$

$$I_D = I_M \cdot e^{\frac{V_{GS}-V_M}{n_M \cdot V_{temp}}}$$

2.7.3 Bereiche ohne Berechnungsformeln

In den drei verbleibenden Bereichen sind **keine Berechnungsformeln für I_D** vorhanden.

Bereich	Grenzen	
LECK	$V_K(I_D) < V_{GS} < V_M(I_D)$	Im MOD-Bereich (moderate inversion) liefern die Formeln der weak bzw. strong inversion katastrophal falsche Resultate!
MOD	$V_M(I_D) < V_{GS} < V_H(I_D)$	Es ist daher enorm wichtig, den Arbeitsbereich des Transistors korrekt zu bestimmen.
LIN	$V_L(I_D) < V_{GS}$	