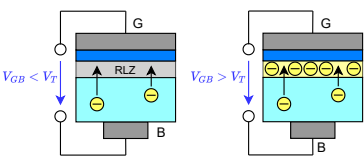


HS 2024 – Prof. Dr. Paul Zbinden
Autoren: Flurin Brechbühler, Laurin Heitzer, Simone Stitz
<https://github.com/flurin-b/AnME>

I	AnME	1	2.2	MOS-Kapazität	2
1	CMOS Technologie	1	2.3	MOS-Transistoren	2
1.1	Prozessüberblick – Herstellung integrierter Schaltungen	1	2.4	Ausgangskennlinie – Arbeitsbereiche	2
1.2	Arten von Toleranzen	1	2.5	Transferkennlinie – Ausgangsstrombereiche	2
1.3	CMOS Bauelemente	1	2.6	Berechnung des Drainstroms	2
2	MOS Transistoren	1	2.7	Modellierung eines MOS-FET	2
2.1	Dotierung	1	2.8	Zusammenhänge	3
			2.9	Bestimmung von Ersatzschaltbildern – Allgemein	3

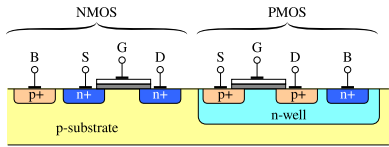
2.2 MOS-Kapazität

Minoritätsträger werden an das Gate gezogen. Die entstandene Raumladungszone weist bei ausreichend hoher Gate-Spannung einen Minoritätsträgerüberschuss auf, ist also in der Funktion **komplementär** zum Substrat dotiert.



2.3 MOS-Transistoren

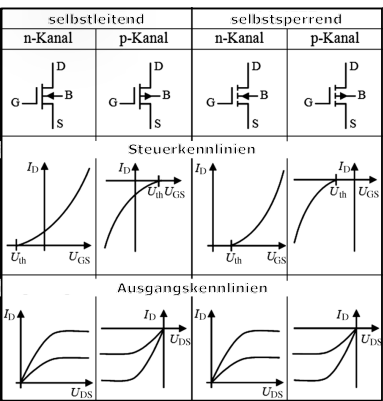
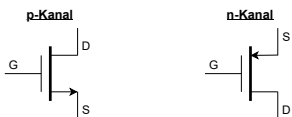
Werden links und rechts vom MOS-Kondensator komplementär zum Substrat dotierte Regionen (Drain und Source) erstellt, so kann ohne Gatespannung aufgrund der PN-Übergänge kein Strom vom Drain zur Source (oder umgekehrt) fließen. Wird nun eine Spannung am Gate angelegt, so entsteht die Minoritätsträger-Leitende Raumladungszone - der Kanal. Dieser verbindet Drain und Source, es kann also ein Strom fließen.



2.3.1 Übersicht und Symbole

Durch Vordotierung des Kanals kann der Transistor ohne Gate-Spannung leitend gemacht werden (Verarmungstyp, selbstleitend). Eine negative Gate-Spannung kann den Kanal dann abschneiden. -> hier nicht weiter behandelt

Der Bulk wird nur eingezeichnet, wenn dieser nicht mit V_DD bzw. V_SS verbunden ist. Deshalb werden meist die vereinfachten Symbole verwendet:



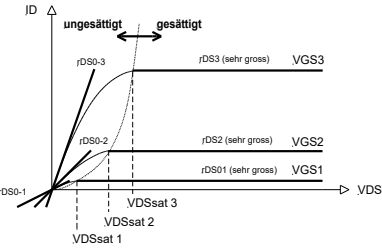
2.3.2 Modelle

In Cadence sind verschiedene Modelle hinterlegt:

Spice Modell 11: Das Modell 11 beinhaltet ca. 100 Parameter und ist entsprechend genau.
Spice Modell 1: Vergleichbar mit dem Handrechenmodell, welches zwar weniger genau, dafür aber viel einfacher ist. Dennoch beinhaltet es bereits 40 Parameter.

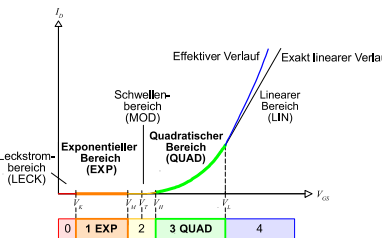
2.4 Ausgangskennlinie – Arbeitsbereiche

Die Ausgangskennlinie beschreibt den Zusammenhang $I_D = f(V_{DS})|_{V_{GS}=konst}$



- Zwei Arbeitsbereiche:
- ungesättigt (gesteuerter Widerstand)
 - gesättigt (Stromquelle)
- Die Sättigungsgrenze $V_{DS,sat}$ ist abhängig vom **Kanalzustand**:
- **weak inversion:** $V_{DS,sat} = V_{eff} \approx 5 \cdot V_{temp} \approx 130\text{ mV}$
 - **strong inversion:** $V_{DS,sat} = V_{eff} = V_{GS} - V_T$

2.5 Transferkennlinie – Ausgangsstrombereiche



Die Transferkennlinie beschreibt den Zusammenhang $I_D = f(V_{GS})$. Dabei werden **5 Ausgangsstrombereiche** unterschieden. Diese hängen mit dem **Kanalzustand** zusammen.

Des Weiteren gibt es die Bereiche:

- Sub Threshold: $V_{GS} < V_T$
- Above Threshold: $V_{GS} > V_T$

Ausgangsstrombereiche:

Bereich	Mathem. Charakterisierung	Zugrundeliegender phys. Effekt
LECK	I_D erreicht Minimalwert, der nicht weiter unterschritten werden kann	Drain- und Source-Substratdiode haben Leckströme ins Substrat
EXP	I_D steigt exponentiell mit V_{GS}	Kanal zeigt weak inversion
MOD	Keine 'handliche' Formel für I_D	Kanal zeigt moderate inversion
QUAD	I_D steigt quadratisch mit V_{GS}	Kanal zeigt strong inversion
LIN	I_D steigt annähernd linear mit V_{GS} (halb QUAD, halb LIN)	Geschwindigkeitssättigung der Ladungsträger im Kanal im Kanal (nicht weiter beschleunigbar)

Hinweis: Die Inversion des Kanals beschreibt, wie sehr sich die Polarität geändert ('invertiert') hat. Bei einem n-Kanal FET ist der Kanal ursprünglich p-leitend. Wird der Kanal invertiert, so wird er (schwach, moderat oder stark) n-leitend.

2.6 Berechnung des Drainstroms

Die Berechnung des Drainstroms hängt sowohl von Arbeitsbereich (gesättigt / ungesättigt), als auch vom Ausgangsstrombereich (bzw. der Kanalversion) ab!

2.6.1 Strong Inversion

QUAD-Bereich: $ V_H(I_D) \leq V_{GS} < V_L(I_D) $ bzw. $ I_H \leq I_D < I_L $	
Ungesättigt: $ V_{DS} < V_{GS} - V_T $	Gesättigt: $ V_{DS} \geq V_{GS} - V_T $
NMOS: $I_D = \beta \cdot \left[(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2} \right] \cdot (1 + \lambda \cdot \Delta V_{DS})$	$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2 \cdot (1 + \lambda \cdot \Delta V_{DS})$
PMOS: $I_D = -\beta \cdot \left[(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2} \right] \cdot (1 - \lambda \cdot \Delta V_{DS})$	$I_D = -\frac{\beta}{2} (V_{GS} - V_T)^2 \cdot (1 - \lambda \cdot \Delta V_{DS})$

Ohne Berücksichtigung der **Kanallängenmodulation**: **blauen Term = 1** bzw $\lambda = 0$ setzen
Transkonduktanz-Parameter β :

β ist abhängig davon, ob der Transistor gesättigt ist. In der Praxis wird diese Unterscheidung jedoch **nicht** gemacht. Im **Design** kann β durch das Verhältnis von Kanalbreite W und -länge L beeinflusst werden.

$$\beta = \underbrace{\mu_{COX}}_{\beta_0} \frac{W}{L}$$

Kanallängenmodulation λ und Early-Spannung V_E :

Die Kanallängenmodulation beschreibt die Nichtidealität der spannungsgesteuerten Stromquelle (im Sättigungsbetrieb).
Idealfall: $\lambda = 0 \rightarrow L = \infty$
$$\lambda = \frac{1}{V_E} = \frac{1}{a_E \cdot L}$$

Achtung: V_E ist typischerweise negativ, wird jedoch **immer positiv angegeben**. Grafisch entspricht V_E der Spannung V_{DS} , bei welcher die Verlängerung der Ausgangskennlinie (Sättigung) die V_{DS} -Achse schneidet.

Body-Effekt:

Der Body-Effekt beschreibt die **Abhängigkeit der Schwellenspannung V_T** von der Source-Bulk-Spannung V_{SB} als

$$V_T = V_{T0} \pm \Delta V_T \quad \text{mit} \quad \Delta V_T = \gamma \left(\sqrt{|V_{SB}| + |2\Phi_F|} - \sqrt{|2\Phi_F|} \right)$$

- > **Body-Effekt nur wirksam, wenn $V_{SB} \neq 0\text{ V}$**
- > Reminder: Bulk nur gezeichnet, wenn nicht auf V_{DD} oder V_{SS}

Das Fermi-Potential Φ_F ist prozess- wie auch temperaturabhängig. Zudem ist es abhängig von der Dotierungsstärke.

$\Phi_F = \frac{kT}{q} \ln\left(\frac{N_A}{n_i}\right)$	n_i Intrinsic ladungsdichte von Silizium
$\gamma_N \approx 1.46 \sqrt{V}$	N_A Ladungsdichte der Akzeptoren
$\gamma_P \approx 1.08 \sqrt{V}$	γ Body-Effekt-Konstante
	T Absolute Temperatur
	k Boltzmann-Konstante $1.380\,649 \cdot 10^{-23} \text{ J K}^{-1}$
	q Elementarladung $1.602 \cdot 10^{-19} \text{ C}$

2.6.2 Weak Inversion

EXP-Bereich: $ V_K(I_D) < V_{GS} \leq V_M(I_D) $ bzw. $ I_K < I_D \leq I_M $	
Ungesättigt: $ V_{DS} < V_{GS} - V_T $	Gesättigt: $ V_{DS} \geq V_{GS} - V_T $
NMOS: $I_D = I_M \cdot e^{\frac{V_{GS}-V_M}{n_M V_{temp}}} \cdot (1 - e^{-\frac{V_{DS}}{V_{temp}}}) \cdot (1 + \lambda \cdot \Delta V_{DS})$	$I_D = I_M \cdot e^{\frac{V_{GS}-V_M}{n_M V_{temp}}} \cdot (1 + \lambda \cdot \Delta V_{DS})$
PMOS: $I_D = I_M \cdot e^{-\frac{V_{GS}-V_M}{n_M V_{temp}}} \cdot (1 - e^{\frac{V_{DS}}{V_{temp}}}) \cdot (1 - \lambda \cdot \Delta V_{DS})$	$I_D = I_M \cdot e^{-\frac{V_{GS}-V_M}{n_M V_{temp}}} \cdot (1 - \lambda \cdot \Delta V_{DS})$

Ohne Berücksichtigung der **Kanallängenmodulation**: **blauen Term = 1** bzw $\lambda = 0$ setzen
Parameter der Formel:

Temparaturspannung	$V_{temp} = \frac{kT}{q} \approx 86.2 \mu\text{V K}^{-1} \cdot T$
(Spezifischer Drainstrom)	$I_M = \frac{W}{L} I'_M = \frac{W}{L} I_{M,0}$
Subthreshold Slope Factor	$n_M = 1 + \frac{\gamma}{2\sqrt{V_{SB} + \Phi_0}}$ mit $\Phi_0 = 2\Phi_F \approx 0.6\text{ V}$
Kanallängenmodulation	$\lambda = \frac{1}{V_E} \approx \frac{1}{a_E L}$

2.6.3 Bereiche ohne Berechnungsformeln

In den drei verbleibenden Bereichen sind **keine Berechnungsformeln für I_D** vorhanden.

Bereich	Grenzen	Im MOD-Bereich (moderate inversion) liefern die Formeln der weak bzw. strong inversion katastrophal falsche Resultate!
LECK	$V_K(I_D) < V_{GS} < V_M(I_D)$	
MOD	$V_M(I_D) < V_{GS} < V_H(I_D)$	
	$V_H(I_D) = V_T(I_D) + x_H(I_D)$	Es ist daher enorm wichtig, den Arbeitsbereich des Transistors korrekt zu bestimmen.
LIN	$V_L(I_D) < V_{GS}$	

2.7 Modellierung eines MOS-FET

2.7.1 Modellieren im Arbeitspunkt

Der Transistor ist sehr komplex. Daher wird er in einem Arbeitspunkt folgendermassen vereinfacht vereinfacht und modelliert:

1. Definieren des Arbeitspunkts
2. Linearisierung im Arbeitspunkt mittels Ersatzschaltung
3. Mit den linearisierten Grössen rechnen

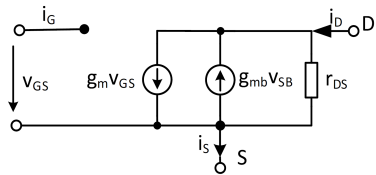
2.7.2 Bestimmung des Arbeitspunkts

Um den Zustand eines MOS-FET zu bestimmen, wird wie folgt vorgegangen:

1. V_{GS} bestimmen
2. Ausgangsstrombereich mittels V_{GS} bestimmen
 $|V_{GS}| \geq V_H \rightarrow$ strong inversion
 $|V_{GS}| \leq V_M \rightarrow$ weak inversion
3. V_{DS} ermitteln
4. $V_{DS,sat}$ ausrechnen (Strombereich beachten)
strong inversion: $V_{DS,sat} = V_{GS} - V_T$
weak inversion: $V_{DS,sat} \approx 5 \cdot V_{temp} \approx 130\text{ mV}$
5. Ausgangsspannungsbereich durch vergleich von $|V_{DS}|$ mit $|V_{DS,sat}|$ ermitteln
 $|V_{DS}| < |V_{DS,sat}| \rightarrow$ ungesättigt
 $|V_{DS}| > |V_{DS,sat}| \rightarrow$ gesättigt

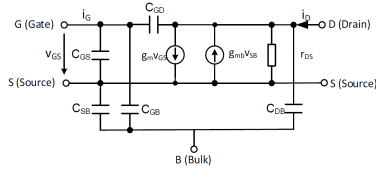
2.7.3 Kleinsignalersatzschaltungen des FET

Niederfrequenz (Pi-Ersatzschaltung):



- Ideale spannungsgesteuerte Stromquelle: $I_D = f(V_{GS})$
- Berücksichtigung von Kanallängenmodulation: g_0 bzw. r_{DS}
- Berücksichtigung von Body-Effekt: $g_{mb} \cdot V_{SB}$

Hochfrequenz:



Wenn Source und Bulk verbunden sind werden

- C_{GB} und C_{GS} parallel geschaltet und
- C_{SB} kurzgeschlossen.

Parametrisierung:

1. Grosssignalanalyse um AP zu bestimmen.
2. Parameter nach Formel bestimmen:

$$g_m = \frac{d}{dV_{GS}} I_D \quad g_0 = r_{DS} = \frac{d}{dV_{DS}} I_D \quad g_{mb} = \frac{d}{dV_{SB}} I_D$$

oder

Strong Inversion:

$$g_m = \mu C_{ox} \frac{W}{L} (V_{GS} - V_T) = \sqrt{2\mu C_{ox} \frac{W}{L} I_D}$$

$$g_{mb} = -g_m \frac{\gamma}{2\sqrt{|V_{SB}| + |2\Phi_F|}} = -g_m(n_m - 1)$$

Ungesättigt:

$$g_0 = \mu C_{ox} \frac{W}{L} ((V_{GS} - V_T) - V_{DS})$$

Gesättigt:

$$g_0 = \lambda I_{DS,sat} = \frac{I_D}{V_E + V_{DS}} \approx \frac{I_D}{a_E L + V_{DS}}$$

Weak Inversion:

$$g_m = \frac{I_D}{n_M V_{temp}}$$

→ Unabhängig von der Geometrie des Transistors!

$$G_{mb} = -g_m \frac{\gamma}{2\sqrt{|V_{SB}| + |2\Phi_F|}} = -g_m(n_m - 1)$$

Ungesättigt:

g_0 : Wird üblicherweise simuliert

Gesättigt:

$$g_0 = \lambda I_{DS,sat} = \frac{I_D}{V_E + V_{DS}}$$

2.8 Zusammenhänge

g_m ist in der Weak Inversion unabhängig der Geometrie. Es ist für einen gegebenen Drainstrom möglich, Transistoren, die in Weak Inversion wie auch welche, die in Strong Inversion sind herzustellen. Das g_m steigt beim Transistor in Strong Inversion

2.9 Bestimmung von Ersatzschaltbildern – Allgemein

2.9.1 Grosssignalersatzschaltung

Zur Bestimmung des **Arbeitspunkts** bzw. aller Gleichspannungen.

AC-Spannungsquellen durch Kurzschlüsse ersetzen.

AC-Stromquellen durch Unterbrüche ersetzen.

Kondensatoren durch Unterbrüche ersetzen.

Spulen durch Kurzschlüsse ersetzen.

2.9.2 Kleinsignalersatzschaltung

Zur Berechnung von Verstärkungsfaktoren und Eingangswiderständen für AC-Signale.

DC-Spannungsquellen durch Kurzschlüsse ersetzen.

DC-Stromquellen durch Unterbrüche ersetzen.

Nichtlineare Bauteile durch deren Kleinsignalersatzschaltbild ersetzen.

Koppel- und Bypass-Kondensatoren durch Kurzschlüsse ersetzen.