

MiniUART（简易异步通信单元）设计文档

1. RS-232 串行通信概述

面向 RS232 协议的异步通信系统由 2 部分组成，一部分是 UART，一部分是 RS232 电平转换电路。

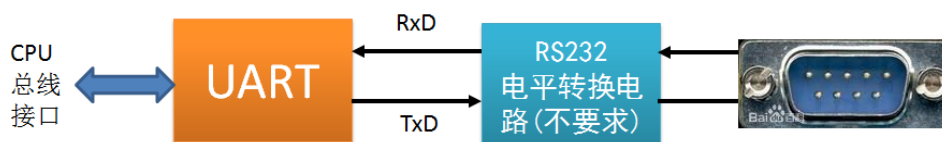


图 1 RS-232 通信基本结构

RS-232 之所以需要电平转换电路，是因为 RS-232 外部传输线的电平与计算机内部的电平不同。例如，对于 Tx/D 和 Rx/D 而言，在 RS-232 外部的传输线的电平采用如下规则：

- ♦ 逻辑 1: $-3V \sim -15V$
- ♦ 逻辑 0: $+3 \sim +15V$

RS-232 的外部传输线除了 Tx/D 和 Rx/D 外，还包括 Modem 控制与状态信号。但在大多数短距离(15 米以内)点到点应用场合，Tx/D 和 Rx/D 已满足应用需求了。在借助电话线进行长距离传输时，需要 Modem 完成数字化的 Tx/D 和 Rx/D 信号的调制和解调功能。

一般计算机上有 2 个 RS-232 接口，俗称 COM1 和 COM2。但随着 USB 的普及，越来越多的计算机上取消了速度相对低很多的 RS-232 通信接口。

2. MiniUART 内部结构

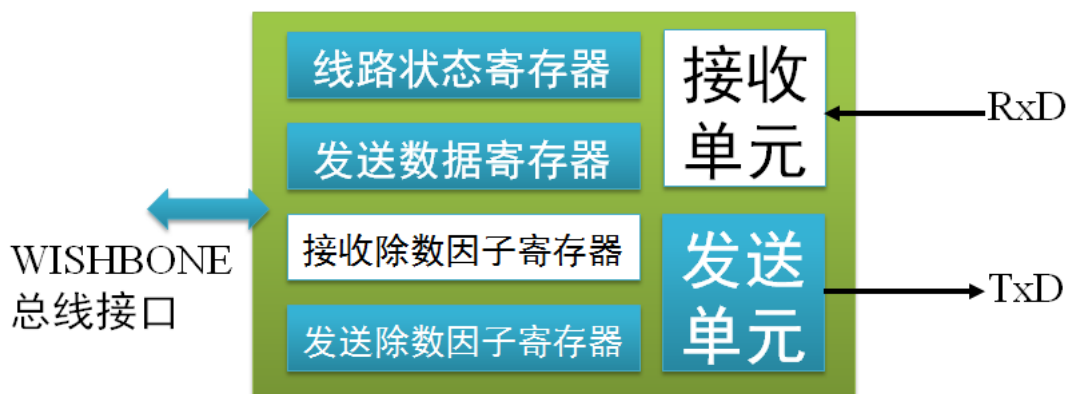


图 2 MiniUART 基本结构

3. MiniUART 寄存器

MiniUART 内部包括 4 个寄存器，分别是数据寄存器、线路状态寄存器和 2 个除数寄存器。

当读取未定义寄存器时，UART 返回 0；当写未定义寄存器时，值被忽略。

表 3-1 UART 寄存器

| 偏移 | 寄存器 | 寄存器描述 | R/W | 复位值 |
|----|----------|---|-----|-----|
| 0h | DATA | 数据寄存器。 当 WE_I 信号无效时，表明读取 UART 数据； 当 WE_I 信号有效时，表明写入 UART 数据 | R/W | 0h |
| 1h | Reserved | 保留 | | 0h |
| 2h | Reserved | 保留 | | 0h |
| 3h | Reserved | 保留 | | 0h |
| 4h | LSR | 线路状态寄存器 | R | |
| 5h | DIVR | 接收除数寄存器 | R/W | 未定义 |
| 6h | DIVT | 发送除数寄存器 | R/W | 未定义 |

3.1. DATA（数据寄存器）

DATA 是一个复用的地址。当总线为写周期时，数据将被写入 UART 内部的发送模块；当总线为读周期时，数据将来自 UART 内部的接收模块。

DATA 只定义了低 8 位，高 24 位均无定义。当读取 DATA 寄存器时，未定义位始终为 0；当写入 DATA 寄存器时，未定义位被忽略。

表 3-2 UART 数据寄存器格式

| Bit mnemonic | Bit No. | Description | R/W | Value After Reset |
|--------------|---------|-----------------|-----|-------------------|
| Reserved | 31:8 | 保留 | — | 0 |
| DATA | 7:0 | 8 位发送数据/8 位接收数据 | R/W | 未定义 |

3.2. LSR（线路状态寄存器）

LSR 寄存器主要用于提供数据接收和发送的状态。LSR 为只读寄存器。当读取 LCR 寄存器时，未定义位始终为 0。

表 3-3 UART 线路状态寄存器格式

| Bit mnemonic | Bit No. | Description | R/W | Value After Reset |
|--------------|---------|-------------|-----|-------------------|
| Reserved | 31:6 | 保留 | — | 0 |

| | | | | |
|----------|-----|--|---|---|
| THRE | 5 | 发送保持器空 0: 发送保持器非空 1: 发送保持空（可以写入新的数据） | R | 1 |
| Reserved | 4:1 | 保留 | — | 0 |
| DR | 0 | 接收数据就绪 0: 数据无效 1: 数据有效 | R | 0 |

3.3. DIVR（接收除数寄存器）

在串行通讯接收端，为了能够准确的判断每位串行输入，特别是准确判断空闲位和起始位是非常重要的。为此，接收端单元使用 8 倍发送波特率的时钟对串行输入进行扫描。接收波特率由 f_{CLK_UART} 和相应的除数因子确定，计算公式如下：

$$\text{接收波特率} = \frac{f_{CLK}}{(DIVR + 1) \times 8}$$

通过对 DIVR 的设置，UART 可支持多种波特率，包括常见的 9600、19200、38400、57600 和 115200。表 3-4 给出了接收波特率因子在 f_{CLK_UART} 为 25MHz 时的若干可能值。

表 3-4 UART 接收除数寄存器格式

| Bit mnemonic | Bit No. | Description | R/W | Value After Reset |
|--------------|---------|--|-----|-------------------|
| Reserved | 31:9 | 保留 | — | 0 |
| DIVR | 8:0 | 接收波特率除数因子。 波特率 波特率因子 9600 145H 19200 A2H 38400 50H 57600 35H 115200 1AH | R/W | 145H |

3.4. DIVS（发送除数寄存器）

发送波特率由 f_{CLK_UART} 和相应的除数因子确定，计算公式如下：

$$\text{发送波特率} = \frac{f_{CLK_UART}}{DIVS + 1}$$

通过对 DIVS 的设置，UART 可支持多种波特率，包括常见的 9600、19200、38400、57600 和 115200。表 3-5 给出了波特率因子在 为 25MHz 时的若干可能

值。

表 3-5 UART 发送除数寄存器格式

| Bit mnemonic | Bit No. | Description | R/W | Value After Reset |
|--------------|---------|---|-----|-------------------|
| Reserved | 31:16 | 保留 | — | 0 |
| DIVR | 15:0 | 接收波特率除数因子。 波特率 波特率因子 9600 A2Bh 19200 515h 38400 28Ah 57600 1B1h 115200 D8h | R/W | A2h |

4. MiniUART 模块接口信号定义

MiniUART 接口信号包括符合 WISHBONE 规范的 SLAVE 信号、一对输入输出串行信号—RxD 和 TxD，及中断请求信号。RxD 和 TxD 需要与 FPGA 外部对应引脚连接。中断请求信号需要在 FPGA 内部路由至中断控制器的某个中断输入。

MiniUART 只支持单字读写周期，不支持 Burst 总线周期。

表 4-1 UART 接口信号定义

| 信号名 | 方向 | 描述 |
|-------------|----|--|
| CLK_I | I | 时钟 |
| RST_I | I | 复位信号 |
| ADD_I[4:2] | I | 地址输入 0h: 数据寄存器。 3h: 线路控制寄存器 4h: 线路状态寄存器 5h: 接收除数寄存器 6h: 发送除数寄存器 |
| STB_I | I | SLAVE 选通 |
| WE_I | I | 写使能 |
| DAT_I[31:0] | I | 32 位数据输入 |
| DAT_O[31:0] | O | 32 位数据输出 |
| RxD | I | 接收数据线 |
| TxD | O | 发送数据线 |