

分类号 TP316;TP872 密级 公开

重庆邮电大学硕士学位论文

论文题目 无线局域网可视电话硬件设计与实现

英文题目 Hardware Design and Implementation of
WLAN Videophone

硕士研究生 张辉

指导教师 龙昭华 教授 蒋贵全 副教授

学科专业 计算机系统结构

论文提交日期 2010 年 5 月 28 日 论文答辩日期 2010 年 5 月 29 日

论文评阅人

答辩委员会主席 重庆大学 李祖枢 教授

2010 年 5 月 29 日

独 创 性 声 明

本人声明所呈交的学位论文是本人在导师指导下进行的研究工作及取得的研究成果。据我所知，除了文中特别加以标注和致谢的地方外，论文中不包含其他人已经发表或撰写过的研究成果，也不包含为获得 重庆邮电大学 或其他教育机构的学位或证书而使用过的材料。与我一同工作的同志对本研究所做的任何贡献均已在论文中作了明确的说明并表示谢意。

学位论文作者签名：张辉 签字日期：2010年5月28日

学位论文版权使用授权书

本学位论文作者完全了解 重庆邮电大学 有关保留、使用学位论文的规定，有权保留并向国家有关部门或机构送交论文的复印件和磁盘，允许论文被查阅和借阅。本人授权 重庆邮电大学 可以将学位论文的全部或部分内容编入有关数据库进行检索，可以采用影印、缩印或扫描等复制手段保存、汇编学位论文。

（保密的学位论文在解密后适用本授权书）

学位论文作者签名：张辉 导师签名：张辉
签字日期：2010年5月28日 签字日期：2010年5月28日

摘要

随着计算机技术和通信技术的发展,使得人们对通信服务提出了更高的要求,可视电话应运而生。V2IP (Video and Voice over IP, 语音视频电话)能够满足人们日益迫切的视频服务需求, V2IP 与无线局域网相结合可以为用户提供更加便利的服务, WVphone (WLAN Videophone, 无线局域网可视电话)正是 V2IP 技术和无线局域网技术相结合的产物。

本课题作为国家标准委员会的“无线局域网可视电话技术与标准化研究”开发项目的一部分,其主要目的就是设计并实现一个基于无线局域网的可视电话原理样机,从而验证“无线局域网可视电话技术规范”。本文的重点是硬件电路设计,并使用 Candece 设计工具完成了硬件电路设计。

本文首先给出了 WVphone 的总体要求,分析了 WVphone 实现的系统架构,给出了以飞思卡尔 ARM9 控制芯片 i.MX27 为核心的 WVphone 系统框图。其次,对硬件系统的各主要模块(应用处理器、存储器、电源管理芯片、LCD 等)的功能以及实现方法进行了详细的说明。接着,讨论了系统 PCB 的设计以及调试,包括 WVphone 的 PCB 设计方案,布局安排,布线规则,硬件的调试过程和调试结果。最后,研究嵌入式 Linux 设备驱动程序的开发,在对电源管理芯片工作原理进行分析的基础上,给出了一种基于 C/S 体系结构的设备驱动程序框架,设计并实现了 Linux2.6 内核下电源管理芯片的硬件驱动。

关键词: 可视电话, 印刷电路板, V2IP, 设备驱动

Abstract

With the development of computer and communication technology, people have more requests for communication services. Thus, video phone comes into being. V2IP (Video and voice over IP) meet the growing demand for video services, V2IP combined with Wireless LAN can provide more convenient services for users. WVphone (WLAN Videophone) is the product of combination of V2IP and WLAN.

As a part of “WLAN videophone technology and standardization research” of National Standards Committee, this article mainly aims at designing and implementing videophone prototype based WLAN to verify the “Videophone Specification Over WLAN”. This paper focuses on the hardware circuit design, and makes use of Candence tools to complete the circuit design.

At the first part of this paper, main requirements of WVphone are given, and system block diagram based on Freescale ARM9 core i.MX27 though analyzing system architecture of WVphone are shown. Then, more details are given of functions and realization of main hardware modules including application processor, memory, Power Management Chip, LCD, etc. Followed by discussion of design of PCB and debugging including design scheme, distribution plan, routing rules, hardware debugging process and debugging results. Finally, through research of embedded Linux device driver development, device driver framework based on C/ S architecture is given on working principle analysis of Power Management Chip, and a device driver under Linux2.6 kernel is designed and implemented for the power management chip.

Key words: Videophone, PCB, V2IP, Linux Device

目录

摘要	I
Abstract	II
第一章 绪论	1
1.1 课题研究背景	1
1.2 可视电话技术综述	2
1.2.1 视频编解码技术	2
1.2.2 信令技术	3
1.2.3 无线局域网技术和 WAPI	3
1.3 本文的主要工作与结构安排	4
1.3.1 论文的主要工作	4
1.3.2 论文的组织结构	4
第二章 系统架构及总体方案设计	5
2.1 无线局域网可视电话总体要求	5
2.2 嵌入式处理器的分类	6
2.3 无线局域网可视电话的系统架构	7
2.3.1 多处理器系统架构	7
2.3.1 基于应用处理器的双处理器系统架构	7
2.4 总体方案设计	8
2.4.1 应用处理器的选择	8
2.4.2 i.MX27 处理器	11
2.4.3 无线局域网可视电话整体架构	12
2.5 本章小结	13
第三章 硬件系统详细设计	14
3.1 时钟模块	14
3.2 存储器模块	14
3.2.1 FLASH 接口电路	14
3.2.2 SDRAM 接口电路	16
3.3 视频输入输出模块	17
3.3.1 视频输入模块	17
3.3.2 视频输出模块	19

3.4 音频输入输出模块	20
3.5 通信接口模块	22
3.5.1 RS232 串口	22
3.5.2 以太网接口	22
3.5.3 SD 接口	24
3.5.4 USB 接口	24
3.6 无线模块及其接口	25
3.6.1 无线模块	25
3.6.2 i.MX27 和无线模块的接口	26
3.7 电源管理模块	26
3.7.1 常用的稳压电源	27
3.7.2 电源管理实现的方案	27
3.8 本章小结	29
第四章 系统的 PCB 设计	30
4.1 PCB 设计技术	30
4.1.1 PCB 的压层结构	30
4.1.2 PCB 的总体布局布线	32
4.1.3 高速 PCB 设计技术	32
4.2 可视电话 PCB 板的总体设计方案	34
4.2.1 可视电话 PCB 板的设计难点	34
4.2.2 可视电话 PCB 板总体设计	34
4.3 电路板设计流程	36
4.4 硬件调试	37
4.5 调试结果	39
4.6 本章小结	40
第五章 硬件驱动程序设计	41
5.1 嵌入式 Linux 操作系统	41
5.2 Linux 设备驱动程序	42
5.2.1 Linux 驱动程序概述	42
5.2.2 Linux 设备驱动程序与整个软硬件之间的关系	43
5.2.3 Linux 设备驱动程序的结构	43
5.3 电源管理芯片的驱动设计与实现	44
5.3.1 C/S 架构的设备驱动框架	44
5.3.2 PMIC 服务器驱动功能分析	46

5.3.3 PMIC 服务器驱动功能实现.....	46
5.3.4 PMIC 触摸屏客户端驱动实现.....	48
5.4 MC13783 驱动测试	50
5.4.1 测试程序设计	50
5.4.2 PMIC 服务器驱动模块测试.....	51
5.4.3 PMIC 触摸屏客户端测试.....	53
5.5 本章小结	54
第六章 结论及未来的工作	55
6.1 结论	55
6.2 未来的工作	55
致 谢	56
攻硕期间从事的科研工作及取得的研究成果	57
参考文献	58

第一章 绪论

1.1 课题研究背景

V2IP(Video and Voice over IP, 语音视频电话)是可视 VoIP(Voice over Internet Protocol)电话的简称^[1], 是一种基于 IP(Internet Protocol, 互联网协议)网络的语音视频传输技术。

早期的可视电话基于 PSTN(Public Switched Telephone Network, 公共交换电话网), 但由于其低于 64kbps 的传输速率不能满足高性能视频通信的要求, 已经渐渐退出了历史舞台。随后出现基于 ISDN 的可视电话, 其系统带宽满足视频数据的传输需要, 但由于 ISDN 的普及率不高, 限制了可视电话的发展^[2]。随着 IP 网络的普及, 人们逐渐意识到将分离的语音、数据、视频网络融合为一体化是未来网络发展的大趋势, V2IP 在这一背景下应运而生。V2IP 是指在基于 IP 的数据网上进行语音、视频数据传输, 既可视 IP 电话。

最早对可视电话的研究可以追溯到 20 世纪 60 年代, 直到 20 世纪 90 年代, 国际标准化组织才陆续推出一系列适用于可视电话的音视频编解码标准和信令标准, 可视电话从此有了统一的技术标准, 基于 IP 的可视电话技术在这一大背景下得到了快速发展。

可视电话的应用前景非常广泛, 专家预计, 在未来 5 到 10 年内, 将会有 10-15% 的普通电话会被可视电话替代, 而 V2IP 又是整个可视电话市场的主导力量, 有着巨大的市场潜力。V2IP 广泛应用于基于 IP 网络的个人视频通信或公司内部的视频会议中, 例如校园局域网内部的视频通信系统。将 V2IP 所在的 IP 网络通过转换网关如果连接到 PSTN 网络, 就能实现它和普通电话的通信; 如果连接到 3G 网络, 就能实现和 3G 手机的视频通信^[3]。随着国内电信业对 3G 网络的大规模推广, V2IP 应用将会占领越来越多的市场。

与此同时, 随着 WLAN(Wireless Local Area Network, 无线局域网)^[4]技术的日益发展与成熟, 新的技术和标准不断涌现, 如 IEEE802.11(1Mb/s~2Mb/s)、IEEE802.11b(5.5Mb/s~11Mb/s)、IEEE802.11a(10Mb/s~54Mb/s)、IEEE802.11g(22Mb/s~54Mb/s) 及 HiperLAN2、HomeRF 和 Bluetooth, 我国宽带无线 IP 标准工作组也制定了 GB 15629.11(即支持 WAPI 安全协议的无线局域网标准)系列标准^[5], 无线局域网网络随着其成本的逐渐降低必将以其综合成本低、维护方便、架设简单等优势取代传统的有线网络, 走进企业部门及千家万户。WLAN 技术标准的

不断发展和完善为无线局域网技术的不断进步提供了理论依据，同时也为无线局域网可视电话的发展起到巨大的促进作用。

无线局域网可视电话技术与标准化研究项目所研制的 WVphone (WLAN Videophone, 无线局域网可视电话), 是支持 IP 应用的移动通信终端设备, 它利用最近的 WLAN 接入点, 接入因特网, 通过遍布全球的 Internet 进行视频、音频、数据的通信, 是未来包括下代互联网 (NGN/NGI) 的一大热点, 也是第 3、4 代移动通信应用不可或缺的终端产品。对于已经布置了 VoIP 语音的企业只需升级 WVphone 终端就可实现视频功能。

1.2 可视电话技术综述

1.2.1 视频编解码技术

视频编解码技术是指视频数据的压缩与解压缩, 由于网络带宽和存储介质容量的限制, 有必要在保证服务质量的前提下, 在发送方选择合适的编解码标准对采集到的视频数据压缩, 并在接收方将接收到的数据解压缩为原始视频。目前应用比较广泛的有 MPEG-4、H.263、H.264 等^[6]。

H.263 是 ITU-T 为低于 64kb/s 的窄带通信信道制定的视频编码标准。它是在 H.261 基础上发展起来的, 其支持的图像格式有 S-QCIF、QCIF、CIF、4CIF 或者 16CIF 的彩色 4:2:0 亚取样图像。H.263 的运动补偿使用半像素精度。其数据流层次结构的某些部分在 H.263 中是可选的, 使得编解码可以配置成更低的数据率或更好的纠错能力。

MPEG-4 初衷是针对视频会议、可视电话的超低比特率编码的, 与传统视频编码标准的最大不同在于第一次提出了基于对象的视频编码新概念, 基于内容的交互性是 MPEG-4 标准的核心思想。MPEG-4 利用很窄的带宽, 通过帧重建技术、数据压缩, 以求用最少的数据获得最佳的图像质量。

H.264 是由 ITU-T 和 ISO/IEC 的联合开发组共同开发的最新国际视频编码标准。它是在 MPEG-4 技术的基础之上建立起来的, 在同等图象质量下的压缩效率比以前的标准提高了 2 倍以上。H.264 性能的改进是以增加复杂性为代价而获得的。其编码的计算复杂度大约相当于 H.263 的 3 倍, 解码复杂度大约相当于 H.263 的 2 倍。虽然增加了计算复杂度, 但 H.264 具有高效编码与低码流、高质量的图象、容错能力强、网络适应性强等其他压缩技术无法比拟的特点。

1.2.2 信令技术

信令技术保证电话呼叫的顺利实现和话音质量，它用来控制会话的建立，修改和终止，同时可以传递和协调双方的媒体信息。目前被广泛接受的 VoIP 控制信令体系包括 ITU-T 的 H.323^[7]系列和 IETF 的会话初始化协议 SIP^[8]。

H.323 是 ITU-T(国际电信联盟电信标准部)制定的标准。H.323 发展的较为成熟，其主要参考了传统 PSTN(公共交换电话网)的呼叫控制和信令架构，采用 ISDN 的设计思想，使用 Q.931 协议完成呼叫的建立和释放，明显带有电信网可管理性和集中的特征，其高度的稳定性和可靠性赢得了广泛的应用。

SIP 称为会话初始协议，是 IETF 于 1999 年提出的一个在基于 IP 网络中，特别是 Internet 这种结构的网络环境中，实现实时通信应用的一种信令协议，用于创建、修改、终结一个或多个参与者的会话。作为 IETF 提出的标准，SIP 协议在很大程度上借鉴了其它各种广泛存在的 Internet 协议，如 HTTP (Hypertext Transfer Protocol)、SMTP (Simple Mail Transfer Protocol) 等。和这些协议一样，SIP 也采用基于文本的编码方式，这也是 SIP 协议同视频通信领域其它现有标准相比最大的特点之一。

1.2.3 无线局域网技术和 WAPI

WLAN (Wireless Local Area Network, 无线局域网)是无线宽带技术之一，在过去数年已经得到了飞速发展。无线局域网具有灵活性和移动性的特点，采用简单的点对点技术，由基础架构网络提供分布式的数据连接和漫游，与有线局域网相比有互补的功能，但又没有线缆的限制，容易设置。目前，无线局域网领域的两个典型标准是 IEEE 802.11 系列和 HiperLAN 系列标准，得到广泛应用的技术是 802.11 家族，市场上的产品主要支持 802.11a/b/g 技术。

802.11 网络由分布式系统、AP 接入点、无线媒质和工作站四个实体组成，如图 1.1 所示。

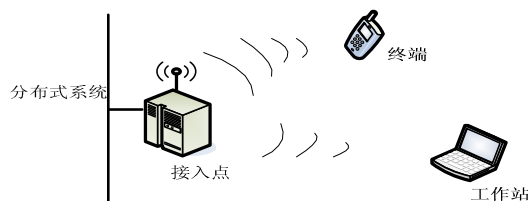


图 1.1 802.11 局域网组成实体

WAPI^[9]是无线局域网中的一种安全机制。WAPI 采用国家密码管理委员会办公室批准的公开密钥体制的椭圆曲线密码算法和秘密密钥体制的分组密码算法，实

现了设备的身份鉴别、链路验证、访问控制和用户信息在无线传输状态下的加密保护。此外，WAPI 从应用模式上分为单点式和集中式两种，可以彻底扭转目前 WLAN 采用多种安全机制并存且互不兼容的现状，从根本上解决安全性和兼容性问题。所以我国强制性地要求相关商业机构执行 WAPI 标准。

1.3 本文的主要工作与结构安排

1.3.1 论文的主要工作

本文的主要工作有：

(1) 根据系统要求，研究可视电话所涉及的关键技术，给出了硬件系统的总体设计方案。分析主处理器 i.MX27 以及外围模块（电源管理模块、存储器模块、视频输入输出模块等）的工作原理，在此基础上完成了硬件系统原理图的设计。

(2) 给出了系统的 PCB 设计方案，使用 Candence 设计工具完成可视电话硬件的 PCB 设计，并完成了整个硬件的调试。

(3) 研究嵌入式 Linux 操作系统以及嵌入式 Linux 设备驱动程序的开发，完成了 Linux 下基于 C/S 框架结构的触摸屏客户端设备驱动。

1.3.2 论文的组织结构

全文共分六章，各章的主要内容如下：

第一章：介绍课题的研究背景，可视电话涉及的关键技术（视频编解码技术、信令技术、无线局域网技术），并简要介绍本文的主要工作。

第二章：首先介绍了系统总体要求，通过分析可以采用的系统架构以及处理器选型，给出了基于飞思卡尔应用处理器 i.MX27 为核心的无线局域网可视电话的系统框图。

第三章：对硬件系统的各主要模块（应用处理器、存储器、电源管理芯片、LCD 等）的功能以及实现方法进行了详细的说明，给出了部分模块的硬件原理图。

第四章：介绍了 PCB 设计技术，给出了整个系统印刷电路板（PCB）的总体设计方案，使用 Candence PCB 设计软件完成了可视电话电路板的设计。

第五章：介绍了嵌入式 Linux 操作系统下的硬件设备的驱动开发，通过分析电源管理芯片的功能特点，给出了一种基于 C/S 体系结构的驱动程序框架，并基于此框架实现了触摸屏客户端的 Linux 设备驱动。

第六章：总结全文，指出需要进一步改进的地方。

第二章 系统架构及总体方案设计

2.1 无线局域网可视电话总体要求

根据《无线局域网可视电话技术规范》标准草案规定，无线局域网可视电话（WVphone）的功能，包括基本功能和补充功能，其中基本功能是可视电话中必须具备的功能项。补充功能包括网页浏览，多方通话，文件传输等功能，基本功能如下：

1、呼叫功能

被叫：WVphone 接收到呼叫，并作出必要的响应；

主叫：WVphone 发起呼叫。

话音通话

WVphone 必须能够接收话音通话呼叫，摘机时能够进行正常实时通话；

WVphone 必须能够发起话音通话呼叫，当对方摘机时能够进行正常实时通话。

视频功能

WVphone 必须能够接收视频通信呼叫，摘机时能够进行正常实时视频通信；

WVphone 必须能够发起视频通信呼叫，当对方摘机时能够进行正常实时视频通信。

2、安全接入功能

WVphone 应支持下列至少一种安全接入方式：

由 GB15629.11—2003 规范的无线局域网鉴别与保密基础架构(WAPI)标准；

WAPI 及 802.11i 双模。

3、穿越功能

WVphone 必须支持至少一种穿越 NAT/防火墙方式。可选方式 ALG、MIDCOM、STUN、TURN、Full Proxy 以及 RSIP 等。

4、网络管理功能

WVphone 系统应支持基于 SNMP 协议的网络管理功能，SNMP 协议遵循 RFC 3584 规范。

根据《无线局域网可视电话技术规范》标准草案规定，WVphone 的音视频性能要求如下：

1、WVphone 的语音要求

WVphone 传输语音数据流，需达到以下标准：时延：≤50ms；抖动：≤50ms；丢包率：≤1%。

WVphone 音频数据采集必须满足以下要求：采样频率： $\geq 8\text{kHz}$ ；量化位数： $\geq 8\text{bits}$ ，采样率和量化位数可通过通话双方通过编码方式协调确定。

2、WVphone 视频要求

WVphone 传输视频数据流，需达到以下标准：下行吞吐量 ≥ 15 帧图象/秒；上行吞吐量 ≥ 15 帧图象/秒；视频时延 $< 800\text{ms}$ ；

WVphone 视频数据采集需满足以下要求：采样频率： ≥ 25 帧/秒；采集分辨率： $\geq 160 \times 120$ 。

2.2 嵌入式处理器的分类

一般嵌入式处理器可以分为四类：嵌入式微处理器、嵌入式微控制器、嵌入式 DSP 以及嵌入式片上系统^[10]。

嵌入式微处理器（Micro Processor Unit, MPU）是由计算机中的 CPU 演变而来的。在实际应用中，一般是将微处理器安装在专门设计的电路板上，只保留与嵌入式相关的母版功能，这样可以使系统体积和功耗大幅度减小。为了适应嵌入式微处理器的特殊需求，尽管嵌入式微处理器在功能上和标准微处理器基本相同，但是在工作温度、抗电磁干扰、可靠性等方面做了加强。常见的嵌入式处理器主要包括：ARM 系列、386EX、SC-400、Am186/88、PowerPC、Motorola 68000、MIPS 等等。

嵌入式微控制器(Microcontroller Unit, MCU)又称为单片机，它将整个计算机系统集成到一块芯片中。MCU 一般以某种微处理器内核为核心，片内集成了总线、ROM/EPROM、RAM、定时/计数器、总线逻辑、I/O、看门狗、串行口、A/D、D/A、Flash RAM、EEPROM 等各种必要功能和外设。嵌入式微控制器具有单片化，体积小，功耗和成本低的特点，是嵌入式系统工业中的主流，常见的如 8051 系列。

嵌入式 DSP 处理器(Embedded Digital Signal Processor, EDSP)针对通信、图像、视频处理和语音等领域的应用。DSP 在系统接口和指令方面做了特殊设计，乘法指令一般在单周期内完成，且优化了卷积、FFT（快速傅里叶变换）、数字滤波、矩阵算法、相关等算法中的大量重复算法。目前应用最广泛的是德州仪器的 TMS320 系列以及摩托罗拉公司的 DSP56000 系列。

嵌入式片上系统（System On Chip, SOC），把各种通用处理器内核以及其它嵌入式系统外设作为 SOC 设计公司的标准库，用标准的 VHDL 等语言描述，存储在器件库中。用户只需定义出其整个应用系统，仿真通过后就可以将设计图交给半导体工厂制作样品。这样除个别无法集成的器件以外，整个嵌入式系统大部分均可集成到一块或几块芯片中去，应用系统电路板将变得很简洁，对于减小体积

和功耗、提高可靠性非常有利。SOC 追求产品系统最大包容的集成器件，是目前嵌入式应用领域的热门话题之一。

2.3 无线局域网可视电话的系统架构

2.3.1 多处理器系统架构

无线局域网可视电话多处理器系统架构^[11]如下图 2.1 所示，由四个处理器组成，分别采用了不同的处理器分别用于语音、视频和系统控制和无线传输功能。

- 一个 DSP 用来处理语音处理功能，包括语音编码/解码、音调发生和检测、回声消除以及噪声消减。
- 一个 DSP 或专用协处理器来处理视频编码和解码。
- 一个 ARM 处理器管理通话控制协议以及用户界面。
- 一个基带处理器用于提供通信接口以及 WLAN 的 MAC 和基带功能。

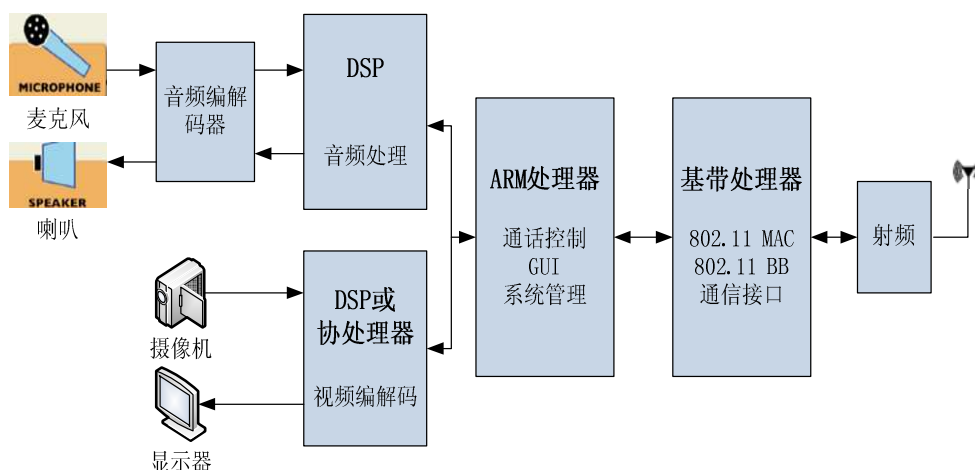


图 2.1 多处理器系统架构

早期的可视电话设计中多采用这种架构，它使用比较灵活，但会显著的增加功耗，物料成本会增加，并且需要多个编程模型和开发工具链，这反过来会导致需要更大的开发团队，增加额外的成本。

2.3.1 基于应用处理器的双处理器系统架构

多媒体应用处理器^[12]简称为应用处理器，它伴随智能手机的发展而产生，早期的普通手机一般只具有通话和短信收发的功能，其技术核心是一个语音压缩芯片，称为基带处理器。智能手机在完成语音通信功能外，还要完成视频图像采集播放、数码相机、MP3 等功能，这时普通的基带处理器已经无法处理这些附加的

功能，需要另外一个协处理器专门处理这些信号，它就是应用处理器。

应用处理器的工作模式分两种情况：一种是全软件模式；另一种是全硬件模式。全软件模式是嵌入式中央处理器加数字信号处理器，即 CPU+DSP，一个主要用来处理通信功能，另一个主要用来处理多媒体应用；全硬件模式仍然用 CPU 处理低速的数据，用专门的硬件电路处理高速的视音频信号。

另一方面，通用应用处理器的处理能力已经提高到能将所有通常用 DSP 实现的语音处理器任务由应用处理器实现，音频编解码、音频处理(DTMF 以及通话进行音调检测/产生)、语音质量增强(线路和声学回声消除和抖动缓冲等)以及其他相似的功能现在都能有效地在应用处理器上实现。

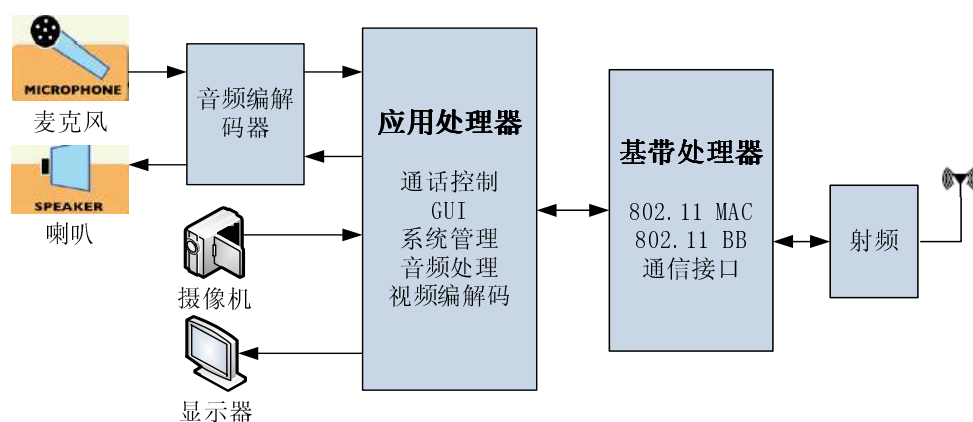


图 2.2 双处理器系统架构

基于应用处理器的双处理器系统架构如图 2.2 所示。应用处理器将所有的处理集成在单一芯片上，可降低整个软、硬件设计的复杂性，而且可大大降低可视电话的功耗，减少所需物料从而降低制造成本和硬件测试成本。这种可合成、可伸缩内核的处理器架构现在可以使整个系统提供最佳的性能表现，而且在将来也可满足广泛的设计需要并保持软件的兼容性。

2.4 总体方案设计

2.4.1 应用处理器的选择

硬件平台的核心就是处理器，产品的硬件设计要围绕处理器来展开，但嵌入式处理器的种类较多，嵌入式系统的硬件设计工作十分复杂，要求硬件设计人员在比较短的时间内完成硬件设计和制造，进而将产品推向市场，嵌入式处理器的选择原则主要有以下原则：包括低成本、低功耗、恰当的处理能力、技术指标、市场上已有的 CPU 供应商、合适的操作系统等。根据可视电话的需要，在开发前

还对市面上比较流行的一些多媒体应用处理器做了比较^[13]，如下表 2.1 所示。

表 2.1 多媒体应用处理器的比较

MCU	处理器结构	H. 264 编码	H. 264 解码	MPEG4 编码	MPEG4 解码
飞思卡尔 i.MX27	单核 ARM9	D1 720*576@25fps 720*480@30fps 全双工 工可达到 VGA 分辨率: 640x480@30fps		D1 720*576@25fps 720*480@30fps 全双工 工可达到 VGA 分辨率: 640x480@30fps	
杰德 Z228	单核 ARM9	无	无	全双工 VGA 640*480@30fps	
杰德 X900	单核 ARM9	无	D1 720*576@25fps 720*480@30fps	全双工可达到 VGA 分辨率: 640x480@30fps	
安凯 AK3223M	单核 ARM9	无	无	QVGA@30fps	QVGA@30fps
SigmaDesign 8634	单核 ARM9	无	高清 1920*1080@60fps	无	ASP@L5(D1)
三星 S3C24A0	单核 ARM9	无	无	Simple Profile@ Level3 CIF/30fps	Simple Profile@ Level3 CIF/30fps
海斯 Hi3560	ARM9+DSP	无	D1 720*576@30fps	无	MPEG-4 ASP@L5
海斯 Hi3510	ARM9+DSP	4 通道 CIF, 2 通道 Half D1, 1 通道 D1 同时编解码可以达到 30 CIF@fps、最大支持 D1 分辨率。		无	无
TI 达芬奇 TMS320DM6446	ARM9+DSP	(1) H. 264 MP@L3, 30fps SD 解码 ; (2) VC1/WMV9 Full D1 SD 解码 ; (3) MPEG-2 MP@ML SD 解码 (4) MPEG-4 ASP FULL D1 SD 解码 (5) H. 264 BP D1 编码 (6) 同时 H. 264 BP CIF 编码			

如表所示, 杰德 Z228 以及安凯 AK3223M 是只支持 MPEG4 编解码的两款应用处理器, 其中 Z228 编解码性能与 i.MX27 相当, AK3223M 性能稍差。表中 Sigma Designs 的 8634 处理器支持更高分辨率的高清 1920x1080@60fps 解码, 不支持编码, 所以 Sigma Designs 的方案是针对特定的高清 DVD、高清机顶盒市场而设计, 适用于不需要编码的高清播放市场。海斯的两款处理器 Hi3560 和 Hi3510 处理器都是 ARM9+DSP 双核架构, Hi3560 只有解码, 没有编码, 解码性能和 i.MX27 相当; 3510 支持 4 通道 CIF, 2 通道 Half D1, 1 通道 D1 同时编解码可以达到 30 CIF@fps, 适合做多路视频监控, 但全双工编解码性能较低。TI 的达芬奇方案也是通过 ARM9+DSP 双核实现的, 比较灵活, 在智能手机上应用较广, 但价格较贵。

由以上分析知, i.MX27^[14]的视频编解码综合性能是领先的。i.MX27 多媒体处理器, 编码方式灵活, 支持 H.264 又支持 MPEG4, 可以达到 H.264/MPEG4 编解码 D1 分辨率: 720x576@25fps; 720x480@30fps; 同时进行全双工编解码可以达到 VGA 分辨率: 640x480@30fps, 另外, i.MX27 可以同时进行 H.264 VGA@30fps 的编码和 MPEG4 VGA@30fps 的解码; 也能同时进行 MPEG4 VGA@30fps 编码和 H.264 VGA@30fps 解码。

除了编解码性能外, 飞思卡尔的 i.MX27 处理器还具有如下主要特点:

(1) 具有很强的图像处理能力, 内部集成了 eMMA (enhanced Multimedia Accelerator, 多媒体硬件加速器), 可以处理视频的预前处理和后处理以及类似去环状块、图像的缩放、色彩空间转换、放大等。

(2) i.MX27 采用飞思卡尔的 Smart Speed 增强技术, 该技术通过使用硬件加速器, 减轻 CPU 的工作负载, 同时使用交叉开关, 为系统提供平行处理功能, 从而实现了高级电源管理, 从而使处理器能够以更高的速度运行, 同时节约了系统功耗, 延长了电池寿命。

(3) i.MX27 处理器采用了飞思卡尔创新的动态过程温度补偿(DPTC)机制, 该机制可将电压降低到支持当前运行频率所需的最低水平, 从而节约 50% 的功耗。i.MX27 还提供多种不同的节电模式, 使设计者能在功耗与待机和恢复时间之间进行权衡。

(4) i.MX27 处理器具有丰富的外设接口, 包括丰富的连接、串行端口和扩展端口选择, 可以满足各种应用需求。

综上所述, 飞思卡尔的 i.MX27 处理器具有强大的视频编解码能力, 并具有很强的图像处理能力, 以及强大的电源管理系统, 丰富的外设接口等特点, 满足了我们无线局域网可视电话的总体要求, 故在无线局域网可视电话终端中选择 i.MX27 作为主控芯片。

2.4.2 i.MX27 处理器

i.MX27 芯片飞思卡尔半导体公司推出的多媒体应用处理器，片内集成了 H.264/MPEG4 全双工硬件编解码视频处理单元，是一款基于 ARM926EJ-S 核的 16/32 位 RISC 嵌入式微处理器，工作频率可达到 400MHz，支持 DDR 内存，90 纳米生产工艺，该处理器主要面向手持式设备、高性价比、低功耗的应用。可广泛应用于 V2IP 可视电话、网络摄像机、数字录像机、视频监控、网络广告机、智能手机、IPTV 机顶盒、移动电视、便携式多媒体播放器等产品。

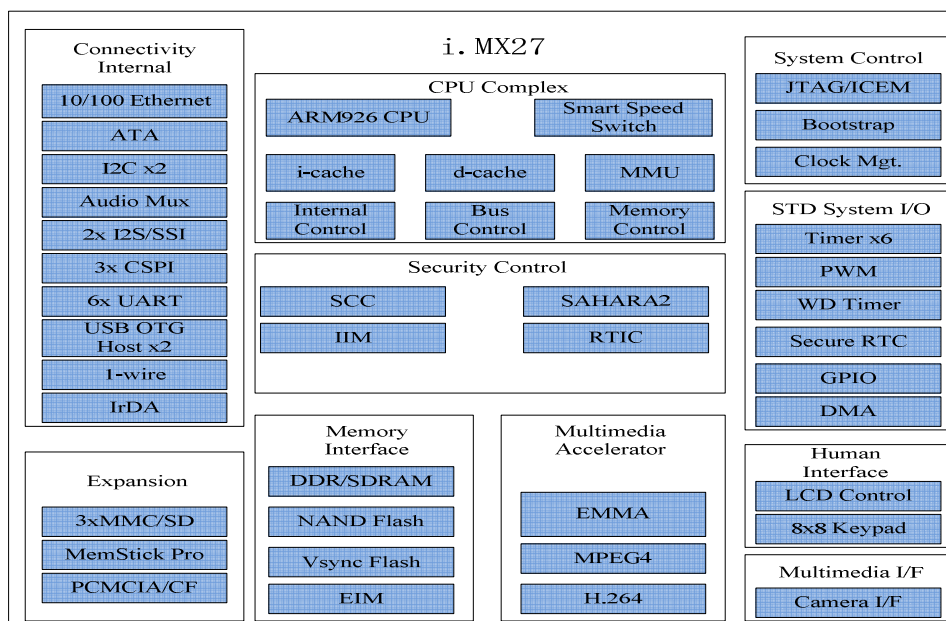


图 2.3 i.MX27 处理器功能结构图

i.MX27 的功能模块图如图 2.3 所示，从功能模块图可以看出 i.MX27 由以下 9 个功能模块组成：

(1) CPU 模块：CPU 模块内包含了 ARM926EJ-S 核，工作在 1.6V 电压下，工作频率可达到 400 MHz；工作在 1.2V 电压下，工作频率可达到 266MHz，包含 16K 字节指令 Cache 和 16K 字节的数据 Cache，采用多层 AHB 总线，并具有 16 通道的 DMA(Direct Memory Access，直接存储器访问)，支持 MMU (Memory Management Unit，内存管理单元)。

(2) 系统控制模块：主要由时钟控制模块(CCK)和 JTAG 控制器组成，通过产生、控制、分配时钟来确保最佳的电源使用和时钟信号的稳定性。

(3) 标准系统资源模块：包括 6 个通用定时器(GPT)以及脉宽调制器(PWM)、实时时钟(RTC)、看门狗电路(WDOG)、GPIO 等。

(4) 系统安全模块：i.MX27 处理器通过以下模块提供了保密性、身份验证、

完整性和合法性的架构。主要模块有：安全控制器模块(SCC)、哈希算法以及随机数生成模块(SAHARA2)、实时完整性模块(RTIC)以及芯片识别模块(IIM)。

(5) 外设接口模块：i.MX27 处理器具有丰富的外设接口，包括 3 个可配置 SPI 接口、2 个 SSI 接口、2 个 I2C 接口、6 个 UART 接口、2 个 USB 主机接口和 1 个 USB OTG 接口、1 个一线接口、1 个快速以太网接口和 1 个 ATA 接口。

(6) 外部存储器接口模块：包括 SDRAM 控制器、NAND Flash 控制器、PCMCIA 控制器、外部接口模块等。

(7) 视频编解码模块及多媒体硬件加速器模块。

(8) 人机接口模块：包括 LCD 控制器和键盘控制器。

(9) 扩展接口模块：包括 SD 卡控制器以及记忆棒主机控制器。

2.4.3 无线局域网可视电话整体架构

无线局域网可视电话系统架构为多媒体应用处理器+基带处理器的双处理器架构,通过采用一片全硬件模式工作的飞思卡尔 i.MX27 芯片取代了过去 2 片 DSP 外加 1 片 ARM 处理器的设计方案,具有硬件设计简单、可靠性高、体积小和功耗低的特点,同时,更少的芯片也带来了硬件成本的大幅降低。整个系统由应用处理器子系统和基带处理器子系统组成,应用处理器用于完成视频编解码,音频编解码,呼叫/接听等功能,基带处理器完成数据在无线局域网上的传输。以 i.MX27 为核心的无线局域网可视电话系统框图如图 2.4 所示。

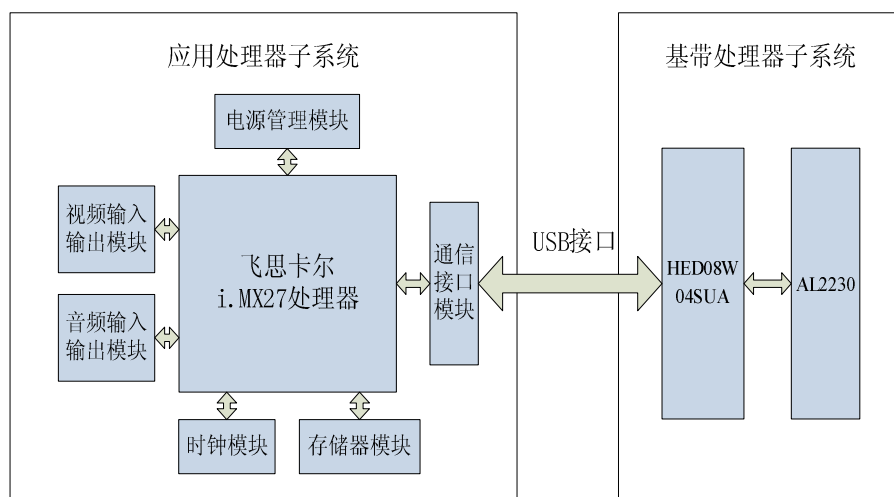


图 2.4 无线局域网可视电话系统框图

基带处理器子系统参考华大电子的 USB 无线网卡方案,由基带芯片 HED08W04SU 和射频芯片 AL2302 组成。HED08W04SU 是华大电子公司的一款符合中国无线局域网安全标准(WAPI)和 IEEE802.11a/b/g/e/i 相关标准的安全多模

无线芯片^[15]。AL2302S 是 AIROHA 公司生产的支持 2.4G 802.11 b/g 的高集成度射频收发器芯片^[16]。

以飞思卡尔 i.MX27 为核心的应用处理器子系统主要硬件功能模块包括视频输入输出模块、音频输入输出模块、存储器模块、时钟复位模块以及通信接口模块组成。其中视频输入输出模块由摄像头模块和 LCD 模块组成，摄像头模块完成视频信号的采集，LCD 模块完成视频信号的播放；音频输入输出模块完成音频信号的采集和播放；通信接口模块由 RS232 串口、以太网接口、SD 接口、USB 接口组成，应用处理器子系统和基带处理子系统之间的通信通过 USB 接口实现。

2.5 本章小结

本章首先阐明了无线局域网可视电话总体要求，然后介绍了嵌入式处理器以及可以选择的系统架构，通过对 8 款多媒体应用处理器的对比，选择了飞思卡尔的 i.MX27 处理器，并在 i.MX27 处理器主要特点及其功能模块构成详细介绍的基础上，给出了基于飞思卡尔的 i.MX27 处理器的无线局域网可视电话系统框图。

第三章 硬件系统详细设计

3.1 时钟模块

i.MX27 处理器内部的 CCM(Clock Controller module, 时钟控制器模块)集成了 MCU 锁相环模块(MPLL)和串行外设锁相环模块(SPLL), 为无线通信和其他应用提供所需的时钟频率^[14]。MCU 锁相环为 ARM 核以及包括 LCD 控制器、NAND Flash 等多数外设提供时钟, 串行外设锁相环为 USB 接口、同步串行接口等外设提供时钟。时钟控制器功能框图如图 3.1 所示。

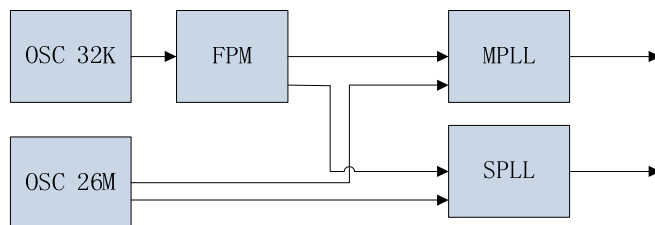


图 3.1 时钟控制器功能框图

系统采用 32.768KHZ 晶体以及 26MHZ 振荡器为 CCM 模块提供时钟源输入, 通过 CCM 模块中的 MCU 锁相环模块(MPLL) 和串行外设锁相环模块(SPLL)产生系统所需的不同频率的时钟信号。当采用 32.768KHZ 作为时钟输入时, 首先要经过一个预倍频器(FPM), 将 32.768KHZ 乘以一个 1024 的因子得到 32.554MHZ 时钟、作为 MPLL 和 SPLL 的一个时钟源。

电路图如图 3.2 所示, X2 为 26MHZ 的有源振荡器, Y3 为 32.768KHZ 晶振。

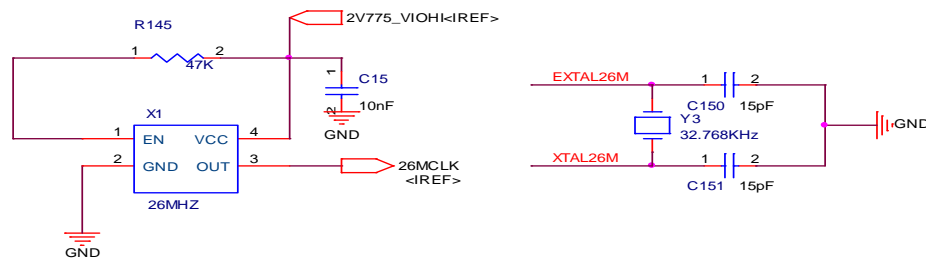


图 3.2 时钟电路图

3.2 存储器模块

3.2.1 FLASH 接口电路

FLASH 又称为闪存, 主要有 Nand Flash 和 Nor Flash 和两种, 在实际开发中,

设计者可根据产品需求来进行闪存的合理选择。i.MX27 片内集成的 NFC(Nand Flash Controller, Nand Flash 控制器)，提供了一个 Nand Flash 的标准接口，支持数据宽度为 8 位或 16 位、页面大小为 512 字节 或 2K 字节类型的 Nand Flash，最大支持的容量为 8Gbits(页面大小为 512)和 64 Gbits(页面大小为 2K) Nand Flash。NFC 集成了 2K 的内部 RAM，用于从 Nand Flash 启动。由于 i.MX27 支持从 Nand Flash 的启动，并且作为它首选的启动方式，为了节约成本，我们在产品中没有使用 Nor Flash，而是采用更高容量，成本更低、寿命周期更长的 Nand Flash。

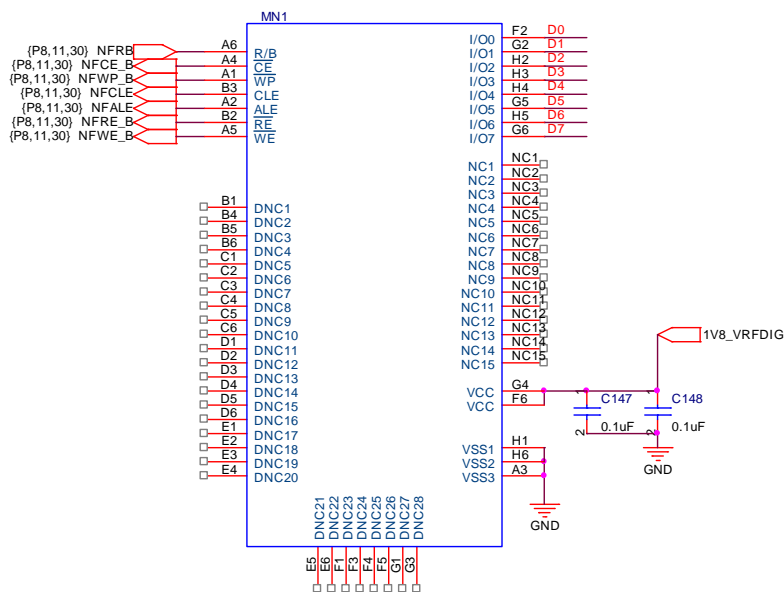


图 3.3 NAND Flash 电路图

表 3.1 NFC 控制器引脚列表

引脚名称	描述
NFRB	就绪/忙信号
NFCE	芯片使能信号
NFWP	写保护
NFCLE	命令锁存使能
NFALE	地址锁存使能
NFRE	读使能
NFWE	写使能
I/00-I/07	发送地址、命令和数据的接口

本系统选用三星公司的 NAND Flash K9F2G08UXA^[17]来存储数据，容量为 256MB(256M x 8 Bit)，电源电压为 1.8V，采用 48 引脚的 BGA 封装。K9F2G08UXA 每页 2112Bytes(2kbyte(Main Area)+64byte(Spare Area))，空闲区通常被用于 ECC、

耗损均衡(wear leveling)和其它软件开销功能, 每 64 个页面形成一个块(block 128kB)。对 K9F2G08UXA 的操作只需要对几根信号线进行控制, 接口电路图如图 3.3, NFC 接口信号如表 3.1。K9F2G08UXA 的 I/O0~I/O7 引脚直接与 i.MX27 的数据总线 DATA0~DATA7 相连, 通过数据总线发送地址、命令和数据。

3.2.2 SDRAM 接口电路

与 FLASH 存储器相比, SDRAM 不具有掉电保持数据的特性, SDRAM 具有单位空间容量大和高速的优点, 其存取速度大大高于 FLASH 存储器, 并且具有读/写的属性, 因此, SDRAM 在系统中主要用作系统程序的运行空间。SDRAM 的存储单元类似于一个电容, 必须不断进行刷新(Refresh)才能保留住数据, i.MX27 片内集成的增强型同步动态 RAM 控制器为同步动态 RAM 提供了接口和控制, 通过产生命令协议完成对 DDR SDRAM 的初始化、读、写以及刷新操作。DDR SDRAM 控制器支持 64 字节, 128 字节, 256 字节和 512 字节, 1 千兆, 2 千兆字节的 SDRAM 的连接。DDR SDRAM 控制器在连接 DDR SDRAM 过程中需要使用到的引脚如表 3.2 所示。

表3.2 DDR SDRAM 控制器引脚列表

引脚名称	描述
SDBA[1:0]	页地址选择信号
DQM3	输入输出使能信号 (D[31:24])
DQM2	输入输出使能信号 (D[23:16])
DQM1	输入输出使能信号 (D[15:8])
DQM0	输入输出使能信号 (D[7:0])
DQS3	数据锁存字节 3 (D[31:24])
DQS2	数据锁存字节 2 (D[23:16])
DQS1	数据锁存字节 1 (D[15:8])
DQS0	数据锁存字节 0 (D[7:0])
SDWE_B	写使能
RAS_B	行地址锁存
CAS_B	列地址锁存
SD_CLK	SDRAM 时钟
FB_CLK_IN	反馈时钟
CKE0	SDRAM0 时钟使能
CKE1	SDRAM1 时钟使能

本系统使用的 DDR SDRAM 是奇梦达公司的 HYB18M1G320BF^[18], 该芯片的存储容量为 128MB(4Banksx8Mx32Bit), 工作电压为 1.8V, 封装为 BGA90, 刷新周期为 64ms, 支持自动刷新和自刷新, 32 位数据宽度。

i.MX27 和 DDR SDRAM 的接口电路图如图 3.4 所示, SDBA[0-1]为 2 根 Bank 地址线, A[0-12]为 13 根行地址线, A[0-9]为 10 根列地址线, MA10 为高时, 所有的 BANK 都要进行预充电, 当 MA10 为低时, 只有被 BA0、BA1 选中的 BANK 进行预充电。SD[0-31]为 32 位数据总线, 其余为输入输出使能信号、时钟信号、使能信号线以及芯片工作的需要电源和地线。

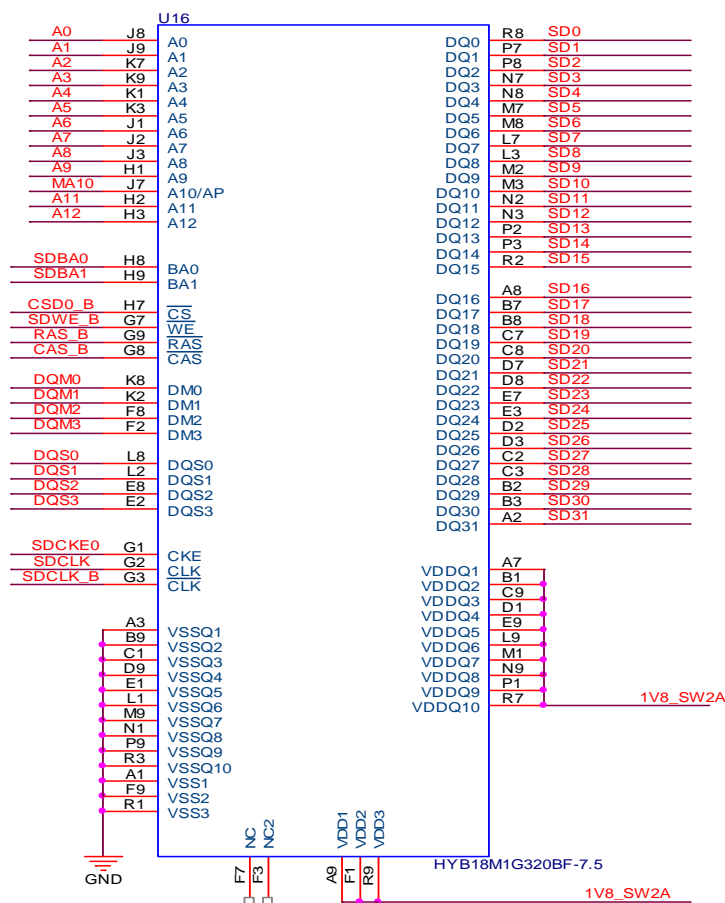


图3.4 DDR SDRAM电路图

3.3 视频输入输出模块

3.3.1 视频输入模块

摄像头分为 CCD 和 CMOS 两类图像传感器, 两者都是利用感光二极管进行光电转换, 将图像转换为数字数据, 而其主要差异是数字数据传送的方式不同。CCD 摄像头图像质量更佳, 在灵敏度、分辨率、噪声控制等方面都优于 CMOS 传感器,

但制造工艺复杂、功耗大、成本高，不利于高度整合，应用于对图像质量有较高要求的场合^[19]。而 CMOS 摄像头具有低成本、低功耗，高度集成的特点，考虑项目的实际需要，选用了 COMS 摄像头。

i.MX27 片内集成了 CSI(CMOS Sensor Interface, CMOS 传感器接口)，可以通过 CSI 接口直接连接外部的 CMOS 摄像头。CSI 接口支持多数常见的 CMOS 摄像头，8bit 的数据端口支持 YCC、YUV、Bayer、RGB 格式的数据输入，内部集成 32×32 的 FIFO 存储接收图像的像素。

本系统选用了 OmniVision 公司的 OV9650^[20] CMOS 摄像头，输出最大像素为 130 万像素 (1028 行*1300 列)，可以支持的分辨率包括 SXGA (1280x1024)，VGA (640x480)，CIF (352x288)，QVGA(320x240)，QCIF(176x144)，QQVGA (160x120) and QQCIF (88x72).，可以通过设置 OV9650 内部的寄存器来选择，可传输的最高速率根据图像格式的不同而不同，如果图像格式为 SXGA 时，可达到每秒 15 帧，为 QCIF/QQVGA/QQCIF 格式时，可到最高每秒 120 帧。OV9650 可输出的数据格式为 YUC、GRB、RGB565、RGB555 和原始 RGB。

OV9650 使用标准的 SCCB (Serial Camera Control Bus, 串行摄像头控制总线)，SCCB 总线是 OmniVision 公司定义的一种串行总线，包括 SIO_C 控制信号线和 SIO_D 数据信号线，可与 i.MX27 的 I2C 总线相连接，实现对摄像头的图像控制，如自动曝光、自动增益、自动白平衡控制等，以及控制图像色彩、饱和度、伽马校正、锐化、镜头校准、噪声和白像素删除等^[21]。

接口原理图如图 3.5 所示，CN2 为 0.5mm*24 的连接器用于连接 CMOS 摄像头，CSI_VSYNC 为垂直同步信号，CSI_HSYNC 水平同步信号，CSI_D[7:0]为 8 bit 数据总线，CSI_MCLK 为摄像头主时钟，CSI_PIXCLK 为像素点时钟。

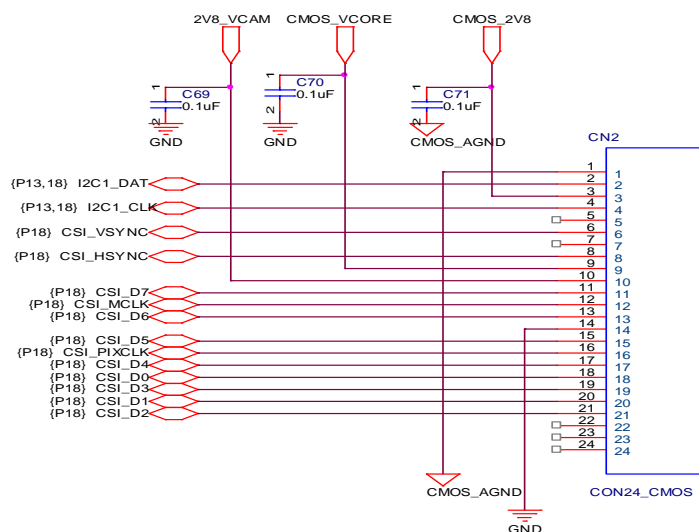


图3.5 CMOS接口原理图

3.3.2 视频输出模块

常用的液晶显示屏主要有 TN 型、STN 型、TFT 型。TFT 液晶显示器相比 STN 型显示屏具有色彩品质好，反应速度快的优点，广泛应用于笔记本电脑、数码相机、桌上型液晶显示器，成为市场的主流。本系统选用的液晶显示器三星公司的 LTV350QV-FOE，LTV350QV-FOE 是一款 3.5 英寸 TFT 类型的液晶显示模块，该液晶显示器模块显示格式为 320 像素*240 行，能达到 1600 万色。这款 LCD 模块集成了 TFT-LCD 模块，驱动电路，背光单元和触摸屏。

TFT-LCD 驱动电路的主体部分由多路电压产生电路，时序驱动电路以及背光驱动电路构成，另外，不同的液晶显示器因为内部电路的差别还需要一些不同的外围附属电路^[22]。

LTV350QV-FOE 内部集成了时序驱动电路，因此外围附属电路设计中省去了时序驱动电路，LTV350QV-FOE 需要的多路电压主要包括：用于数字电路和模拟电路的数字电压和模拟电压；用于液晶屏背光的背光电压；用于 TFT 轮流开启/关闭的开启电压 VON、关闭电压 VOFF，以及加到公共电极的电压 VCOM。

（1）多路电压产生电路

本系统通过凌特公司的开关变换器 LT1942^[23]产生多路电压，包括背光电压、模拟电压、栅极开启电压和栅极关断电压。LT1942 是一款高集成度的四输出开关稳压器，包括了一个背光驱动电路，两个 BOOST DC/DC 稳压器，一个逆变 DC/DC 稳压器，电路原理图如图 3.6 所示。

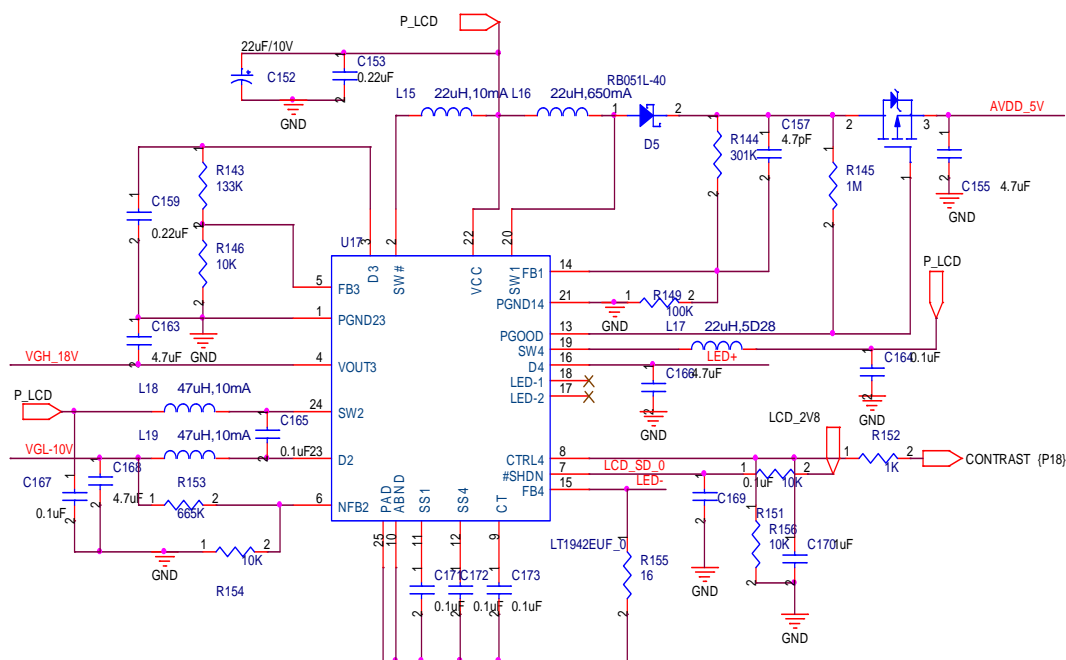


图3.6 LT1942电路原理图

(2) 公共电极的电压 VCOM 产生电路

公共电极控制信号 VCOM 的控制是影响 TFT 屏显示效果的一个重要因素，如果控制的不够理想，显示画面会出现闪烁及色彩暗淡或亮度过高而导致色彩丢失的视觉效果。

本系统采用国家半导体公司的 LM8262^[24] 芯片公共电极的电压 VCOM，LM8262 是一款轨到轨输入和输出运算放大器，可在一个更宽电源电压范围内运行。VCOM 电路原理图如图 3.7，极性反转信号 MSIGNAL 由三星 LTV350QV-FOE LCD 屏提供，作为产生 VCOM 信号的同步输入信号，VCOM 输出信号在一个直流电平信号上叠加形成，通过控制 22k 滑动电阻 R166 来调节 VCOM 波形幅度，使 LCD 屏获得理想的视觉效果。

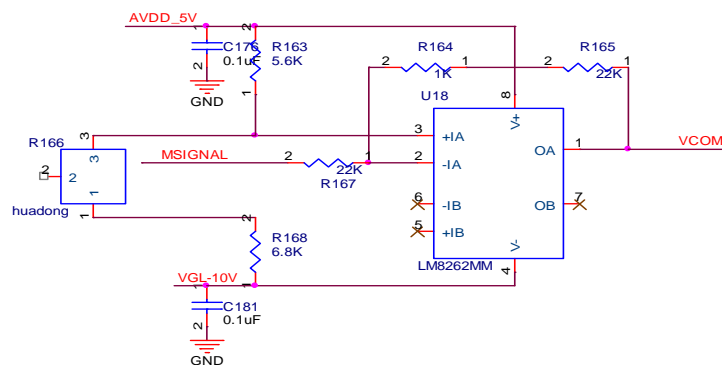


图3.7 VCOM电路原理图

i.MX27 内部含有一个 LCD 驱动控制器，能够产生 LCD 驱动控制所需的控制信号，整个系统可不需另外加 LCD 控制器，i.MX27 集成的 LCD 控制器可以支持单色/灰度/彩色三种模式，灰度模式下可支持 4 级灰度和 16 级灰度，彩色模式下最多支持 256K 色，LCD 的实际尺寸可支持到 800*600。LCD 控制器可以通过编程支持不同 LCD 屏的要求，例如数据总线宽度，行和列像素数、刷新频率和接口时序等。LCD 屏通过 0.5mm*60 连接器与 i.MX27 以及 LT1942、LM8262 相连接。

3.4 音频输入输出模块

音频模块主要实现录音、放音和 MP3 播放等功能，实现了可视电话的语音功能。当录音时，音频通过模拟音频接口接入，经过 A/D 变换后放入音频 CODEC 的缓存中，i.MX27 读取缓存的数据进行编码后，经无线模块发送出去；放音时，过程相反，将数字信号进行 D/A 转换变成模拟信号，经耳机输出。

音频输入输出模块使用了多功能电源管理芯片 MC13783^[30] 集成的音频系统，整个音频部分由麦克风放大器和扬声器放大器，一个音频 CODEC 和一个立体声数

/模转换器组成。立体声数/模转换器能够提供以 8 kHz 至 96 kHz 的左,右声道音频输出。音频 CODEC 集成了两片模/数转换器,可同时接收两路模拟信号输入,能提供以 8 kHz 或 16 kHz 的采样率同时进行单声道的播放和录制功能,两片模/数转换器在与数字信号处理器合作时可以用来支持语音的噪音消除。先进的片上数字信号处理技术对从麦克风和输入线来的信号实现了音调控制、低音扩展和自动均衡控制等功能。

i.MX27 通过 SSI 接口(同步串行接口, Synchronous Serial Interface)与 MC13783 的音频系统相连接, i.MX27 的 SSI 接口是一个全双工的串行通信接口,可以与多种串行设备进行通信,包括音频编解码芯片、DSP、微处理器,并支持 IIS 和 AC97 的音频总线标准。

MC13783 音频部分接口电路图如下图 3.8 所示, 音频系统使用 26M 有源振荡器产生的音频采样所需时钟, 音频采样不会因为系统时钟的不准确而产生失真现象。i.MX27 通过 SSI 接口分别与音频系统的位同步信号 SYNC、位时钟信号 BITCLK、串行输入信号 SDATAIN、串行输出信号 SDATAOUT 相连接, 用于传输数字音频信号, 从而实现了无线局域网可视电话语音采集和播放功能。

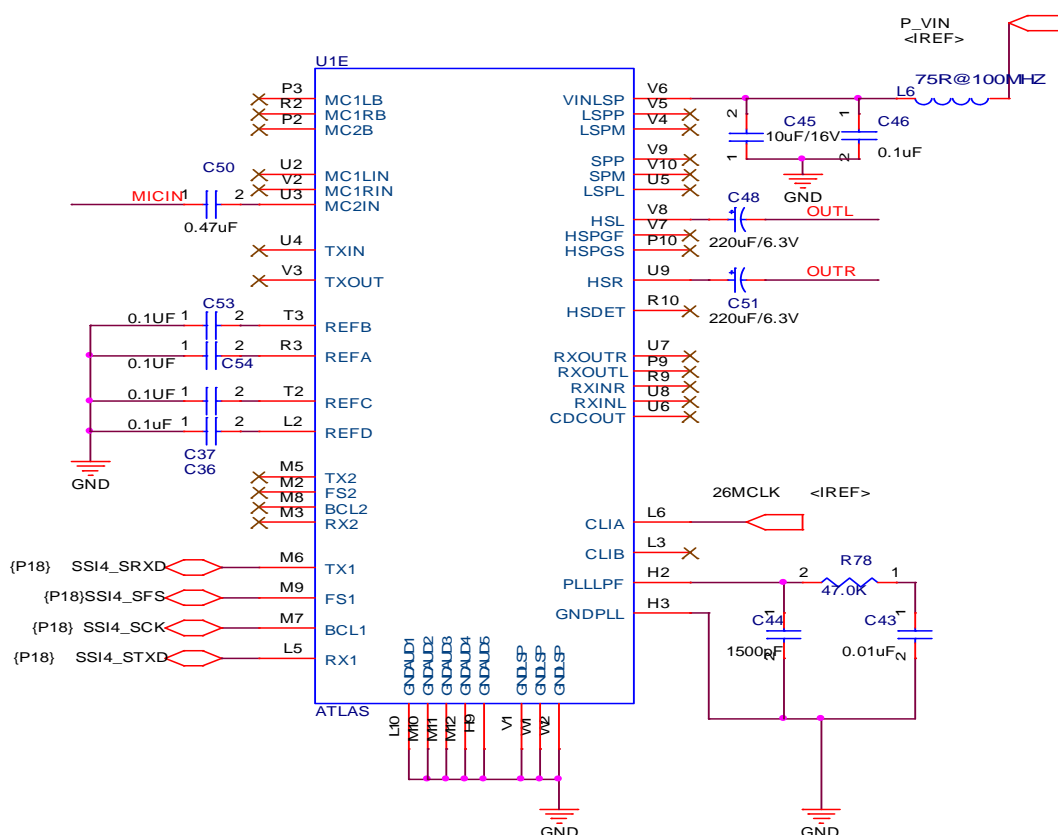


图3.8 i.MX27与WM9712L接口电路图

3.5 通信接口模块

本部分主要包括 RS232 串口、网卡、USB 以及 SD 接口。

3.5.1 RS232 串口

i.MX27 具有丰富的串行通信接口，有 6 个 UART 异步串行接口控制器，实际应用中，扩展了 UART1，用于 PC 机和无线局域网可视电话终端之间通信。

由于 RS232-C 标准定义的通信电平幅值与 i.MX27 系统的 LVTTL 电路所定义的通信幅值电平完成不同，所以要把 i.MX27 的 UART 信号转换成 RS232-C 标准的信号，本系统选用了 ISL83387^[26] 芯片进行电平的转换，ISL83387 是一款低功耗并带有静电保护和自动关闭功能的串口收发器。UART1 接口电路图如图 3.9 所示。

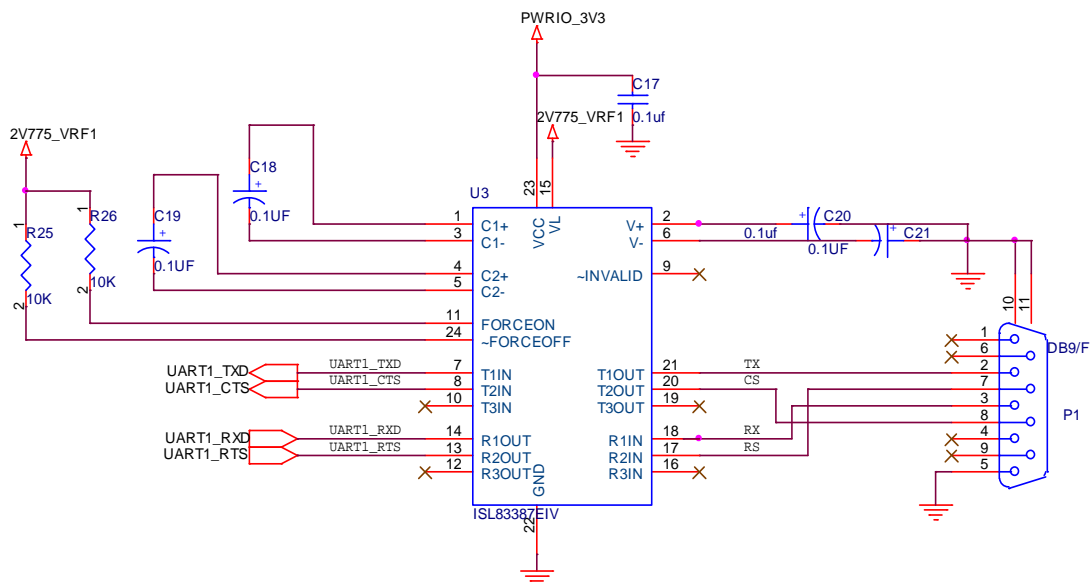


图 3.9 UART 电路图

3.5.2 以太网接口

以太网电路主要由媒体接入控制器（MAC）和物理层（PHY）接口两个部分组成。

i.MX27 内嵌了 FEC(Fast Ethernet Controller, 快速以太网控制器)模块，。可在半双工和全双工的工作模式下提供 10M/100Mbit/s 的以太网接入，支持 802.3MAC 层控制协议，实现了以太网 MAC 层的功能。

i.MX27 的以太网控制器仅实现了以太网 MAC，需外接一片物理层芯片实现以太网的接入通道，FEC 支持 802.3 下 MII(Media IndependentInterface, 媒体独立接

口)接口标准, 在本系统中使用 LAN8700^[27]作为 FEC 的物理层芯片, 支持以太网通信。

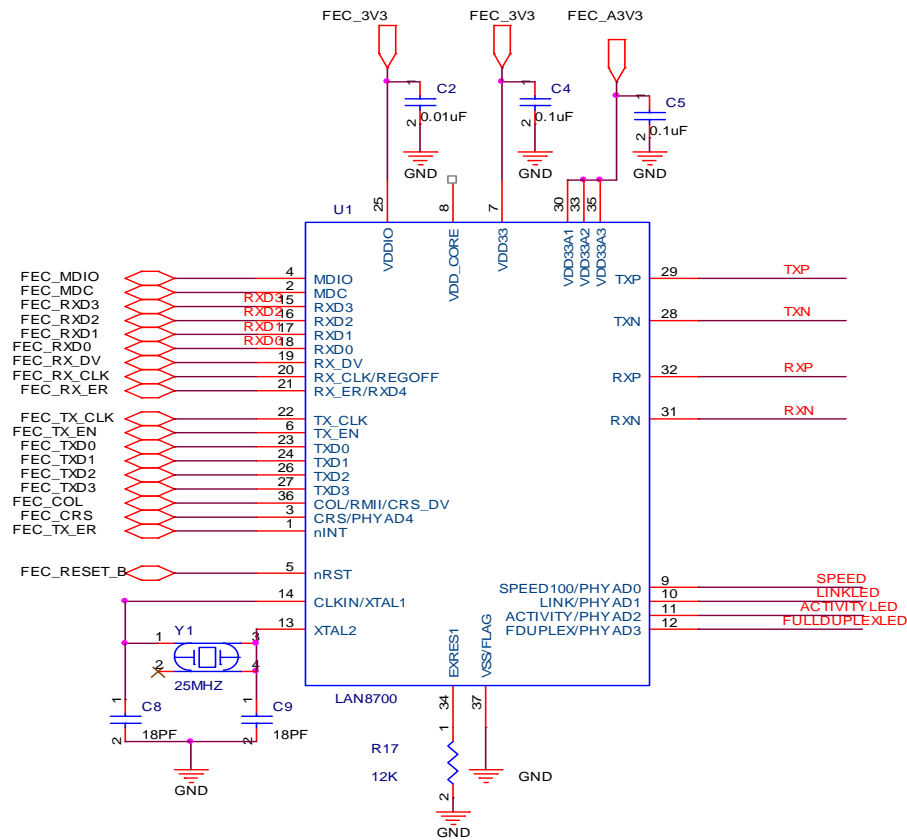


图 3.10 以太网接口电路图

表 3.3 MII 接口信号线

引脚名称	描述
FEC_TX_CLK	发送时钟
FEC_TX_EN	发送使能
FEC_TXD[3:0]	发送数据线
FEC_TX_ER	摄像头主时钟
FEC_COL	碰撞检测
FEC_CRD	载波侦听
FEC_RX_CLK	接收时钟
FEC_RX_DV	接收数据有效
FEC_RXD[3:0]	接收数据线
FEC_RX_ER	接收错误
FEC_MDC	管理数据时钟
FEC_MDIO	管理数据收发

LAN8700 提供 MII，因此 MX27 和 LAN8700 能实现简便的连接。MII 接口信号线及其说明见表 3.3。i.MX27 与 FEC 接口原理图如图 3.10 所示，通过 MII 接口相连接，采用 3.3V 的数字电源 FEC_3V3 和 3.3V 的模拟电压 FEC_A3V3 作为电源输入，并采用 25MHZ 的晶振产生所需时钟，信号线 TXP, TXN, TXP, TXN 经网络变压器后接 RJ45 插座。

3.5.3 SD 接口

i.MX27 的 Secure Digital 接口支持 SD 存储卡、MMC 卡、SDIO 设备。

主要特性如下：

- 完成兼容 3.2 版 MMC 系统规范；
- 兼容 SD 存储卡（1.01 版）和 SDIO 1.1 版规范；
- 4 位模式时最大数据传输速率可达到 100 Mbps, SD 总线时钟高达 25 MHz；
- 内置双 16 × 32 位数据 FIFO 缓冲器；
- 内置了 SDHC 总线频率可编程计数器；
- 即插即用（PnP）功能的支持；
- 支持对 SDIO 设备的阅读/等待，挂起/恢复操作；
- 支持在 1 位/4 位数据线模式下的 SDIO 中断检测；
- 支持对存储卡的单/多块访问，包括擦除操作；

SD 卡的接口电路图如图 3.11，SD1_CLK 为时钟信号线，SD1_CMD 为命令信号线，SD1_D0~D3 为数据线，PWRO_3V3 为 RT9220PQV 提供的 3.3V 电源。

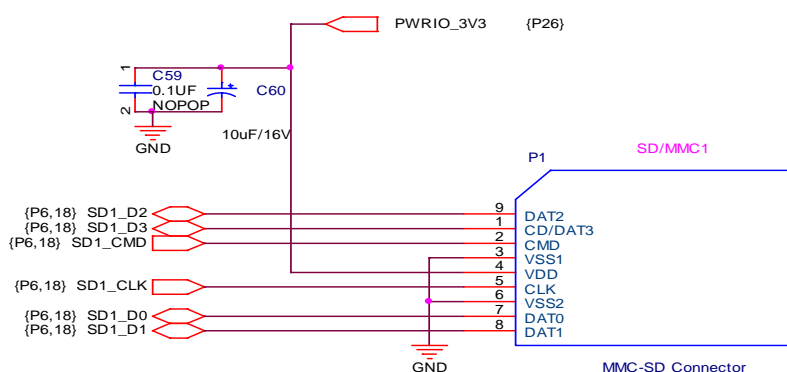


图 3.11 SD 卡接口电路图

3.5.4 USB 接口

i.MX27 处理器支持 3 个独立的 USB 2.0 接口，各接口速度如下：

- OTG—High speed (480 Mbps)
- Host 1—High speed (480 Mbps)
- Host 2—Full speed (12 Mbps)

其中 USBOTG 符合 USB 主/从结构标准, 在相同的 USB 端口上集成了双重功能, 使其具有了面向移动应用的新特性。本系统中扩展了 USBOTG 接口, 采用 ISP1504^[28] 作为 USB 接口的收发器, 19.2MHZ 时钟作为外部时钟源输入。接口电路图如图 3.12 所示。

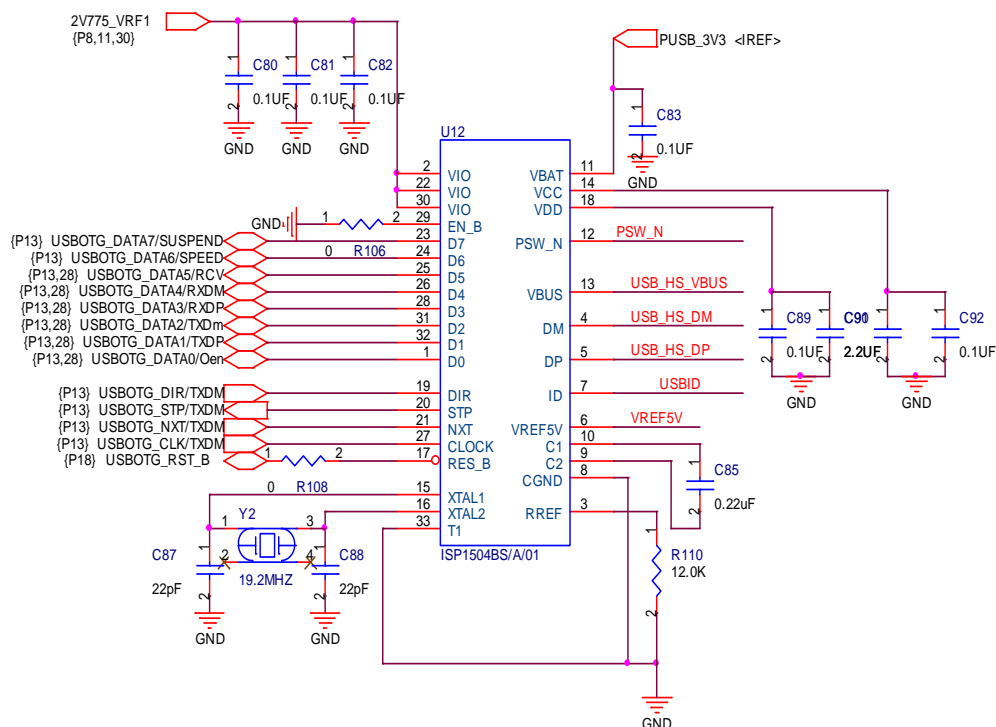


图 3.12 USB 接口电路图

3.6 无线模块及其接口

3.6.1 无线模块

在无线 WIFI 部分参考华大电子的 USB 无线模块设计方案, 该方案由基带处理芯片和射频芯片 AL2230 组成, HED08W04SUA 是华大电子推出的一款支持 WAPI 的安全多模无线芯片。片内集成了 802.11MAC/基带、WAPI/WEP/WPA/WPA2 安全协处理器, 支持 11e/WMM-QoS 和 PS 低功耗功能。芯片可作为网卡和 AP 两类标准设备工作, 芯片提供 USB2.0 高速设备接口和 SPI 主接口, 采用 LQFP80 封装。

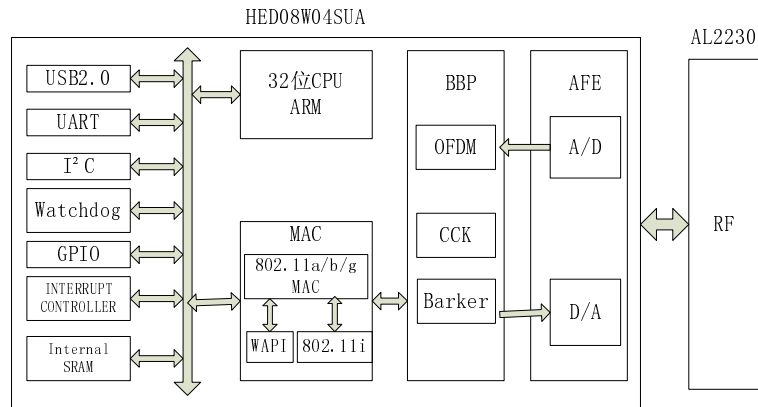


图 3.13 无线模块功能框图

无线模块功能框图如图 3.13 所示，该模块主要由嵌入式微处理器 ARM、媒体接入控制器 MAC，基带处理器 BBP、模拟前端 AFE 等多个部分组成，其中 WAPI 安全部分由 MAC 层实现。

HED08W04SUA 芯片片内集成了 A/D 和 D/A 转换器。它支持 DSSS（直接序列扩频）以及 OFDM（正交频分复用）调制模式，具备数据解扰能力，支持多种不同的数据传输速率。在收发器的模拟前端配备的收发 AGC 功能使得芯片系统能够获得最佳的性能。HED08W04SUA 芯片还包含了内置的增强的信号监测器，可以很大程度上消除多径效应的影响。

3.6.2 i.MX27 和无线模块的接口

i.MX27 通过 USBOTG 接口与无线模块相连接，连接示意图如下图 3.14 所示，USB 传送信号和电源是 VBUS，GND，D+，D- 四条线，VBUS 向设备提供 +5V 电源。D+ 和 D- 两根线是用于发送信号。

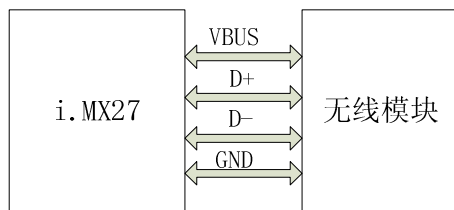


图 3.14 连接示意图

3.7 电源管理模块

在无线局域网可视电话系统中，电源管理是一个很重要的部分，它包括为系统各个模块提供符合需要的电源，在系统不同的工作模式下能打开或关闭某些模块的电源，负责电池充电管理功能。

3.7.1 常用的稳压电源

(1) LDO(低压降)稳压电源: LDO 是一种低压降线性稳压电源, 与传统的稳压电源相比, 能够允许输入电压和输出电压之间的压降很小。LDO 具有成本低、封装小、所需外围元器件少和噪音小的特点。在负载很小的情况下, LDO 的成本要比开关电源小的多。对于固定电压输出的使用场合, 外围通常只需要一两个旁路电容。LDO 稳压器能够保证电池的工作时间较长, 同时噪音较低。在系统中输入电压和输出电压非常接近的情况下, LDO 是最好的选择, 可达到很高的效率。

(2) 开关型 DC/DC 稳压电源: 开关型 DC/DC 包括 boost(升压)、buck(降压)、Boost/buck(升/降压)和反相结构, 具有高效率、高输出电流、低静态电流等特点, 如果系统的输入电压和输出电压相差较大, 或者需要升压时, 就需用开关型的 DC/DC 了, 随着集成度的提高, 许多新型 DC/DC 转换器的外围电路仅需电感和滤波电容; 但该类电源控制器的输出纹波和开关噪声较大、成本相对较高。

3.7.2 电源管理实现的方案

常用的电源管理方案为分离器件方案和集成方案, 分别介绍如下:

(1) 分离器件方案: 需要选择合适的低压降稳压电源 (LDO)、开关电源和电池充电管理模块来实现采用这种方案可以降低系统成本, 灵活度较高, 便于调测, 但会增加 PCB 板面积, 同时稳压器功能单一, 不能实现电压的动态调整^[29]。

(2) 集成方案: 选用一个电源管理芯片 (PMIC) 来实现应用处理器以及外围功能模块单元的供电。PMIC 一般包含多个 LDO、多个开关稳压器以及电池充电器和接口电路, 通过单片集成多个电源集成电路。集成方案的成本比分离器件方案的高, 但可以节省 PCB 板空间, 而且可以通过系统主控芯片控制电源管理芯片, 灵活调节系统各部分电源的打开和关闭, 以及根据 CPU 负载的情况动态调节 CPU 工作电压。

在本系统中, 电源管理模块负责对 i.MX27, FLASH, 内存, LCD, Camera 等多种模块供电。我们对系统的电源需求分析如下:

(1) 应用处理器子系统

- i.MX27: 至少需要 4 路电源, 一路 CPU 核电源 1.2~1.52v, 大小可根据处理器的速度调节; 一路模拟电源 1.5v, 用于锁相环以及模拟电路; 还需一路 1.8v 电源和一路 2.775v 电源;
- Nand Flash: 需要一路 1.8v 电源;

- SDRAM: 需一路 1.8v 电源;
- LCD: 需一路 2.8v 电源;
- 摄像头: 需一路 2.8v 电源, 一路 1.4v 或 1.8v 电源;
- FEC: 需一路 3.3v 电源, 一路 2.775v 电源;
- 音频: 需一路 3.3v 电源;
- SD 接口: 需一路 3.3v 电源;
- UART: 需一路 3.3v 电源, 一路 2.775v 电源;
- USB: 需一路 2.775v 电源, 一路 5v 电源;

(2) 基带处理器子系统

- 基带模块: 需一路 3.3v, 一路 1.8v;
- 射频模块: 需一路 2.8v;

由以上分析看出, 本系统包含多个模块, 如果用分离器件方案, 在本系统中, 如果所有使用 3.3v 的电源共用一个电源, 则还需要选用 12 个 LDO 和三个降压型 DC/DC 和一个升压型 DC/DC, 而且还需要专门的电池充电管理模块, 这样会增大 PCB 板面积, 而且需要 i.MX27 较多的 GPIO 口来对其控制。而采用电源管理芯片, 则可以节省 PCB 空间, 而且控制接口简单。

本系统采用 MC13783^[30]电源管理芯片, MC13783 是飞思卡尔公司推出的高集成度的电源管理芯片, 包括 5 个开关稳压器、18 个线性稳压器、触摸屏接口、电池充电系统、照明系统、USB 收发器和一个完整的音频系统等。

由于 MC13783 电源管理芯片不能输出 3.3v 电源, 我们系统 3.3V 电源供给采用了 RT9220PQV 电源转换芯片^[31]。RT9220PQV 是一种高效率的同步降压脉宽调制转换器。具有高达 90% 转换效率, 电压最低可降至 0.8V, 静态电流 250 μ A, 最大输出电流为 2A。

电路原理图如图 3.15 所示, RT9220PQV 的 4 脚为输入电压 5V, 10 脚为输出电压 3.3V, 3 脚为芯片工作的使能信号, 电阻 R97、R98 的比值决定了该输出电压的大小, 具体关系为 $V_{out}=0.8(1+R97/R98)$, 其余引脚通过外接电源和地信号构成了芯片工作的支撑电路。整个系统的电源框架图如 3.3 所示。

整个电源系统如图 3.16 所示, 其中 i.MX27 的 CPU 核电压(1.2~1.52v)和 CPU 工作电源 1.8v 以及基带处理器 1.8v 电源由 MC13783 的降压开关稳压器提供, USB 接口 5v 电源由 MC13783 的升压开关稳压器提供, 所有的 3.3v 电源由电源装换芯片 RT9220PQV 提供, 其余各模块电源由电源管理芯片 MC13783 集成的 18 路 LDO 提供。

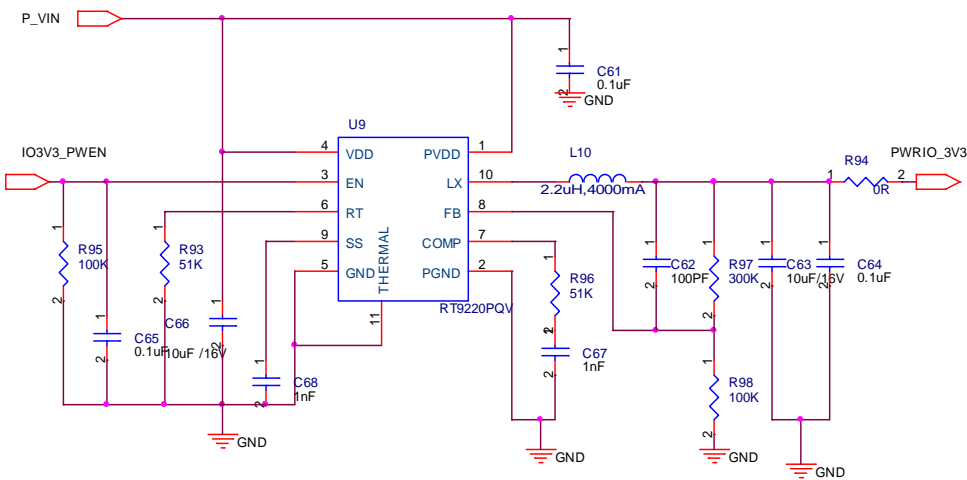


图 3.15 3.3v 电源转换芯片原理图

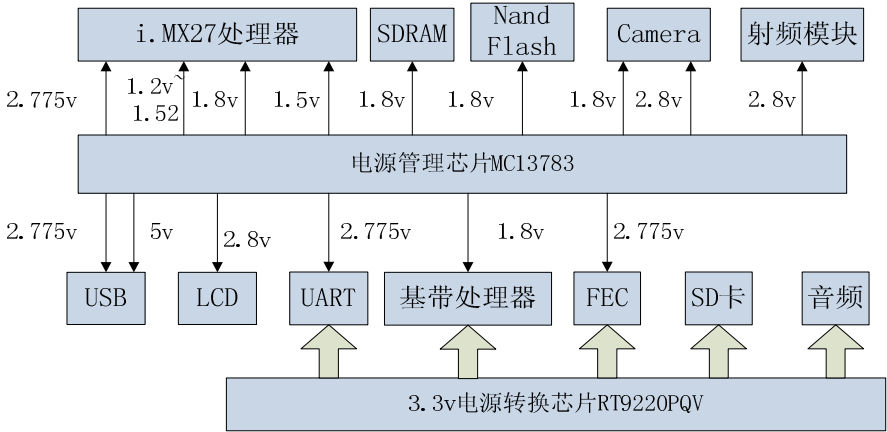


图 3.16 电源系统图

3.8 本章小结

本章详细介绍了无线局域网可视电话中时钟模块、视频输入输出模块、电源管理模块、存储器模块、音频输入输出模块、通信接口模块、SD 接口模块、通信接口模块的电路设计以及相关原理。

第四章 系统的 PCB 设计

4.1 PCB 设计技术

可视电话 PCB 板的设计是指在系统设计和各个模块原理图设计的基础上，通过使用 PCB 设计软件得出实际的硬件电路板。

电子技术的飞速发展使得产品的 PCB 设计越来越复杂，布线层数增加、高密度互连及高速信号处理等问题已直接影响到产品的可靠性、研发成本及上市时间。在 PCB 设计中，布线是完成产品设计的重要步骤，可以说前面的准备工作都是为它而做的，在整个 PCB 中，以布线的设计过程工作量最大。PCB 布线有单面布线、双面布线及多层布线。布线的方式也有两种：自动布线及手工布线，在自动布线之前，可以用交互式预先对要求比较严格的线进行布线，输入端与输出端的边线应避免相邻平行，以免产生反射干扰。必要时应加地线隔离，两相邻层的布线要互相垂直，走线平行容易产生寄生耦合。手工布线的工作量比较大，但一个比较复杂的 PCB 板一般都需要手工布线，手工布线避免了自动布线的程序化和机械化，可以最大限度的发挥布局和信号走线的合理性。

4.1.1 PCB 的压层结构

叠层电路板设计的原则为：每个走线层都必须有一个邻近参考层（地线或电源）。对于电源、地的层数以及信号层数确定后，它们之间的相对排布位置是比较重要的，单板层的排布一般原则：元件面下面为地平面，提供器件屏蔽层以及为布线提供参考平面；主电源尽可能与其对应地相邻；兼顾层压结构对称。对于板级工作频率在 50MHZ 以上的（50MHZ 以下的情况可参照），建议排布原则：元件面、焊接面为完整的地平面（屏蔽）；无相邻平行布线层；所有信号层尽可能与地平面相邻；关键信号与地层相邻，不跨分割区。

下面我将分别对四层、六层、八层板的排布进行具体讨论，其中 S 代表信号层，P 代表电源层，G 代表地层。

（1）对于四层板来说，方案如表 4.1 所示，优选方案 1，可用方案为 3。

表 4.1 四层板板层方案

方案	电源层数	地层数	信号层数	1	2	3	4
1	1	1	2	S	G	P	S
2	1	1	2	G	S	S	P
3	1	1	2	S	P	G	S

方案一在元件面下面有一个地层，关键信号优先选择不在 TOP 层；至于层厚

的设置，满足阻抗控制，中间厚度从 GND 层到 POWER 层不宜过厚，以利于降低电源和地层的分布阻抗，保证电源层的去耦效果。

方案二应用于某些特点的场所，虽然达到了一定的屏蔽效果，但存在以下的缺陷：电源层和地层距离比较远，使得电源层的阻抗比较大。电源层和地层由于元器件焊盘和过孔等的影响，极不完整，从而导致信号阻抗不是很连续。

(2) 对于六层板来说，常用方案如表 4.2 所示，其中优选方案为三，可选方案为一，备用方案为二。

方案三分层方式比较好，可以保证信号充分的回流平面，并且保证电源层和地层之间的电容较大而阻抗较小，这样对电源的耦合非常有利；方案一适合于高密度的器件分布和走线比较多的情况下，能有效的节约成本；方案二保证了电源地平面相连，减少了电源阻抗，但只有信号层 S2 有较好的参考平面。

表 4.2 六层板板层方案

方案	电源层数	地层数	信号层数	1	2	3	4	5	6
1	1	1	4	S1	G	S2	S3	P	S4
2	1	1	4	S1	S2	G	P	S3	S4
3	1	2	3	S1	G1	S2	G2	P	S3

(3) 对于八层板来说，如表 4.3 所示，其中优选方案 2 或者方案 3，方案 1 也是可以使用的，方案 4 和方案 5 在没有特殊用途的情况下尽量不采用。

表 4.3 八层板板层方案

方案	电源层数	地层数	信号层数	1	2	3	4	5	6	7	8
1	1	2	5	S1	G1	S2	S3	P	S4	G2	S5
2	1	3	4	S1	G1	S2	G2	P	S3	G3	S4
3	2	2	4	S1	G1	S2	P1	G2	S3	P2	S4
4	2	2	4	S1	G1	S2	P1	P2	S3	G3	S4
5	2	2	4	S1	G1	P1	S2	S3	G2	P2	S4

对于单电源的情况下，方案 2 比方案 1 减少了相邻布线层，增加了主电源与对应地相邻，保证了所有信号层与地平面相邻，当然这种方案付出的代价是：牺牲一层布线层来作为地层；对于双电源的情况，推荐采用方案 3，方案 3 兼顾了无相邻布线层、层压结构对称、主电源与地相邻等优点，但是底层也就是 S4 层应该减少关键的布线；虽然方案 4 没有相邻布线层、层压结构也是比较对称的，但是有两个电源平面是相邻层，因此阻抗较高，此时应当适当加大内三四层、内五六层的层间距，而缩小内二三层、内六七层之间的层间距；方案 5 与方案 4 相比，保证了电源、地平面相邻，对于底层关键布线较少以及 S2、S3 之间的线间窜扰能控制的情况下此方案可以考虑。

4.1.2 PCB 的总体布局布线

印制电路板各种单元的相互位置直接影响电路的电磁兼容性，因此要根据单元电路在使用中对电磁兼容性的敏感程度的不同进行分组，按组对电路板进行分割，让同组元器件放在一起。这样在空间上可以保证各组之间不产生相互干扰。在 PCB 设计中，布局的好坏直接影响布线的效果，合理的布局是 PCB 设计成功的第一步，布局要遵守的原则如下^[33]：

(1) 按照电路中各个功能单元的位置，使布局便于信号流通，并使信号尽可能保持一致的方向。

(2) 以每个功能单元的核心原件为中心，围绕它们来进行布局。元件应均匀、整齐、紧凑的排列在 PCB 上，尽量减少和缩短各个元件之间的引线和连接。

(3) 对于高频电路，要考虑元件之间的分布参数。一般电路应尽可能使元件平行排列。

(4) 位于电路板边缘的元件，离电路板边缘一般不小于 2mm，电路板的最佳形状为矩形长度比为 3: 2 或 4: 3。电路板面尺寸大于 200mm*150mm 时，应考虑电路板的机械长度。

PCB 板的布局完成后，接下来是 PCB 板最重要的一步就是布线，当然也是最艰难的一步。布线是一个电路板的灵魂，好的走线不仅可以使信号避免出现很多问题，更可以保证接下来的调试以至于成品的品质，所以布线时应该考虑的更多，好的布线工程师将决定以后成品电路板的品质，布线应该注意以下的四个方面^[41]：

(1) 在布线之前需对所有信号进行分析，对控制、数据、地址等总线进行区分，先布时钟、敏感信号线，再布高速信号线，并确保此类信号的过孔足够少，最后布一般的信号线。

(2) 同一层上的信号线改变方向时应走斜线或弧形，且曲率半径大些好。

(3) 电源线、地线及临界信号线走线尽量使用宽线。

(4) 走线尽量短。

4.1.3 高速 PCB 设计技术

若工作频率大于等于 50 MHz 的数字逻辑电路占整个系统的 1/3 以上，则称该系统为高速电路^[32]。

实际上，信号边沿的谐波频率比信号本身的频率高，是信号快速变化的上升沿与下降沿（或称信号的跳变）引发了信号传输的非预期结果。因此，通常约定

如果线传播延时大于 $1/2$ 数字信号驱动端的上升时间, 则认为此类信号是高速信号并产生传输线效应, 见图 4.1 所示, T_r 表示信号上升时间, T_{pd} 表示信号线传输延时。

信号的传递发生在信号状态改变的瞬间, 如上升或下降时间。信号从驱动端到接收端经过一段固定的延迟时间, 如果传输延迟时间小于 $1/2$ 的上升或下降时间, 那么来自接收端的反射信号将在信号改变状态之前到达驱动端, 如果反射信号很强, 叠加的波形就有可能改变逻辑状态。

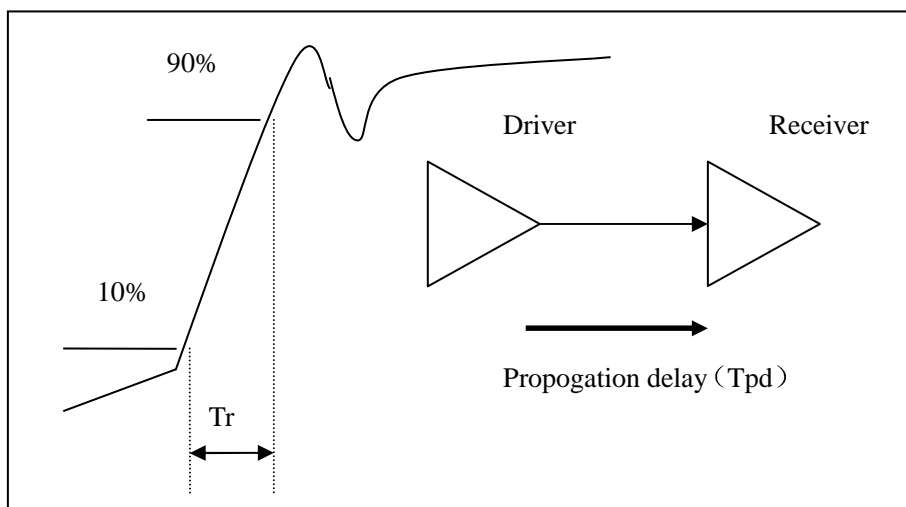


图4.1 传输线效应

传输线会对整个电路设计带来以下效应:

- 反射信号 (Reflected signals)
- 延时和时序错误 (Delay & Timing errors)
- 多次跨越逻辑电平门限错误 (False Switching)
- 过冲与下冲 (Overshoot/Undershoot)
- 串扰(crosstalk)
- 电磁辐射 (EMI radiation)

针对传输线问题所引入的问题, 我们可以从以下几个方面控制:

- (1) 控制关键网线的走线长度和过孔数量。
- (2) 合理规划走线的拓扑结构。
- (3) 通过合理布局和合理的压层结构解决信号完整性的问题。
- (4) 使用电源去耦技术。

(5) 使用仿真工具可以根据信号完整性与时序的要求在布线前帮助设计者选择元器件、调整元器件布局、规划系统时钟网络和确定关键线网的端接策略。

4.2 可视电话 PCB 板的总体设计方案

4.2.1 可视电话 PCB 板的设计难点

无线局域网可视电话设计目标是一款手持便携式设备，在手持设备中，需尽量缩小 PCB 板的体积，因此在硬件方案设计中，采用了集成式电源管理方案，并且主芯片采用 BGA 封装，而 BGA 芯片管脚数量较多（如 i.MX27 引脚数多达 404 个，电源管理芯片 MC13783 也有 247 个引脚），引脚间距较小（如 i.MX27 引脚间距为 0.65mm，而 MC13783 的引脚间距只有 0.5mm），给我们的 PCB 板设计带来很高的难度。

MC13783 的封装图下图 4.2 所示，整个 BGA 大小为 10mm*10mm，引脚间距为 0.5mm，焊盘大小 0.25mm~0.35mm。一般 PCB 版厂工艺可以做的盲孔最小可达到内径为 4mil，外径为 12mil，通孔最小可达到内径为 8mil，外径为 16mil，焊盘和焊盘之间的最小安全间距为 4mil，如果采用普通打通孔、盲孔的方式，不能完成整个系统 PCB 板的设计，如下图 4.3 所示，假设我们制作 0.3mm 的焊盘，采用普通打孔方式，则盘与盘之间的间距只有 2.11mil，不能满足安全间距的要求。

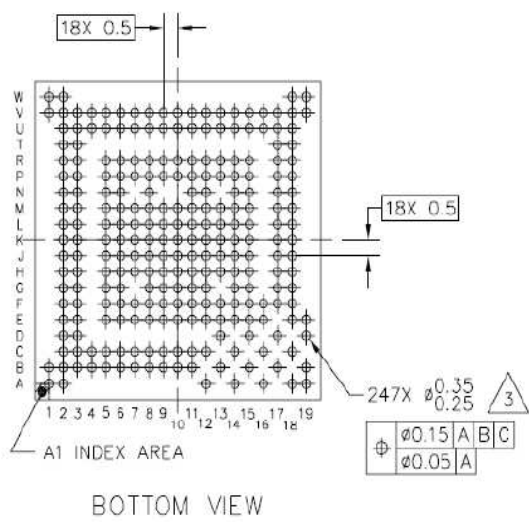


图 4.2 MC13783 封装图

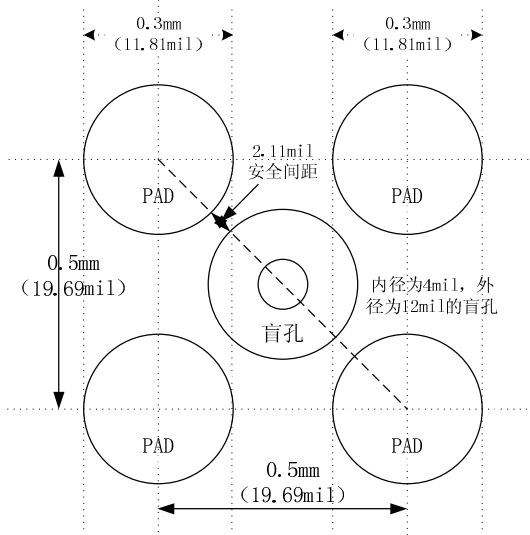


图 4.3 打孔示意图

4.2.2 可视电话 PCB 板总体设计

可视电话系统使用了大量的 BGA 封装和表面贴芯片，这些芯片的管脚较多，管脚间距很小，单面板、双面板或者四层电路板无法实现，为了降低成本，我们采用六层电路板设计并且采用盘中孔技术来解决焊盘中间不能打孔的问题，盘中

孔即在焊盘下打通孔或者盲孔，引线由垂直盲孔引出。

六层板各层的信号安排为：顶层：信号层、第二层：地线层、第三层：信号层、第四层：信号层、第五层：电源层、底层：信号层。由于内层的两层同时走的信号线，为防止两信号层之间出现串扰现象，因此在布线的时候，第三层和第四层采用正交走线。对电源层为分割，其中包括 1.8_Vrfdig, 1.8SW2a, Pwrio3.3v, 2.775_Vrf1 和 P_vin。

无线局域网可视电话整个电路板外形大小为 80mm*140mm，PCB 板布局时，首先放置与结构有紧密配合的固定位置的元器件，包括电源插座，各种接口连接件以及按键等，然后围绕每个功能单元的核心元件为中心来进行布局。布局图如下图 4.4 所示，以 BGA 芯片 MC13783 和 i.MX27 为核心，其他器件围绕这两个主器件展开布局，每一个功能模块的器件放在一起，对于每个功能模块核心元件的外围器件，优先放置去耦电容，使电容的尽量靠近焊盘，以保证电源完整性。

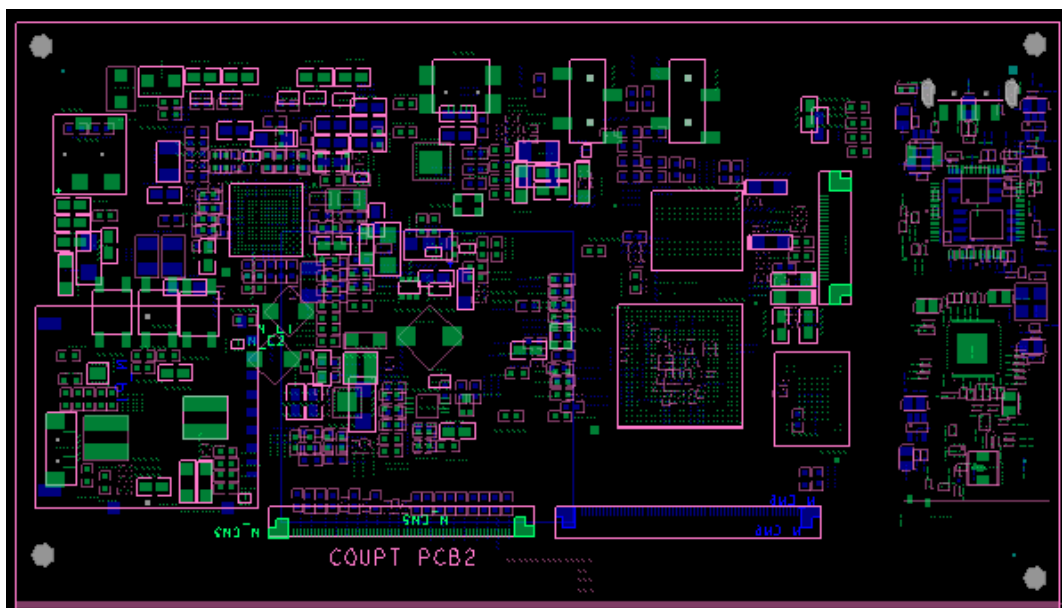


图 4.4 PCB 布局图

布线方式有手工布线和自动布线两种，由于电源管理芯片 MC13783 和主处理器 i.MX27 引脚密集度较高，采用自动布线布通率很难达到 100%，因此可视电话 PCB 布线方式采用全手工布线。在布线时优先考虑一些重要的网络，如高频时钟和电源线等，布线的设计规则如下：

(1) 线

无线局域网可视电话 PCB 板信号线宽为 0.15mm(6mil)，电源线宽为 0.4mm(16mil)；在器件管脚较密集的地方信号线宽减少为 5mil，线与线以及线与焊盘之间的安全间距不变。

(2) 过孔和盲孔

过孔和盲孔内径与外径之差保证有 0.2mm (8mil)，过孔大小为内径 0.2mm (8mil) 外径 0.4mm (16mil)，盲孔大小为内径 0.1mm (4mil) 外径 0.3mm (12mil)。

(3) 焊盘、线的间距

线与线之间距离大于等于 0.125mm (5mil)，线与焊盘之间的距离大于等于 0.1mm(4mil)，焊盘与焊盘之间的距离大于等于 0.1mm (4mil)。

可视电话 PCB 的加工工艺如下：

(1) 材料 FR-4

(2) 铜箔厚度大于等于 0.035mm

(3) 介质厚度 0.2mm，6 层板总厚度 1.5mm 左右。

(4) 双面阻焊，焊盘镀金，做丝层，过孔浇绿油。

4.3 电路板设计流程

整个电路板使用Cadence公司的SPB 15.2版本PCB设计工具完成，Cadence是一款高性能的PCB设计软件，我们用Cadence完成原理图设计、原理图元器件符号的绘制、PCB原件封装绘制、PCB设计布局、PCB布线等工作，下面将详细介绍整个设计流程^[32]。

第一：原理图的设计。根据设计要求用CAPTURE CIS软件绘制原理图，首先要绘制原件库，CAPTURE CIS自带了部分器件的元器件符号库，可以根据已有的元器件符号修改为自己所需要的原器件符号，原理图对元器件符号要求相对较少，只需注意管脚属性和PCB原件的对应关系。

第二：创建元器件封装库

在创建网络表之前，需建立元器件的封装，通过Cadence工具PAD designer绘制焊盘，然后通过PCB EDIT创建元器件的封装。

第三：创建网络表

在原理图编检查无误后，就可以通过TOOLS里面的create netlist产生相应的网络表了网表包含三个文件，pctxnet.dat、pstxpr.dat、pstchip.dat。

第四：创建机械设计图

包括印制电路板外框及高度限制等相关信息。

第五：读取原理图网表

将创建好的网络表导入Allegro软件，取得元器件的相关信息。

第六：PCB布局

放置元器件时，按照如下原则，先摆放比较重要的或较大的元器件，如I/O端

口元器件，集成电路，最后摆放小型的元器件，如电阻、电容等。

第七：设置电路板的层面

对于我们的六层电路板，需要添加电路板的层面，如添加VCC、GND层等。

第八：PCB布线

由于我们电路板所用元器件的引脚间距较小，需进行手动布线，使布线尽可能的优化。

第九：调整完善导出光绘文件对文字、个别元件、走线做些调整以及敷铜，便于进行生产、调试、维修，最后生成光绘文件送至印刷电路板生产车间制作电路板。

4.4 硬件调试

首先查看PCB成品的出货检验报告和移动飞针测试测试报告，准备好焊接材料和焊接用元器件，送到焊接厂进行焊接，焊接完毕后，按照从简单到复杂的原则，一个单元一个单元的进行调试。调试步骤如下：

（1）加电前的检查：加电调试之前要对照电路原理图和PCB板图对比实际线路进行检查，看PCB板是否有短路、断路情况，看在元器件焊装过程中是否有错装、短路、错接、多接、少接等现象；用万用表检测焊接和接插件是否良好；各焊点之间有无短路，焊点是否存在虚焊；集成电路芯片是否焊装正确，二极管、三极管、电解电容等有极性的器件的极性是否正确；电源的极性连接是否正确、正负极间是否存在短路的情况^[34]。

（2）加电后电源检测：做完加电前的检查，确认无误后，尽量少接器件，电源输入端接人5V电压。观察有无异味、冒烟、器件发烫等现象。当发现有异常情况时要立即切断电源，并根据故障现象分析故障原因，然后排除。

（3）电源电路调试

用万用表分别测量电源管理芯片MC13783各个输出电源的电压值以及3.3v电压转换芯片的电压值是否正常。

（4）时钟复位电路调试

32.768KHZ晶体和26MHZ的振荡器必须正常工作，整个系统才能正常运行，系统加电后，通过示波器测试晶体振荡器上相应管脚的波形来判断其是否正常工作。复位电路的nRESET端在未按按钮时输出应为高电平（2.7V），按下按钮后变为低电平，按钮松开后应恢复到高电平。

（5）最小系统调试

可视电话最小系统由i.MX27、时钟模块、电源模块、SDRAM、Flash和UART

接口组成。通过示波器测试i.MX27的SDCLK信号，应该为66MHZ的正弦波，测试i.MX27的SDCKE为高电平，测试i.MX27的地址总线一般看以看到不规则的方波信号，这些都没有问题后，PC 端通过运行Freescale提供的ADS ToolKit工具从串口发送Bootloade文件和Linux内核镜像到NAND Flash。图4.5为使用ADS ToolKit 工具下载Bootloader 和Linux内核镜像成功后的截图。下载成功后，关闭ADS ToolKit工具，打开超级终端，改变i.MX27启动方式，复位电路板后，如果系统正常启动，如图4.6所示，则i.MX27的最小系统工作正常。

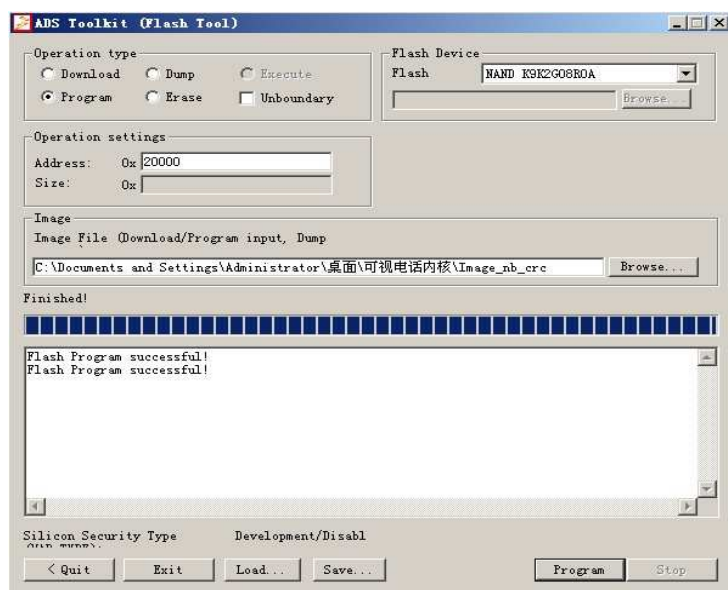


图4.5 使用ADS ToolKit下载

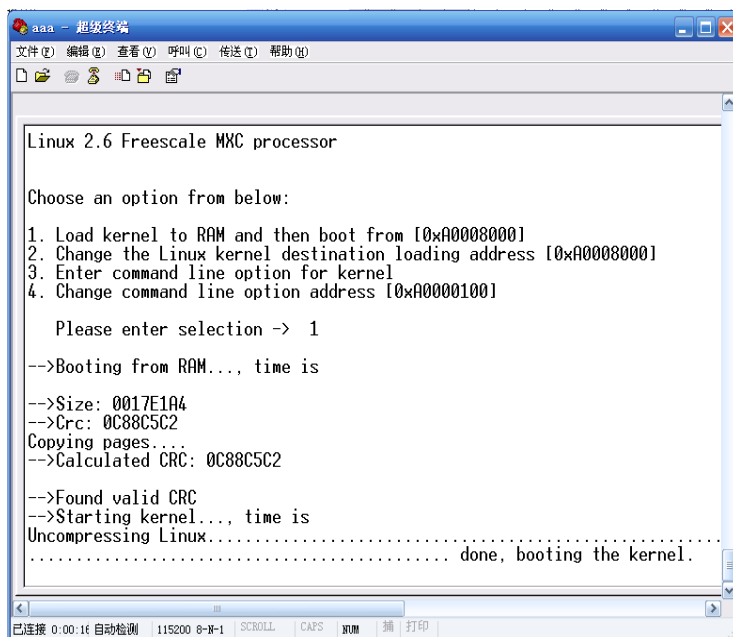


图4.6 i.MX27正常启动图

(6) LCD和摄像头调试

用万用表测量多路电压产生电路的各个输出电压，模拟电压5v，栅极开启电压18v和栅极关断电压-10v，背光电压43v，用示波器测量i.MX27的DCLK信号为5MHZ，VSYNC信号为40HZ，HSYNC为10KHZ，测量MSIGNAL以及VCOM信号，VCOM信号要比MSIGNAL信号高1.5V。通过调节VCOM电压能调节图像信号的对比度和亮度从而获得最佳的图像显示质量。

LCD正常显示后，通过加载摄像头驱动程序，执行相应的测试程序进行测试，测试时通过本地环回，采用H.264编解码或MPEG4编解码以320*240的分辨率进行测试，测试图如图4.6所示。



图4.6 LCD和摄像头模块测试图

4.5 调试结果

图4.6为无线局域网可视电话电路板的实物图，由上方的主板和下方的调试板构成，调试板集成了以太网接口电路和UART电路，实现系统的以太网和串口功能，主板和调试板通过0.5*60接口排线相连接。主板上的i.MX27、DDR SDRAM 和 FLASH均正常工作；视频输入输出模块工作正常，摄像头采集的视频数据经i.MX27的硬件编解码模块进行编解码后，可以清晰的显示在LCD上；音频模块正常工作，i.MX27可以通过SSI接口实现音频的采集和播放；无线模块工作正常，i.MX27可以通过无线模块完成音视频数据在无线局域网上的传输。调试板的串口和以太网接口能正常工作，主板可以通过调试板的串口和以太网接口完成调试功能和下载程序功能。



图 4.6 电路板实物图

4.6 本章小结

本章首先分析了无线局域网可视电话PCB板的设计难点，然后给出了PCB板的整体设计方案，包括PCB板压层结构设计、盘中孔技术、布局、布线规则和加工工艺，详细介绍了使用Candence公司的Allegro SPB 15.2 PCB设计工具完成系统PCB设计的整个流程，最后完成了硬件的调试，给出了调试结果。

第五章 硬件驱动程序设计

5.1 嵌入式 Linux 操作系统

嵌入式操作系统一般可以提供内存管理、多任务管理和外围资源管理的功能，嵌入式终端上的主流操作系统主要包括 symbian、Palm OS、Windows CE、Linux^[35]。

Symbian 由摩托罗拉、西门子、诺基亚等几家大型移动通讯设备商共同出资组建的一个合资公司，专门研发手机操作系统。Symbian 是一个实时性、多任务的纯 32 位操作系统，具有功耗低、内存占用少等特点，非常适合手机等移动设备使用，经过不断完善，可以支持 GPRS、蓝牙、SyncML、以及 3G 技术。

Palm OS 是 3COM 公司开发的一种 32 位的嵌入式操作系统，Palm 提供了串行通信接口和红外线传输接口，可以方便地与其它外部设备通信、传输数据，拥有开放的 OS 应用程序接口，开发商可根据需要自行开发所需的应用程序。Palm 是专门为掌上电开发的操作系统，基于 Palm OS 编写的应用程序占用内存非常小，并且 Palm 操作系统具有很强的节能功能，因此 Palm 应用范围非常广泛。

Windows CE 是微软公司开发的一个开放的、可升级的 32 位嵌入式操作系统，应用于掌上型电脑类的电子设备操作。Windows CE 是所有源代码全部由微软自行开发的嵌入式新型操作系统，其操作界面虽来源于 Windows 95/98，但 Windows CE 是基于 Win32 API 重新开发的、新型的信息设备平台。Windows CE 具有模块化、结构化和基于 Win32 应用程序接口以及与处理器无关等特点。

Linux 是一个类似于 Unix 的操作系统。它起源于芬兰一个名为 Linus Torvalds 的业余爱好，但是现在已经是最为流行的一款开放源代码的操作系统。

嵌入式 linux 操作系统是在 Linux 基础上经过裁剪，在嵌入式设备上运行的一种 Linux 操作系统。嵌入式 Linux 即继承了 Linux 完全开放源代码的特性又具有嵌入式操作系统的特点，在各种嵌入式 Linux 迅速发展的状况下，嵌入式 Linux 逐渐逐渐形成了可与 Windows CE 等 EOS 进行抗衡的局面。目前正在开发的嵌入式系统中，49%的项目选择 Linux 作为嵌入式操作系统。Linux 现已成为嵌入式操作的理想选择。

嵌入式 Linux 操作系统相比其他操作系统具有如下特点：

(1) 开放源代码，不在存黑箱技术，源代码随处可得，注释丰富，文档齐全，遍布全球的众多 Linux 爱好者都是 Linux 开发者的强大技术支持者，可以对局部随意修改，满足自己的应用需求。

(2) 内核精简、效率高。

(3) 跨平台系统, 支持多种体系结构, 如 X86、ARM、MIPS、ALPHA、SPARC 等。

(4) 优秀的网络功能。它提供了对包括十兆位、百兆位及千兆位的以太网, 还有无线网络、Token ring (令牌环) 和光纤甚至卫星的支持。

(5) 支持的硬件数量强大, 可以下载各种硬件的驱动程序源代码, 为用户编写自己需要的硬件驱动程序提供了便利。

(6) 遵循通用的国际标准, 方便程序的移植。

(7) 应用软件数量多, 并且遵从 GPL, 开源代码并且免费。

(8) Linux 在内核结构的设计中考虑适应系统的可裁减性的要求。

综上所述, 由于嵌入式 Linux 操作系统具有高效、稳定、低成本、易裁减、硬件支持广泛等一系列的优点, 在无线局域网可视电话终端中, 选择了嵌入式 linux 作为终端的操作系统。

5.2 Linux 设备驱动程序

5.2.1 Linux 驱动程序概述

Linux 是位于应用层和实际设备之间的软件。作为 Linux 内核的重要组成部分, 设备驱动程序主要完成以下的功能^[36]:

- (1) 对设备初始化和释放。
- (2) 把数据从内核传送到硬件和从硬件读取数据。
- (3) 读取应用程序传送给设备文件的数据和回送应用程序请求的数据。
- (4) 检测错误和处理中断。

Linux 将存储器和外设分为 3 个基础大类: 字符设备; 块设备; 网络设备^[37]。

字符设备指那些必须以串行顺序依次进行访问的设备, 如触摸屏、磁带驱动器、鼠标等。块设备可以用任意顺序进行访问, 以块为单位进行操作, 如硬盘、软驱等。字符设备不经过系统的快速缓冲, 而块设备经过系统的快速缓冲。但是字符设备和块设备并没有明显界限, 如 Flash 设备符合块设备的特点, 但是我们仍然可以把它作为一个字符设备来访问。

在 Linux 系统中, 网络设备面向数据包的接收和发送而设计, 它并不对应于文件系统的节点。内核与网络设备的通信和内核与字符设备、块设备的通信方式完全不同。

5.2.2 Linux 设备驱动程序与整个软硬件之间的关系

Linux 设备驱动程序与整个软硬件之间的关系如下图 5.1 所示^[38]，可以看出系统调用是操作系统内核和应用程序之间的接口，设备驱动程序是操作系统内核和硬件设备之间的接口。除网络设备外，字符设备与块设备都被映射到 Linux 文件系统的文件和目录，用户程序通过文件系统的系统调用接口 `open()`、`write()`、`read()`、`close` 等函数访问字符设备和块设备。

设备驱动程序是应用程序与硬件之间的一个中间软件层，设备驱动程序为应用程序屏蔽了硬件的细节。这样在应用程序看来，硬件设备只是一个设备文件，应用程序可以像操作普通文件一样对硬件设备进行操作。

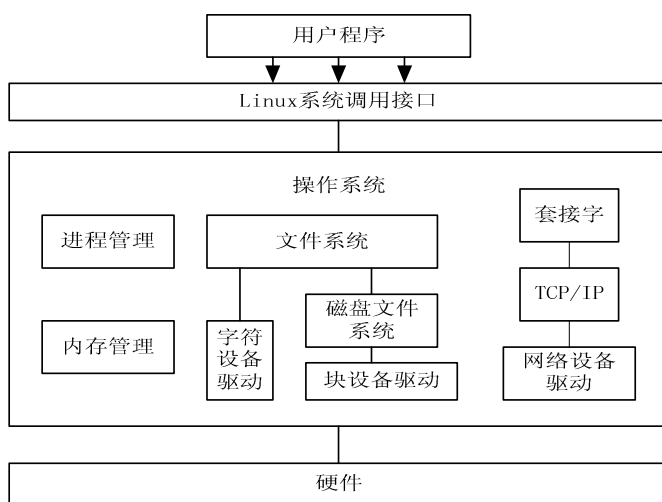


图 5.1 Linux 设备驱动程序与整个软硬件之间的关系

5.2.3 Linux 设备驱动程序的结构

Linux 的设备驱动程序按实现的功能大致可以分为如下几个部分：驱动程序的注册与注销、设备的打开与释放、设备的读写操作、设备的控制操作、设备的中断和轮询处理等^[39]。

（1）驱动程序的注册与注销

向系统增加一个驱动程序意味着要赋予它一个主设备号，这可以通过在驱动程序的初始化过程中调用 `register_chrdev()` 或者 `register_blkdev()` 来完成。而在关闭字符设备或者块设备时，则需要通过调用 `unregister_chrdev()` 或 `unregister_blkdev()` 从内核中注销设备，同时释放占用的主设备号。

（2）设备的打开与释放

设备的打开是通过调用 `file-operations` 结构中的函数 `open` 来完成的,它是驱动程序用来为今后的操作完成初始化准备工作的。

`Open` 通常完成如下工作:

- 检查特定的错误(如设备未就绪或类似的硬件问题)。
- 如果设备是首次打开,则对其进行初始化。
- 如有必要,更行 `f_op` 指针。
- 分配并填写置于 `filp->private_data` 里的数据结构。

设备的释放是通过调用 `file-operations` 结构中的函数 `release` 来完成的,作用正好与 `open` 相反, `release` 完成如下工作:

- 释放由 `open` 分配的、保存在 `filp->private_data` 中的所有内容。
- 在最后一次关闭操作时关闭设备。

(3) 设备的读写操作

`Read()`和 `Write()`操作完成的工作是相似的,即拷贝数据从内核地址空间到应用程序空间,或反过来从应用程序空间拷贝数据。

拷贝数据从内核空间到用户空间的用到的内核函数为:

```
unsigned long copy_to_user(void __user *to,const void *from,unsigned long count);
```

拷贝数据从用户空间到内核空间的用到的内核函数为:

```
unsigned long copy_from_user(void *to,const __user *from,unsigned long count);
```

(4) 设备的控制操作

除了读写操作外,大部分设备驱动程序还需要另外一种能力,即通过设备驱动程序执行各种类型的硬件控制,这些操作通过 `IOCTL` 调用来实现。

(5) 设备的中断和轮询

处理对于不支持中断的硬件设备,读写时需要轮流查询设备状态,以便决定是否继续进行数据传输。如果设备支持中断,则可以按中断方式进行操作。

5.3 电源管理芯片的驱动研究与实现

5.3.1 C/S 架构的设备驱动框架

MC13783 是一个高集成度的管理芯片,其功能通过 MC13783 内部控制寄存器选择和配置,MC13783 控制寄存器通过两组串行外设接口(Serial Peripheral Interface, SPI)与微控制单元(Micro Control Unit, MCU)相连接。对于多核平

台，MCU 和数字信号处理器（Digital Signal Processing, DSP）可以通过他们各自的 SPI 控制 MC13783。实际应用中，我们采用飞思卡尔单核 ARM9 平台 i.MX27 作为 MCU，因此只有主 SPI 接口被使用。由于 i.MX27 芯片集成了同步串行外部接口 SPI，故可设计 i.MX27 和 MC13783 之间的 SPI 总线接口电路图，如图 4.2 所示。

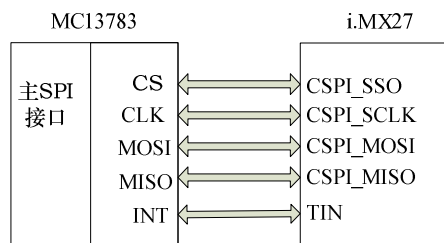


图 5.2 SPI 总线接口电路图

SPI 总线以主从方式工作，图 5.2 中 i.MX27 作为主设备，MC13783 作为从设备，它们之间的通信包括主输入从输出数据传输线（Master Input /Slave Output, MISO），主输出从输入数据传输线（Master Output /Slave Input, MOSI），时钟线（Serial Clock, SCK），片选线（Chip Select, CS）以及中断线。

为实现程序的简洁性和便于维护性，根据 MC13783 的硬件工作原理，我们给出了一种 C/S 架构的设备驱动框架，即 MC13783 驱动分成两部分来实现：PMIC 服务器驱动和 PMIC 客户端驱动。PMIC 服务器驱动的主要作用是通过 SPI 总线接口为 PMIC 客户端驱动提供必要的读写 PMIC 寄存器的操作；PMIC 客户端驱动由以下几个部分组成，包括触摸屏客户端，电源管理客户端，电池客户端，实时时钟客户端等，依赖于服务器端驱动，完成各自的功能。C/S 框架图如图 5.3 所示：

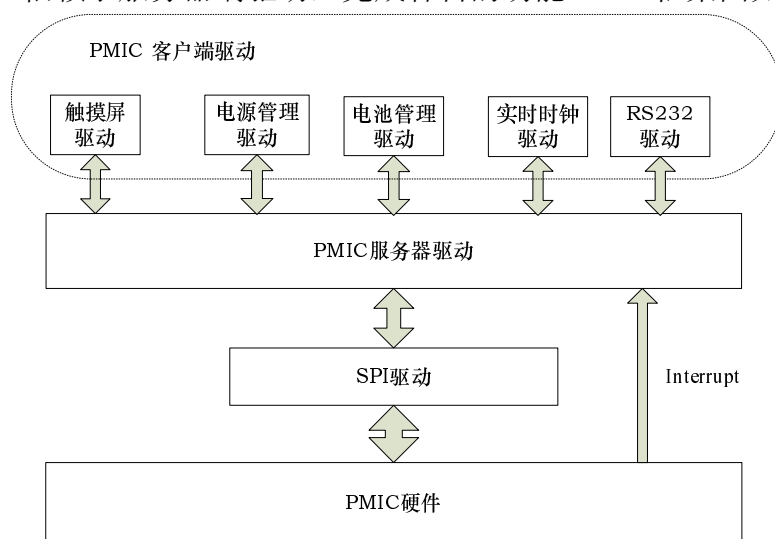


图 5.3 C/S 架构的设备驱动框架图

5.3.2 PMIC 服务器驱动功能分析

PMIC 服务器驱动要完成两类服务：控制服务和通知服务。

(1) 控制服务

C/S 架构的设备驱动框架图中，各个客户端驱动需通过 PMIC 服务器端驱动与 PMIC 硬件交互信息，因此 PMIC 服务器驱动要完成配置 SPI 总线驱动与 PMIC 硬件通信，并通过 SPI 总线读取 PMIC 硬件控制寄存器的当前值，以及通过 SPI 总线写入新的值到 PMIC 硬件控制寄存器。

(2) 通知服务

PMIC 客户端驱动的功能实现是基于事件机制完成的，MC13783 可以支持 48 个中断事件，对应于不同的客户端驱动的需求。C/S 驱动框架图中，当 PMIC 服务器驱动接收到由 PMIC 硬件产生的中断信号时，PMIC 检查中断状态寄存器判断中断事件，最后调用回调函数完成事件的处理。因此，通知服务需完成的功能如下：

- 注册默认的中断处理函数处理所有 PMIC 的硬件中断事件。
- 允许 PMIC 客户端驱动程序的订阅和取消一个或多个事件，并指定相应的回调函数。
- 当中断发生时，查询 PMIC 中断状态寄存器判断哪个事件信号被触发。根据事件号调用以前注册的回调函数。
- 通过设置中断事件掩码寄存器使能或者禁用某个事件中断。

5.3.3 PMIC 服务器驱动功能实现

PMIC 服务器驱动功能实现借助于以下几个模块：初始化模块，中断处理模块，事件模块，接口模块，下面将分别讨论。

4.3.3.1 PMIC 服务器驱动的初始化

PMIC 服务器驱动初始化主要是对事件队列，中断屏蔽寄存器、中断等进行设置。

(1) 初始化事件队列。调用事件模块的初始化队列函数完成时间列表的初始化，详见事件模块设计。

(2) 初始化 PMIC 中断屏蔽寄存器为 0x00ffffff，即屏蔽所有中断事件。

(3) 最后设置中断为上升沿触发，并通过中断程序注册函数完成中断的注册，具体如下：

```
set_irq_type(spi->irq, IRQF_TRIGGER_RISING);  
ret = request_irq(spi->irq, pmic_irq_handler, 0, "PMIC_IRQ", 0);
```

4.3.3.2 中断处理模块

在 PMIC 中断处理函数中，要完成读中断状态寄存器和调用回调函数等任务，根据中断处理函数的设计原理，使中断处理尽快返回，因此采用了 Linux 中断的顶半部和底半部机制，并采用 Linux2.6 内核中的工作队列来完成中断的底半部处理。

工作队列用 <linux/workqueue.h> 中定义的 `work_struct` 结构表示，通过 `INIT_WORK()` 初始化工作队列并将工作队列与处理函数绑定：

```
INIT_WORK(&pmic_wq,(void)(*)) pmic_do_work, NULL);
```

初始化工作队列后，就可以用 `schedule_work()` 来调度工作队列，中断处理上半部只需提交工作队列完成中断事件的处理：`schedule_work(&pmic_wq);`

在 PMIC 中，所有的中断事件都共享一个中断处理函数，因此在中断处理底半部中，首先要读取中断状态寄存，判断当前激活的事件，并根据事件 ID 调用对应的回调函数。

4.3.3.3 事件模块

事件模块主要完成初始化事件队列、注册事件、取消注册事件、调用特定事件的回调函数等相关工作。

PMIC 服务器驱动事件模块，使用 Linux 内核中的双向循环链表来管理事件通知列表。事件数组定义如下：`static struct list_head events[MAX]`，每一个数组下标对应一个事件 ID，每一个数组元素包含唤醒回调函数的所有信息，初始化事件队列时把所有的 `list_head` 数组初始化为空，方法如下：

```
for (i = 0; i < MAX_EVENTS; i++) {  
    INIT_LIST_HEAD(&events[i]);  
}
```

当订阅一个或多个事件的时候，根据要订阅的事件号和回调函数生成新的链表节点，调用接口模块设置中断屏蔽寄存器，激活相应的中断事件，最后调用 Linux 内核链表插入节点 `list_add_tail()` 宏将新的链表节点添加到已初始化的事件链表中；取消一个或多个注册事件时，设置中断屏蔽寄存器禁用相应的中断事件，用 `list_del()` 宏删除相应节点；当中断发生时，中断处理程序会调用特定事件的所有回调函数，具体方法如下：

```
list_for_each(p, &events[event]) {    \\遍历链表获得 list_head 成员变量地址  
    temp = list_entry(p, event_callback_list, list);    \\ 由 list_head 地址获得其节点数据项  
    temp->callback.func(temp->callback.param);    \\执行回调函数  
}
```

4.3.3.4 接口模块设计

接口模块用于 PMIC 客户端读写 PMIC 硬件寄存器。

MC13783 的 SPI 端口配置使用 32 位串行数据字，使用 1 读/写位（1 为写，0 为读），6 位地址，1 空位和 24 位数据位，SPI 端口的 64 个寄存器地址对应 6 个地址位^[40]。

字节数	1	6	1	24
帧内容	读写位	寄存器地址	空位	数据位

图 5.4 SPI 帧结构

在数据帧进行传输前，需通过移位操作，封装成如图 5.4 所示帧结构，调用 Linux2.6 内核 SPI 驱动中的函数 spi_write()/spi_read()完成 SPI 帧的写/读。

5.3.4 PMIC 触摸屏客户端驱动实现

MC13783 是一款多功能的电源管理芯片，集成多个客户端，本文以触摸屏客户端驱动为例，简要叙述 C/S 架构下基于 PMIC 服务器驱动的触摸屏客户端驱动实现过程。

4.3.4.1 MC13783 触摸屏

MC13783 内置了一个 8 信道的 10 位模拟 / 数字转换器（analog to digital convertor, ADC），该 ADC 能将外部的模拟信号转换为 10 位分辨率的数字量。因此，ADC 能与触摸屏控制器协同工作，完成对触摸屏绝对地址的测量。

MC13783 中的 ADC 可工作于 4 种模式：

- （1）普通转换模式 用来进行一般的 ADC 转换。
- （2）等待中断模式 当触摸屏控制器等待中断模式时，它等待触摸屏触点信号的到来。当触点信号到来时，控制器产生中断。
- （3）电阻模式 顺序读出 X 和 Y 盘的接触电阻。
- （4）坐标模式 顺序读出 X 和 Y 坐标的值。

触摸屏接口工作模式涉及到的 MC13783 的 A / D 寄存器主要有 5 个：ADC 控制寄存器 0、ADC 控制寄存器 1、ADC 结果寄存器 2、ADC 控制寄存器 3、ADC 结果寄存器 4，所得坐标将存入 ADC 结果寄存器中。

4.3.3.2 触摸屏驱动的实现

首先完成触摸屏驱动的初始化，使用 Linux 2.6 内核引入的新驱动管理和注册机制 Platform_device 和 Platform_driver 完成触摸屏设备的注册；通过 PMIC 服务器驱动接口模块初始化 MC13783 的 5 个 ADC 寄存器；通过 PMIC 服务器驱动事

件模块注册事件及其回调函数,完成触摸屏驱动必须注册的事件为触点事件和 A/D 转换完成事件。

为了提高系统的效率,避免当设备资源不可用时,用户不停查询浪费 CPU 资源,在触摸屏驱动程序中实现了阻塞操作。Linux 驱动程序使用等待队列实现阻塞进程的休眠和唤醒,其中进程的休眠用到的函数为 `wait_event_interruptible(queue,condition)`,当 `condition` 为假时,进程将被添加到等待队列,并被阻塞进入休眠;唤醒函数为 `wait_up_interruptible(&queue)`,唤醒以 `queue` 作为等待队列头的所有等待队列对应的进程。

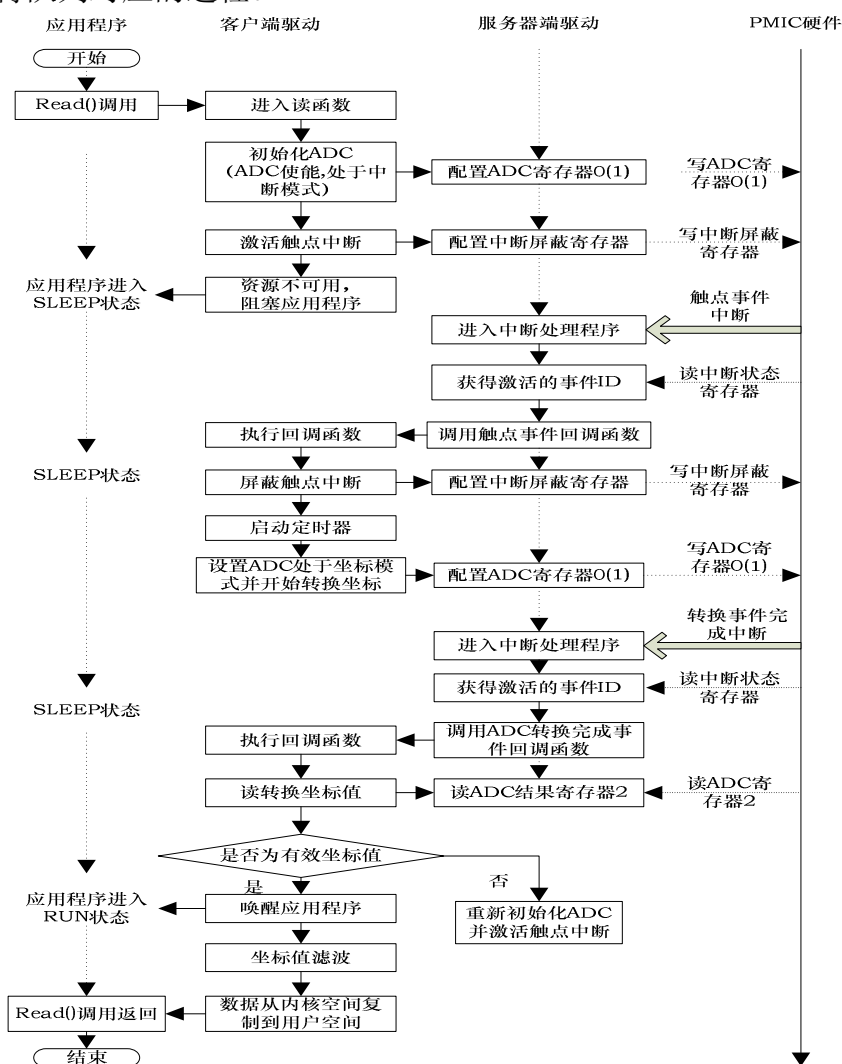


图5.5 触摸屏驱动实现流程图

整个触摸屏流程图如上图 5.5 所示,通过触点事件和 A/D 转换完成事件两类中断实现了整个触摸屏客户端驱动。`Read()`调用后,驱动程序进入读入口函数,在完成触摸屏初始化和激活触点中断事件后,因没有有效的坐标值,应用程序进入阻塞状态,触摸屏等待触点中断事件的发生。

当触点事件发生后，触摸屏进入中断处理程序，服务器端读中断状态寄存器获得激活的事件号，根据事件号执行相应的回调函数，在回调函数中，为了较为精确地控制系统由于消除电平升降造成信号抖动所需要时间并能够有效控制采样坐标的数量，使用了内核定时器，到达延长的时间后，设置 ADC 寄存器处于坐标模式并开始转换坐标。当转换完成事件发生后，在中断处理程序中，读取转换的坐标值，判断是否为一组有效的坐标，如果是则唤醒进程，对坐标值进行过滤后，通过 `copy_to_user()` 将坐标值从内核空间拷贝到用户空间，`read()` 调用返回；如果不是则重新初始化 ADC，等待新的触点事件发生。

5.4 MC13783 驱动测试

MC13783 驱动分为 PMIC 服务器程序和 PMIC 客户端程序，PMIC 服务器驱动包含初始化模块，中断处理模块，事件模块，接口模块。除初始化模块外，我们将分别对中断处理模块、事件模块、接口模块以及触摸屏客户端程序进行测试。

由于 PMIC 客户端和服务端驱动都以模块的形式加载，PMIC 客户端通过 `EXPORT_SYMBOL` 宏导出的函数 PMIC 服务器驱动通信，而用户应用程序需通过 Linux 系统调用来完成与驱动程序的通信，因此要通过应用程序测试 PMIC 服务器模块，必须先编写一个接口驱动，用于提供用户程序和驱动程序之间的接口。

5.4.1 接口驱动设计

(1) 文件操作接口

Linux 为所有的设备文件都提供了统一的操作函数接口，方法是使用数据结构 `struct file_operations`。对于测试接口的操作主要包括对服务器驱动的打开、关闭，`IOCTL` 调用，具体声明的实现如下：

```
static struct file_operations pmic_fops = {  
    .owner = THIS_MODULE,  
    .ioctl = pmic_dev_ioctl,  
    .open = pmic_dev_open,  
    .release = pmic_dev_free,  
};
```

(2) 测试驱动程序的初始化

初始化部分主要完设备的注册和设备节点的创建，为了使程序更加便捷性，我们使用了 `class_create` 函数和 `class_device_create` 函数创建设备节点，而传统的方

法为加载设备驱动后，需用 `mknod` 命令创建设备节点。

```
class_create(THIS_MODULE, PMIC_NAME);
class_device_create(pmic_class, NULL, MKDEV(pmic_major, 0),
    NULL, PMIC_NAME);
```

(3) IOCTL调用

我们编写测试驱动的目的是为了提供应用程序访问服务器驱动程序的接口，这个接口通过 `IOCTL` 来实现，测试驱动的 `IOCTL` 的实现的主要功能包括：读寄存器操作、写寄存器操作、注册中断事件、取消中断事件。

5.4.2 PMIC 服务器驱动模块测试

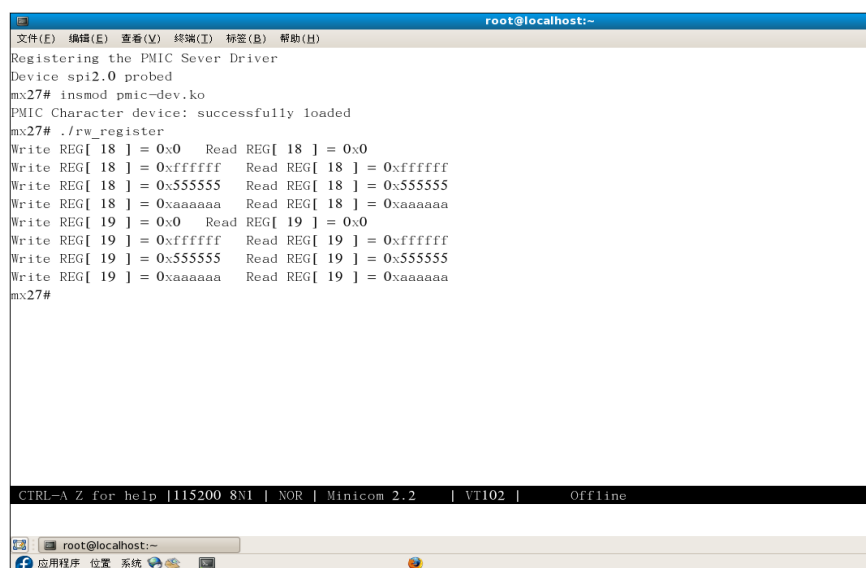
(1) 接口模块测试

测试目的：验证接口模块是否正常工作。

测试方法：MC13783 的 64 个寄存器中的寄存器 18 和 19 是 24 位的内存 A 寄存器和内存 B 寄存器，通过编写测试程序分别向内存 A 和内存 B 依次写入值 0x000000, 0xFFFFFFFF, 0x555555, 0xAAAAAA, 然后从内存 A 和内存 B 读出相应值与写入值进行比较，如果写入和读取数据一致并且写入和读取操作成功，则测试成功。

测试步骤：加载服务器模块 `pmic-sever.ko` → 加载接口驱动 `pmic-dev.ko` → 执行测试程序 `rw_register`。

测试结果：测试结果如下图 5.6 所示，经测试后读出数据和输入数据一致，接口模块工作正常。



```
root@localhost:~#
Registering the PMIC Sever Driver
Device spi2.0 probed
mx27# insmod pmic-dev.ko
PMIC Character device: successfully loaded
mx27# ./rw_register
Write REG[ 18 ] = 0x0    Read REG[ 18 ] = 0x0
Write REG[ 18 ] = 0xffffffff    Read REG[ 18 ] = 0xffffffff
Write REG[ 18 ] = 0x555555    Read REG[ 18 ] = 0x555555
Write REG[ 18 ] = 0xaaaaaa    Read REG[ 18 ] = 0xaaaaaa
Write REG[ 19 ] = 0x0    Read REG[ 19 ] = 0x0
Write REG[ 19 ] = 0xffffffff    Read REG[ 19 ] = 0xffffffff
Write REG[ 19 ] = 0x555555    Read REG[ 19 ] = 0x555555
Write REG[ 19 ] = 0xaaaaaa    Read REG[ 19 ] = 0xaaaaaa
mx27#
```

图 5.6 接口模块测试结果

(2) 事件通知与中断处理模块测试

测试目的：验证事件通知与中断处理模块是否正常工作。

测试方法：事件通知与中断处理模块测试通过 MC13783 电源打开/关闭连接器 ON1B 来完成，ON1B 原理图如下图 5.7 所示，类似于一个复位电路，网络标号为 ON1B 的连接线连接到 MC13783 ON1B 引脚上，当 SW2 被按下时，会产生一个低电平信号，如果注册了 ON1B 中断事件，则会产生 ON1B 中断事件。其中 ON1B 中断事件注册的回调函数为：

```
static void callbackfn(void *event){
    printk(KERN_INFO " DETECTED PMIC EVENT : %d\n",event);
}
```

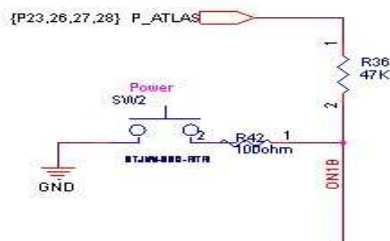


图5.7 ON1B电路图

测试时首先注册 ON2B 的中断事件，然后按下按键 SW2，看到中断处理下半部分执行回调函数打印出“DETECTED PMIC EVENT...”的信息，取消 ON2B 中断函数后，按下按键 SW2 无任何信息打印，则事件通知和中断处理模块成功。

测试步骤：加载服务器模块 pmic_sever.ko → 加载测试驱动 pmic-dev.ko → 执行测试程序 event_interrupt_test。

测试结果：如下图 5.8 所示，事件通知和中断处理模块工作正常。

```
root@localhost:~
文件(E) 编辑(E) 查看(V) 终端(T) 标签(B) 帮助(H)
mx27# insmod pmic_sever.ko
Registering the PMIC Sever Driver
Device spi2.0 probed
mx27# insmod pmic-dev.ko
PMIC Character device: successfully loaded
mx27# ./event_interrupt_test
Event:27 Subscribe succeed
Write REG[ 4 ] = 0xffffffff
Press ON1B button on MC13783 board
you should see callback info
DETECTED PMIC EVENT : 27
DETECTED PMIC EVENT : 27

Event:27 Unsubscribe succeed
Write REG[ 4 ] = 0xffffffff
mx27#
```

图5.8 事件通知和中断处理模块测试结果

5.4.3 PMIC 触摸屏客户端测试

测试目的：验证触摸屏客户端是否工作正常。

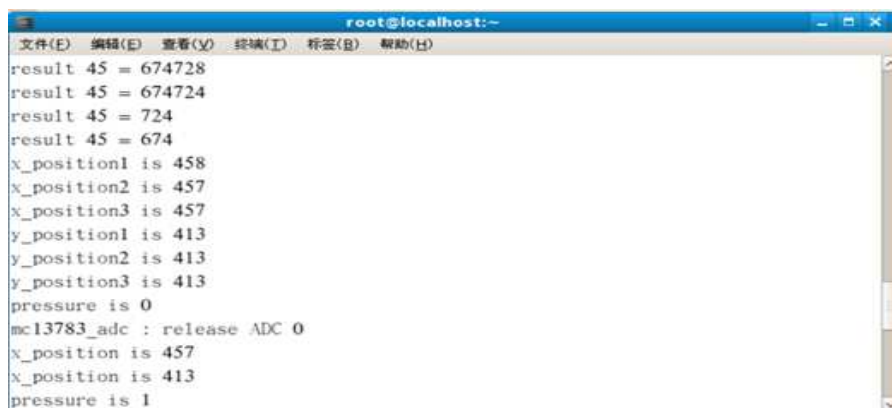
测试方法：编写测试程序，调用 `IOCTL` 接口读取 X 坐标值、Y 坐标值以及压力信息。当有触点事件发生时，触摸屏开始进行坐标转换，转换后的数据存放在 ADC 结果寄存器中，8 个通道的 A/D 转换完成后，其结果存放于 8 个内部寄存器中，我们可以通过读不同地址的寄存器读出，触摸屏处于坐标模式时通道转换结果如下表 5.1 所示。

表5.1触摸屏处于坐标模式时通道转换结果

ADC 通道	坐标模式转换结果	读出地址
0	X 坐标	000
1	X 坐标	001
2	X 坐标	010
3	Y 坐标	011
4	Y 坐标	100
5	Y 坐标	101
6	接触电阻	110
7	接触电阻	111

测试步骤：加载服务器模块 `pmic-sever.ko` → 加载触摸屏客户端驱动 `pmic_newadc.ko` → 执行测试程序 `adc_test`。

测试结果：8 个通道的 ADC 转换结果如下图 5.9 所示，`x_positon1:458`、`x_positon2:457`、`x_positon3:457`、`y_positon1:413`、`y_positon2:413`、`y_positon3:413`，通过坐标值滤波后的结果为 X 坐标为 457、Y 坐标为 413，经测试触摸屏客户端工作正常。



```
root@localhost:~  
文件(F) 编辑(E) 查看(V) 终端(T) 标签(B) 帮助(H)  
result 45 = 674728  
result 45 = 674724  
result 45 = 724  
result 45 = 674  
x_position1 is 458  
x_position2 is 457  
x_position3 is 457  
y_position1 is 413  
y_position2 is 413  
y_position3 is 413  
pressure is 0  
mcl3783_adc : release ADC 0  
x_position is 457  
x_position is 413  
pressure is 1
```

图 5.9 触摸屏测试结果

5.5 本章小结

本章首先介绍了无线局域网电话的软件平台嵌入式 Linux，然后介绍了嵌入式 LINUX 设备驱动程序的开发，根据可视电话的项目需求，分析多功能电源管理芯片 MC13783 的工作原理，给出了一种 C/S 体系结构的设备驱动程序框架，设计并实现了 linux2.6 内核下基于 C/S 框架结构的触摸屏客户端设备驱动。目前，该驱动已经应用于实际的可视电话系统中，并取得了良好的效果。

第六章 结论及未来的工作

6.1 结论

WLAN的普及和可视VoIP电话应用使人们对无线网络电话产生了遐想，人们联想到能否有一种类似于普通手机的终端设备可以在无线局域网覆盖的范围内实现通话。随着带有无线功能的笔记本电脑在企业中大量使用，企业除了建设有线局域网之外，还在企业组网中大量采用了无线局域网，部分企业的无线局域网建设得非常充分，几乎在企业的办公范围内都有无线信号覆盖，使企业成为了一个个“无线热区”。如果企业建有“无线热区”，那么经过这个无线网络，员工就不必拨打昂贵的移动电话，无线局域网可视电话成为他们最好的通话选择。

在此前提下，我们项目小组开始了对无线局域网可视电话终端标准以及终端的研究。在两年的项目研发中，本人在查阅了大量相关资料后，对无线局域网可视电话的各种相关技术有了一定的了解，学习使用了PCB设计软件Candence，完成了基于i.MX27芯片的无线局网可视电话硬件系统的设计和硬件调试。

通过软件、硬件联合调试，系统工作稳定正常。

6.2 未来的工作

在实际的应用过程中，发现本系统还有很多需要改进的地方，未来的工作如下：

- (1) 为了推动终端的产业化，需进一步的压缩硬件电路板面积。
- (2) 创建IBIS仿真模型，全面地解决高速电路板设计中遇到的信号完整性、电源完整性和电磁干扰等问题。
- (3) 本方案采用了USB接口的无线网络通信模块，而目前基于SDIO接口无线网络模块具有更低的能耗以及更小的面积，以后我们将会考虑使用SDIO接口无线网卡，这需要我们完成相应的驱动开发或者驱动移植。
- (4) 采用电池供电后，面临进一步降低系统功耗，延长终端的使用时间。

致 谢

感谢龙昭华教授三年来对我孜孜不倦的教诲和无微不至的关怀，感谢老师为我创造优越的实验室条件，使我能顺利完成这个项目。本论文是在龙老师的悉心指导下完成。龙昭华教授渊博的学识和严谨求实的治学作风使我深受启迪，并将铭记在心。

感谢谢显中老师给我参加 289 项目的机会，从中受益良多。在此作者还要感谢蒋贵全老师、张林老师给予我的关怀和指导，在项目组研究工作中对我的帮助和指导。

感谢我的同门林远华、李明哲、王少锋、蒿建、郑幸福、毕云松和高明军以及所有的师弟师妹们在学习上对我的帮助；感谢身边的朋友以及好友在生活上对我的关心，正是因为你们这三年来的陪伴，从此我的生活变得多姿多彩。

感谢我的父母和女友，谢谢你们在经济和精神上给予的支持！

最后，感谢百忙之中参加答辩的各位评委、专家、老师和同学们，谢谢你们！

签名：张辉

日期：2010-5-28

攻硕期间从事的科研工作及取得的研究成果

从事的主要科研工作:

- [1] 宽带无线通信技术与设备研制, 航天“十一五”预研项目, 2007.9~2010.3.
- [2] 无线局域网可视电话技术与标准化研究, 国家质检总局专项基金, 2007.09~2009.09.
- [3] 新一代宽带无线移动通信网重大专项, 国家重大专项, 2009~2010.
- [4] 无线局域网可视电话终端及其产业化, 重庆市科技攻关项目, 2007.06~2009.03.
- [5] 无线局域网可视电话终端的研制, 重庆市教育委员会科学技术研究项目, 2007.09~2009.03.

发表或即将发表的论文:

- [1] 蒋贵全, 张辉, 王国锋. 基于 Linux 的 FPGA 数据通信接口驱动设计与实现. 计算机应用. 于 2009 年 9 月发表.
- [2] 张辉, 龙昭华, 蒋贵全. 基于 C/S 体系结构的 Linux 设备驱动程序设计与实现. 计算机应用, 已收到该刊增刊的录用通知.
- [3] 张辉, 龙昭华, 李明哲, 宋晓杰. 基于 WLAN 的可视电话硬件设计. 中国论文科技在线(四星).

参考文献

- [1] BuR Goode. Voice over Internet Protocol(VoIP)[J]. Proceedings of the IEEE, 2002, 90(9):1495-1517.
- [2]刘方亮. IP 可视电话硬件设计[D]. 北京工业大学,2007.
- [3]刘宇. 基于 ARM9 的嵌入式可视电话终端的设计与实现[D]. 大连理工大学, 2007.
- [4]刘乃安. 无线局域网(WLAN)原理、技术与运用[M]. 西安: 西安电子科技大学出版社, 2006.
- [5]宽带无线 IP 标准工作组. "信息技术系统间远程通信和信息交换局域网和城域网特定要求第 11 部分", GB 15629.11(1102)[S]. 2004.
- [6]毕厚杰. 新一代视频压缩编码标准—H.264/AVC[M]. 北京: 人民邮电出版社, 2005.
- [7]ITU-T Recommendation. H.323 Packet Based Multimedia Communications System[S]. 1998.
- [8] J.Rosenberg, H. Schulzrinne. Session Initiation Protocol[S]. RFC 3261, June 2002.
- [9]中华人民共和国国家质量监督检验检疫总局. GB15926.11-2003/XG1-2006 媒体访问控制和物理层规范[S]. 2006.
- [10]李俊. 嵌入式 Linux 设备驱动开发详解[M]. 北京: 人民邮电出版社, 2008.
- [11] Andy Lilly, David Brown. Designing High-Fidelity Videophones on the Freescale i.MX27 Multimedia Applications Processor[EB/OL]. <http://www.freescale.com>, 2007.
- [12]上海杰得微电子有限公司. 多媒体应用处理器的原理和应用(一)[Z]. 2008.
- [13] http://www.eet-china.com/ART_8800479984_865371_NT_6cdf8bbd.HTM.
- [14] Freescale Semiconductor, Inc. MCIMX27 Multimedia Applications Processor Reference Manual [EB/OL]. <http://www.freescale.com/mx27>, 2007.
- [15]中电华大电子. 天联 WLAN802.11 a/b/g 安全多模芯片 HED08W04SUA[EB/OL]. <http://www.hed.com.cn>, 2009.
- [16] Airoha Technology Corp. AL2230S Datasheet [Z]. 2006.
- [17] Samsung Electronics Co., Ltd.K9F2G08UXA Data Sheet [EB/OL]. <http://www.samsung.com/cn/business/semiconductor>, 2006.
- [18]Qimonda. HYB18M1G320BF-7.5 Data Sheet [EB/OL]. <http://www.qimonda.com/>, 2007.
- [19]阮越广, 赵伟胜. 基于 WLAN 的家用安全监控系统的硬件设计[J]. 计算机工

程. 2008, 10 (34) :250-252.

[20] OmniVision 公司. OV9650 Color CMOS SXGA(1.3MegaPixel) OmniPixelTM CAMERACHIPTM. <http://www.ovt.com>, 2005.

[21]OmniVision 公司. OmniVision Serial Camera Control Bus.Version 2 .1 [EB/OL]. <http://www.ovt.com>.2003.

[22]刘立涛, 罗嵘, 金平. 基于 S3C2410 的 TFT-LCD 驱动电路设计[EB/OL]. <http://www.eaw.com.cn/>,2007.

[23]Linear Technology Corporation. LT1942 - Quad DC/DC Converter for Triple Output TFT Supply Plus LED Driver [EB/OL]. <http://www.linear.com>,2007.

[24] National Semiconductor Corporation.LM8262 Data Sheet [EB/OL], <http://www.national.com>, 2002.

[25] Wolfson Microelectronics, Inc.wm9712 AC97 Audio and Touchpanel CODEC [EB/OL] . <http://www.wolfsonmicro.com>, 2004

[26] Intersil Corporation. ISL83387 Data Sheet[EB/OL]. <http://www.intersil.com>, 2005.

[27] SMSC.LAN8700 Data Sheet [EB/OL], <http://www.smsc.com> ,2009.

[28] NXP Semiconductors. ISP1504 Hi-Speed Universal Serial Bus On-The-Go transceiver Product data sheet [EB/OL]. <http://www.nxp.com> ,2009.

[29]李漾. 基于 S3C2410 的 Smartphone 系统设计[D]. 电子科技大学,2005.

[30] Freescale Semiconductor. MC13783 Datasheet[EB/OL]. <http://www.freescale.com>, 2007.

[31] Richtek Technology Corporation. RT9220PQV Data Sheet [EB/OL]. www.richtek.com, 2005.

[32]周润景, 袁 伟. Cadence 高速电路板设计与仿真[M]. 北京: 电子工业出版社, 2006.

[33]黄豪佑, 懂辉. Cadence 高速 PCB 设计与仿真分析[M]. 北京: 北京航空航天大学出版社, 2006.

[34]李述良, 冯 杰, 刘文进, 漆进峰. 基于 S3C2440A 嵌入式系统的硬件设计[J] . 黄冈师范学院学报, 2009,29(3):38-41 .

[35]彭蔓蔓, 李浪, 徐署华. 嵌入式系统导论[M]. 北京: 人民邮电出版社, 2008.

[36]Yong Hoon Choi, Woo Il Kwon, Heung Nam Kim. Code generation for Linux device driver[J] . Advanced Communication Technology, 2006, 2:20-24.

[37]董志国, 李式巨. 嵌入式 LINUX 设备驱动程序开发[J]. 计算机工程与设计,2006,27(20):3737-3740.

[38]宋宝华. Linux 设备驱动开发详解[M]. 北京: 人民邮电出版社, 2008.

- [39]Jonathan Corbet, Alessandro Rubini, Greg Kroah-Hartman. Linux 设备驱动[M]. 3 版. 魏永明, 耿岳, 钟书毅, 译. 北京: 中国电力出版社, 2006.
- [40] Freescale Semiconductor. MC13783 Information for GPL Drivers Reference Manual[Z]. 2008.
- [41]李春萍, 李颀思. 嵌入式 Linux 中对触摸屏驱动的设计[J]. 计算机工程与设计, 2007,28(6):1387- 1389 .
- [42]华明, 徐造林. 基于触摸屏驱动的 Linux 内核输入子系统研究[J]. 计算机技术与发展,2009,19(3):I0005- I0008 .
- [43]畅卫功, 丁忠林. 嵌入式 Linux 系统中触摸屏驱动的研究[J]. 微计算机信息,2007,23(1):103- 105 .