MIPS寄存器约定

编写人：刘睿

时间：2007-8-18

版本：1.0.0

验收人：

是否合格：

1. 通用寄存器

|  |  |  |
| --- | --- | --- |
| 寄存器编号 | 助记符 | 用途描述 |
| 0 | zero | 清零 |
| 1 | at | 由编译器生成的复合指令使用 |
| 2,3 | v0,v1 | 存放一个子程序的非浮点的结果或返回值 |
| 4~7 | a0~a3 | 传递前4个非浮点参数给一个子程序 |
| 8~15 | t0~t7 | 可用作计算的临时存储器，子程序可以使用其中的值而不用进行保存和恢复 |
| 24,25 | t8,t9 | 同上 |
| 16~23 | s0~s7 | 子程序须保证其中的值在调用前后保持不变 |
| 26,27 | k0,k1 | 为操作系统陷入/中断处理保留 |
| 28 | gp | 全局指针 |
| 29 | sp | 堆栈指针 |
| 30 | s8/fp | 帧指针 |
| 31 | ra | 子程序返回地址 |

注：尽管硬件对寄存器的用法几乎没有规定，但是它们的实际用法还是遵循一系列惯例的。硬件并不关心这些习惯用法，不过如果想要使用其他人的子程序、编译器或操作系统，最好还是遵守这些惯例。

1. 整数乘法寄存器

hi：存放乘积的高位或存放余数

lo：存放乘积的低位或存放商

1. CPU控制寄存器

|  |  |  |
| --- | --- | --- |
| CP0寄存器编号 | 助记符 | 用途描述 |
| 15 | PRId | 标志CPU类型的制度寄存器 |
| 12 | SR | 状态寄存器，由大部分可写的控制位域组成，包括决定CPU特权等级、哪些中断引脚有效和其他的CPU模式等的位域 |
| 13 | Cause | 导致异常或中断的原因 |
| 14 | EPC | 保存异常返回点 |
| 8 | BadVaddr | 保存导致最近的地址相关异常的程序地址 |

1. MMU的寄存器

|  |  |  |
| --- | --- | --- |
| CP0寄存器编号 | 助记符 | 用途描述 |
| 10 | EntryHi | 对应于TLB入口项的键值域 |
| 2 | EntryLo | 对应于TLB入口项的数据域 |
| 0 | Index | 当有意去写一个特定的TLB入口时，用来指定TLB索引。当用tlbp查找某个转换后，还可以被用来返回相应的TLB索引 |
| 1 | Random | 保存着TLB的一个索引值，寄存器通过对CPU执行的每条指令进行计数来得到随机值。 |
| 4 | Context | 当某转换不再TLB中而导致CPU引发异常时，Context寄存器会形成一个立即可用的指向内存页表的指针值。 |

\*注：本文档列出的仅为R3000中的寄存器