OpenCLを用いた論理設計作業　仕様書

(株)日立製作所 テクノロジーイノベーション統括本部

情報通信イノベーションセンタ

ストレージ研究部　S5ユニット

**目次**

[1　適用 2](#_Toc433813823)

[2 Altera SDK for OpenCLツールの概要 2](#_Toc433813824)

[2.1　OpenCLとは 2](#_Toc433813825)

[2.2　アルテラSDK for OpenCLとは 3](#_Toc433813826)

[3 依頼内容 3](#_Toc433813827)

[4 検収条件 4](#_Toc433813828)

[5 納入日 4](#_Toc433813829)

[6 提供物等 4](#_Toc433813830)

# 1　適用

本仕様書は、OpenCLを用いた論理設計作業に関するものである。

# 2 Altera SDK for OpenCLツールの概要

アルテラ OpenCL™ (Open Compute Language) SDK は、従来のハードウェア FPGA 開発フローを抽象化して、はるかに迅速でハイレベルなソフトウェア開発フローを実現します。x86 ベースのホストで OpenCL C アクセラレータ・コードを数秒間でエミュレートしたり、詳細な最適化レポートで特定のアルゴリズム・パイプラインへの依存関係情報を得たり、仮想 FPGA ファブリック上でアクセラレータ・カーネルを数分間でプロトタイピングしたりして、時間のかかるコンパイルは満足できるカーネル・コードを得た後に回すことができます。



図1.開発フロー

# 2.1　OpenCLとは

OpenCL 規格は、異機種システムにおけるアルゴリズムの高速化を実現する、業界初のオープンかつロイヤルティー・フリーの統合プログラミング・モデルです。OpenCL では、C ベースのプログラミング言語を使用して、中央処理装置（CPU）、グラフィック処理ユニット (GPU)、デジタル信号プロセッサ (DSP)、そしてFPGA をはじめとする各種プラットフォームで実行可能なコードを開発できます。

OpenCL は、ソフトウェア・エンジニアにとってはプログラミング・モデルであり、システム・アーキテクトにとってはメソドロジです。OpenCL は、標準 ANSI C (C99) をベースとして並列処理を抽出するように拡張したものです。OpenCL には、ホストとハードウェア・アクセラレータが通信したり (従来は PCI Express® を経由)、ホストとやり取りせずにカーネル間で通信したりするための API も含まれています。アルテラはさらに、10 Gb イーサネットなどのストリーミング I/O インタフェースからカーネルにデータを直接ストリーミングするための I/O チャネル API もベンダー・エクステンションとして提供しています。OpenCL の主な利点はロイヤルティー・フリーの移植可能なオープン・スタンダードであることですが、これが独自プログラミング・モデルからの主な差別化要因です。

OpenCL モデルでは、デバイスごとに 1 つ以上あるコマンド・キューへのタスクのスケジューリングをユーザーが行います。その後、OpenCL ランタイムがデータ並列タスクを分割し、デバイスの処理エレメントに送信します。ホストは、どのハードウェア・アクセラレータともこの方法で通信を行います。ベンダー固有の実装を抽象化するかどうかは、個々のハードウェア・アクセラレータ・ベンダーに任されます。アルテラの SDK for OpenCL では抽象化を行い、OpenCL 1.0 規格に適合しています。

OpenCL 1.0 規格については、Khronos の The OpenCL Specification (英語版・PDF) を参照してください。OpenCL は、Khronos Group に参加する多くのベンダーによってサポートされています。詳細については http://www.khronos.org/opencl/ をご覧ください。

# 2.2　アルテラSDK for OpenCLとは

アルテラの SDK for OpenCL を使用すると、FPGA デザインの複雑性を抽象化し、アプリケーションを FPGA に簡単に実装できるため、ソフトウェア・プログラマは、OpenCL 構造を追加した ANSI C ベースの言語である OpenCL C において、ハードウェアで高速化したカーネル関数を作成できます。アルテラは、ソフトウェア・プログラマの高速開発フローにさらに迫る、以下のようなツールのスイートも SDK の一部として提供しています。

* x86 でコードをステップ実行して、正常に機能することを確認するためのエミュレータ
* ロード／ストア内部ループ依存関係の把握に役立つ詳細な最適化レポート
* FPGA の構築に伴う長時間のコンパイルを後回しにして、プリビルト FPGA テンプレート上でカーネル・コードを実行するためのラピッド・プロトタイピング・ツール
* 適切なメモリ合体とストールしないハードウェア・パイプラインの確保に役立つカーネル性能に関する知見を提供するプロファイラ
* カーネル・コードで 300 を超える最適化を実行し、FPGA イメージ全体を一度に生成できる OpenCL コンパイラ

アルテラの SDK for OpenCL は完全な製品版で提供されており、アルテラは、FPGA 製造業者として初めて OpenCL 仕様に適合する OpenCL ソリューションを提供しています。アルテラの SDK for OpenCL は、SoC デバイスのエンベデッド ARM® Cortex®-A9 プロセッサ・コア、IBM Power Series コア、標準的な x86 CPU をはじめとする各種ホスト CPU をサポートしています。また、複数の FPGA や複数のボードにまたがるスケーラブルなソリューションをサポートする他、シーケンシャル・アクセス用の DDR SDRAM、ランダム・アクセス用の QDR SRAM、低レイテンシ・アクセス用の FPGA 内部メモリなど、さまざまなメモリ・ターゲットもサポートしています。さらに、単精度、倍精度に加えて半精度の浮動小数点演算もサポートしています。

# 依頼内容

　図２に示した、ハード開発フローに従い、CソースからOpenCLコードを生成し、高位合成ツール（Altera for OpenCL）を用いてFPGA論理を生成して、FPGAボードを用いて、動作検証及び性能評価を行う。

　その後、OpenCLコードを改良することにより、性能の最適化を行う。

　依頼する作業内容は下記である。

(1) Cソース→OpenCLコード変換

(2) 動作検証及び性能評価

(3) OpenCLコードの最適化作業

図2. ハード開発フロー

# 検収条件

　・CソースとOpenCLコードが同一の機能を実現していること。

　・結果報告書に最適化前と最適化後の評価結果が記載されていること。

# 納入日

　2016年3月25日

# 提供物等

　・OpenCLの変換対象となるＣソースを提供する。

－以上－