

Compte-rendu du TD2

1) Introduction

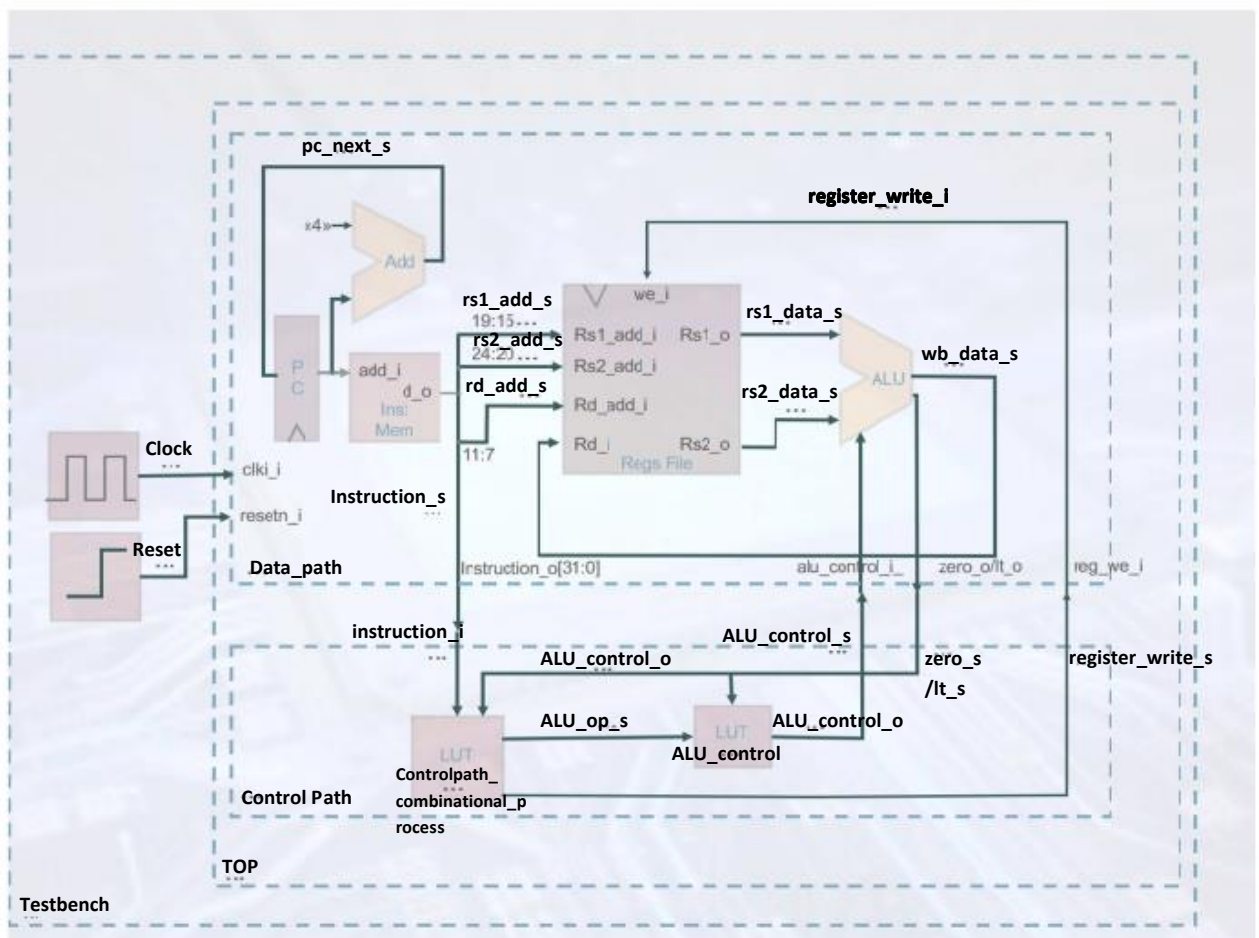
Durant ce TD, nous étudions l'architecture monocycle du RV32I.

2) Matériel

Archives à récupérer sur campus

3) Analyse des fichiers

La synoptique générale de la microarchitecture RV32I monocycle complétée est la suivante :



3.1) Les fichiers « RV32I_constants.vhd » et « RV32I_components.vhd » contiennent les constantes et composants utiles pour les programmes par la suite.

4) Ajout d'une instruction

4.1) L'architecture est capable de supporter les instructions RV32I de type registre-registre.

4.2) Pour l'instant, la seule instruction supportée est l'addition.

4.2.1) Les valeurs d'initialisation de la mémoire sont stockées dans le fichier « rom.hex ».

4.2.2) L'instruction contenue dans le fichier est l'instruction « 0x003100B3 » répétée deux fois, soit :

0000 0000 0011 0001 0000 0000 1011 0011

En **rouge**, on retrouve le code opératoire (opérations arithmétiques), en **bleu** l'adresse de destination rd, en **noir** le code relatif a la nature de l'opération (addition ou soustraction), en **vert** l'adresse du registre R1 et en **orange** celle de R2.

4.3.1) Pour pouvoir modifier la description formelle, il faut modifier le fichier « rom.hex ».

4.3.2) Pour changer le test et vérifier l'implémentation de notre instruction, il faut modifier le fichier « RV32I_tb.vhd ».

5) Ajout de deux instructions de type I