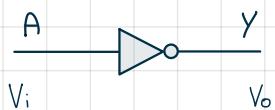
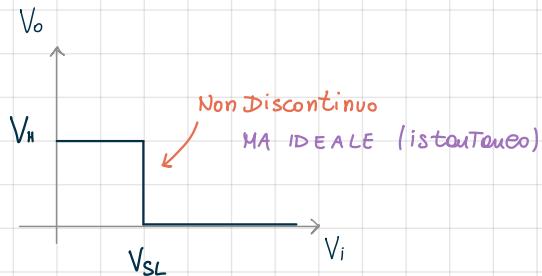


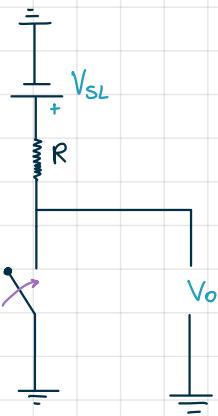
## INVERTITORE (NOT)



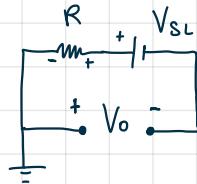
$$y = \bar{A}$$



Come ottenere questo comportamento da un circuito?

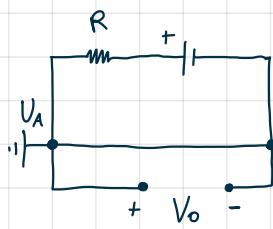


Caso 1: Switch OFF



$$\text{LKT: } V_o = V_{SL} - V_R \text{ ma non c'è corrente!} \\ \Rightarrow V_R = R \cdot i^o = 0 \Rightarrow V'_o = V_{SL} \quad (1)$$

Caso 2: Switch ON



$$V_o = U_A - U_B \text{ ma essendo} \text{ un corto} \rightsquigarrow U_A = U_B \Rightarrow V''_o = 0_v \quad (2)$$

Morale della farola  $\begin{cases} V_i < V_{SL} \Rightarrow \text{OFF} \equiv \text{C.A.} \Rightarrow V_o = V_{SL} \\ V_i > V_{SL} \Rightarrow \text{ON} \equiv \text{C.C.} \Rightarrow V_o = 0 \end{cases}$

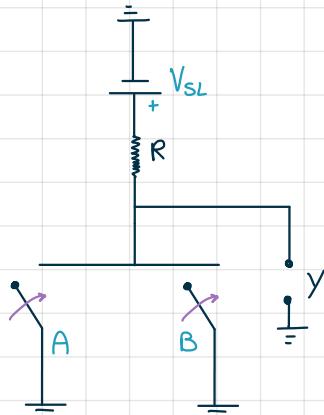
Truth Table

A	Y
0	1
1	0

NOT

## PORTE LOGICHE

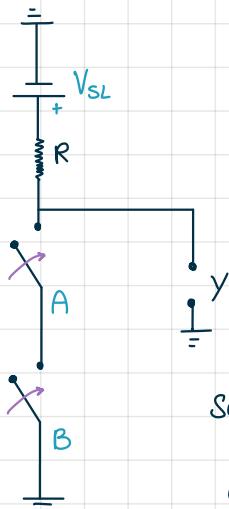
### NOR



Truth Table

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

### NAND

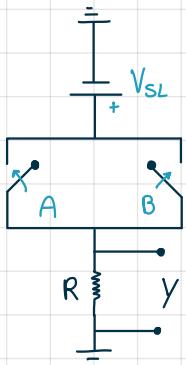


Truth Table

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

Serve che entrambe le porte  
siano chiuse per fare sì  
che circoli corrente

## OR

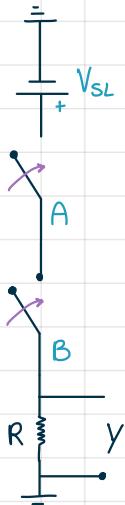


Truth Table

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

In questo caso l'uscita è presa sulla resistenza, e questa è separata da  $V_{SL}$  da due switch. Essendo la resistenza a terra il suo potenziale, con gli switch spenti, è zero. Quindi se non si chiude almeno uno dei due switch la tensione della resistenza resta a zero.

## AND



Truth Table

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

Sfruttiamo le due configurazioni precedenti: se non entrambi gli switch sono chiusi allora non circola corrente sulla resistenza e quindi non c'è tensione.

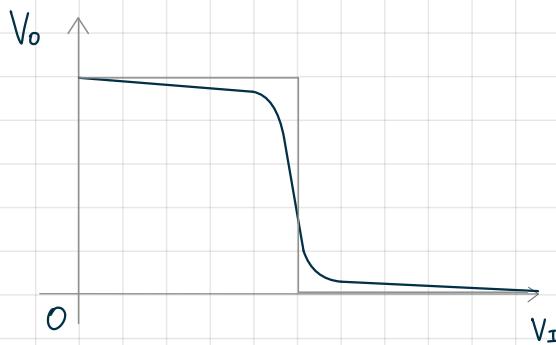
## BUFFER



Truth Table

A	Y
0	0
1	1

## INVERTITORE REALE

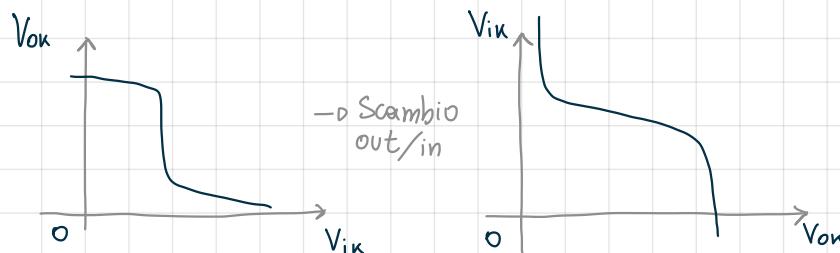


Per costruzione :  $V_{OK} = V_{IK+1}$

Inoltre  $\bar{V}_{IK} = V_{OK}$ ;  $\bar{V}_{OK} = \bar{V}_{IK+1} = V_{OK+1}$

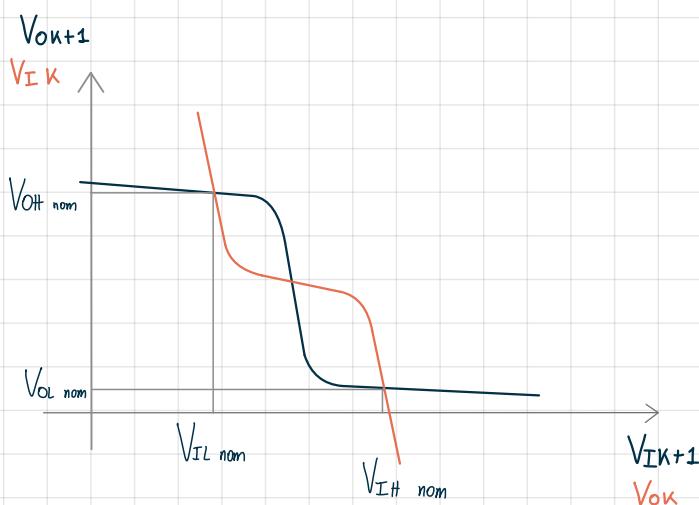
$$\Rightarrow V_{IK} = V_{OK+1}$$

Una variabile negata due volte è uguale a se stessa!



A questo punto **sullo stesso grafico** eseguo il plot di:

- out/in dell'inverter  $k+1$ .
- In/out dell'inverter  $k$ .



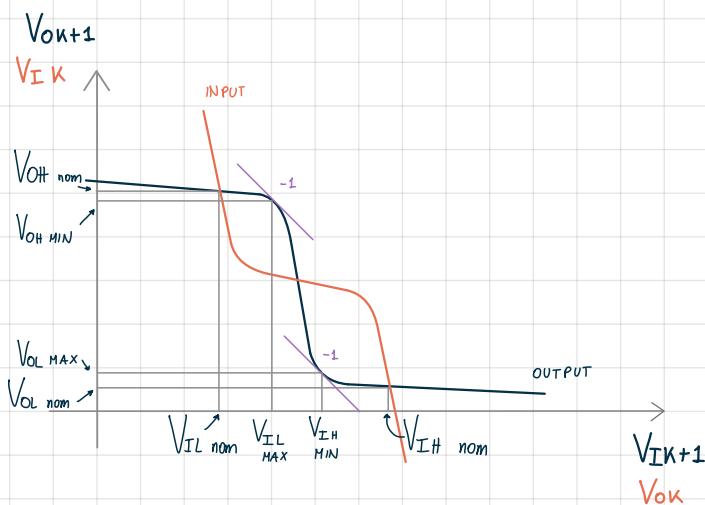
Nei punti in cui si incrociano "input e output" abbiamo i punti **nominali** di **low** e **high**, ovvero i punti che prendiamo come riferimento come **limite inferiore e superiore** affinché il segnale sia definito zero oppure 1. In altre parole:

- Se in ingresso poniamo una tensione  $V_{il}$ , in uscita avremo  $V_{oh}$ .
- Se in ingresso poniamo una tensione  $V_{ih}$ , in uscita avremo  $V_{ol}$ .

Quindi questi sono i valori a cui associamo 1 e 0. Il problema è che con il rumore questi valori non sono semplici da identificare.

Quando c'è del rumore, non identifichiamo low e high con dei *punti* ma con degli **intervalli**. Andiamo quindi a definire i limiti inferiori e superiori di questi intervalli; due di questi limiti sono proprio i due valori nominali appena trovati.

Per trovare gli altri due limiti, per convenzione decidiamo che un valore può essere considerato low o high dal valore nominale corrispondente **fino al punto in cui la derivata della curva è -1** (negativa perché il grafico è sempre decrescente), ovvero:



### IMPORTANTE

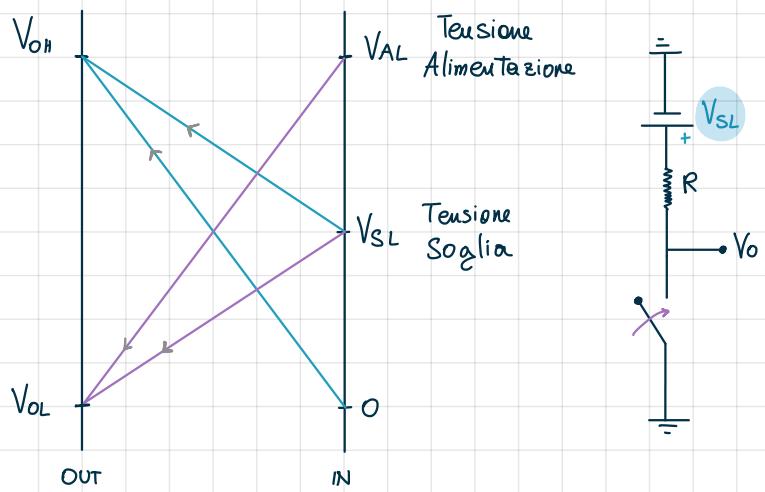
Il trucco per posizionare correttamente i valori è:

- Per l'output: guardare il grafico normalmente ed usare il buonsenso.
- Per l'input, ruotare il grafico di  $90^\circ$  in senso antiorario ed effettuare un "flip" verticalmente ed usare il buon senso. In altre parole per l'input basta scambiare gli assi e piazzare i valori.

Sceglieremo proprio la derivata come **-1** perché un valore della derivata (**in modulo**)  $< 1$  **attenua il rumore** mentre un valore della derivata (**in modulo**)  $> 1$  **amplifica il rumore**. Noi ovviamente vogliamo **attenuare** il rumore.

## INVERTER REALE VS IDEALE

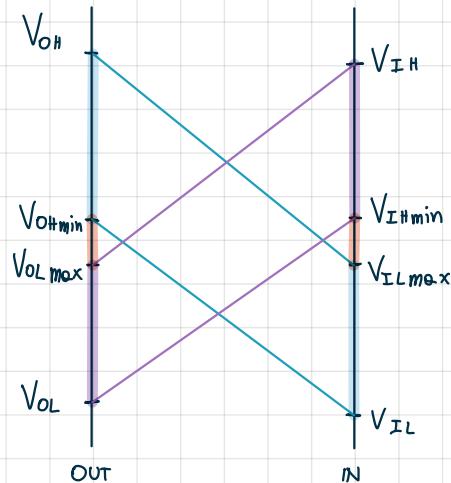
Se posizioniamo ingresso ed uscita degli inverter su due rette parallele tra loro, possiamo tracciare l'uscita in funzione dell'ingresso tramite delle semplici rette; facciamolo prima per l'investitore **ideale**:



Ora facciamo lo stesso per l'investitore **reale**; in questo caso non dovremo più considerare solo dei "punti" come  $O$  e  $Val$  ma dei veri e propri intervalli;

- **Input low:**  $[V_{IL}, V_{ILmax}]$
- **Input high:**  $[V_{IHmin}, V_{IH}]$
- **Output low:**  $[V_{OL}, V_{OLmax}]$
- **Output high:**  $[V_{OHmin}, V_{OH}]$

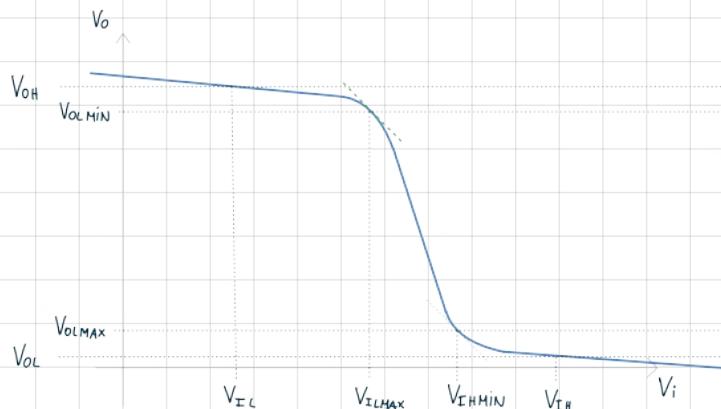
Notiamo anche che in questo caso non c'è un singolo punto di soglia, ma un intervallo. Per definizione un intervallo è maggiore di un singolo punto, di conseguenza **possiamo tollerare meno rumore** e dobbiamo stare "attenti" a far rientrare i segnali negli intervalli, altrimenti non ci verrà riconosciuto l'input e non avremo l'output.



## PARAMETRI DELL'INVERTITORE IDEALE

### MARGINI DI RUMORE

I **margini di rumore** sono la quantità di rumore che un invertitore può tollerare continuando a riconoscere i bit in maniera corretta (low come low ed high come high). Sono dei valori associati singolarmente ai valori di low e di high:



$$\left\{ \begin{array}{l} NM_H = V_{OH} - V_{IH} \\ NM_L = V_{IL} - V_{OL} \end{array} \right.$$

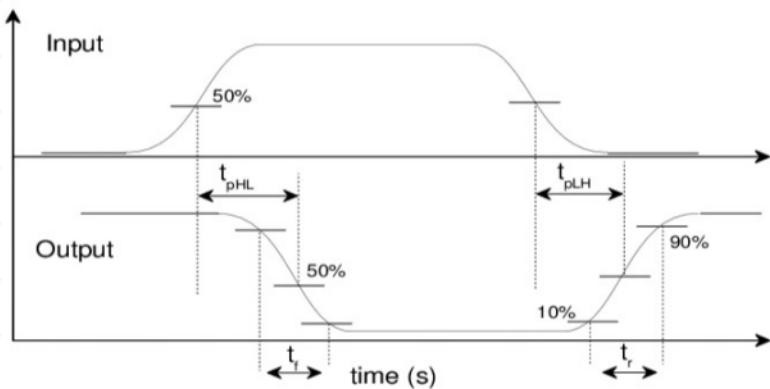
NOISE MARGIN

$V_{OH}$  } '1' LOGICO       $NM_H = V_{OH} - V_{IH}$   
 $V_{IL}$  } '0' LOGICO       $NM_L = V_{IL} - V_{OL}$

Regione non definita

$V_{OL}$  } '0' LOGICO       $NM_L = V_{IL} - V_{OL}$

# TEMPO DI PROPAGAZIONE



Il **tempo di propagazione** è un indicatore della velocità del chip;  
Osserviamo i segnali di input e di output; il segnale di input rappresenta un segnale di tipo **reale** low-high-low (e quindi anche l'uscita, anche se invertita).

Riconosciamo alcuni punti di interesse.

- **Rise Time**  $T_r$  ovvero il tempo che il segnale impiega a “salire” da un valore del 10% ad un valore del 90%.
- **Fall Time**  $T_f$  ovvero il tempo che il segnale impiega a “cadere” dal 90% al 10% del valore.

Definiamo quindi il valore centrale del segnale dati i suoi tempi di salita e discesa come segue:

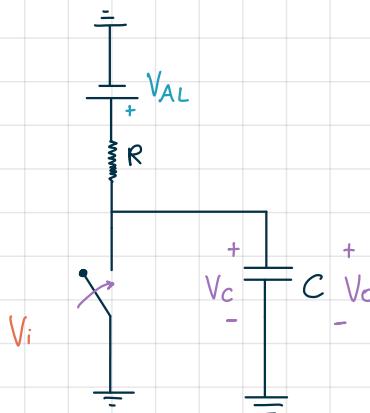
$$\text{"HALF"} \quad H = \frac{V_{OH} + V_{OL}}{2}$$

ovvero la media  
tra High e Low

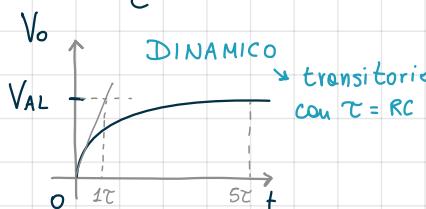
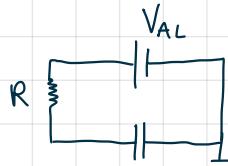
**Il tempo di propagazione totale è dato dalla media dei due parziali:**

$$t_p = \frac{t_{PLH} + t_{PHL}}{2}$$

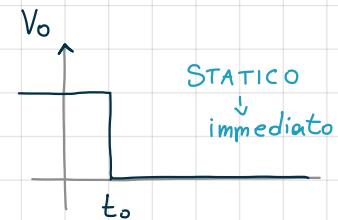
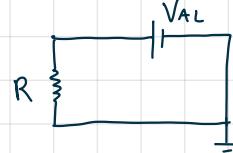
# DA COSA DIPENDE IL TEMPO DI PROPAGAZIONE ?



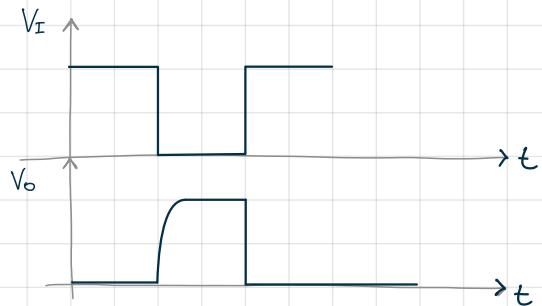
$$V_i = 0 \rightarrow RC$$



$$V_i \neq 0 \sim R$$



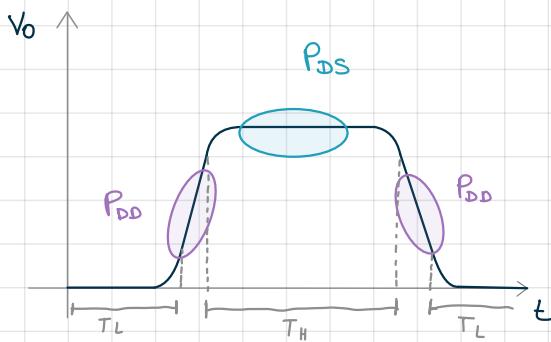
Il motivo per cui la carica è dinamica mentre la scarica no, è che durante la carica il generatore vede il condensatore in serie alla resistenza, mentre durante la scarica c'è un corto (lo switch) che bypassa il condensatore.



## POTENZA DISSIPATA

Mentre il tempo di propagazione ci dà un'idea di quanto veloce il circuito risponde, la **potenza dissipata** ci dà un'idea di **quanti chip possiamo includere in un singolo circuito**; infatti ogni package può ospitare un certo numero di chip, e questo numero è dato da **quanta Potenza il chip disperde per effetto Joule**.

Ovviamente, minore è la dispersione di Potenza, maggiore sarà il numero di chip che possiamo includere nel package a parità di area.



Supponiamo che  $T_L = T_H = \frac{T}{2} \Rightarrow$  Tempo Totale =  $T = T_L + T_H$

$$P_{Ass}(t) = V_{AL}(t) \cdot I(t)$$

Potenza istantanea

Siccome l'uscita ha momenti in cui è **stazionario** e momenti in cui è **dinamico**, possiamo dividere la potenza dissipata in due potenze diverse:

- Potenza dissipata dinamica **Pdd**
- Potenza dissipata statica **Pds**

$$P_D = P_{DS} + P_{DD}$$

Dividiamo anche i periodi di tempo in cui è trasmesso un segnale high o low:

- $T_L$
- $T_H$

$$T = T_L + T_H$$

Teniamo a mente che **Pds** è la **potenza dissipata quando il segnale è stazionario**, ovvero quando questo vale o low o high, e non nello stato di transizione tra i due stati.

$$\Rightarrow P_{DS} = \frac{1}{T} \cdot (P_L \cdot T_L + P_H \cdot T_H)$$

$$= \frac{1}{T_L + T_H} \cdot V_{AL} (I_L \cdot T_L + I_H \cdot T_H)$$

$$= \frac{1}{T} \cdot V_{AL} \left( \frac{I_L T}{2} + \frac{I_H T}{2} \right)$$

$$= \frac{V_{AL}}{T} \cdot \frac{1}{2} \cdot (I_L + I_H)$$

$$= V_{AL} \left( \frac{I_L + I_H}{2} \right) \quad * \quad T_L + T_H = T$$

$$T_L = T_H = \frac{T}{2}$$

Potenza Dissipata

(2)

## POTENZA DISSIPATA MEDIA

Ricordiamo la Pow istantanea  $P(t) = V_{AL}(t) \cdot I(t)$

→ Media integrale:  $P_{med} = \frac{1}{T} \int_T V_{AL}(t) \cdot I(t) dt$

(1)

Per Potenza media si intende la Potenza mediamente dissipata dell'inverter durante l'intervallo T, che comprende sia il tempo in cui viene trasmesso il low sia il tempo di high

### Dimostrazione

Possiamo ricavare la (2) dalla (3)

$$P_{DS} = \frac{1}{T} \int_T V_{AL}(t) \cdot i(t) dt = \frac{1}{T_L + T_H} \int_T V_{AL}(t) + i(t) dt = \frac{1}{T_L + T_H} \cdot \left[ \int_{T_L} V_{AL}(t) + i(t) dt + \int_{T_H} V_{AL}(t) + i(t) dt \right]$$

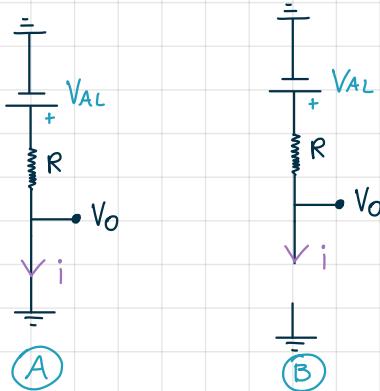
(2)  
+ STATICO

Ma se il segnale è stazionario =  $i(t) = I_{H,L}$  Costante e anche  $V_{AL}(t) = V_{AL}$  cost

$$= \frac{1}{T_H + T_L} \left[ I_L V_{AL} \int_{T_L} dt + I_H V_{AL} \int_{T_H} dt \right] = \frac{V_{AL}}{T_L + T_H} (I_L T_L + I_H T_H) = V_{AL} \left( \frac{I_L + I_H}{2} \right)$$

(3)  
QED

## POTENZA DISSIPATA MEDIA IN UN INVERTER



Caso (A):  $i = i_R = \frac{V_{AL}}{R}$  HIGH

Caso (B):  $i = 0$  LOW

$$\Rightarrow \text{Sostituisco nello (3)} \Rightarrow P_{DS} = V_{AL} \cdot \left( \frac{\frac{V_{AL}}{R} - 0}{2} \right)$$

$$= \frac{V_{AL}^2}{2R}$$

### Considerazioni

Come possiamo **minimizzare** la dispersione di Potenza? Guardando la formula per calcolare la potenza statica dissipata in un inverter, possiamo agire su due valori:

- Possiamo minimizzare la tensione di alimentazione
- Possiamo massimizzare la resistenza

In entrambi i casi **ci basta limitare la corrente**.

## POTENZA DISSIPATA DINAMICA

Anche in questo caso abbiamo due periodi diversi: il periodo low-high e high-low: un periodo è dovuto alla carica/scarica del condensatore ed un altro periodo è dovuto al periodo (e quindi alla Potenza relativa) per **commutare** l'inverter; quest'ultimo periodo, però, dipende dalle proprietà di costruzione del chip, quindi ogni caso è diverso.

Possiamo però analizzare il periodo (e quindi Potenza) relativo alla carica/scarica del condensatore:

$$P_{DD} = \frac{1}{T} \left[ \int_{T_{LH}} V_{AL} i(t) dt + \int_{T_{HL}} V_{AL} i(t) dt \right]$$

Relativo Al Condensatore

Relativo al Chip

Def di Energia

$$\mathcal{E}_{AH} = \int P(t) dt = \int V_{AL} \cdot i(t) dt = \int V_{AL} \cdot C_L \cdot \frac{dV_c}{dt} dt = C_L V_{AL} \int_0^{V_{AL}} dV_c = C_L V_{AL}^2$$

Intervallo da quando il Condensatore è Scarico a quando si carica (0-V<sub>h</sub>)

V<sub>AL</sub>

Energia erogata dall'ALI

Dove finisce questa Energia?

L'energia erogata dall'alimentazione si suddivide in due punti:

- una metà viene **dissipata dalla resistenza** in serie al condensatore.
- Un'altra metà viene **immagazzinata dal condensatore** durante la sua carica; questa energia viene poi anch'essa dissipata nel resistore durante la scarica del condensatore.

## POTENZA DISSIPATA DINAMICA TOTALE

Per calcolare la potenza dissipata totale facciamo una sorta di media integrale dell'energia calcolata prima

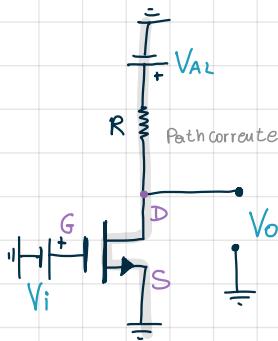
$$\text{ma } \frac{1}{T} = f \Rightarrow \mathcal{E}_{DD} = f \cdot C_L \cdot V_{AL}^2$$

$$\mathcal{E}_{DD} = \frac{1}{T} \int P(t) dt = \frac{\mathcal{E}_{AH}}{T} = \frac{1}{T} \cdot C_L V_{AL}^2$$

Da questa formula ci accorgiamo che maggiore è la frequenza a cui lavora un determinato circuito, maggiore sarà la dissipazione di Potenza.

**Circuiti veloci dissipano molta Potenza.**

## INVERTITORE N-MOS



Per usare un MOSFET in configurazione **N-MOS** ci basta collegare il terminale *S* a terra.

Colleghiamo quindi l'n-mos **al posto dell'interruttore** nel circuito *inverter*. Avremo che quando  $V_i$  sarà maggiore della tensione di soglia  $V_t$ , della corrente circolerà tra Drain e Source, e quindi  $V_o$  sarà **quasi** zero.

Quando invece  $V_i < V_t$  D ed S sono isolati e quindi la tensione su  $V_o$  sarà proprio  $V_{AL}$ .

*Analizzo il circuito*

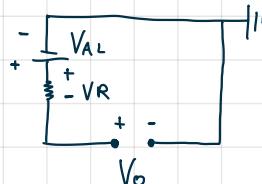
$$V_i = V_{GS}, \quad V_o = V_{DS} \quad \text{ma} \quad G \text{ è isolato} \Rightarrow i_G = 0 \Rightarrow \text{Corrente del circuito} \quad i_R = i_D = i_S$$

Per risolvere il circuito ci basta trovare la coppia tensione  $V_o$  e la corrente  $I_d$ . Avremo sicuramente due equazioni: una che regola la tensione e un'altra che regola la corrente.

$$\text{Corrente} \quad I_d = f(V_{GS}, V_{DS})$$

La corrente dipende dalla tensione  $V_{GS}$  e dalla tensione  $V_{DS}$  visto che a seconda di queste due circola più o meno corrente.

$$\text{Tensione} \quad V_{AL} = V_R + V_o \quad \text{ma} \quad V_R = I_d \cdot R \Rightarrow V_{AL} = I_d \cdot R + V_o \Rightarrow V_o = V_{AL} - R I_d$$



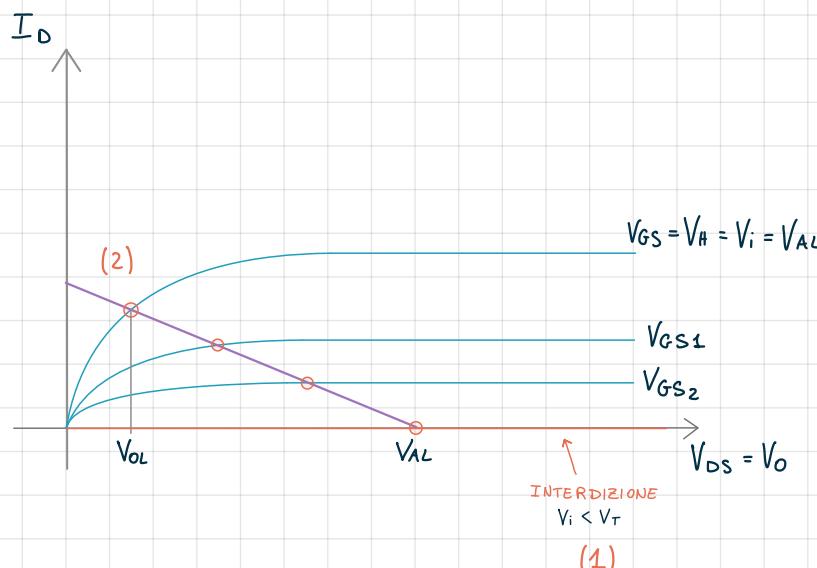
Tutto insieme:

$$\begin{cases} I_d = f(V_{GS}, V_{DS}) \\ V_o = V_{AL} - R I_d \end{cases} \Leftrightarrow I_d = -\frac{1}{R} \cdot (V_{AL} - V_o)$$

Ci accorgiamo che le equazioni ottenute sono di tipo non lineare. Non riusciamo in modo semplice a risolvere questo sistema, quindi utilizzeremo un approccio grafico:

1. Per prima cosa disegniamo le **curve caratteristiche** di un MOSFET al variare di  $V_{GS}$  e  $V_{DS}$ .
2. Siccome ci interessa la coppia tensione corrente, disegniamo la retta della corrente  $I_d$ ; questa avrà una pendenza negativa di ampiezza  $-1/R$

**Tutti i punti di intersezione tra la retta e le curve caratteristiche saranno punti di lavoro.**



(1) Quando la tensione di input  $V_i < V_t$ , il MOSFET **si comporta come circuito aperto**; la sua curva caratteristica coincide all'asse x e il punto di funzionamento è **(0, Val)**; questo è proprio il valore dell'uscita di tipo **high**, ovvero quando l'entrata è **low** (questo perché quando lo switch è aperto  $V_o$  vale  $Val$ ).

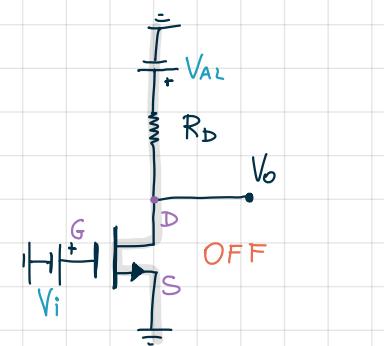
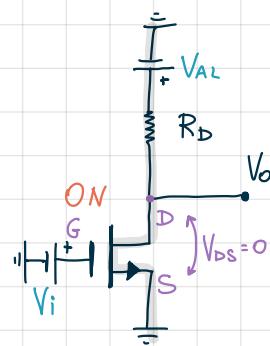
(2) il corrispettivo segnale "high" si ha per l'intersezione della retta con la curva caratteristica corrispondentemente a  $V_{GS}=\text{High}$ , ovvero quando  $V_{GS}=V_i$ = tensione di alimentazione  $Val$ .

Il problema in questo caso è che se per valori di  $V_i < V_t$  il MOSFET si comporta come un circuito aperto, per valori alti di  $V_{GS}$  **non si comporta come un circuito chiuso**, di conseguenza avremo che la tensione di uscita "low" non sarà zero, ma *circa* zero.

Questo non ci piace! Perché per tollerare più rumore possibile dobbiamo avere un intervallo quanto più grande possibile tra  $V_i$  e  $V_h$ !

## Alternativa "LOAD LINE"

Quando il mosfet è nello stato on, **dovrebbe operare nella regione lineare**; dato un certo carico, possiamo **selezionare il voltaggio di alimentazione appropriato** in modo da essere sicuri che il MOSFET operi nella regione lineare.



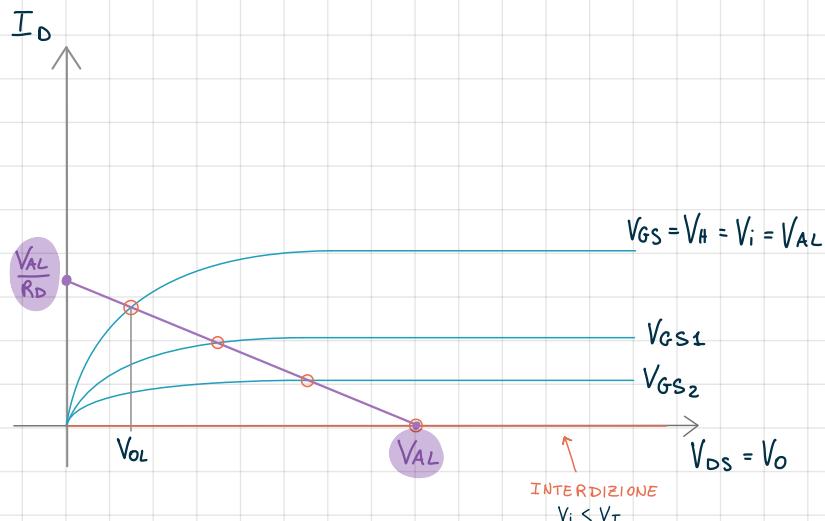
$$\text{Se } V_{DS} = 0 \Rightarrow I_D = \frac{V_{AL}}{R_D}$$

$$(0, \frac{V_{AL}}{R_D})$$

$$\text{Se } I_D = 0 \Rightarrow \text{OFF} \Rightarrow V_{DS} = V_{AL}$$

$$(V_{AL}, 0)$$

OTTEMIAMO DUE PUNTI



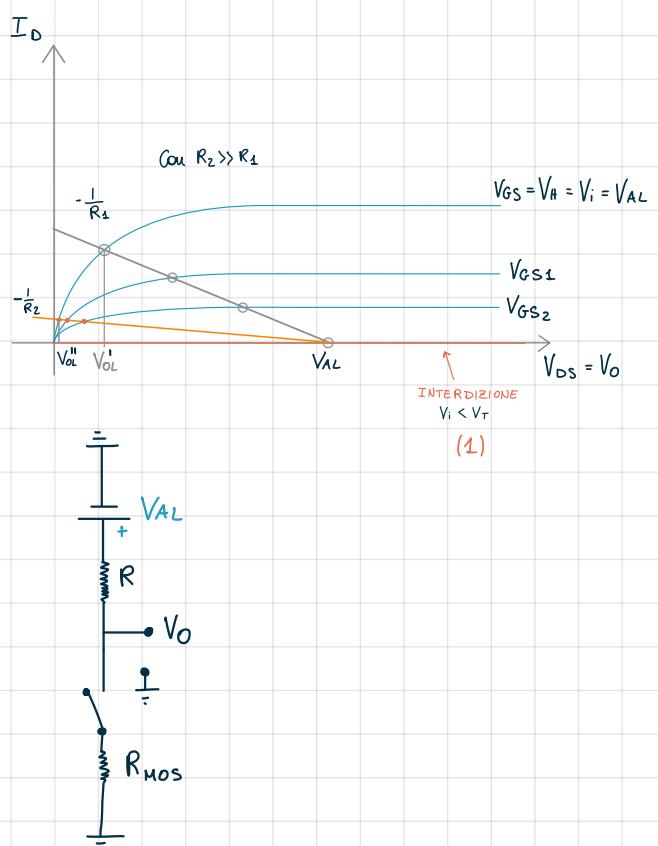
$$\text{la retta e' proprio } I_D = -\frac{1}{R} (V_{AL} - V_o)$$

# Come minimizzare il gap $V_{OL} - V_{OH}$ ?

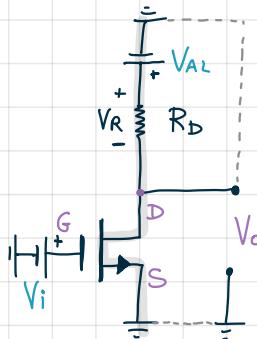
Se guardiamo il grafico precedente, per minimizzare il punto di funzionamento relativo a  $V_{OL}$ , ci basta "abbassare" la retta che interseca le curve caratteristiche del mosfet. Questo è possibile **aumentando la resistenza**:

Questo però presenta un problema! Ovvvero che dovremmo aggiungere una resistenza in serie al mosfet **molti grandi**, e resistenze dell'ordine dei **10kOhm** sono estremamente più grandi di un mosfet. Abbiamo quindi un **problema di spazio**.

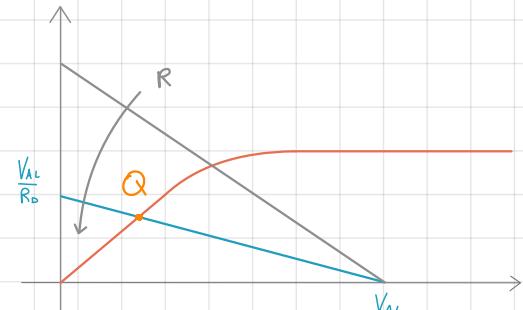
Quello che possiamo fare è **usare un altro mosfet come carico resistivo**.



$$I_D = \frac{1}{2} \mu_n C_{ox} \cdot \frac{W}{L} [2(V_{GS} - V_T) \cdot V_{DS} - V_{DS}^2] \quad \leftarrow \text{Corrente nella zona triodo}$$



$$\begin{aligned} & \bullet V_O = V_{DS} \\ & \bullet V_{GS} = V_i \\ & \Downarrow \\ I_D = \frac{1}{2} \mu_n C_{ox} \cdot \frac{W}{L} [2(V_i - V_T) V_O - V_O^2] \end{aligned}$$



$$\text{Ricordiamo che } I_D = \frac{V_R}{R} \text{ ma } V_R = V_{AL} - V_O \Rightarrow I_D = \frac{V_{AL} - V_O}{R}$$

Lineare

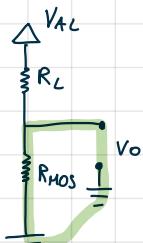
$$\text{Inoltre } Q \text{ è nella zona Triodo} \Rightarrow \text{LINEARE} \Rightarrow I_D = \mu_D \cdot C_{ox} \cdot \frac{W}{L} (V_i - V_T) V_O$$

$$\text{Eguaglio: } \frac{V_{AL} - V_O}{R} = K(V_i - V_T) \cdot V_O = \frac{V_{AL}}{R} - \frac{1}{R} V_O$$

$$\Rightarrow V_O \left[ K(V_i - V_T) + \frac{1}{R} \right] = \frac{V_{AL}}{R} \Rightarrow V_O = \frac{V_{AL}}{R(K(V_i - V_T) + 1)}$$

Consideriamo d'output Low  $V_{OL}$

Circuito equivalente reale (OL)



$$V_O = V_{HOS} \Rightarrow V_{HOS} = V_{AL} \cdot \frac{R_{MOS}}{R_{MOS} + R_L} = V_O$$

$$\Rightarrow V_O = V_{AL} \cdot \frac{1}{1 + \frac{R_L}{R_{MOS}}} \quad \textcircled{1}$$

Maggiore  
minore è  
 $V_{OL}$

$$\Rightarrow V_{OL} \propto \frac{1}{R}$$

$$\text{INOLTRE } V = R \cdot I \Rightarrow R_{MOS} = \frac{V_O}{\mu_n \cdot C_{ox} \cdot \frac{W}{L} (V_i - V_T) \times Q}$$

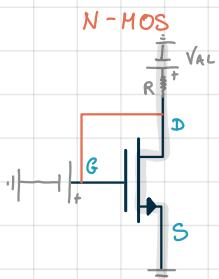
$$\Rightarrow R_{MOS} = \frac{V_O}{\mu_n \cdot C_{ox} \cdot \frac{W}{L} (V_i - V_T) \times Q}$$

$$\Rightarrow \text{nella } \textcircled{1} \text{ } V_O = \frac{V_{AL}}{1 + \frac{R_L}{\mu_n \cdot C_{ox} \cdot \frac{W}{L} (V_i - V_T) \times Q}}$$

## INVERTITORE N-MOS

Possiamo configurare un MOSFET in modo che esso **si comporti da diodo** e non da triodo. Per fare questo ci basta cortocircuitare uno dei suoi pin; potremmo procedere in due modi:

1. Cortocircuitare Gate e Source. In questo modo, però, se source è messo a terra (come nella maggior parte dei casi visti) anche il potenziale del Gate sarebbe zero, e quindi, essendo minore della tensione di soglia  $V_T$ , il mosfet **non si attiverebbe mai**.
2. Se invece cortocircuitiamo Gate e Drain, avremmo ancora una differenza di potenziale tra Gate e quindi il Bipolo sarà caratterizzato da **una sola corrente e tensione**.



$$U_D = U_G \Rightarrow V_{GS} = V_{DS} \geq V_{GS} - V_T$$

Voltaggio necessario all'attivazione

Abbiamo visto che per  $V_{DS} \geq V_{GS} - V_T$  siamo nella zona PINCH OFF

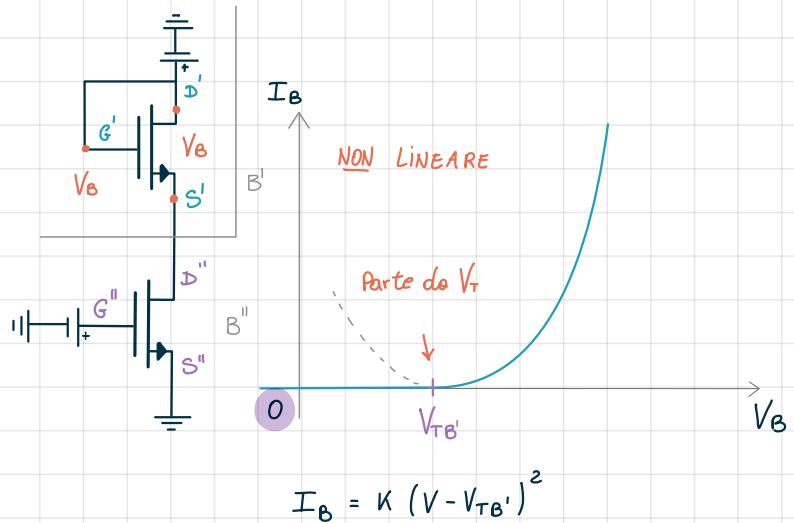
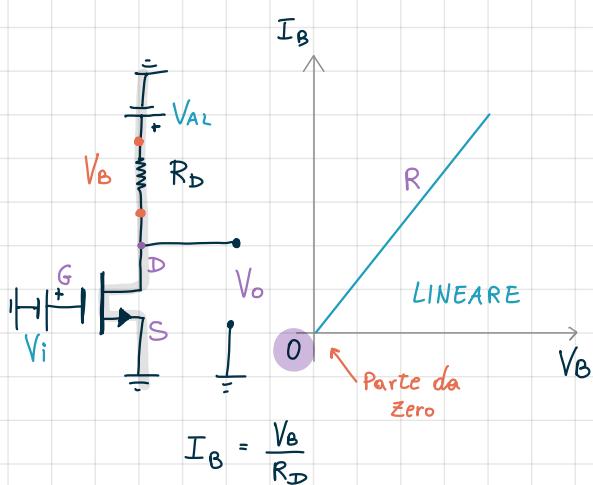
$\Rightarrow$  Il MOSFET opera in SATURAZIONE  $\Rightarrow$  CONDUCE SEMPRE

- Formule corrette per la zona PINCH OFF  $I_D = \frac{1}{2} \mu_n C_{ox} \cdot \frac{W}{L} \cdot (V_{GS} - V_T)^2$  Costante  $K$

$$\rightsquigarrow I_D(N-MOS) = K \cdot (V - V_T)^2$$

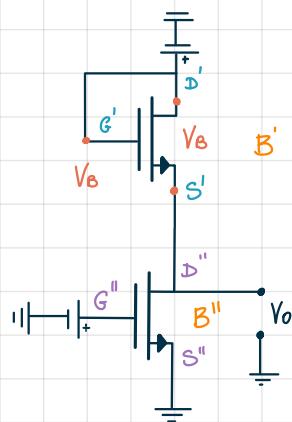
Ci accorgiamo quindi che la corrente (in questa configurazione) è **funzione della tensione sul Bipolo** (ovvero ai morsetti DS o GS).

Nel caso del carico resistivo, la corrente era funzione sempre della tensione ai capi della resistenza, ma anche della resistenza stessa; per questo motivo maggiore era la resistenza, e più prossimo allo zero sarebbe stato il segnale associato allo zero logico.



# Curva di carico N-MOS CORTOCIRCUITATO

ON

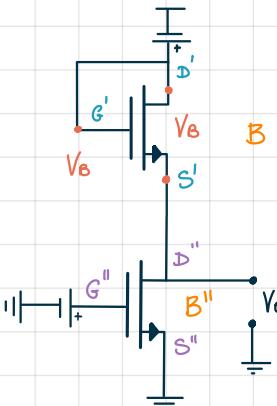


Se  $V_O = 0$

$$I_{B'} = K(V_B - V_{T_B'})^2 \quad |_{V=0}$$

$$P_1 (0, KV_{T_B'}^2)$$

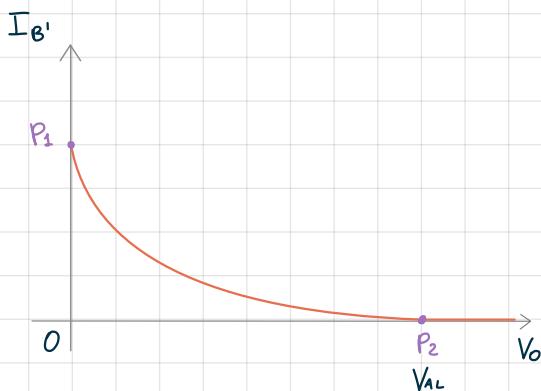
OFF



Se  $I_{D'} = 0 \Rightarrow V_O = V_{AL}$

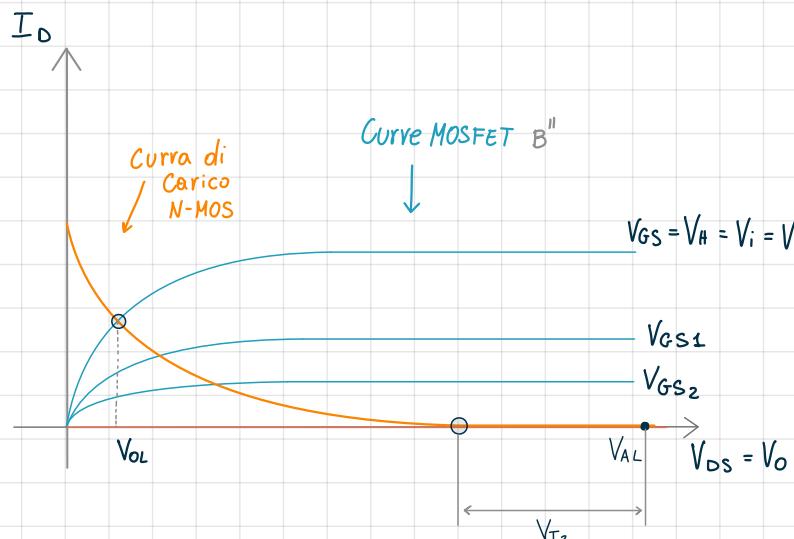
$\Rightarrow$  Per  $V_O = V_{AL}$   $I_{D'} \rightarrow 0$

$$P_2 (V_{AL}, 0)$$



Possiamo quindi tracciare la curva di funzionamento del mosfet 1 (l' N-MOS cortocircuitato) in **funzione di  $V_O$** .

Per poter trovare i **punti di funzionamento** del circuito ci basterà trovare i **punti di intersezione** tra la **curva di carico** (ovvero la curva dell'N-MOS cortocircuitato) e la curva caratteristica del MOSFET (quella studiata finora):



RICAPITOLANDO

CARICO  
RESISTIVO

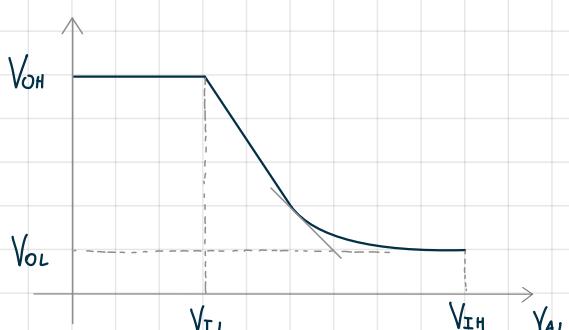
$$\begin{cases} V_{OL} \neq 0 \\ V_{OH} = V_{AL} \end{cases}$$

CARICO  
N-MOS

$$\begin{cases} V_{OL} \neq 0 \\ V_{OH} = V_{AL} - V_{T_2} \end{cases}$$

## Morale della favola

Mentre con la configurazione a carico resistivo **solo uno dei valori non** è ideale (zero logico) mentre nella configurazione a carico N-MOS **entrambi** i valori non sono ideali (sia zero che uno logico). Questo è dovuto al fatto che nella caratteristica tensione-corrente del transistore N-MOS cortocircuitato ( $V_B, I_B$ ) **la curva non parte da zero**, ma da  $V_{T_B}$  (ovvero la tensione di threshold del transistore N-MOS cortocircuitato).

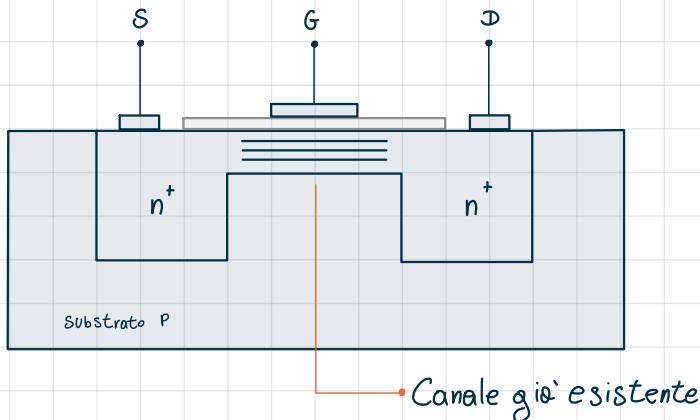


Possiamo quindi trovare la **funzione di trasferimento** per punti dell'invertitore NMOS con carico ad arricchimento.

## TRANSITORE N-MOS (D)

## MOSFET A SVUOTAMENTO

Il transitore N-MOS a svuotamento è molto simile all' N-MOS (ad arricchimento) con la sola differenza che in questo caso **il canale N è già formato** durante la realizzazione del dispositivo; di conseguenza **applicare tensione negativa al gate serve a formare un circuito aperto**: in questo modo (sempre creando un condensatore) le cariche **negative** al di sotto del gate vengono spinte in basso in favore di quelle **positive**, che **chiuderanno il canale N**.

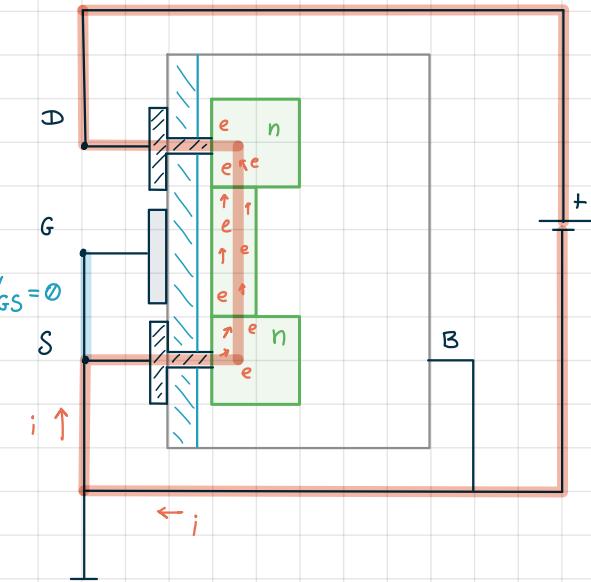


Anche in questo caso affinché il canale si chiuda, **dobbiamo applicare una tensione** (negativa) **maggiori in modulo** di una certa *tensione di threshold*  $V_{TD}$  (depletion threshold). In altre parole stiamo dicendo:

$$V_{GS} \leq -|V_{TD}|$$

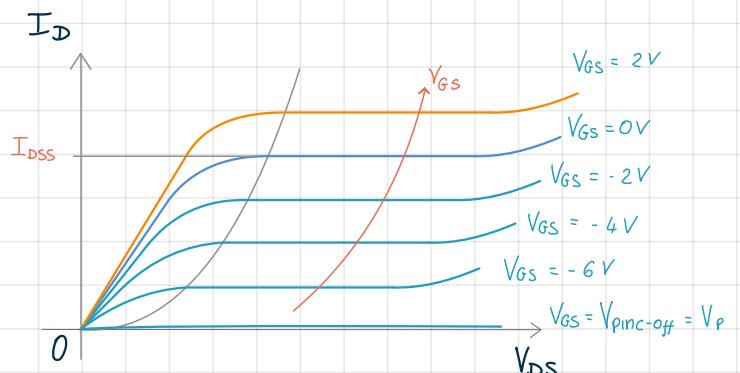
## Tensione tra Drain e Source

Siccome abbiamo detto che in condizioni normali il MOSFET a svuotamento conduce tra drain e source, applicando una tensione  $V_{DS}$ , lasciando tutti gli altri terminali connessi a ground, otteniamo un movimento di elettroni dal polo negativo al positivo (da S a D) che generano quindi una **corrente che cresce al crescere della tensione**:

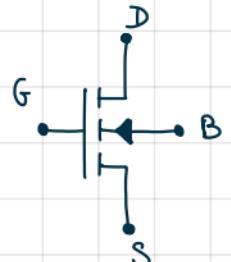


## TENSIONE NEGATIVA SUL GATE

Se applichiamo una tensione **negativa** sul **gate**, questo si comporta come un' armatura di un condensatore; questo ha come effetto che anche la zona al di sotto del gate si comporta come l'altra armatura del condensatore, ma si carica del "segno" opposto al gate, ovvero si carica positivamente (*lacune*) che **non conducono corrente**. Come effetto si ha quindi che **maggiori sono in modulo la tensione sul gate, minore sarà il passaggio di corrente**.



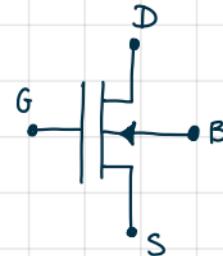
# SIMBOLI MOSFET



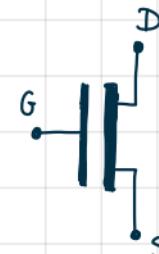
NMOS Arricchimento  
(E)



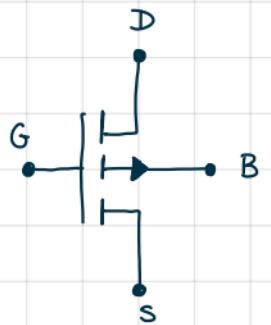
SEMPLIFICATO



NMOS Svuotamento  
(D)



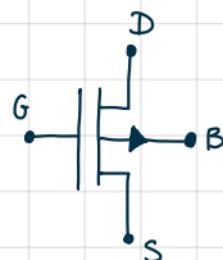
SEMPLIFICATO



PMOS Arricchimento  
(E)



SEMPLIFICATO



PMOS Svuotamento  
(D)



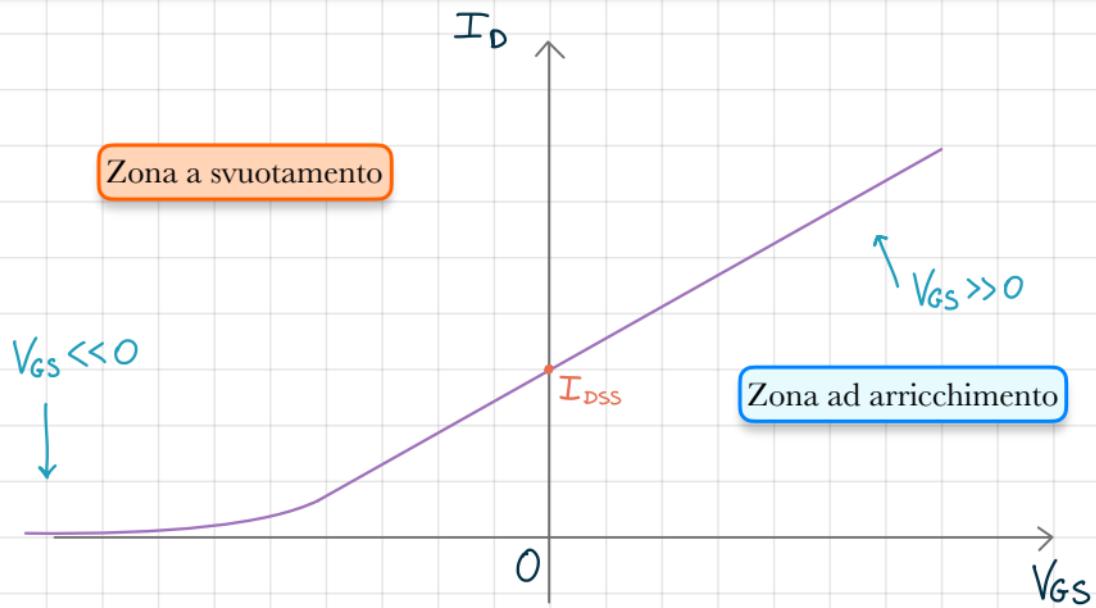
SEMPLIFICATO

## TENSIONE POSITIVA SUL GAIN

## E FUNZIONE DI TRASFERIMENTO

Quando applichiamo una **tensione positiva sul gain**, invece, attiriamo gli elettronni nella zona sottostante al gate **andando ad allargare ulteriormente la zona di tipo n già presente**; siccome gli elettronni sono portatori di carica, **maggiora sarà la tensione (positiva) sul gain, maggiore sarà la conduzione di corrente**.

Con questo si intende che se applichiamo una tensione positiva sul gate, visto ch la corrente passa anche a  $V_{gs}=0$ , con  $V_{gs}>0$  passerà ancora di più!



$I_{DSS}$  è la corrente che il mosfet lascia passare attraverso  $V_{ds}$  **quando la tensione  $V_{gs}$  è zero**.

- Quando la tensione  $V_{gs}$  è maggiore di zero, il mosfet si comporta come un mosfet ad arricchimento in zona triodo (ovvero  $V_{gs}>V_t$ )
- Quando la tensione  $V_{gs}$  è minore di zero, il mosfet **restringe** il canale n facendo passare sempre meno corrente.

## Soglie di attivazione

Possiamo ricavare tutte le equazioni dell' N-MOS (a svuotamento) **sostituendo  $|V_{td}|$  a  $V_t$  nelle equazioni dell' N-MOS** (ad arricchimento).

### Arricchimento (E)

Interdizione  $V_{GS} \leq V_T$

Triodo  $V_{DS} \leq V_{GS} - V_T$

Pinch-Off  $V_{DS} \geq V_{GS} - V_T$

### Svuotamento (D)

$$V_{GS} \leq -|V_{TD}|$$

$$V_{DS} \leq V_{GS} + |V_{TD}|$$

$$V_{DS} \geq V_{GS} + |V_{TD}|$$

## Valori corrente

### Arricchimento (E)

Interdizione  $V_{GS} \leq V_T \Rightarrow I_D = \emptyset$  c.a.

Triodo  $I = \frac{1}{2} \mu_D \cdot C_{ox} \cdot \frac{W}{L} [2(V_{GS} - V_T)V_{DS} - V_{DS}^2]$

Pinch-Off  $I = K (V - V_T)^2$

### Svuotamento (D)

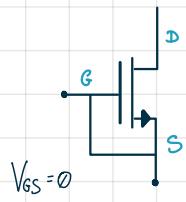
$$V_{GS} \leq -|V_{TD}| \Rightarrow I_D = \emptyset \text{ c.a.}$$

$$I = \frac{1}{2} \mu_D \cdot C_{ox} \cdot \frac{W}{L} [2(V_{GS} + |V_T|)V_{DS} - V_{DS}^2]$$

$$I = K (V + |V_{TD}|)^2$$

# INVERTITORE CON CARICO N-MOS A SVUOTAMENTO ( $\emptyset$ )

Possiamo **cortocircuitare** anche questo tipo di MOSFET; in questo caso ci basta cortocircuitare il terminale Gate al terminale Source, visto che non abbiamo bisogno di una  $V_{GS}$  affinché ci sia un movimento di cariche (normally closed). In questo caso, però, il MOSFET potrà funzionare sia in zona triodo che in zona pinch-off, visto che è la tensione  $V_{DS}$  a determinarne il comportamento.

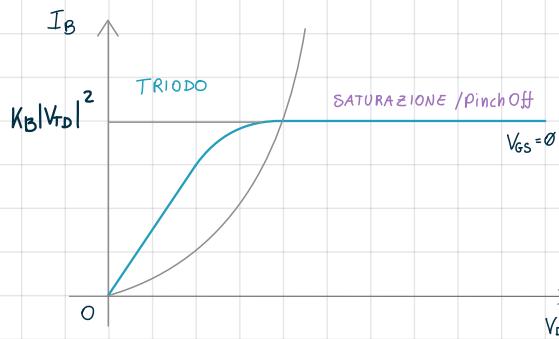


(N)

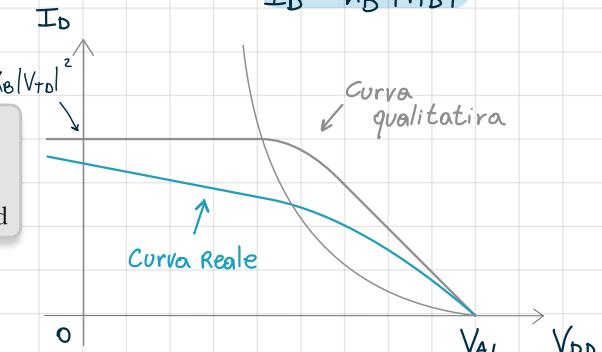
(D)

(D, C.C.)

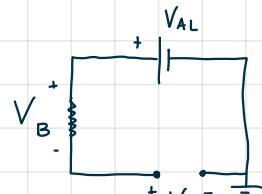
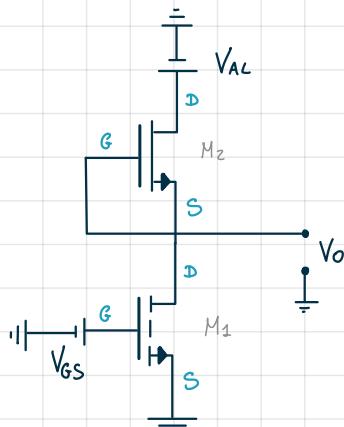
$$\left\{ \begin{array}{l} \text{Triodo} \quad I = \frac{1}{2} \mu_D \cdot C_{ox} \cdot \frac{W}{L} [2(V_{GS} - V_T)V_{DS} - V_{DS}^2] \\ \text{Pinch-Off} \quad I = K(V - V_T)^2 \end{array} \right. \rightsquigarrow \left\{ \begin{array}{l} I = \frac{1}{2} \mu_D \cdot C_{ox} \cdot \frac{W}{L} [2(V_{GS} + |V_T|)V_{DS} - V_{DS}^2] \\ I = K(|V| + |V_{TD}|)^2 \end{array} \right.$$



Ribaltiamo verticalmente e trasliamo di  $V_{AL}$  la curva in modo da ottenere la nuova curva in funzione di  $V_{DD}$  e  $I_D$

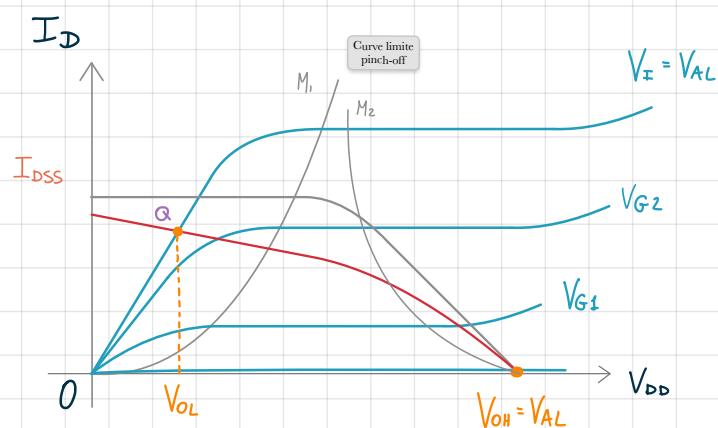


# INVERTITORE A CARICO N-MOS (D)



$$V_{AL} - V_O - V_B = 0 \Rightarrow \begin{cases} V_O = V_{AL} - V_B \\ I_D = f(V_{GS}, V_O) \end{cases}$$

## Punti di funzionamento



Notiamo anche già solo graficamente che il valore per lo zero logico **non è zero**, ma ricaviamo il suo valore analiticamente:

$M_1$  è in serie ad  $M_2 \Rightarrow I_{D1} = I_{D2}$

$$\begin{aligned} \text{N-MOS-E} \quad & \left\{ \begin{array}{l} I_{D1} = K_1 [2(V_I - V_T)V_{O_L} - V_{O_L}^2] \\ I_{D2} = K_2 |V_{TD}|^2 \end{array} \right. \\ \text{N-MOS-D} \quad & \end{aligned}$$

Ma in  $V_{OL}$ ,  $V_I = V_{AL}$  e  $V_O = V_{OL}$

$$\Rightarrow K_1 [2(V_{AL} - V_T)V_{O_L} - V_{O_L}^2] = K_2 |V_{TD}|^2$$

Siamo nella zona lineare  
⇒ trascuriamo il termine Quadratico  
 $= 2K_1(V_{AL} - V_T)V_{O_L} = K_2 |V_{TD}|^2$

Siccome ci interessa Vol:

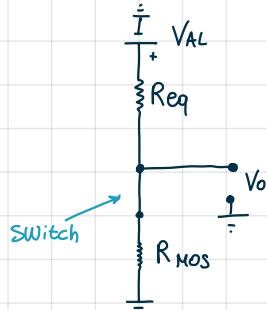
$$V_{OL} = \frac{K_2}{K_1} \cdot \frac{|V_{TD}|^2}{2(V_{AL}-V_T)} = \frac{|V_{TD}|^2}{2K_R(V_{AL}-V_T)^2}$$

Pongo  $\frac{K_2}{K_1} = K_R$

Il nostro obiettivo è quello di ottenere Vol il più basso possibile (ovviamente vogliamo lo zero logico quanto più vicino allo zero possibile!), quindi possiamo giocare sulla costante Kr. Per avere Vol piccolo, Kr deve essere grande. Per avere Kr grande,  $K_1 >> K_2$

Perche' Vol dipende da  $K_1, K_2$ ?

Considero il circuito resistivo:



$$V_{OL} = V_{AL} \cdot \frac{1}{1 + \frac{R_{MOS}}{R_{Req}}} \quad \text{e} \quad R_{req} \propto \frac{1}{K_2}, \quad R_{MOS} \propto \frac{1}{K_1}$$

$$\Rightarrow \frac{R_{req}}{R_{MOS}} = \frac{\frac{1}{K_2}}{\frac{1}{K_1}} = \frac{1}{K_2} \cdot \frac{K_1}{1} = \frac{K_1}{K_2} \quad \text{QED}$$

QUINDI

$$\begin{cases} V_{OL} \neq 0 & \text{MALE!} \\ V_{OH} = V_{AL} & \text{BENE!} \end{cases}$$

Questo Kr che abbiamo ottenuto, **corrisponde alla resistenza dell'invertitore a carico resistivo**. Se ricordiamo, dovevamo avere una resistenza molto grande affinché si potesse avere un Vol prossimo allo zero. Questo è un problema visto che per ottenere resistenze dell'ordine dei 10kOhm l'area occupata dal resistore sarebbe estremamente maggiore rispetto a quella occupata dal MOSFET. Per questo motivo utilizziamo due MOSFET: possiamo scegliere i parametri giusti affinché Kr (analogo della resistenza) sia molto alto, mantenendo la stessa area contenuta!

Siano  $A_{M1}$  e  $A_{M2}$  due Mosfet

$$\Rightarrow \frac{K_1}{K_2} = \frac{\frac{1}{2} \mu_n C_{ox} \cdot \frac{W_1}{L_1}}{\frac{1}{2} \mu_n C_{ox} \cdot \frac{W_2}{L_2}} = \frac{W_1}{L_1} \cdot \frac{L_2}{W_2}$$

Ci basta scegliere un  $W_1/L_1$  GRANDE

MARGINI DI RUMORE

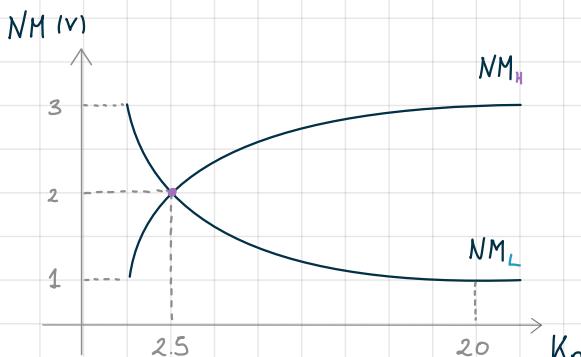
Recap:  $\begin{cases} NM_H : \text{Valore max tollerabile quando si trasmette High} = V_{OH} - V_{IH} \\ NM_L : \text{Valore max tollerabile quando si trasmette High} = V_{IL} - V_{OL} \end{cases}$

In questo caso  $\begin{cases} V_{OH} = V_{AL} \\ V_{OL} = \frac{|V_{TD}|}{2K_R(V_{AL}-V_T)} \end{cases}$

$$\begin{cases} V_{IH} = V_T + \frac{|V_{TD}|}{\sqrt{K_R^2 + K_R}} \\ V_{IL} = V_T + \frac{2|V_{TD}|}{\sqrt{3K_R}} \end{cases}$$

Non so che sono uscite

Tutti questi valori sono funzione di Kr che possiamo decidere durante la progettazione



Con la premessa che trasmitteremo 50% bit alti e 50% bit bassi abbiamo la stessa frequenza per entrambi, possiamo avere un buon valore di NMH (high is better) se Kr è ad esempio 20. Avremmo però un valore non buono per NMl; questo vuol dire che avremmo un buon margine di errore per i bit alti ma non per quelli bassi.

Il **punto di incontro** si ha per Kr=2.5; avremo un margine di errore non buonissimo, ma almeno sarà uguale per entrambi i bit.

È ovvio che se trasmitteremo maggiormente bit alti, può tornare utile avere Kr=20.

## AREA DELL' INVERTER

**RECAP** Ogni Mosfet dipende (per il suo footprint) da due parametri:

$$\begin{cases} L - \text{Lunghezza canale} \\ W - \text{Larghezza} \end{cases}$$

$$\Rightarrow A_{\text{MOS}} = W \times L$$

$$\Rightarrow \text{Un inv ha 2 mosfet: } A_{\text{INV}} = A_{M1} + A_{M2} = W_1 L_1 + W_2 L_2$$

$$\text{INOLTRE: } K_R = \frac{K_1}{K_2} = \frac{W_1}{L_1} \cdot \frac{L_2}{W_2}$$

INFINE  $F_1$  è la dimensione minima per  $W \circ L$

$$\text{CASO 1: } W_1 = W_2 = L_1 = L_2 = F_1$$

$$\Rightarrow K_R = 1 \Rightarrow$$

In questo caso il nostro  $K_R$  sarà completamente inutile: Vol non sarà sufficientemente basso e quindi i margini di rumore saranno scarsi. Questa soluzione non va bene.

$$\text{CASO 2: } L_1 = F_1, W_2 = F_1$$

$$\Rightarrow A_{\text{INV}} = \frac{W_1 L_1 + W_2 L_2}{W_1} = W_1 F_1 + F_1 L_2 \quad , \quad K_R = \frac{W_1}{L_1} \cdot \frac{L_2}{W_2} = \frac{W_1 L_2}{F_1 F_2} \rightsquigarrow L_2 = \frac{K_R F_1 F_2}{W_1}$$

$$= W_1 F_1 + F_1 \cdot K_R \cdot F_1 F_2 \cdot \frac{1}{W_1} = W_1 F_1 + \frac{K_R F_1^2 F_2}{W_1} \quad \leftarrow A_{\text{INV}}(W_1) \quad F_1, F_2 = \text{cost}$$

Essendo una funz troviamo l'area minima con la derivate (o meglio  $W_1 \min$ )

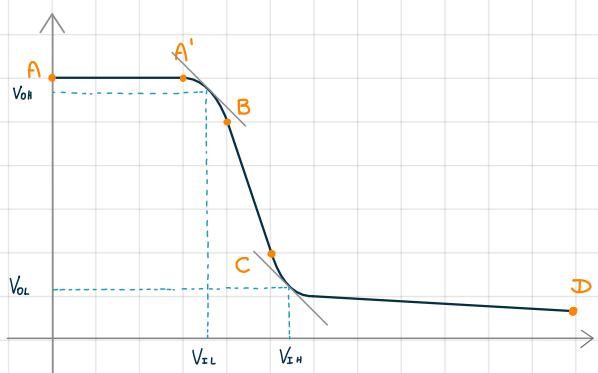
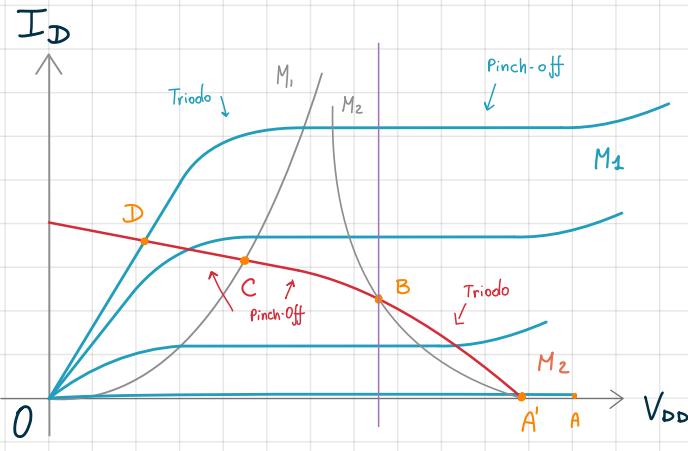
$$\Rightarrow W_{\min} = \frac{d}{dW_1} [A_{\text{INV}}(W_1)] = F_2 - K_R F_1^2 F_2 \cdot \frac{1}{W_1^2} = 0 \quad \text{per} \quad W_1^2 = K_R F_1^2 \Rightarrow W_{1\min} = F_1 \sqrt{K_R}$$

$$\text{Nella } ① \quad L_2 = \frac{K_R F_1 F_2}{F_1 \sqrt{K_R}} \sqrt{K_R} \rightsquigarrow L_{2\min} = F_2 \sqrt{K_R}$$

$$\text{Nella } ② \quad A_{\text{INV MIN}} = W_{1\min} F_1 + F_1 L_{2\min} = F_2 F_1 \sqrt{K_R} + F_1 F_2 \sqrt{K_R} = 2 F_1 F_2 \sqrt{K_R}$$

AREA MINIMA

# ANDAMENTO QUALITATIVO DELLA FDT



Mosfet di controllo

TRIODO

$$I_D = K_1 \cdot 2 \cdot (V_{GS} - V_T) \cdot V_{DS} - V_{DS}^2$$

lineare

PINCH-OFF

$$I_D = K_1 \cdot (V_{GS} - V_T)^2$$

NON lineare

Mosfet di Carico

$$I_D = K_B [2 |V_{TD}| V_{DS} - V_{DS}^2]$$

lineare

$$I_D = K_B |V_{TD}|^2$$

NON lineare

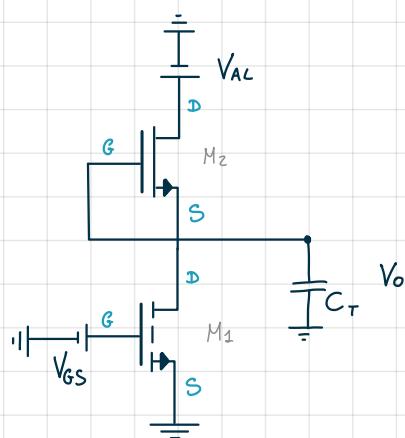
Controllo  
↓  
Carico

	M <sub>1</sub>	M <sub>2</sub>
A A'	//	P
A' B	P	T
B C	P	P
C D	T	P

→ NON LIN  
→ Forte Pendenza  
→ NON LIN

## PARAMETRI N-MOS (D)

### TEMPO DI PROPAGAZIONE



### DIMO斯特RAZIONE 1

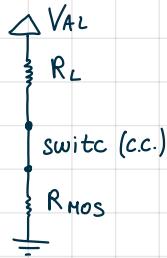
Il condensatore  $C_T$  → CARICA SU  $M_2$   
SCARICA SU  $M_1$

Ma siccome vogliamo  $K_R > 1$  per tollerare il rumore

$$K_R > 1 \Rightarrow K_R = \frac{W_1}{L_1} \frac{L_2}{W_2} > 1 \Rightarrow \frac{W_1 L_2}{L_1 W_2} > 1$$

$$\Rightarrow W_1 L_2 > W_2 L_1 \Rightarrow \left( \frac{W_1}{L_1} \right) > \left( \frac{W_2}{L_2} \right) \rightsquigarrow K_1 > K_2 \quad (1)$$

Considero il circuito resistivo

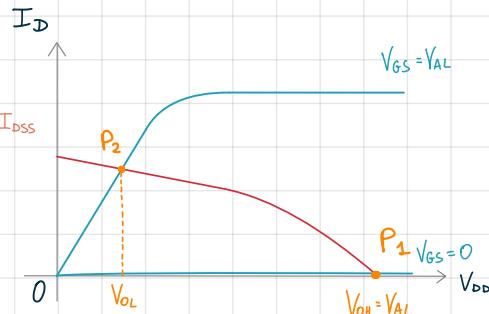


$$\begin{cases} R_L \propto \frac{1}{K_2} \\ R_{MOS} \propto \frac{1}{K_1} \end{cases}$$

ma se  $K_1 > K_2 \Rightarrow R_{MOS} < R_L \Rightarrow \begin{cases} \text{Carica } \tau_c = R_L C_T \\ \text{Scarico } \tau_s = R_{MOS} C_T \end{cases}$

Con  $\tau_c > \tau_s$  QED

### TEMPO DI PROPAGAZIONE



### DIMO斯特RAZIONE 2 ESTESA

Prendiamo in considerazione le due curve caratteristiche dei due N-MOS (p) e (d). Abbiamo due fasi: carica e scarica del condensatore, a seconda che il segnale in ingresso passi da basso ad alto o viceversa.

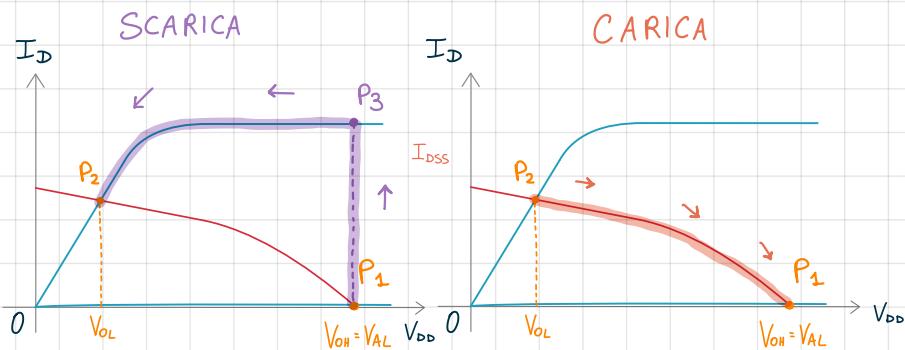
- **T0:** il segnale in ingresso è low, quindi ci troviamo nel punto **P1**.
- **T1:** il segnale in ingresso passa da low ad high: ci troviamo quindi nel punto **P2**. Il passaggio dal punto P1 al punto P2 dovrebbe avvenire istantaneamente, ma ciò non succede. Questo perché il condensatore deve scaricarsi e caricarsi, e ciò richiede del tempo.

Teniamo bene a mente che la tensione  $V_o = V_c$  è la variabile di stato del condensatore, e di conseguenza essa non può subire salti, mentre la corrente sì, visto che non è una variabile di stato.

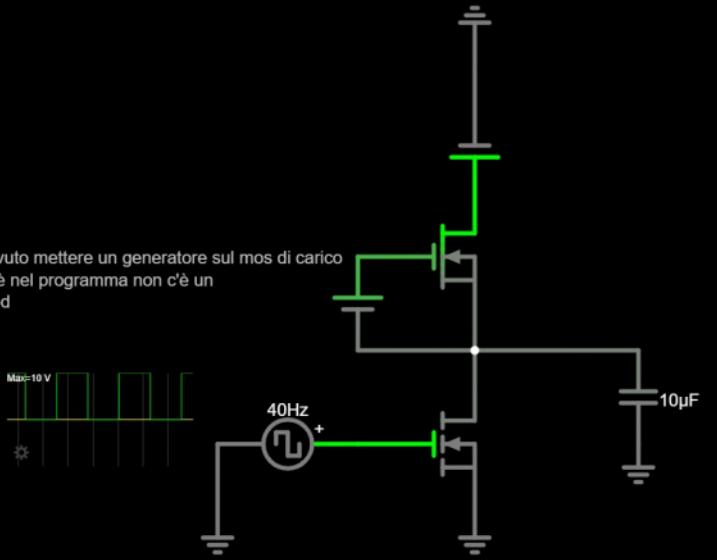
Visto che la tensione non può fare salti, sarà la corrente a farne uno!

Infatti la corrente fa salto da P1 a P3, lasciando la tensione costante per i primi istanti della transizione; dopodiché tensione e corrente si spostano verso il punto P2 seguendo la caratteristica del P-MOS (E). Questa era la fase di scarica.

Durante la fase di carica, invece, la tensione aumenta mentre la corrente gradualmente arriva a zero: la corrente e la tensione infatti si muoveranno dal punto P2 al punto P1 lungo la caratteristica del P-MOS (D).

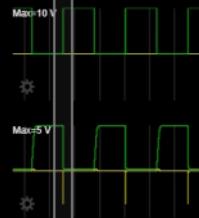


ho dovuto mettere un generatore sul mos di carico  
perchè nel programma non c'è un  
nmos-d

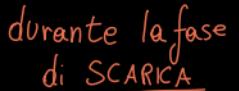


ingresso

uscita



IN : LD → HI  
OUT : HI → LO



durante la fase  
di SCARICA  
(ovvero quando input  
LOW → HIGH)

La corrente  
fa dei salti

## Calcolare il tempo di propagazione

SCARICA  $\rightarrow$  Si comporta come generatore  
 $\Rightarrow$  segno Meno

Definiamo due valori:

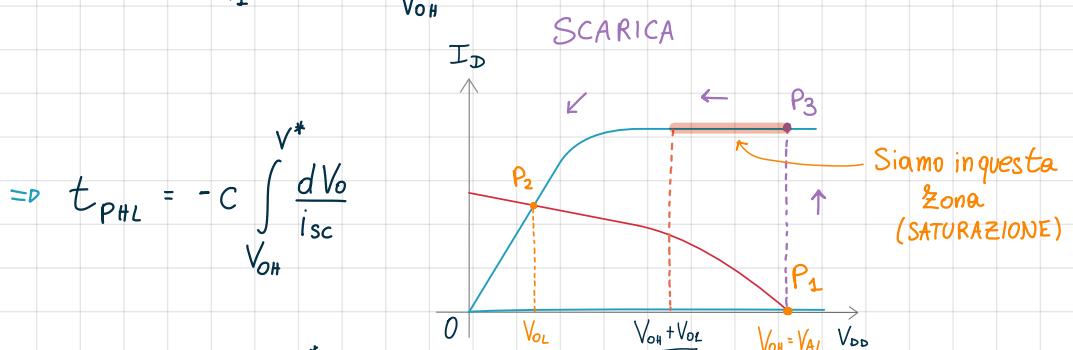
- $V^* = \frac{V_{OH} + V_{OL}}{2} = \frac{V_{AL} + V_{OL}}{2}$  ovvero la tensione corrispondente al 50%  $V_0$
- $T^* = \text{ovvero il tempo per il quale } V_0 = V^*$

$$\Rightarrow \begin{cases} V_{OH} = T_1 \\ \frac{V_{OH} + V_{OL}}{2} = T^* \end{cases} \Rightarrow i_{sc} = -C \frac{dV_c}{dt} \Rightarrow i_{sc} dt = -C dV_c \Rightarrow dt = -\frac{C}{i_{sc}} dV_c$$

$V^* = \frac{V_{OH} + V_{OL}}{2}$

INTEGRO:  $\int_{T_1}^{T^*} dt = -C \int_{V_{OH}}^{\frac{V_{OH} + V_{OL}}{2}} \frac{1}{i_{sc}} dV_c = dV_c$

L'integrale a sinistra corrisponde proprio al tempo di propagazione high-low visto che è proprio il tempo in cui il segnale vale il 50% dell'escursione da high a low.



$$\Rightarrow i_{sc} = \text{cost} = I_{PO}$$

Corrente di Pinch-Off

$$\Rightarrow t_{PHL} = -\frac{C}{I_{PO}} \int_{V_{OH}}^{V^*} dV_0 = -\frac{C}{K_1 (V_{AL} - V_{T1})^2} \int_{V_{OH}}^{V^*} dV_0 = -\frac{C}{K_1 (V_{AL} - V_{T1})^2} \left[ V_{OH} - \frac{V_{OH} + V_{OL}}{2} \right]$$

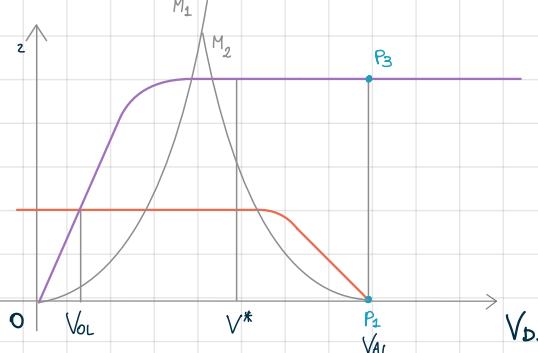
$$I_{PO} = K_1 (V_{AL} - V_{T1})^2$$

$$\Rightarrow \frac{C}{K_1 (V_{AL} - V_{T1})^2} \frac{V_{OH} - V_{OL}}{2} = \frac{C (V_{OH} - V_{OL})}{2 K_1 (V_{AL} - V_{T1})^2}$$

## Calcolare il tempo di propagazione

CARICA  $\rightarrow$  Si comporta come utilizzatore  
 $\Rightarrow$  segno Più

$$\approx I_C = C \cdot \frac{dV_0}{dt} \Rightarrow \int_{T_2}^{T^*} dt = +C \int_{V_{OH}}^{V^*} \frac{dV_0}{I_C}$$



Notiamo che in  $(V_{OL}, V^*)$  entrambi sono in saturazione  $\Rightarrow I_C = \text{cost}$

$$\Rightarrow t_{PLH} = \frac{C}{I_C} \int_{V_{OL}}^{\frac{V_{OH} + V_{OL}}{2}} dV_0 = \frac{C}{I_C} \cdot \left[ \frac{V_{OH} + V_{OL} - 2V_{OL}}{2} \right]$$

$$= \frac{C}{I_C} \left[ \frac{V_{OH} - V_{OL}}{2} \right]$$

$I_C$  è cost e vale  $I_{PO} (M_2) = K_2 |V_{TD}|^2$

$$\Rightarrow t_{PLH} = \frac{C (V_{OH} - V_{OL})}{2 K_2 |V_{TD}|^2}$$

## MORALE DELLA FAVOLA

$$\begin{cases} t_{PHL} \propto \frac{1}{K_1} \\ t_{PLH} \propto \frac{1}{K_2} \end{cases}$$

Questo perché il condensatore si carica con M2 e si scarica su M1

Per avere buoni margini:  $K_1 > K_2 \Rightarrow t_{PHL} < t_{PLH}$

*da carica dura di più!*

$$t_{P(\text{tot})} = \text{Media}(t_{PHL}, t_{PLH}) = \frac{t_{PHL} + t_{PLH}}{2} \approx \frac{t_{LH}}{2} = \frac{C(V_{OH} - V_{OL})}{4K_2 |V_{TD}|^2}$$

Tempo di propagazione TOTALE

Il problema di questa configurazione è che **il soddisfacimento dei margini di rumore non mi permette di ottimizzare i tempi di propagazione e potenza dissipata.**

## POTENZA DISSIPATA dell' N-MOS (D)

La potenza dissipata è divisa in potenza dissipata durante gli intervalli in cui la corrente è statica ed intervalli in cui la corrente è dinamica; da qui i termini *Potenza statica* e *Potenza dinamica*.

In questo caso, siccome gli intervalli in cui la corrente è dinamica sono molto brevi, è possibile trascurarli:

$$\text{Ricordiamo che } P_{DS} = V_{AL} \cdot \frac{I_L + I_H}{2} \quad \left\{ \begin{array}{l} I_L = 0 \text{ A} \\ I_H = K_2 |V_{Tz}|^2 \end{array} \right. \Rightarrow P_D = P_{DS} = \frac{K_2 |V_{Tz}|^2}{2} \sim P_D \propto K_2$$

### Morale della favola

Abbiamo che **la Potenza dissipata è proporzionale a K2** (ovvero le proprietà fisiche del mosfet *load*). Ma siccome abbiamo che  $K_1 > K_2$  per avere dei buoni margini di rumore, avremo che se  $K_2$  è piccolo, è un bene per la potenza dissipata, ma un male per i tempi di propagazione ( $T_{plh}$ ).

**Non si possono avere buoni tempi di propagazione ed un'ottima dissipazione di Potenza** (con questa configurazione)

# TRANSITORE MOSFET A CANALE P P-MOS

Il transitore a canale P è considerato il **duale** del N-MOS per via del fatto che i materiali che lo compongono sono **posizionati al contrario**: il body è composto da materiale di tipo N mentre le regioni del drain e del source sono di materiale di tipo P.

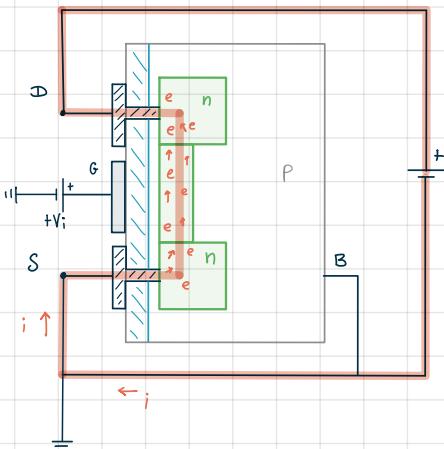
**Applicando una tensione negativa** al gate, possiamo spostare le cariche *negative* sul fondo mentre attraiamo quelle *positive* nella regione sottostante al gate. Questo permette alla regione di caricarsi di "lacune" che sono **portatrici di carica**, e quindi permette alla regione di condurre corrente tra drain e source.

In condizioni "normali" le regioni drain e source sono composte da **diodi punta-punta** che impediscono il passaggio di corrente.

Anche in questo caso c'è una **tensione di soglia** al di sopra della quale il mosfet inizia a condurre, ma siccome abbiamo parlato di *tensione negativa*, **le tensioni saranno in modulo**:

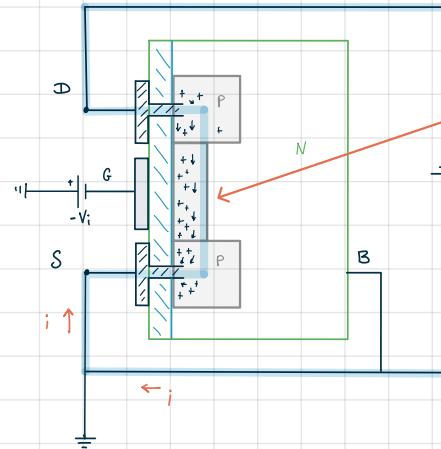
Tensione di Soglia: Per  $|V_{GS}| > |V_{TP}|$  il MOSFET Conduce.

N-MOS



Tenendo a mente che le cariche si muovono dal potenziale maggiore a quello minore, e che nel caso del P-MOS il morsetto positivo è posizionato sul terminale source (il potenziale di s è maggiore di quello di p) possiamo facilmente capire il movimento delle cariche.

P-MOS



## EQUAZIONI CARATTERISTICHE P-MOS

Possiamo ottenere le equazioni caratteristiche del P-MOS da quelle dell' N-MOS semplicemente **sostituendo V<sub>tn</sub> con |V<sub>tp</sub>|**, e **V<sub>gs</sub> con |V<sub>gs</sub>|** (per via della tensione negativa)

N-MOS

Interdizione

$$V_{GS} \leq V_{TN}$$

$$\Downarrow$$

$$I_D = 0$$

Triodo

$$V_{GS} \geq V_{TN} \Rightarrow V_{DS} \leq V_{GS} - V_{TN}$$

$$\Downarrow$$

$$I_D = K_N [2(V_{GS} - V_{TN})V_{DS} - V_{DS}^2]$$

P-MOS

$$|V_{GS}| \leq |V_{TP}|$$

$$\Downarrow$$

$$I_D = 0$$

$$|V_{GS}| \geq |V_{TN}| \Rightarrow |V_{DS}| \leq |V_{GS}| - |V_{TN}|$$

$$\Downarrow$$

$$I_D = K_P [2(|V_{GS}| - |V_{TP}|)|V_{DS}| - |V_{DS}|^2]$$

Pinch-off

$$V_{GS} \geq V_{TN} \Rightarrow V_{DS} > V_{GS} - V_{TN}$$

$$\Downarrow$$

$$I_D = K_N \cdot (V_{GS} - V_{TN})^2$$

$$|V_{GS}| \geq |V_{TN}| \Rightarrow |V_{DS}| > |V_{GS}| - |V_{TN}|$$

$$\Downarrow$$

$$I_D = K_P (|V_{GS}| - |V_{TN}|)^2$$

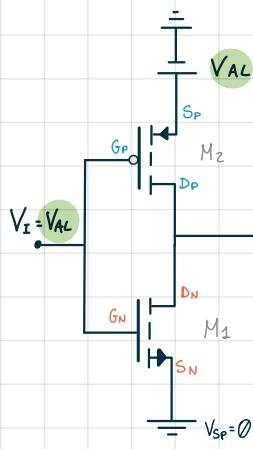
# INVERTITORE C-MOS

"Complementary"

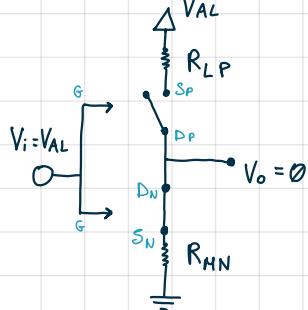
Abbiamo introdotto il P-MOS proprio perché ci serve un componente duale al N-MOS da usare nell'invertitore C-MOS. Questo perché nell'invertitore C-MOS abbiamo due interruttori ideali comandati dalla stessa tensione, ma mentre la tensione in entrata all'interruttore pilota è  $V_i$ , la tensione in entrata all'interruttore di carico è **il duale di  $V_i$** , ovvero la stessa tensione in modulo ma di segno opposto.

Ovviamente se avessimo già a disposizione la tensione con il segno opposto **non ci servirebbe un invertitore**, ed è proprio questo il motivo per cui ci serve il transistore P-MOS: perché lavorando con la stessa tensione riusciamo ad ottenerne risultato inverso.

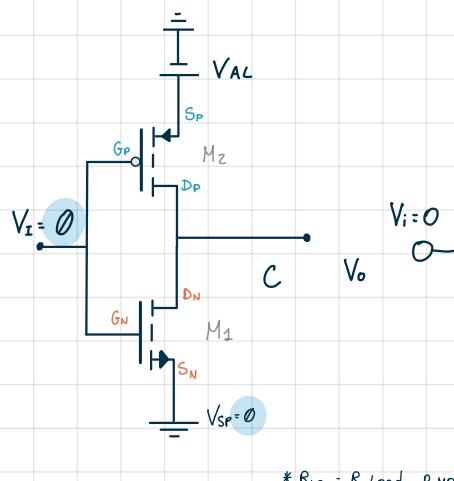
## ANALISI DEL CIRCUITO



Ingresso Alto

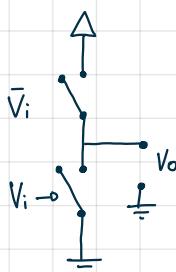


$$\rightsquigarrow V_o = 0$$

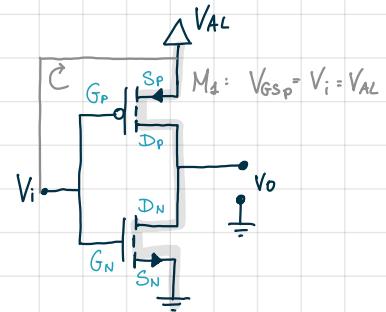


Ingresso Basso

Interruttori Ideali



Inverter C-MOS



$$\begin{cases} V_{GSN} = V_i \\ |V_{GSP}| = |V_i - V_{AL}| \end{cases}$$

Quando l'ingresso  $V_i$  è alto ( $V_i = V_{AL}$ ) la differenza di potenziale tra  $V_i$  e  $V_{SP}$  ( $V_{GSP}$ ) è **maggiore di zero**, e se  $V_{AL} > V_{TN}$ , allora l'N-MOS è in conduzione. Il P-MOS invece **non** è in conduzione perché la differenza di potenziale tra  $V_{GP}$  e  $V_{SP}$  è proprio zero (essendo entrambi uguali a  $V_{AL}$ ).

$$V_{GSN} = V_{AL} > V_{TN} \Rightarrow \text{N-MOS in Conduzione}$$

$$V_{GSP} = 0 \text{ perché } V_i = V_{SP} = V_{AL} \Rightarrow \text{Interdizione}$$

$$V_{GDN} = V_{AL}, V_{GDP} = V_{AL}$$

$$\Rightarrow V_o = 0 \quad (\text{Low})$$

Quando l'ingresso  $V_i$  è basso ( $V_i = 0$ ), invece, la tensione fra  $V_g$  e  $V_{SP}$  non è più zero! Infatti  $V_{GSP} < 0$  (oppure  $V_{SP} > 0$ ) e quindi il P-MOS (per le ragioni viste prima) è **in conduzione**. Nel frattempo  $V_{GSP}$  è zero perché entrambi i potenziali sono a zero, di conseguenza l'N-MOS è in interdizione.

$$V_i = 0 \Rightarrow I_c \quad I_i = 0$$

$$V_{GSN} = 0, V_g = V_{SP} = 0 < V_{TN} \Rightarrow \text{Interdizione}$$

$$|V_{GSP}| > |V_{TP}| \Rightarrow \text{P-MOS in Conduzione}$$

$$V_{GDN} = V_{AL} - V_{DSP} \quad |V_{GDP}| = |V_{AL}|$$

Caduta di Tensione  
P-MOS

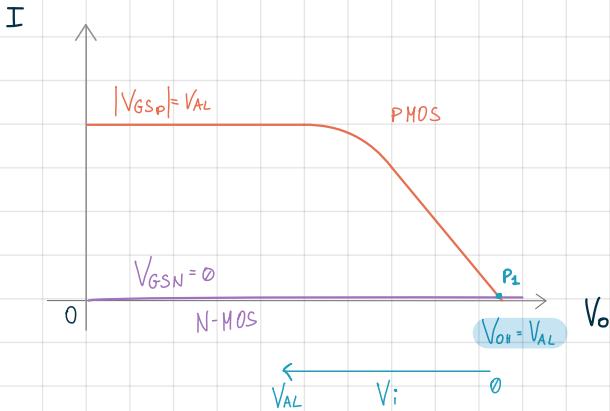
$$\Rightarrow V_o = 0 \quad (\text{Low})$$

$$\rightsquigarrow V_o = V_{AL} - |V_{DSP}|$$

## INGRESSO BASSO

$$V_i = 0 \Rightarrow \begin{cases} N\text{-MOS} : V_{GSN} = 0 \Rightarrow V_{GSN} < V_{TN} \Rightarrow I_N = 0 \Rightarrow C.A. \\ P\text{-MOS} : |V_{GSP}| = |V_{AL}| \geq |V_{TP}| \Rightarrow C.C. \end{cases}$$

P-MOS Conduce  $\sim$  Caratteristica Ribaltata e Traslata di  $V_{AL}$

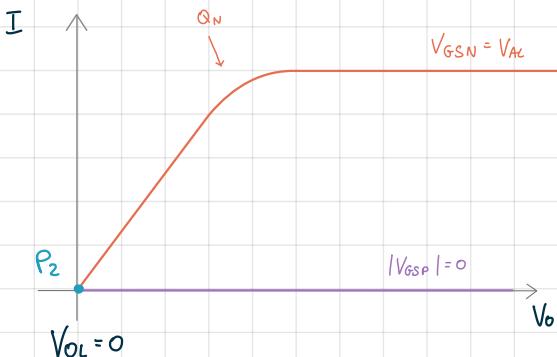


Punto di lavoro  $V_{oH} = P_1 = (0, V_{AL})$

## INGRESSO ALTO

$$V_i = V_{AL} = \text{HIGH} \Rightarrow \begin{cases} N\text{-MOS} : V_{GSN} = V_{AL} > V_{TN} \Rightarrow C.C. \\ P\text{-MOS} : |V_{GSP}| = 0 < |V_{TP}| \Rightarrow C.A. \end{cases}$$

P-MOS NON Conduce  $\sim$  Caratteristica originale MA PERCHÉ???



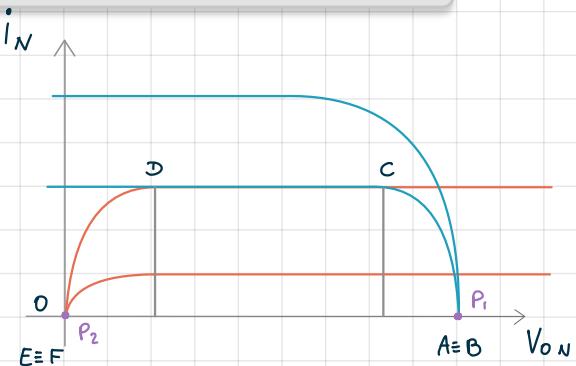
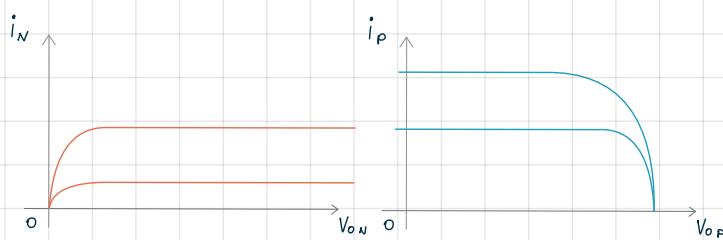
Punto di lavoro  $V_{oL} = P_2 : (0, 0)$

In entrambi i casi **non c'è dissipazione di Potenza statica** perché **c'è sempre un circuito aperto**

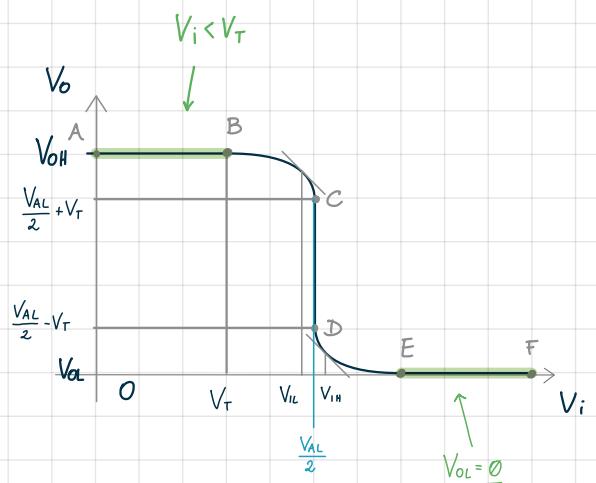
## FUNZIONE DI TRASFERIMENTO

Ancora una volta ci serviamo di una soluzione grafica; dobbiamo far variare la tensione in ingresso ed osservare cosa succede in output.

Per riportare le caratteristiche del P-MOS dobbiamo ribaltarle e trasstrarle di Val:



- Nei punti di funzionamento la funzione di trasferimento è costante, quindi **Da A a B la fdt è costante**; siccome l'input è basso, l'output sarà alto.
- Da AB a C N-MOS è in saturazione mentre P-MOS è in zona triodo: la fdt sarà non lineare.
- Da C a D entrambi sono in saturazione, di conseguenza il sistema amplifica molto (?) e la fdt sarà verticale.
- Da D a EF siamo ancora in una condizione non lineare.
- Da E ad F abbiamo un altro punto di funzionamento, quindi la FDT è costante.



## CONDIZIONE DI SIMMETRIA

Si ha per  $\begin{cases} K_N = K_P \leftarrow \text{qualità fisiche} \\ V_{TN} = V_{TP} \leftarrow \text{Tensione di soglia} \end{cases}$

Se  $K_N = K_P$  Allora:  $\frac{1}{2} \mu_N C_{ox} \frac{W_n}{L_n} = \frac{1}{2} \mu_P C_{ox} \frac{W_p}{L_p} \rightsquigarrow \mu_N \frac{W_n}{L_n} = \mu_P \frac{W_p}{L_p}$   
 $\rightsquigarrow \frac{W_p}{L_p} = \frac{\mu_N}{\mu_P} \frac{W_n}{L_n}$

Per ragioni fisiche:  $\mu_N = 2.5 \mu_P \Rightarrow \frac{\mu_N}{\mu_P} = 2.5 \rightsquigarrow \frac{W_p}{L_p} = 2.5 \frac{W_n}{L_n}$

## MINIMIZZIAMO I COMPONENTI

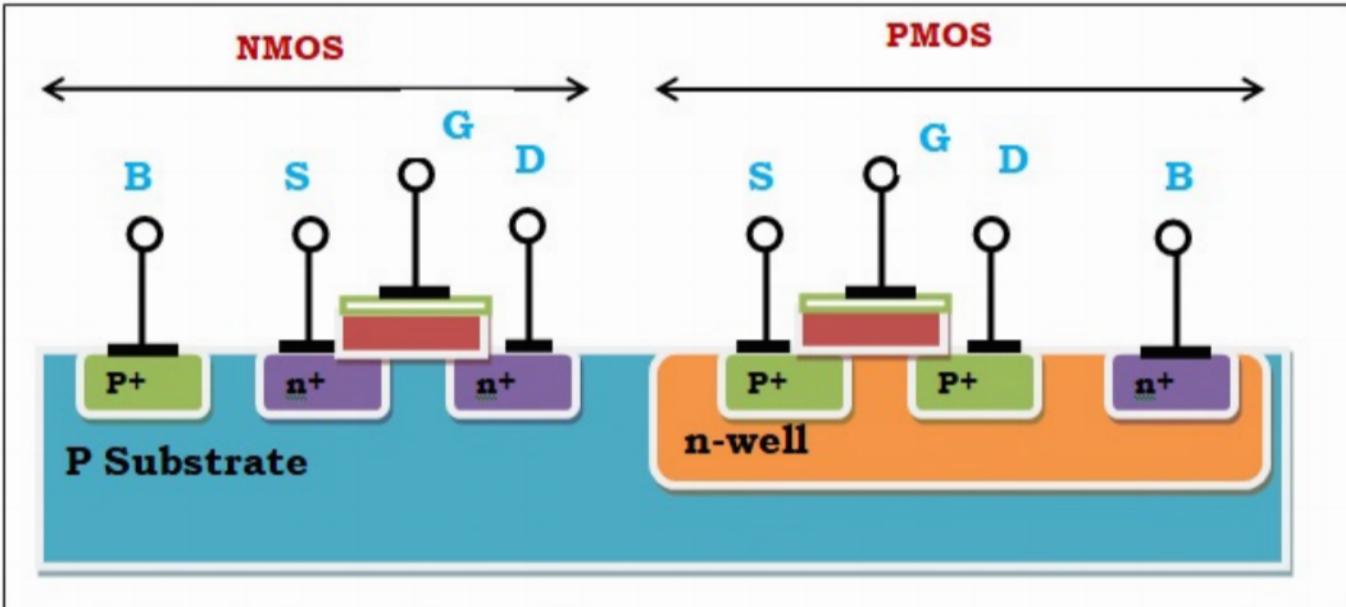
Sappiamo che  $\begin{cases} A_P \propto A_{GN} = W_N \cdot L_N \\ A_N \propto A_{GP} = W_P \cdot L_P \end{cases}$  Area Gate

Minimizziamo la lunghezza  $L_N = L_P = F_1 = \text{componente più piccola possibile}$

$\rightsquigarrow \frac{W_p}{F_1} = 2.5 \cdot \frac{W_N}{F_1} \Rightarrow W_p = 2.5 W_N$

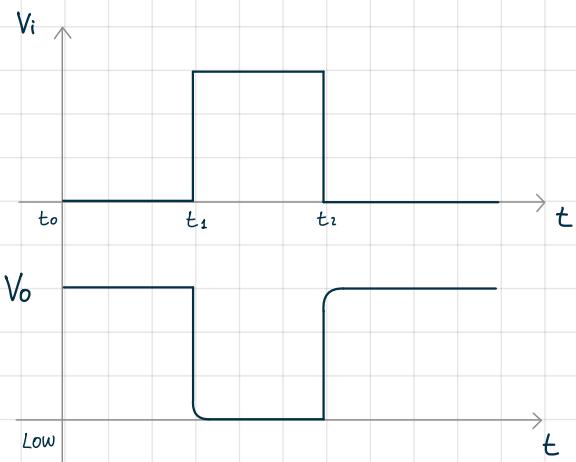
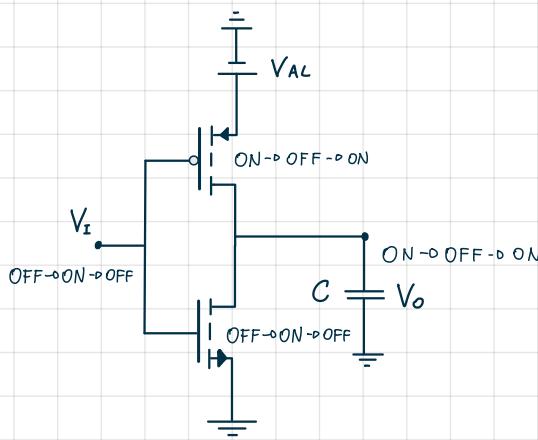
Otteniamo che, per avere le condizioni di simmetria, il P-MOS sarà sempre più grande del N-MOS (per motivi fisici) pur mantenendo degli ottimi margini di rumore.

La soluzione sarebbe avere  $K_N \neq K_P$  ma  $A_P = A_N$ , ottenendo componenti più piccole ma margini di rumore peggiori.



Il C-MOS ha dimensioni maggiori perché si deve avere una **seconda saccia** che funge da alloggiamento per l'N-MOS

## TEMPI DI PROPAGAZIONE

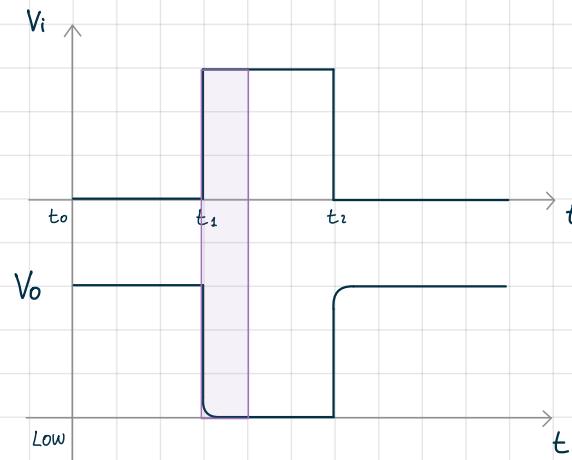
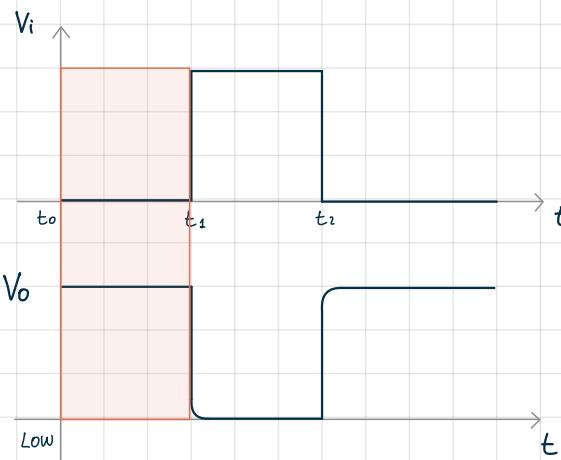
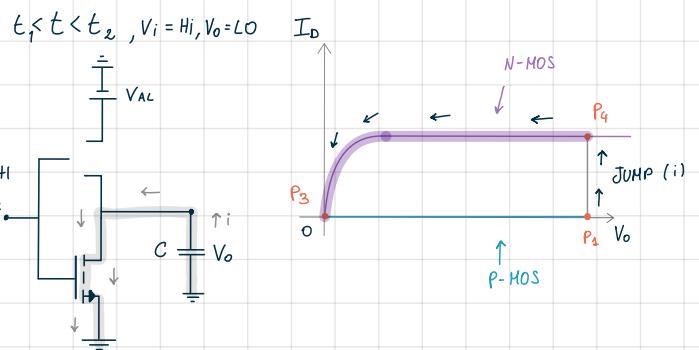
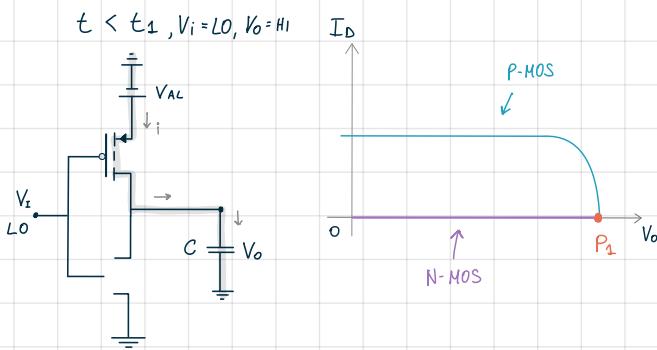


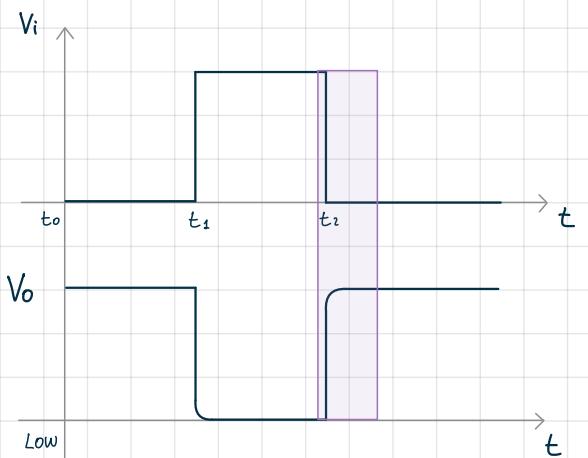
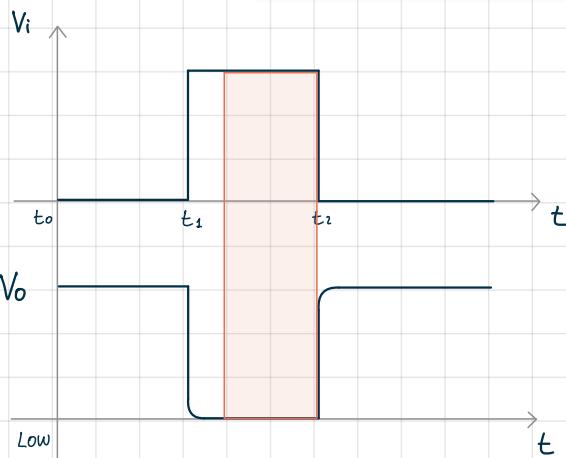
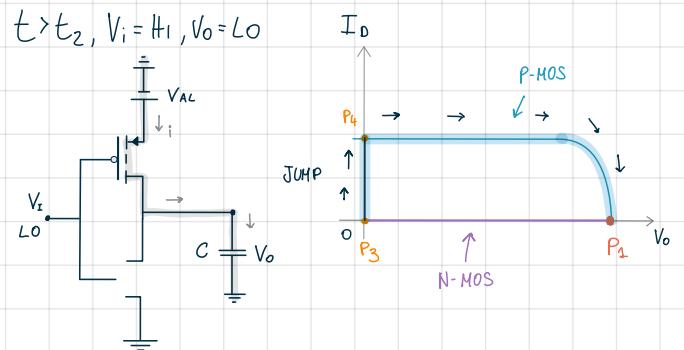
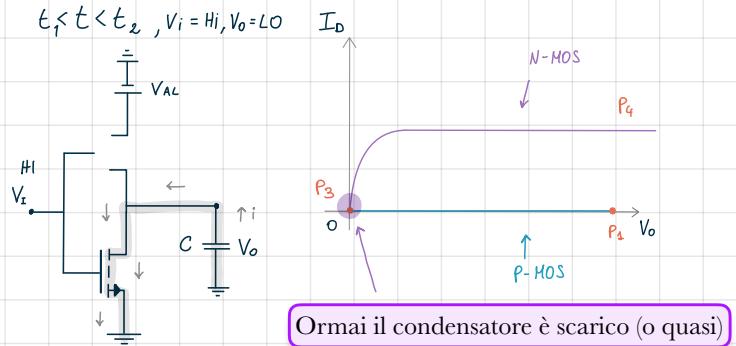
Siccome da  $t_0$  a  $t_1$  l'input è basso, in questo intervallo l'output sarà alto, quindi il condensatore carico.

- **Fase di scarica:** la prima fase che vediamo è quella di scarica: il P-MOS è acceso mentre l'N-MOS è spento; quando l'ingresso cambia da basso  $\rightarrow$  alto, il P-MOS si apre mentre l'N-MOS si chiude; questo risulta nel condensatore che è costretto a scaricarsi sul N-MOS. Lo fa portandosi dal punto di lavoro **P1** al punto **P3** **senza variare di tensione ma facendo un salto di corrente**, per poi scaricarsi arrivando al punto di lavoro **P2** seguendo la curva dell'N-MOS.
- **Fase di carica:** poco prima che il segnale in ingresso torni basso, siamo nello stato in cui P-MOS: chiuso P-MOS: aperto. Quando  $V_i$  diventa basso, l'N-MOS si apre mentre il P-MOS si chiude. Abbiamo come risultato che la tensione si porta dal punto di funzionamento **P2** a **P1** facendo un salto di corrente fino a **P4** per poi arrivare a **P1** seguendo la curva del P-MOS

In entrambi i casi, siccome per il tempo di propagazione ci interessa il tempo che il segnale impiega a raggiungere il 50% della tensione, possiamo considerare solo la curva in pinch off, quindi la corrente sarà costante ed uguale alla corrente di pinch off corrispondente ad N-MOS e P-MOS.

### SCARICA





## Calcolo del tempo di propagazione

Corrente in un condensatore:

$$i_c = \pm C \cdot \frac{dV_c}{dt}$$

Integro orario  
i membri

$$\Rightarrow t_p = \frac{C}{i_c} \cdot \frac{V_{AL}}{2}$$

$$\int_{t_1}^{t^*} dt = \pm C \int_0^{\frac{V_{AL}}{2}} \frac{dV_o}{i_c} = \frac{C}{i_c} \left[ \frac{V_{AL}}{2} - 0 \right]$$

Valore al 50%.

Saturazione  
 $\Rightarrow i_c = \text{cost}$

## LOW $\rightarrow$ HIGH CARICA

da corrente corrisponde alla corrente di pinch-off del P-MOS  $\Rightarrow I_{po}(P) = K_p (V_{AL} - T_p)^2$

$$\Rightarrow t_{PLH} = C \cdot \frac{V_{AL}}{2} \frac{1}{K_p (V_{AL} - T_p)^2}$$

## HIGH $\rightarrow$ LOW SCARICA

da corrente corrisponde alla corrente di pinch-off dell' N-MOS  $\Rightarrow I_{po}(N) = K_N (V_{AL} - T_N)^2$

$$\Rightarrow t_{PHL} = C \cdot \frac{V_{AL}}{2} \frac{1}{K_N (V_{AL} - T_N)^2}$$

Abbiamo detto che possiamo scegliere  $K_N = K_p$  in modo da avere la **condizione di simmetria** ed avere **buoni margini di rumore**; il produttore può inoltre scegliere senza problemi di realizzazione una tensione di threshold uguale per entrambi i mosfet (diciamo 1V) e quindi  $V_{TN} = |V_{tp}|$ . Otteniamo un tempo di propagazione pari a:

$$t_{PTOT} = \frac{t_{PLH} + t_{PHL}}{2} = \frac{2 t_{PLH}}{2} = C \frac{V_{AL}}{2} \frac{1}{K (V_{AL} - V_T)^2}$$

$t_{PLH} = t_{PHL}$

Tempo di propagazione totale

Possiamo quindi scegliere un valore di K abbastanza alto in modo da avere tempi di propagazione minori. Non abbiamo più vincoli sull'utilizzo di K, ma possiamo modificarlo per modificare le prestazioni del circuito!

## POTENZA DISSIPATA

Abbiamo visto che la potenza dissipata si divide in quella dissipata durante i periodi in cui il segnale è statico e quelli in cui il segnale è dinamico. Solitamente, abbiamo visto che la maggior parte della Potenza è quella dissipata durante gli intervalli statici, ma in questo caso **non è così!** Infatti, durante gli stati statici **non circola corrente**, e quindi la potenza dissipata è zero. È durante gli stati dinamici che il condensatore si carica/scarica, e quindi circolando corrente viene dissipata della Potenza.

Dal calcolo della Potenza dissipata dinamica abbiamo scoperto che questa è proporzionale alla **frequenza**, alla **capacità** ed alla **tensione** applicata. Capiamo quindi che **la potenza dissipata in un invertitore C-MOS non dipende da K**.

Questo è importantissimo perché ci permette di utilizzare le caratteristiche fisiche dei transistori per cause che ci interessano maggiormente, come un tempo di propagazione minore.

Il lato negativo, però, è che **a frequenze alte c'è una grande dissipazione di Potenza**.

L'N-MOS viene privilegiato in alcune applicazioni in cui si preferisce avere **un maggior numero di transistor a parità di area**.

Inoltre, per un N-MOS inverter **si utilizzano meno transistori**, visto che il carico N-MOS non necessita di un ingresso (è cortocircuitato).

Il C-MOS necessita di **2N transistori per N ingressi**, mentre l'N-MOS necessita di **N+1 transistori per N ingressi**.