主存储器作业

1. 由1024x4存储器芯片组成一个64Kx8位的存储器，出共需多少片存储器芯片，画出逻辑连接图。
2. 设CPU有16根地址线，8根数据线，并用作访存控制信号，作读写命令信号，现有存储芯片ROM (2Kx8, 4Kx4, 8Kx8)和RAM(1Kx4, 2Kx8, 4Kx8)及74138译码器和其他门电路。试选择合适芯片，并画出CPU和芯片连接图。要求：
   1. 最小4K地址为系统程序区（ROM区），4096~16383地址范围为用户程序区（RAM区）
   2. 指出选用的存储芯片类型及数量
   3. 完成存储器与CPU的连接，给出片选逻辑
3. CPU假设同第2题，现有8片8K×8位的RAM芯片与CPU相连，试回答：
   1. 用74138译码器画出CPU与存储芯片的连接图
   2. 写出每片RAM的地址范围
   3. 如运行时发现不论往哪片RAM写入数据后，以A000H为起始地址的存储芯片都有与其相同的数据，分析故障原因
   4. 根据前面的连线图，若出现地址A13与CPU断线，并搭接到高电平上，将出现什么后果？
4. 一个8K x 8位的动态RAM芯片，其内部结构排列成256 x 256形式，存取周期为0.1μs，试问采用集中刷新、分散刷新及异步刷新三种方式的刷新周期各为多少？
5. 用16K x 1位的DRAM芯片构成64K x 8位的存储器，设存储器的读写周期为0.5μs，要使CPU在1μs内至少访问存储器一次，采用哪种刷新方式比较合适？若每行刷新间隔（最大刷新周期）不超过2ms，该方式下刷新信号的周期是多少？