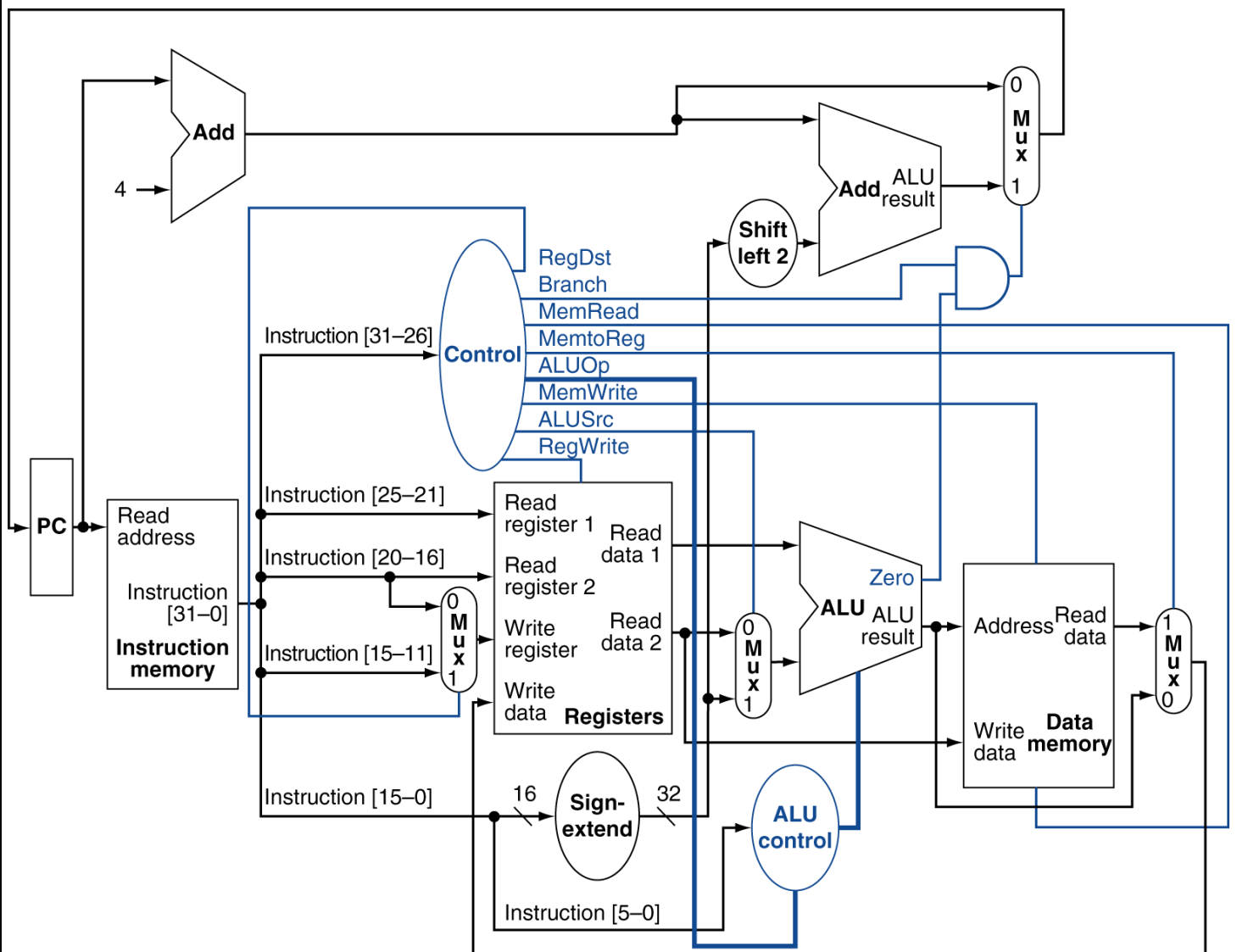




Caminho de dados MIPS (versão simplificada)

O trabalho consiste na síntese de uma versão simplificada do caminho de dados do MIPS, que está representado na figura abaixo, utilizando uma field-programmable gate array (FPGA). A FPGA é um dispositivo lógico programável que suporta a implementação de circuitos digitais. Sua configuração é geralmente especificada usando uma linguagem de descrição de hardware (HDL), neste caso será feita em Verilog.

Para facilitar no desenvolvimento do trabalho, ele será dividido em duas partes. Na primeira, você deverá implementá-lo e realizar sua simulação de ondas. Na segunda, você deverá realizar a síntese na FPGA no dia da entrevista.



A entrega será realizada no PVANet da seguinte forma:

- Primeira parte:
 - Arquivo Verilog e simulação de ondas.
 - Data de entrega: 01/06/2016
 - Valor: 3 pontos
- Segunda parte:
 - Novo arquivo Verilog com as modificações necessárias e documentação.
 - Data de entrega: 16/06/2016
 - Valor: 4 pontos

Será atribuída pontuação extra para os trabalhos que implementarem caminhos de dados que suportem outras instruções.