

射频电路开发培训



第八讲 基于ADS的LNA设计

主讲：汪 朋

QQ: 3180564167

01 **ADS软件操作与主要功能讲解**

02 **LNA设计指标讲解**

03 **基于SP模型的LNA设计**

04 **基于实际晶体管的LNA设计**

05 **LNA级联设计讲解**

Part

1

ADS软件讲解

基于ADS的LNA设计

ADS能干什么？

直流分析

交流小信号分析

S参数分析

谐波分析

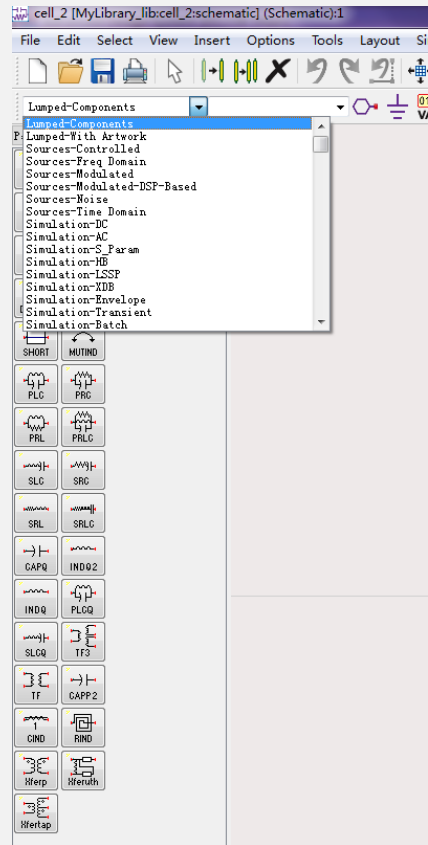
瞬态分析

包络分析

基于ADS的LNA设计

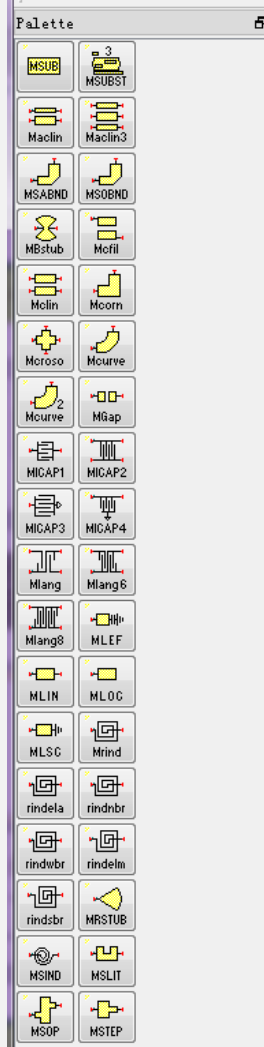
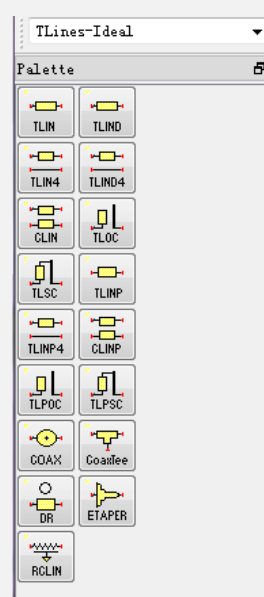
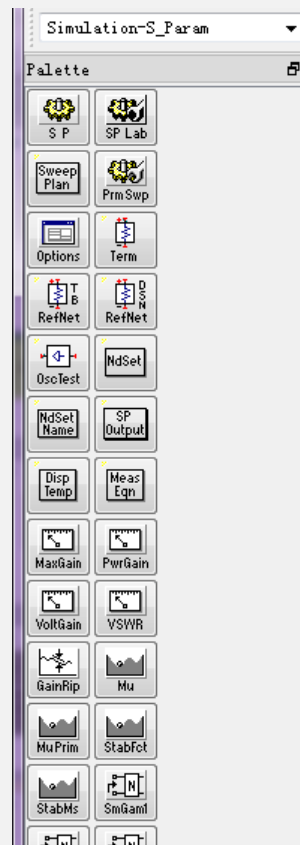
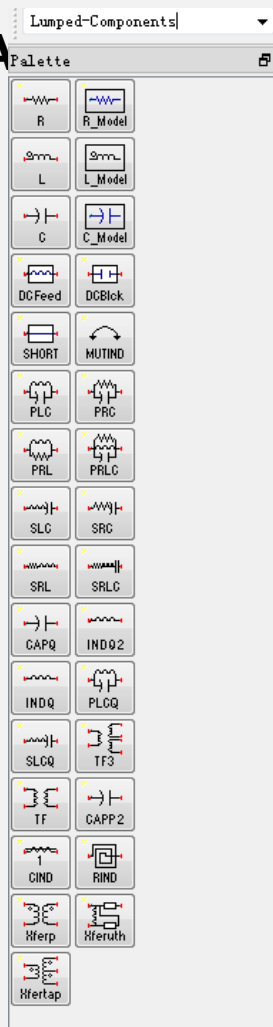
原理图元件 面板部分说明

Lumped-Components	集总参数器, 包含电阻、电容、电感等集总参数器件
Lumped-With Artwork	带有封装模型的集总参数器件面板
Sources-Controlled	受控源元件面板, 包括VCCS、VCVS等
Sources-Freq Domain	频域信号源
Sources-Modulated	调制源模型, 调制信号源模型, 包含GSM、CDMA等
Sources-Modulated-DSP-Based	基于DSP的调制信号源元件面板
Sources-Noise	噪声源, 包含噪声电压源、噪声电流源
Sources-Time Domain	时域源, 包含时域电压源、时域频率源等
Simulation-DC	直流仿真元件面板
Simulation-AC	交流仿真元件面板
Simulation-S_Param	S参数仿真元件面板
Simulation-HB	谐波平衡法仿真元件面板
Simulation-LSSP	大信号S参数仿真元件面板
Simulation-XDB	增益压缩仿真元件面板
Simulation-Envelope	包络仿真元件面板
Simulation-Transient	瞬态仿真元件面板



基于ADS的LNA

原理图分布 参数元件说明



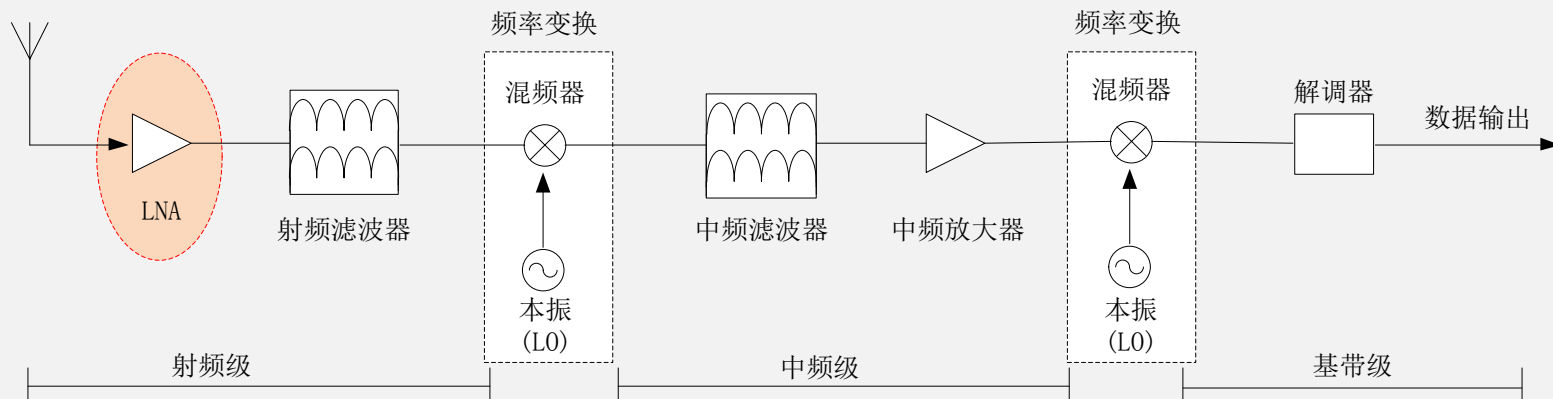
Part 2 LNA设计指标

基于ADS的LNA设计

LNA设计优劣的标准？

LNA设计目的：

- (1) 为后级提供足够的增益以克服后级电路噪声；
- (2) 尽可能小的噪声和信号失真；
- (3) 确保输入和输出端的阻抗匹配(50或者75欧姆)；
- (4) 确保信号线性度；
- (5) 信号接受强度满足-120dBm---20dBm的水平



基于ADS的LNA设计

LNA设计优劣的标准？

LNA评价指标：

- (1)噪声系数；
- (2)功率增益；
- (3)工作频率与带宽；
- (4)输入信号功率动态范围；
- (5)端口电压驻波比；
- (6)稳定性。

噪声系数： $NF = \frac{S_{in} / N_{in}}{S_{out} / N_{out}} \Rightarrow NF(dB) = 10\lg(NF)$

功率增益 $G = \frac{P_2}{P_1}$

级联放大器噪声定义： $NF = N_{F1} + \frac{N_{F2} - 1}{G_1} + \frac{N_{F3} - 1}{G_1 G_2} + \dots$

Part

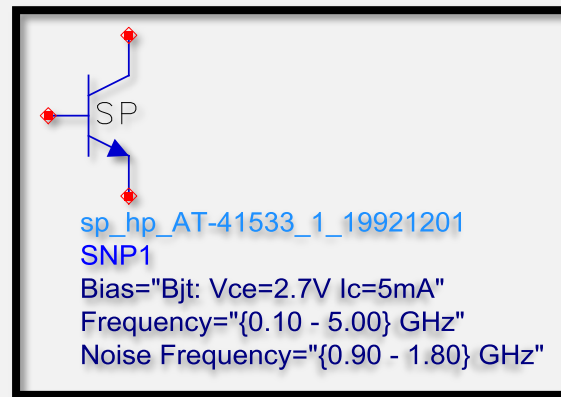
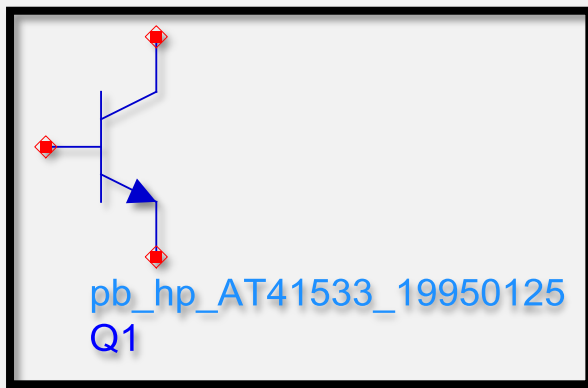
3

基于SP模型的LNA设计

基于ADS的LNA设计

SP模型本质

SP模型分为“pb_hb_”和“sp_hb_”两种模型，其中pb_hb_为封装类模型，主要用于直流和偏置电路扫描设计；“sp_hb_”为S参数模型，用于射频性能仿真



基于ADS的LNA设计

SP模型设计 步骤

- (1) SP模型制作和安装;
- (2) 直流工作点扫描和选取;
- (3) S参数特性仿真;
- (4) 根据扫描的S11、S22和S12进行输入输出阻抗的匹配;
- (5) 稳定性、噪声系数、增益的优化优化仿真

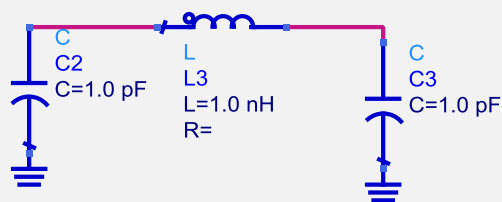
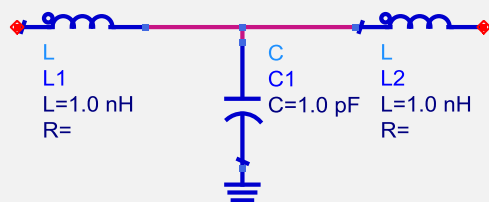
注意:

使用SP模型设计时, 匹配电路可以选择LC匹配电路或者微带线匹配电路;
设计匹配电路时, 可以通过理论由SP模型求解的输入输出阻抗直接通过Smith圆图进行求解设计, 也可以直接采用ADS参数优化工具进行(快速设计方法)

基于ADS的LNA设计

SP模型匹配电路拓扑

LC模型匹配电路拓扑(使用 π 型或T型匹配电路):

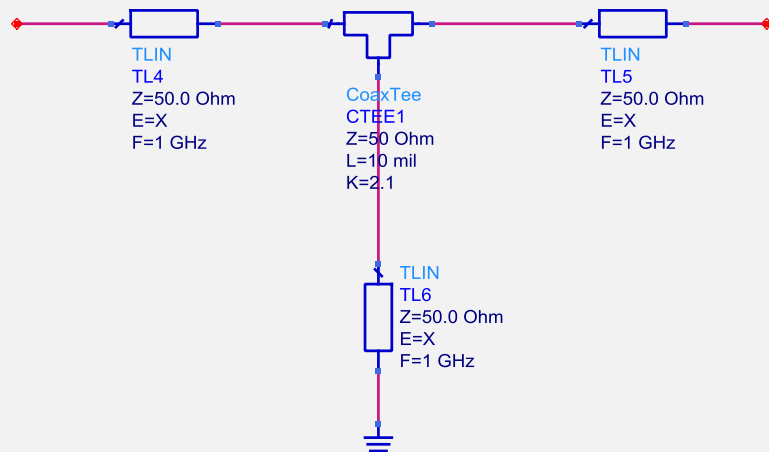


微带线匹配电路拓扑:

设计说明:

微带线长度直接决定了匹配性能，宽度固定为50欧姆特性阻抗

设计中将长度设置为变量，宽度为固定值，而后添加优化扫描控件



基于ADS的LNA设计

SP模型

以AT41533设计:

要求:

$NF < 2.5\text{dB}$;

$\text{Gain} > 8\text{dB}$

$\text{VSWR} < 2$

$K > 1$

Part

4

基于实际晶体管的LNA设计

晶体管模型本质

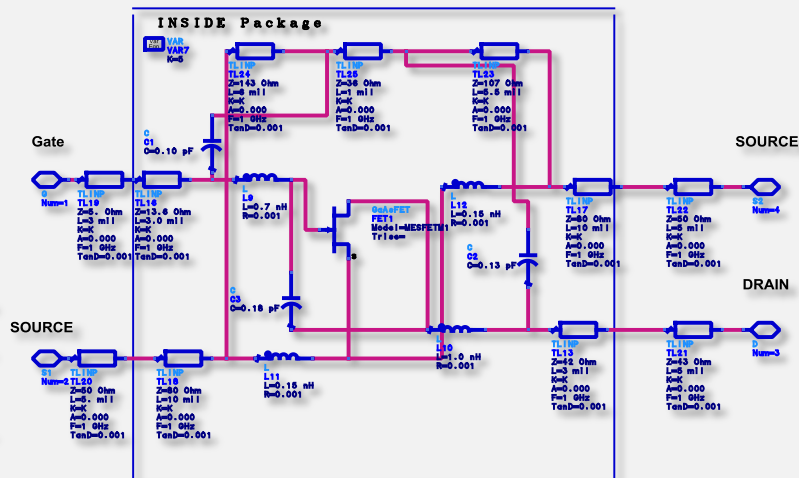
ATF 54143

ATF54143_dt
X1



Advanced Curtice2 Model

MESFETM1			
NFE=yes	Rf=	Crf=0.38 IF	Eg=
PVE=no	Gcap=2		Fnc=
Wt=0.3	Gcs=2.8 pF	Garf=	Nfc=1 MHz
Beta=0.9	Gdc=0.02 pF	Gdcf=	Rd=0.08
Alphas=82e-3	Gdcac=2	Gdcf=	P=0.1
Alpha=13	Co=0.65	R1=	Co=0.05
Tau=	Rgd=0.025 Ohm	R2=	TauI=
Ntoms=16.85	Rd=0.01 Ohm	Vbr=0.8	vgmfw=
Idsc=	Rgs=1.0 Ohm	Vbr=	wBvgs=
Ucste=0.72	Rs=0.03 Ohm	Vbr=	wBvgs=
Vgxp=2.45	Ld=		wBvds=
Gars=1e-4	Lr=0.018 nH	Is=	wdsma=
Vtcs=	Lr=	Imax=	wFmax=
Betacoe=	Cds=0.08 pF	Imelt=	AllParams=
Rgs=0.25 Ohm	Rc=214 Ohm	Xti=	



基于ADS的LNA设计

设计步骤

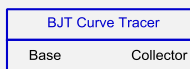
- (1)通过S参数分析晶体管绝对稳定特性和最大转移增益是否满足要求；
- (2)根据数据手册选取静态直流工作点(根据噪声系数、增益要求等)；
- (3)晶体管库文件安装；
- (4)添加DC_FET或DC_BJT控件进行晶体管直流特性分析，对静态工作点选择；
- (5)在Transistor Bias面板中选择偏置电路控件完成偏置电路的设计；
- (6)利用stabfact和MaxGain控件求解偏置电路下的稳定因子K曲线和最大增益曲线；
- (7)若K小于1或最大增益不满足要求，则修改电路或者更换晶体管；
- (8)如果电路中电感值为非标准值，则需要将电感值转化为微带线；

$$l = \frac{11.81L}{Z_0 \sqrt{\epsilon_r}}$$

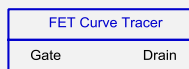
- (9)仿真已选偏置电路下的噪声系数系数，通过开启S参数仿真控件“Calculate noise”；
- (10)输入阻抗求解，插入NsCircle和GaCircle控件，选择噪声和增益平衡的输入阻抗点；
- (11)输入阻抗匹配：将所选输入阻抗共轭值匹配到50欧姆；
- (12)输出阻抗求解，原理图中插入Zin控件，修改为Port2端口；
- (13)输出阻抗匹配：将50欧姆匹配带所求输出阻抗的共轭；

基于ADS的LNA设计

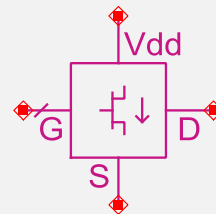
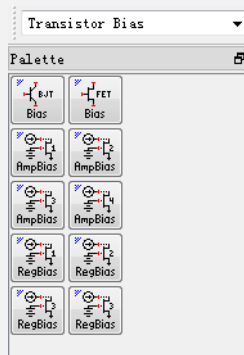
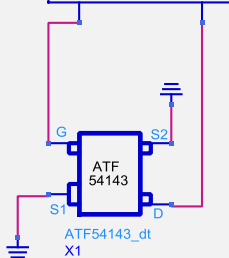
设计控件



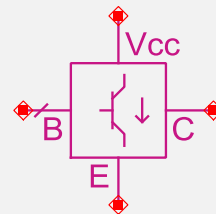
DC_BJT
DC_BJT1
IBB_start=25 uA
IBB_stop=100 uA
IBB_points=4
VCE_start=0
VCE_stop=5.0
VCE_points=41



DC_FET
SIM1
VGS_start=0
VGS_stop=1
VGS_points=11
VDS_start=0
VDS_stop=5.0
VDS_points=41



DA_FETBias_cell_1
DA_FETBias1



DA_BJTBias_cell_1
DA_BJTBias1



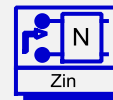
StabFact
StabFact1

StabFact1=stab_fact(S)



MaxGain
MaxGain1

MaxGain1=max_gain(S)



Zin
Zin2

Zin2=zin(S22,PortZ2)

VAR
VAR1
LX=0.5



GaCircle
GaCircle1

GaCircle1=ga_circle(S,2,51)



NsCircle
NsCircle1

NsCircle1=ns_circle(nf2,NFmin,Sopt,Rn/50,51)

Part

5

级联晶体管的LNA设计

基于ADS的LNA设计

设计本质

(1)预先选择两级LNA的噪声系数和最大增益，第一级优先考虑最小噪声系数，第二级优先考虑最大增益

(2)多级噪声系数评估

$$\text{级联放大器噪声定义: } NF = N_{F1} + \frac{N_{F2} - 1}{G_1} + \frac{N_{F3} - 1}{G_1 G_2} + \dots$$

(3)控制第一级增益值，确保第一级输出功率在第二级的输入功率可接收动态范围之内

(4)第一级和第二级之间的匹配

将第二级的输入阻抗匹配到第一级输出阻抗的共轭值

(5)LNA级联整机的输入阻抗分析(输入阻抗匹配至50欧姆);

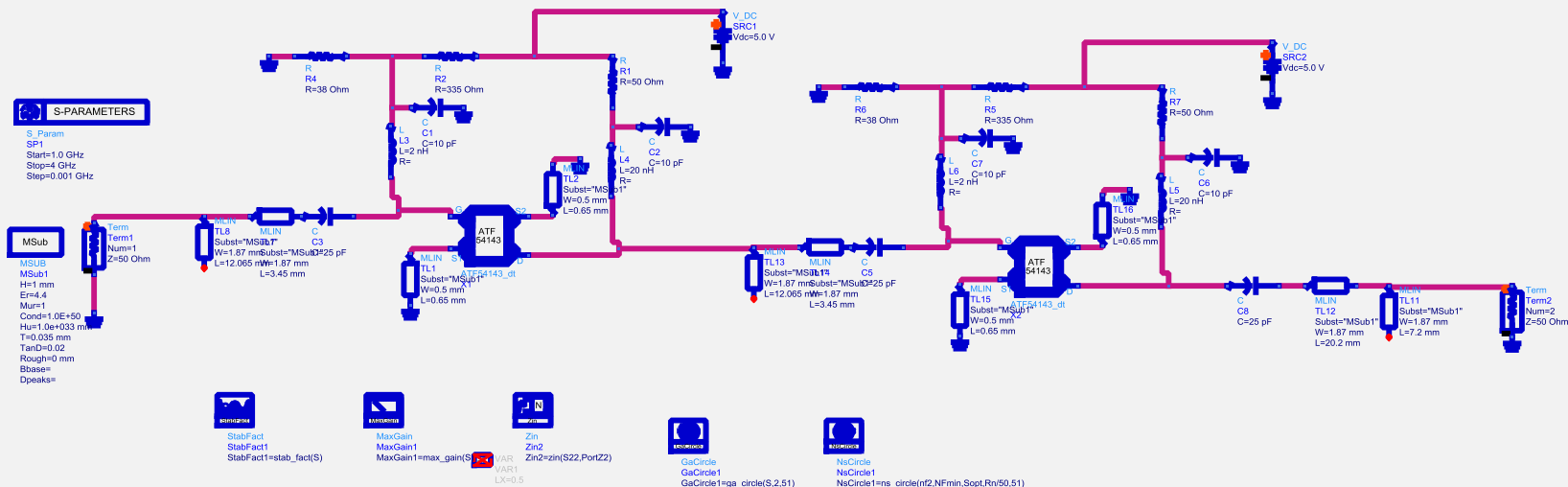
(6) LNA级联整机的输出阻抗分析(将50欧姆匹配至输出阻抗的共轭);

(5)级联LNA整体噪声系数、最大增益、工作带宽、稳定性的仿真和优化。

基于ADS的LNA设计

设计方法

- (1)根据预先约定的噪声系数和增益单独设计；
- (2)求解各级单独的输入和输出阻抗；
- (3)将第二级输出阻抗匹至第一级输入阻抗的共轭；
- (4)完成级联后的输入输出阻抗的匹配。





THANK YOU !!