

Problema 1. (1) Texe, CPI, F, Tc, Num instrucciones dinámicas

1.1

Dados dos procesadores con las siguientes características:

	CPI	Frecuencia
Procesador A	1,2 ciclos / instrucción	2 GHz
Procesador B	1,5 ciclos / instrucción	3 GHz

- a) Calcula el tiempo de ciclo de cada procesador

$$T_c = \frac{1}{F}$$

A : $T_{CA} = 1/2 \cdot 10^9 = 0'5 \cdot 10^{-9} = 0'5 \text{ ms}$

B : $T_{CB} = 1/3 \cdot 10^9 = 0'33 \cdot 10^{-9} = 0'33 \text{ ms}$

- b) Suponemos que un programa P ejecuta $2 \cdot 10^6$ instrucciones dinámicas en ambos procesadores, ¿cuál es el tiempo de ejecución del programa P en cada procesador?

$$T_e = N \cdot CPI \cdot T_c$$

$$\begin{cases} T_{eA} = 2 \cdot 10^6 \cdot 1'2 \cdot 0'5 \cdot 10^{-9} = 1'2 \text{ ms} \\ T_{eB} = 2 \cdot 10^6 \cdot 1'5 \cdot 0'33 \cdot 10^{-9} = 0'99 \text{ ms} \end{cases}$$

- c) Si un programa X se compila y ejecuta en el procesador B en 1s, ¿cuántas instrucciones ejecuta?

$$T_e = N \cdot CPI \cdot T_c \rightarrow N = \frac{T_e}{CPI \cdot T_c} = \frac{1}{1'5 \cdot 0'33 \cdot 10^{-9}} \approx 2 \cdot 10^9 \text{ instrucciones}$$

- d) Si sabemos que el procesador A ejecuta el programa X un 25% más rápido que el procesador B, ¿cuántas instrucciones dinámicas son necesarias para ejecutar el programa X en el procesador A?

$$\frac{T_{eA}}{T_{eB}} = 1'25 \Rightarrow \frac{1s}{T_{eA}} = 1'25 \Rightarrow T_{eA} = 0'8s$$

$$T_e = N \cdot CPI \cdot T_c \Rightarrow 0'8 = N \cdot 1'2 \cdot 0'5 \cdot 10^{-9} \rightarrow N = 1'33 \cdot 10^9 \text{ instrucciones}$$

- e) Suponiendo que todas las instrucciones (tanto de A como de B) se codifican en 4 bytes, ¿cuánto ocupa el programa X compilado para el procesador A?

$$N = 1'33 \cdot 10^9 \rightarrow N \cdot 4 = 1'33 \cdot 4 \cdot 10^9 = 5'32 \cdot 10^9 \text{ bytes} \approx 4'95 \text{ GB}$$

↑
pot. 2.

Problema 2. (2) Texe, Ley de Amdahl, SpeedUp, Capacidad de abstracción

1.2

Dado un programa que se ejecuta durante tres fases bien diferenciadas en un procesador Load/Store parecido al MIPS que funciona a 1 GHz, se mide su rendimiento en las distintas fases con los siguientes resultados:

	Instrucciones Dinámicas	Instrucciones Estáticas	CPI	Instrucciones Dinámicas de acceso a Memoria
Fase 1	10^6 instrucciones	10^6 instrucciones	2 ciclos / instrucción	10^6 instrucciones
Fase 2	10^9 instrucciones	10^6 instrucciones	3 ciclos / instrucción	10^7 instrucciones
Fase 3	10^9 instrucciones	10^6 instrucciones	4 ciclos / instrucción	10^7 instrucciones

- a) ¿Cuanto tiempo tarda en ejecutarse el programa en cuestión?

$$T_{\text{ext}} = T_{\text{ext}1} + T_{\text{ext}2} + T_{\text{ext}3} = \frac{2 \cdot 10^6}{1 \cdot 10^9} + \frac{3 \cdot 10^9}{1 \cdot 10^9} + \frac{4 \cdot 10^4}{1 \cdot 10^9} = 7'002 \approx 75$$

(1) (2) (3)

- b) ¿Es un programa intensivo en memoria o en cálculo?

Hay más inst. de cálculo. \Rightarrow CÁLCULO.

- c) Si hacemos cambios en la arquitectura de forma que las instrucciones de la Fase 3 se ejecuten un 25% más rápido (y suponemos que no afectamos al resto de instrucciones), ¿cuál es la ganancia para el conjunto del programa?

$$\frac{T_{\text{exg old}}}{T_{\text{exg new}}} < 1.25 \Rightarrow T_{\text{exg new}} = \frac{4}{1.25} = 3.2 \text{ s}$$

$$T_{extotal} = 0.002 + 3 + 4 = 7.002$$

$$T_{ext, total, new} = 0'002 + 3 + 3'2 = 6'202$$

$$\text{Speedup} = \frac{71002}{6202} - 1 = 0.1290 \rightarrow (+12.9\%)$$

(equation 6)

- d) ¿Cuál es el CPI de las instrucciones de acceso a memoria (Load/Store) en la Fase 1? y ¿Cuántas veces más rápidas deberían ser las instrucciones de memoria para que la Fase 1 tardase la mitad en ejecutarse?

- CPI = 2
 - Fase 1 : todas las instrucciones dinámicas son de accesos a memoria
 - $T_{instrucción} = \frac{1}{N/2} \rightarrow \# \text{ inst. fijo}$

$$T_e = N \cdot CPI \cdot T_c \rightarrow T_e' = \frac{T_e}{2} \quad \begin{cases} N/2 ? \text{No} \rightarrow \# \text{ inst. fijo} \\ T_c/2 ? \text{No} \rightarrow \text{Hw Fijo} \\ CPI/2 ? \text{Si} \rightarrow \text{new CPI} = \frac{\text{CPI}}{2} = \frac{2}{2} = 1 \text{ inst/loc.} \end{cases}$$

- e) Suponiendo que el CPI de las instrucciones de acceso a memoria es el mismo que en la fase 1, ¿Cuántas veces más rápidas deberían ser las instrucciones de memoria para que el programa tardase la mitad en ejecutarse?

<50% de las instrucciones son de acceso a memoria. Aunque estas fueran negligibles (coste nulo = 0), no podríamos reducir el coste global a la mitad.

Problema 6. (2) CPI, MIPS, MFLOPS, Amdahl

1.6

Hemos realizado un estudio sobre el comportamiento de un conjunto de programas representativo de un entorno de trabajo departamental en el procesador X. Este estudio nos dice el porcentaje de instrucciones de cada tipo que se ejecutan y su coste en ciclos de reloj. Esta información se resume en la siguiente tabla:

Tipo de instrucciones	% de uso	Coste en ciclos
Aritméticas de enteros	30%	2 ciclos
Acceso a Memoria	30%	5 ciclos
Coma Flotante	15%	7 ciclos
Saltos	15%	3 ciclos
Otras	10%	4 ciclos

Además, sabemos que en media se realizan 2 operaciones de coma flotante por cada instrucción de coma flotante ejecutada.

- a) Calcula el CPI medio para el procesador X.
- b) Suponiendo que el procesador X funciona a una frecuencia de 2 GHz calcula los MIPS y MFLOPS que obtendríamos en dicho conjunto de programas.

$$a) \overline{CPI} = 0'3 \cdot 2 + 0'3 \cdot 5 + 0'15 \cdot 7 + 0'15 \cdot 3 + 0'1 \cdot 4 = 4 \text{ cicl./inst.}$$

$$b) \cdot freq = 2 \text{ GHz} = 2 \cdot 10^9 \text{ ciclos/s} \rightarrow \frac{2 \cdot 10^9 \text{ ciclos/s}}{4 \text{ cicl./inst.}} = 500 \cdot 10^6 \text{ inst/s} = \boxed{500 \text{ MIPS}}$$

$$\cdot 2 \text{ operaciones/inst. (coma flotante)} \rightarrow 500 \text{ MIPS} \cdot 0'15 \cdot 2 = \boxed{150 \text{ MFLOPS}}$$

↑
(% fpos)

Un estudio más específico nos indica que una de las tareas que más tiempo consume es la gestión de procedimientos y funciones (subrutinas en general). Uno de los ingenieros de la compañía ha diseñado una modificación del procesador X (que llamaremos X1) con el objetivo de reducir el coste de la gestión de subrutinas. Los experimentos realizados con X1 revelan lo siguiente:

- La duración del ciclo de reloj del procesador X1 aumenta un 5%.
- El procesador X1 ejecuta un 25% menos de instrucciones de acceso a memoria que el procesador X.
- El procesador X1 ejecuta un 15% menos de instrucciones aritméticas con enteros que el procesador X.
- Para el resto de instrucciones el recuento queda inalterado.
- c) ¿Qué procesador es más rápido? Justificad cuantitativamente la decisión.

- d) Calcula los MIPS y MFLOPS para X1.

$$c) \overline{CPI} = \frac{(1/f)}{(1/2 \cdot 10^9)} \rightarrow f = \frac{2 \cdot 10^9}{1'05} = 1'9 \text{ GHz}$$

$$T_c = \frac{1}{1'9} = 0'525 \cdot 10^{-9} \text{ s}$$

$$\overline{CPI} = \frac{0'255 \cdot 2 + 0'225 \cdot 5 + 0'15 \cdot 7 + 0'15 \cdot 3 + 0'1 \cdot 4}{0'88} = 4'02 \text{ cicl.}$$

$$(x) \frac{x}{0'3} = 0'75 \quad | \quad (**) \frac{x}{0'3} = 0'85 \\ x = 0'225 \quad x = 0'255$$

$$\text{Speedup} = \frac{T_{c\text{ old}}}{T_{c\text{ new}}} - 1 =$$

$$= \frac{4 \cdot 1/2 \cdot 10^9 \cdot 1}{4'02 \cdot 1/2'1 \cdot 10^9 \cdot 0'88} - 1 =$$

$$= 0'0764 \Rightarrow \boxed{+7'64\%}$$

$$d) \text{MIPS: } N = \frac{T_{exr}}{T_c \cdot CPI} / 10^6 \rightarrow \frac{1}{0'525 \cdot 10^{-9} \cdot 4'02 \cdot 10^6} = \boxed{473'82}$$

$$\text{MFLOPS: } 473'82 \cdot 0'15 \cdot 2 = \boxed{142'15}$$

1.9

Problema 9. (2) Coste, Energía, Consumo, Sostenibilidad

Un procesador tiene una superficie de 200 mm² y se fabrica en una oblea de silicio con una superficie útil de 63.200 mm². El coste de una oblea y el proceso de impresión y verificación de los datos (dies) es de 23.700 €. Durante este proceso el factor de yield es del 75%.

- a) ¿Cuál es el coste de un dado (die)?

$$C_d = \frac{23700 \text{ €}}{63200 \text{ mm}^2 \cdot 0.75} \cdot 200 \text{ mm}^2 = 100 \text{ €}$$

$$\begin{aligned} S_d &= 200 \text{ mm}^2 \\ S_w &= 63200 \text{ mm}^2 \\ C_w &= 23700 \text{ €} \\ \text{yield factor} &= 0.75 \end{aligned}$$

El coste empaquetado y testeado final es de 20€ por dado y el yield final de los circuitos integrados después del testeado final es del 92%. El fabricante quiere obtener un 50% de beneficio sobre el coste de fabricación.

- b) ¿En media, cuantos circuitos integrados funcionales se producen por oblea?
c) ¿Cuál será el precio de venta de los procesadores?

$$b) \frac{63200}{200} = 316 \text{ dados} \xrightarrow{75\%} 237 \xrightarrow{92\%} \boxed{218 \text{ dados}}$$

$$c) \text{Coste total} = 237 \cdot (100 + 20) = 28440 \text{ €} \xrightarrow{\text{beneficio } 50\%} \left\{ \begin{array}{l} 42660 \text{ €} \text{ a recaudar} \\ \frac{42660}{218} = \boxed{195.69 \text{ €}} \\ \text{días que funcionan} \end{array} \right.$$

Deseamos sustituir nuestros antiguos procesadores (que cumplen perfectamente con su tarea) por el procesador mencionado anteriormente ya que creemos que será positivo desde el punto de vista ambiental. Se ha estimado que la "embodied energy" del nuevo procesador es de 200 MJoules. En la siguiente tabla se muestra el uso medio y los consumos de ambos procesadores usados en entorno de sobremesa y servidor.

Estado	uso diario sobremesa	uso diario servidor	consumo procesador viejo	consumo procesador nuevo
Pleno rendimiento	2 horas	10 horas	50W	40W
Inactivo/bajo rendimiento	7 horas	14 horas	10W	5W
suspendido/apagado	15 horas	0 horas	0W	0W

Para un uso en entorno sobremesa:

- d) Calcular el consumo anual de ambos procesadores (en MJoules/año)
e) ¿Durante cuánto tiempo debemos tener el nuevo procesador para amortizar la "embodied energy"?

$$E_e = 200 \text{ MJ}$$

$$C_{\text{old}} = [(50 \cdot 2 + 10 \cdot 7) \cdot 3600] \cdot 365 = 223'38 \text{ MJ/año}$$

d)

$$C_{\text{new}} = [(40 \cdot 2 + 5 \cdot 2) \cdot 3600] \cdot 365 = 151'11 \text{ MJ/año}$$

e) $200 + 151'11 \cdot x = 223'38 \cdot x \rightarrow 2'77 \text{ años aprox.}$

Para un uso en entorno servidor:

- f) Calcular el consumo anual de ambos procesadores (en Mjoules/año)
- g) ¿Durante cuánto tiempo debemos tener el nuevo procesador para amortizar la "embodied energy"?
- h) ¿Cuál crees que sería la mejor decisión en un entorno en donde tenemos computadores de los dos tipos (sobremesa y servidor)?

$$C_{\text{old}} = [(50 \cdot 10 + 10 \cdot 14) \cdot 3600] \cdot 365 = 840'96 \text{ MJ/año}$$

f)

$$C_{\text{new}} = [(40 \cdot 10 + 5 \cdot 14) \cdot 3600] \cdot 365 = 617'58 \text{ MJ/año}$$

g) $200 + 617'58 \cdot x = 840'96 \cdot x \rightarrow 0'9 \text{ años aprox.}$

- h) · Sobremesa no → aguantar a otra generación mejor y amortizar el que tienes
 · Servidor si → mucha uso, si lo aguantan >1 año, ya le sacan provecho.

embodied energy de CPU+placa+memoria es de unos 2000 Mjoules para entorno sobremesa y 3000 Mjoules para entorno servidor. La siguiente tabla muestra el consumo del conjunto para ambos entornos.

Estado	uso diario sobremesa	consumo conjunto viejo	consumo conjunto nuevo	uso diario servidor	consumo conjunto viejo	consumo conjunto nuevo
Pleno rendimiento	2 horas	100W	80W	10 horas	120W	100W
Inactivo/bajo rendimiento	7 horas	30W	20W	14 horas	40W	30W
suspendido/apagado	15 horas	10W	5W	0 horas	10W	5W

- i) ¿Porque crees que el entorno servidor tiene un mayor coste y mayores consumos a pesar de usar la misma CPU?
- j) ¿Durante cuánto tiempo debemos tener el nuevo conjunto (CPU+placa+memoria) para amortizar la "embodied energy"? (para ambos sistemas)
- k) Razona bajo que circunstancias se podría considerar ético o no, desde un punto de vista sostenible, un cambio de socket por parte de un fabricante.

i) muchas horas → mayor durabilidad necesaria → m^c coste
→ mayor consumo energético →

j) subsemesa:

$$(2 \cdot 100 + 7 \cdot 30 + 15 \cdot 10) \cdot 3600 \cdot 365 \cdot x = 2000 + (2 \cdot 80 + 7 \cdot 20 + 15 \cdot 5) \cdot 3600 \cdot 365 \cdot x$$

$$x = 8^{1}23 \text{ años aprox.}$$

servidor:

$$(10 \cdot 120 + 14 \cdot 40 + 0 \cdot 10) \cdot 3600 \cdot 365 \cdot x = 3000 + (10 \cdot 100 + 14 \cdot 30 + 0 \cdot 5) \cdot 3600 \cdot 365 \cdot x$$

$$x = 6^{1}71 \text{ años aprox}$$

k) No es mala ética. Medioambiente se va a la mierda solo porque quieren ganar pasta.

Problema 11.

1.11

A pleno rendimiento, una CPU funciona a una frecuencia de 3 GHz y está alimentada a 1,6 V. En modo bajo consumo la CPU funciona a una frecuencia de 1 GHz y está alimentada a 1 V. Hemos medido que el consumo de la CPU en alto rendimiento es de 120W y en modo bajo consumo es de 27,5 W. En estos datos solo se considera la potencia debida a conmutación y la debida a fugas. Tanto la corriente de fugas (I) como la carga capacitiva equivalente (C) son las mismas en ambos modos.

- a) Calcula la corriente de fugas (I) y la carga capacitiva equivalente (C) de la CPU (usar prefijo más adecuado del SI)

