## Problema 2. Repaso Cache

Disponemos de un procesador de 16 bits con un bus de direcciones de 16 bits. Este procesador tiene una memoria cache de datos con las siguientes características:

TAG = 16-4-2 = 10bit Tamaño de bloque = 16 bytes = 24 -> 4bits (#byte)

16bit Asociatividad = 2 (reemplazo = LRU)  $8/2 = 4 = 2^2 \rightarrow 2bit$  (#conj) Número de líneas = 8

# byte TAG # (OM) 10bit 2 bit 4bit

Política de escritura: write through + write no allocate todo W - O MP directormente

Suponiendo que el contenido de la cache es el siguiente:

conjunto 0	conjunto 0 🐠		conjunto 1 🗪		conjunto 2 👢		IJ
EC8	1	EC5	1	EC6	0	EC7	1
AB4	0	libre	0	AB2	1	libre	0

## Teniendo en cuenta que:

- En el contenido de la MC para simplificar hemos dejado el número de bloque de memoria en vez del tag.
- El bit a 1, en el contenido de la cache, indica que es la línea más recientemente referenciada.
- R-byte (lectura de 1 byte), R-word (lectura de 2 bytes), W-byte (escritura de 1 byte), W-word (escritura de 2 bytes).
- El tamaño de las lecturas (y escrituras) se ha de indicar en bytes.

Rellenad la siguiente tabla:

		quitor # byte	last 2 bits							
lino –	@ en	Bloqu de	Conjunto de MC	Acierto / Fallo	Lectura de MP			Escritura en MP		
	hex	memoria			si / no	@	tamaño	si / no	@	tamaño
R byte	8890	889	1	×	50	8890	4	No		
W word	EC51	ECS	ı	<b>/</b>	No			Sí	EL51	2
W byte	EC62	EC6	2	V	No			Sí	EC62	ı
W word	23D3	23D	1	×	No			Sí	2303	2
W byte	ABA4	ABA	2	×	No			Sí	ABA4	1
R word	ABA5	ABA	2	×	Sí	ABA5	2	No		
R byte	23D6	23 D	١	×	Sí	2306	1	No		
W word	EC57	EC5	l	V	No			Sí	EL 57	2
R byte	EC68	ECP	2	<b>/</b>	No			No		
R word	8899	889	1	×	Sí	8899	2	No		

Indicad también cómo queda la cache después de realizar los 10 accesos a memoria:

conjunto 0		conjunto 1	conjunto 1		conjunto 2		conjunto 3	
ECS	١	EC5	0	EC6	١	EC7	T	
ABY	0	889	1	ABA	0		0	

## Problema 4. Repaso Cache

Se quiere diseñar la memoria cache para un determinado procesador. Se barajan dos alternativas:

- (1) Con escritura inmediata (write through) y sin carga en caso de fallo de escritura.
- (2) Con escritura cuando reemplazo (copy back) y carga en caso de fallo de escritura w albate

Se han obtenido por simulación las siguientes medidas:

- · porcentaje de escrituras: 20%
- porcentaje de bloques modificados: 33.33%
- tasa de aciertos caso (1): 0.9
- tasa de aciertos caso (2): 0.85

El tiempo de acceso a memoria cache es de 10 ns y el tiempo de memoria principal para escribir una palabra es de 80 ns. Para leer o escribir un bloque en la memoria principal se emplean 100 ns.

R

MP

Se pide:

a) Calculad el tiempo invertido en ejecutar 1000 accesos para las dos alternativas. Detallad el número de accesos de cada tipo y el tiempo empleado para cada uno de ellos.

(1) 
$$t_{ma} = R \cdot (H \cdot coche + M(\frac{R}{coche} + disk + coche) + bu \cdot fw =$$

$$= 0!8(0!4 \cdot 10 + 0!4(10 + 10)) + 0!2 \cdot 80 = 32!8 \text{ ms/acces } 0 \Rightarrow 32!8 \text{ ms/acces } 0$$

(2) 
$$trna = H \cdot cache + M \cdot (bloque \cdot (R + bw) + R + bound \cdot (ache + disk + cache)) = 0.85 \cdot 10 + 0.15 ( \frac{1}{3} \cdot (10+100+10) + \frac{2}{3} \cdot (10+100+10)) = 31.5 ms = 31.5 ms$$

Indicad qué alternativa sería la más rápida para un programa que sólo realizara lecturas.

trapido el que menos acceda a disco  $\Rightarrow$  mayor tasa accertos.

la opción 1 solo cacheo lecturas y 09 > 0'85  $\Rightarrow$  opción 1

**Indicad** qué motivos pueden existir para que la escritura de una palabra tarde ligeramente menos que la escritura de un bloque.

(tw= write time )

Depende del tomano del bloque.

Si tam. bloque > tam. palabra => turbloque > tur palabra

## Problema 5. Repaso Cache

Tenim una CPU amb les següents característiques:

- · CPI ideal: 1.5 cicles/instrucció
- · Temps de cicle (Tc): 10 ns
- Nombre de referències per instrucció (nr): 1.6 referències/instrucció
- · Cache d'instruccions i dades separades
- Cache de dades amb copy back i write allocate.

Les característiques de les dues caches son les següents:

Característica	Instruccions	Dades	
Numero de referències a memòria per instrucció (nr)	1 ref/inst 1'5	0.6 ref/inst 6	9 20/006
Taxa de fallades (m)	4 %	10 %	_
Penalització (Tpf) al reemplaçar un bloc no modificat	10 cicles	15 cicles	_
Penalització (Tpf) al reemplaçar un bloc modificat		20 cicles	_
Temps de servei en cas d'encert (Tsa)	1 cicles	1 cicles	_
Percentatge de blocs modificats (pm)	0 %	20 %	-

a) Calculeu el temps mig d'accés a memòria en cicles (Tmal) pels accessos a instruccions?

$$I_{ma}I = t_{sa} + M \cdot (p_{m} \cdot t_{p_{m}} + (1-p_{m}) \cdot t_{p_{mm}}) =$$

$$= 1 + 0.04 \cdot (0 + 1.10) = 1 + 0.4 = 1.4 \text{ circles}$$

b) Calculeu el temps mig d'accés a memòria en cicles (TmaD) pels accessos a dades?

$$T_{maD} = tsa + M \cdot (prm \cdot tpf_m + (1-prm) \cdot tpf_{mrm}) =$$

$$= 1 + 0'1 \cdot (0'2 \cdot 20 + 0'8 \cdot 15) = 2'6 \text{ cicks}$$

c) Calculeu el temps mig d'accés a memòria en cicles (Tma) per tots els accessos?

$$Tma = \underline{mrI \cdot TmaI + mrD \cdot TmaD} = \underline{1 \cdot 1'4 + 0'6 \cdot 2'6} = \underline{1'85 \text{ cicks}}$$

$$mr + stal$$

d) Calculeu el temps d'execució en ns. (Texec) d'una instrucció?

$$\begin{aligned} \text{(Pi = CPi ideal + CPI memn = CPi ideal + mr (Tma - thit) = 1's+ 1'6 \cdot (1'85-1) =} \\ &= 2'86 \text{ (icles} \end{aligned}$$

$$\begin{aligned} \text{Toe = N \cdot CPI \cdot Tc = 1 \cdot 2'86 \cdot 10 = 28'6 \text{ ms}} \end{aligned}$$