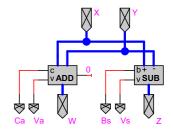
Examen 2 (temas 4, 5, 6 y 7)

Duración: 1 hora 45 minutos. La solución de cada ejercicio se tiene que escribir en el espacio reservado para ello en el propio enunciado. No podéis utilizar calculadora, apuntes, etc. La solución del examen se publicará en Atenea mañana por la tarde y las notas antes de una semana.

Ejercicio 1 (Objetivos 2.4, 5.6, 4.9 y 5.11) (2 puntos)

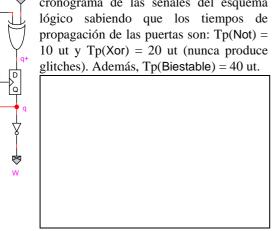
Dado el esquema del circuito combinacional a bloques de la derecha, donde los buses son de 4 bits, completad las columnas que faltan, para cada una de las cuatro filas (casos concretos de valores de las entradas). Los vectores de bits X, Y, W y Z se indican en hexadecimal. Las interpretaciones de los vectores de bits (con subíndices u y s según se trate de números naturales o enteros) se deben expresar el decimal sin y con signo respectivamente). .

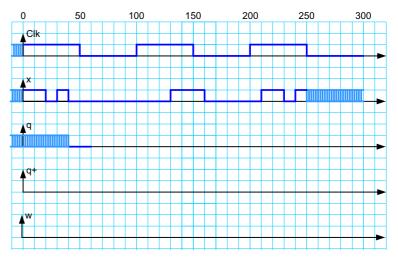
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
	Х	Xu	Xs	Υ	Yu	Ys	Ca	Va	W	Wu	Ws	Bs	۷s	Ζ	Zu	Zs
а	С			9												
b	3			5												
С	В			D												
d	6			9												



Ejercicio 2 (Objetivo 6.14 y 6.16) (2 puntos: grafo 1 punto y cronograma 1 punto)

Dibujad el grafo de estados (y la leyenda del grafo) y completad el siguiente cronograma de las señales del esquema

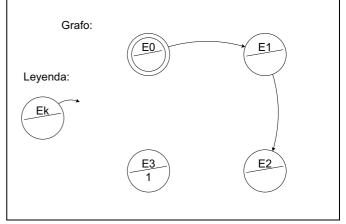




Ejercicio 3 (Objetivos: 6.11) (2 puntos: grafo 1,75 puntos y cronograma simplificado 0,25 puntos)

Completad el grafo de estados, incluida su leyenda, que describe el funcionamiento del siguiente circuito lógico secuencial de Moore (1,5 puntos). Primero definimos qué es un pulso y luego la funcionalidad del circuito. Un pulso, en una señal binaria síncrona (en una secuencia de bits), es cada secuencia de unos consecutivos. La anchura del pulso, p, es el número de unos consecutivos que tiene el pulso. Por ello, una señal binaria síncrona consiste en una secuencia de pulsos (cada uno con una anchura determinada) separados entre sí por uno o más ceros.

El circuito tiene una entrada x y una salida w. La salida vale 1 al ciclo siguiente de haber detectado que por la entrada ha llegado un pulso con anchura mayor que uno (p > 1). De cara a interpretar el enunciado considerad que en el estado inicial es como si en los ciclos anteriores (que no han existido) la entrada x hubiera valido



siempre cero. El cronograma simplificado muestra un ejemplo del comportamiento del circuito hasta el ciclo 9. Completad el valor de w hasta el ciclo 21 (0,25 puntos).

Ciclo:	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21
x	1	1	0	1	0	1	1	0	0	1	1	1	0	1	0	1	1	1	0	1	0	0
w	0	0	0	1	0	0	0	0	1	0												

E2 (6 de abril de 2016) IC-15-16-Q2

Ejercicio 4 (Objetivos 6.13, 6.14, 7.7 y 7.9) (4 puntos) A partir de los esquemas lógicos de la Unidad de Control (UC) y de la Unidad de Proceso (UP) de un procesador de propósito específico (PPE) que calcula el cuadrado de un número ($W_{II} = X_{IL}^2$) responded a las siguientes preguntas.

- a) Indicad cuál es el camino crítico (o uno de ellos si hay varios) dibujándolo sobre el esquema del PPE y escribiendo en el espacio reservado la secuencia de dispositivos y nombres de señales que lo forman así como el tiempo del camino indicando los sumandos que lo calculan. ¿Cuál es el tiempo de ciclo mínimo del PPE para que funcione correctamente? (Objetivo 7.9) (1 punto). Considerad que:
- Z Clk

 O 1

 O 1

 O 1

 O 0 1

 O 0 1

 O 0 1

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 Clk

 Clk

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 1

 O 0 0

 O 0 1

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

 O 0 0

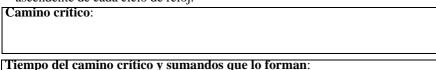
 O 0 0

 O 0 0

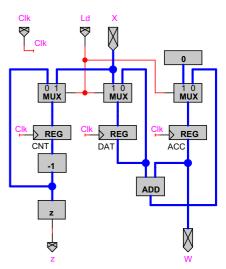
 O 0 0

 O 0 0

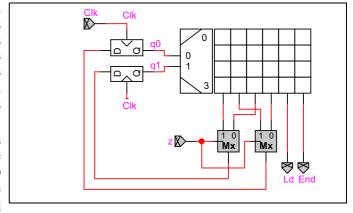
 O 0 0
- El tiempo de propagación de los dispositivos es: $T_{Mx-2-1} = 50$, $T_{Dec} = 40$, $T_{ROM} = 150$, $T_z = 90$, $T_{-1} = 450$, $T_{ADD} = 630$, $T_{Biestable} = T_{REG} = 90$ y $T_0 = 0$ u.t.
- Las señales/buses de entrada al PPE están estables pasadas 120 u.t. desde que se produce el flanco ascendente de cada ciclo de reloj.
- Las señales/buses de salida del PPE deben estar estables 55 u.t. antes del flanco ascendente de cada ciclo de reloj.



Tiempo de ciclo mínimo:



- b) Escribid el contenido de la ROM (sobre el símbolo) para que el esquema lógico de la derecha sea una implementación de la UC original usando el número mínimo de biestables D, una única memoria ROM y un multiplexor 2-1 de buses de dos bits (del que se muestra su esquema interno formado por dos multuplexores 2-1 de un bit: Mx-2-1). (Objetivo 6.14 para el análisis lógico de la UC original y objetivo 6.13 para la nueva síntesis) (1,5 puntos)
- c) Se añade una nueva entrada al PPE, llamada Begin, para sincronizar la entrada de un nuevo dato al PPE. Ahora, durante el ciclo en que Begin vale 1 en el bus X se encuentra el número del que se desea calcular su cuadrado. En el ciclo en el que en W se encuentre el resultado ($W_u = X_u^2$) se pondrá a 1 la señal



End. La señal Begin se ignora durante los ciclos que dura el cálculo, pero no se ignora en el ciclo en el que End vale 1. Completad el grafo de estados de la nueva UC del PPE, siguiendo la leyenda que se da. El circuito solo calcula el resultado correcto si $X_u > 0$ y si el resultado es representable en n bits (tamaño de los registros y buses). (Objetivo 7.7) (1.5 puntos).

