

# MONTAJE Y MANTENIMIENTO DE EQUIPOS

**UNIDAD DE TRABAJO 4**  
**EL MICROPROCESADOR**  
**Javier Diz Santos**



# ÍNDICE

1. INTRODUCCIÓN

2. HISTORIA

3. FABRICACIÓN

5. MICROS ESCRITORIO

6. MICROS SERVIDORES

7. MICROS MÓVILES

8. BIBLIOGRAFÍA

4. CPU CARACTERISTICAS

1. FRECUENCIA

2. NÚCLEOS

3. CACHÉ

4. CONTROLADOR M.P.

5. JUEGO INSTRUC.

6. VIRTUALIZACIÓN

7. ARQUITECTURA

8. ALIMENTACIÓN

9. OVERCLOCK

# EL MICROPROCESADOR

# INTRODUCCIÓN

# CPU. INTRODUCCIÓN



- **Circuito integrado** formado por millones de:
  1. **Transistores.**
  2. Resistencias.
  3. Diodos.
  4. Condensadores.
  5. Conexiones.
- Procesa **instrucciones**.
- No todos los procesadores puede ejecutar las mismas **instrucciones. (CISC, RISC)**



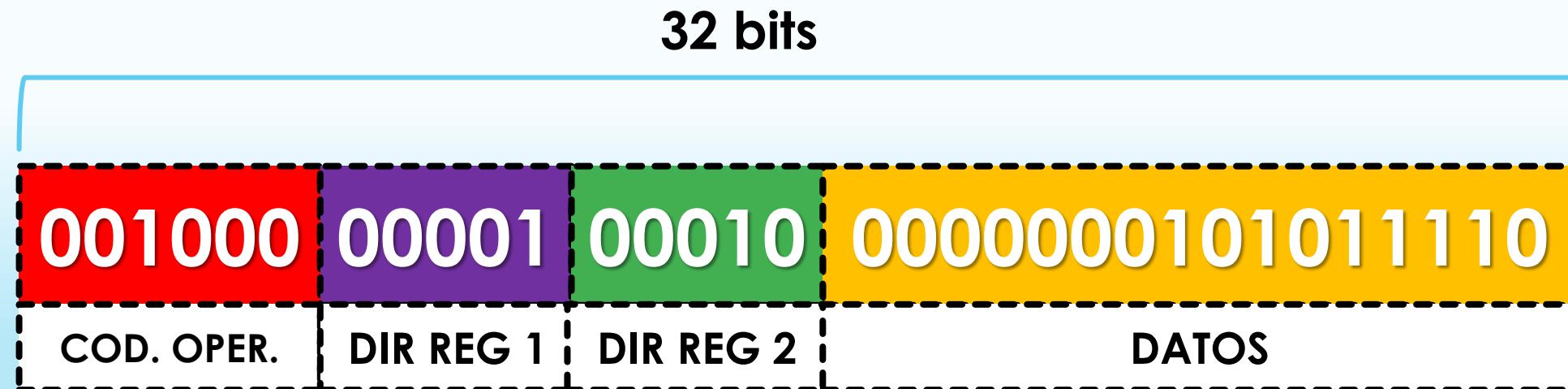
# MICROPROCESADOR. SECCIONES

1. **ALU:** Cálculos y toma decisiones lógicas.
2. **Coprocessador matemático.** (Unidad de punto flotante)
3. **Registros:** De carácter general y específico.
4. **Unidad de control:** Descodifica e interpreta.
5. **Bus:** transportan información digital (en bits).
6. **Memoria cache:** Memoria predictiva alta vel.
7. **Reloj:** Oscilador de cristal.
8. **Arquitecturas de varios núcleos.**



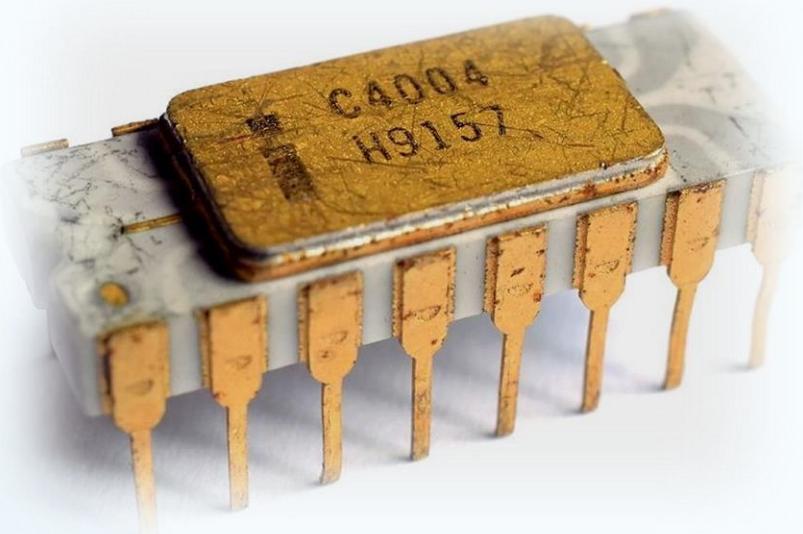
# MICROPROCESADOR. TRAMAS

Ejemplo de **trama** decodificada de una instrucción.



Ejemplo: SUMA \$R1, \$R2, 350

# EL MICROPROCESADOR HISTORIA



# HISTORIA. 4004

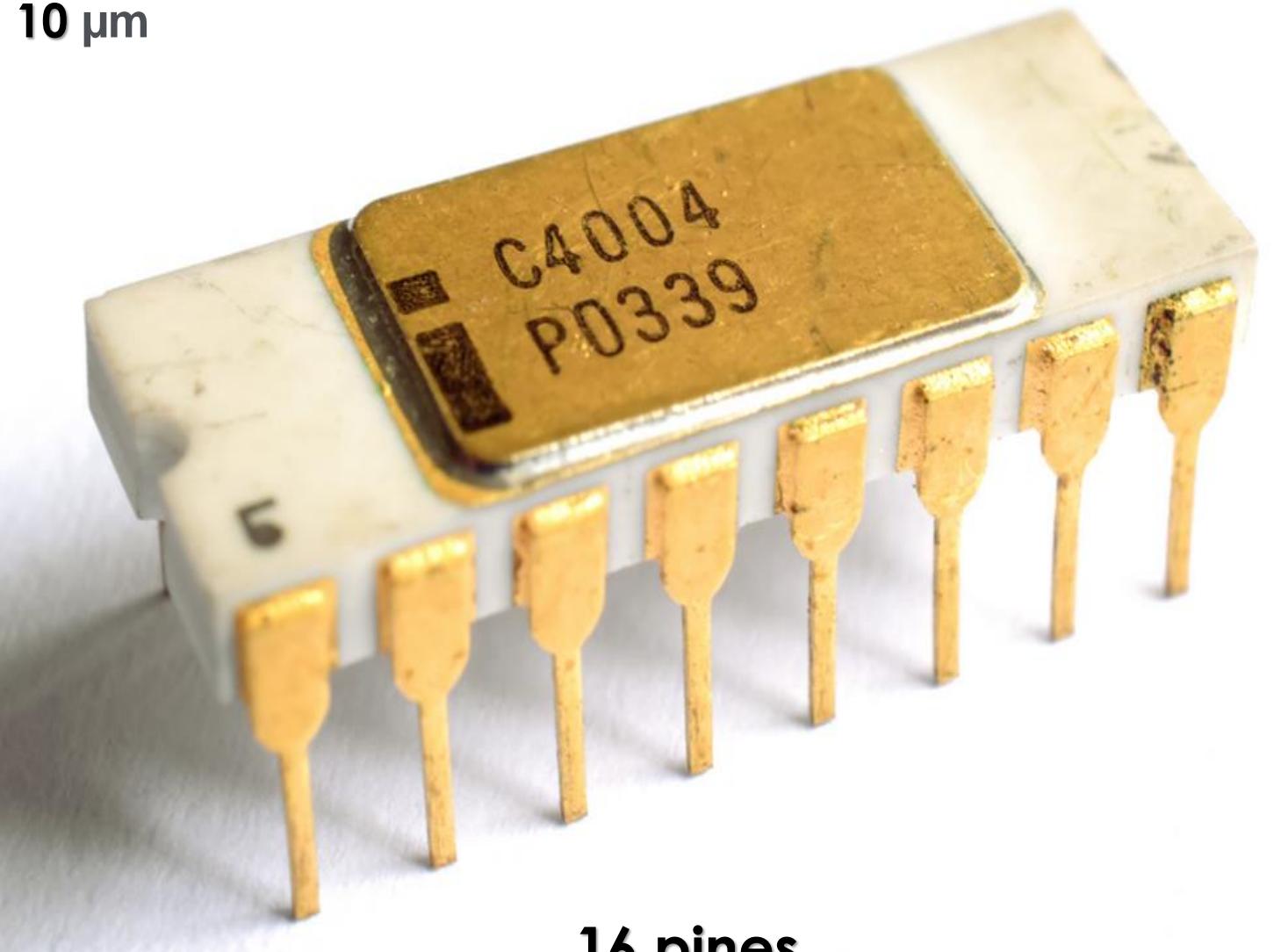
- **1971. Busicom**, proyecto para una nueva calculadora.
- **Ted Hoff** (Intel), diseñó un circuito integrado con una memoria capaz de hacer varias acciones.
- Diseñó el **primer microprocesador** de Intel, el **4004**.
- Antes de crear el microprocesador hacía falta un chip para cada parte de la calculadora.



# HISTORIA. 4004

- 1er micro.
- 740 kHz
- 2.300 Trans.
- 4 bits.
- 60.000 Instr/s

10 µm



16 pines

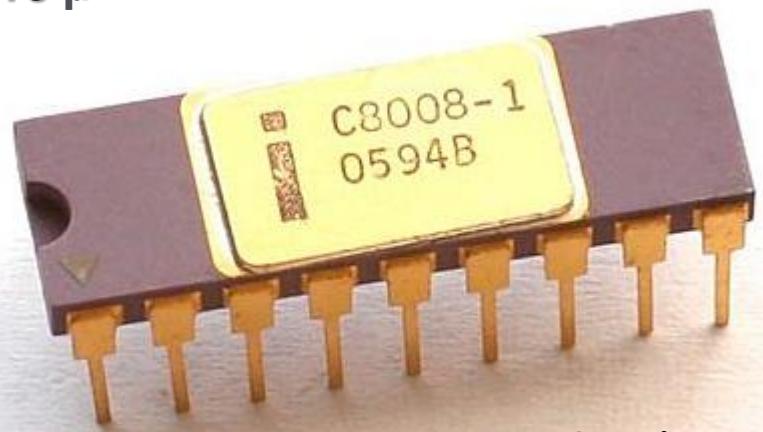
1971



# HISTORIA. 8086 – X86

8008

10 µm



18 pines

1974

**4.500** transistores

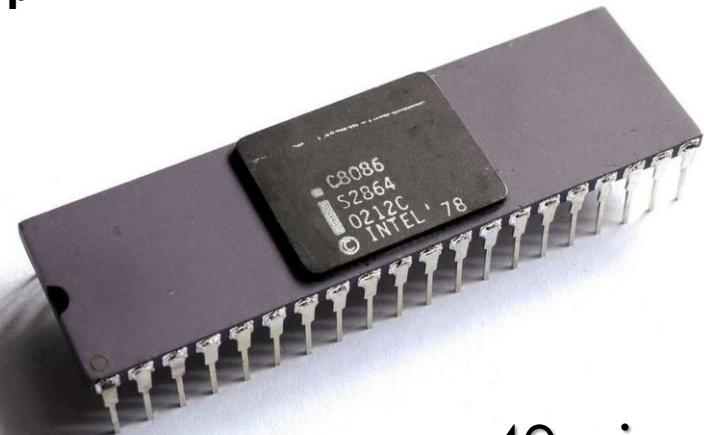
**8 bits** bus

**640.000** instr/s

**2 Mhz**

8086

3 µm



40 pines

1978

**29.000** transistores

**16 bits** bus

**800.000** instr/s

**4,77 Mhz**

8088

3 µm



40 pines

1979

**29.000** transistores

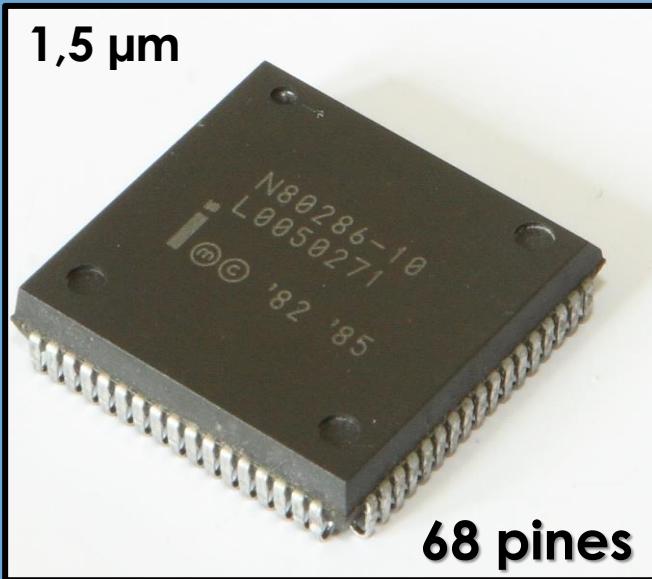
**16 bits** bus

**1.000.000** instr/s

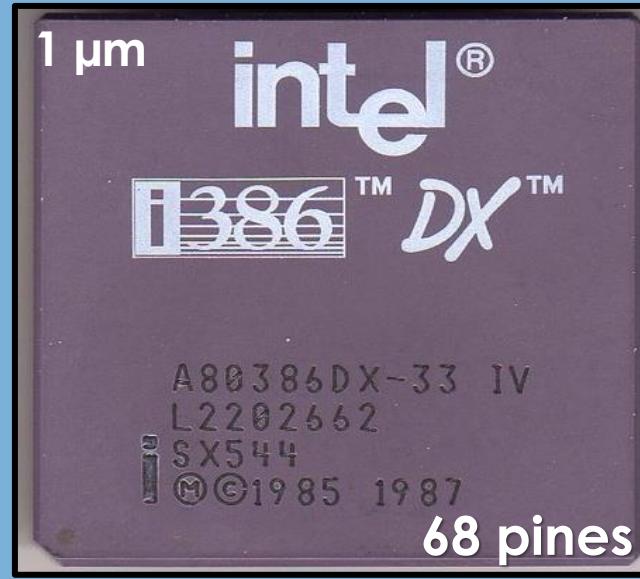
**10 Mhz**

# HISTORIA. 286, 386, 486

80286



80386



80486



1982

1986

1989

**134.000** transistores

**16 bits** bus

**2,66 MIPS**

**25 MHz**

**275.000** transistores

**32 bits** bus

**11,4 MIPS**

**40 MHz**

**1,2 M.** transistores

**32 bits** bus

**70 MIPS**

**100 MHz**

# HISTORIA. PENTIUM I-IV

PENTIUM I



1992

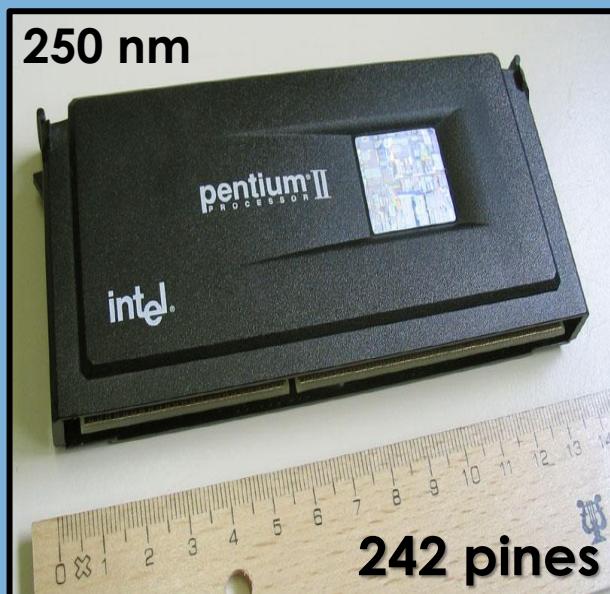
5,5 M. transist.

**32 bits** bus

230 MIPS

200 MHz

PENTIUM II



1997

7,5 M. transist.

**32 bits** bus

520 MIPS

459 MHz

PENTIUM III



1998

28 M. transist.

**32 bits** bus

1000 MIPS

**1 GHz**

PENTIUM IV



2000

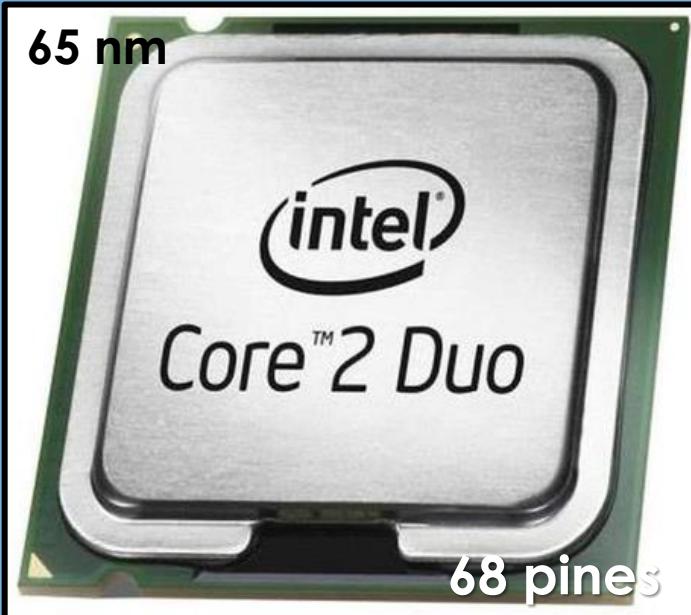
169 M. transist.

**64 bits** bus

2000 MIPS

**3,8 GHz**

# HISTORIA. MULTINÚCLEO



2006

**291 M.** transistores  
**64 bits** bus  
**27.000 MIPS**  
**3 GHz**



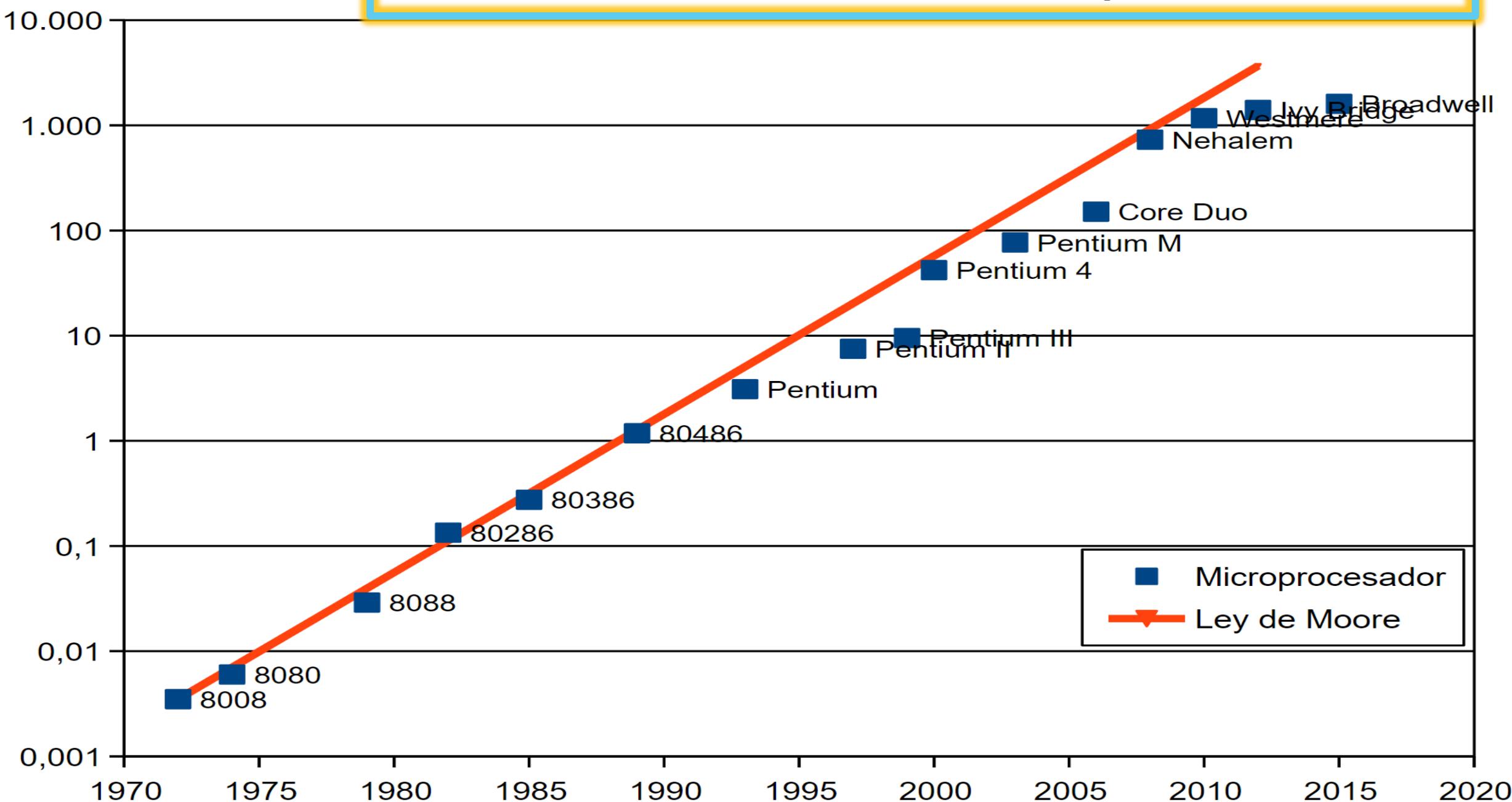
2005

**233 M.** transistores  
**64 bits** bus  
**14.000 MIPS**  
**3,8 GHz**

# EL MICROPROCESADOR TAMAÑO TRANSISTOR

Millones de transistores

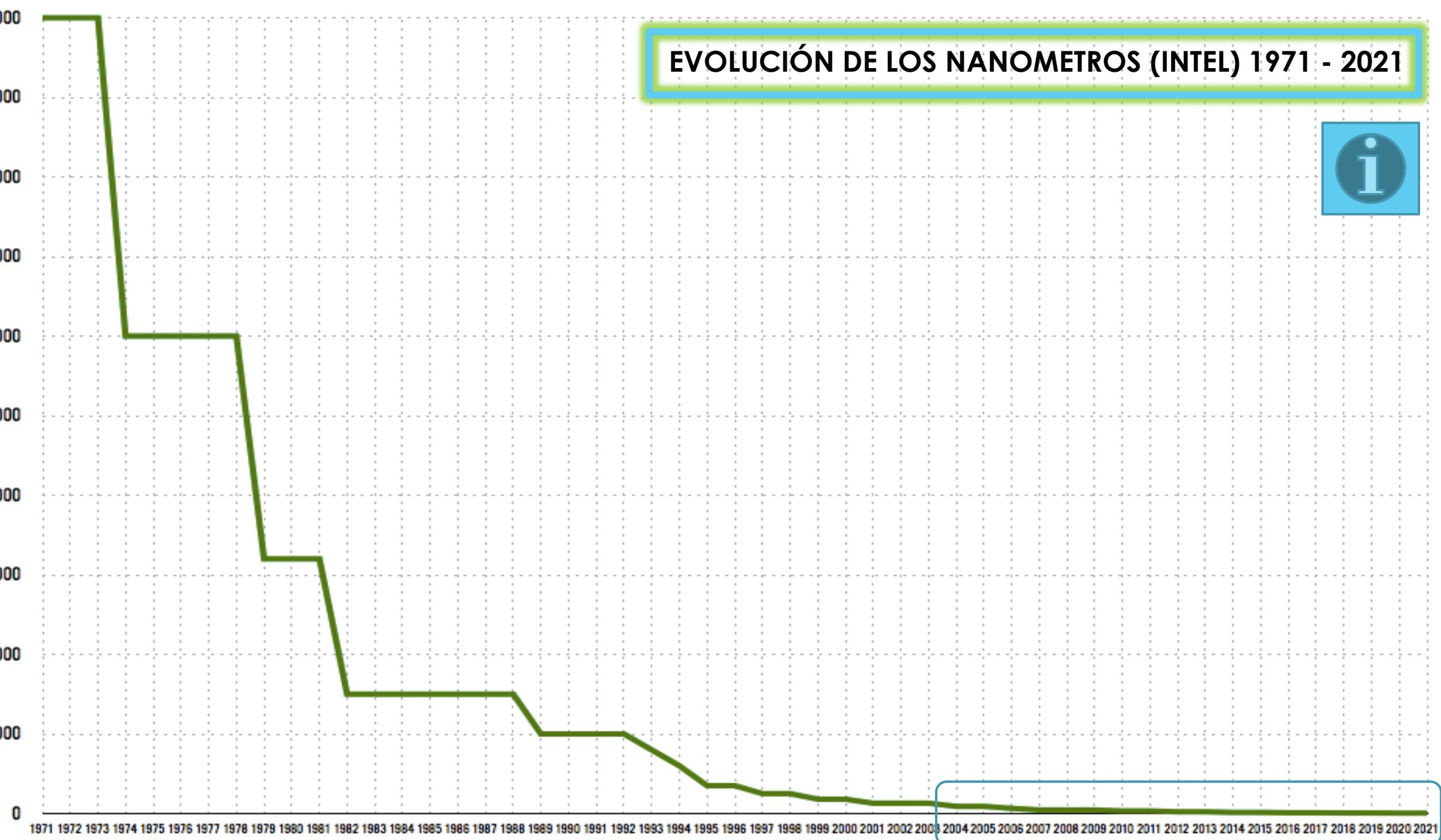
## Millones de transistores en los microprocesadores Intel



## EVOLUCIÓN DE LOS NANOMETROS (INTEL) 1971 - 2021



PROCESO DE FABRICACIÓN (NM.)

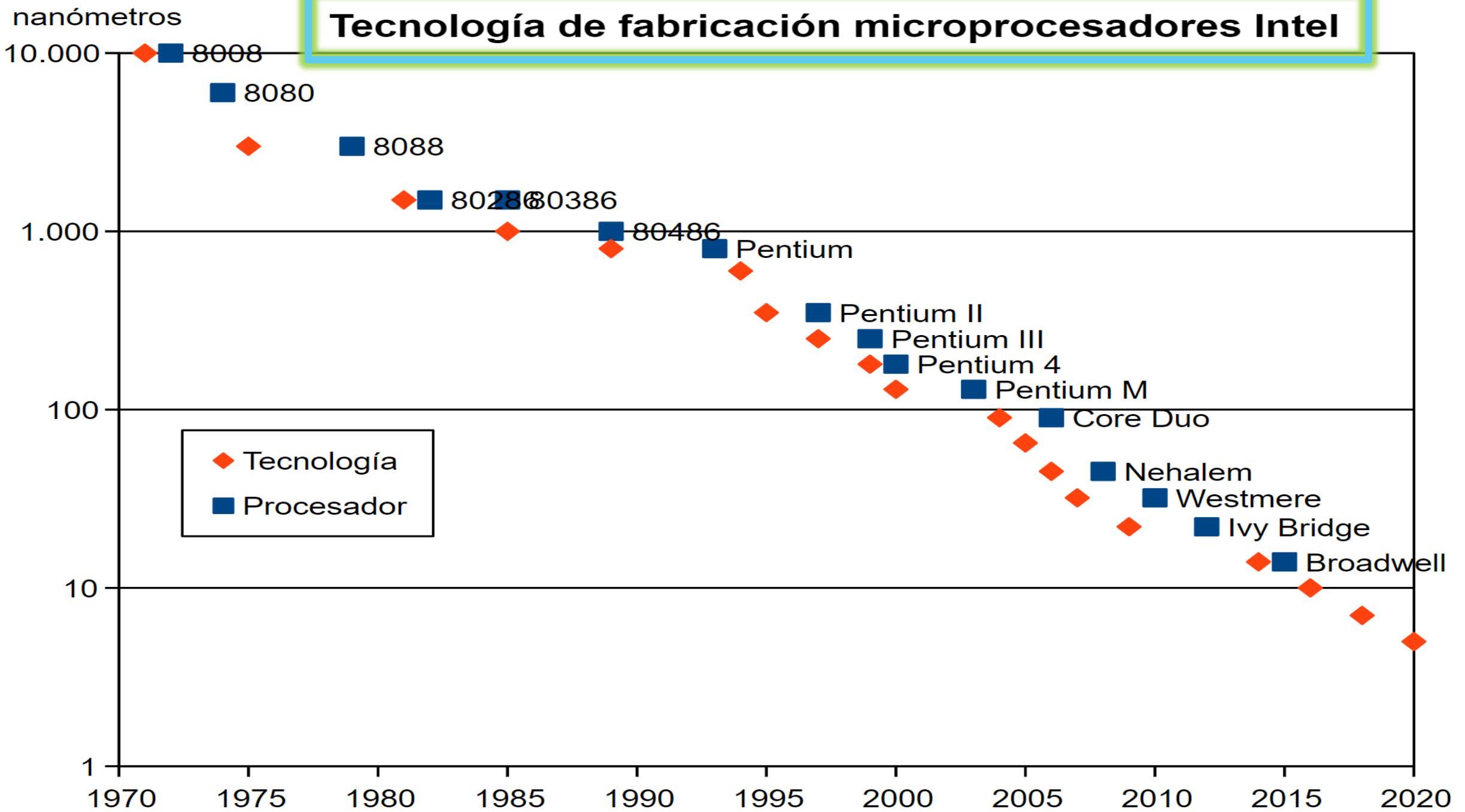


# Nanómetros

## EVOLUCIÓN DE LOS NANÓMETROS EN PROCESADORES INTEL [2004~2021]



# Tecnología de fabricación microprocesadores Intel





MENÚ

NUEVO



ANÁLISIS

XATAKA SELECCIÓN

MÓVILES

CIENCIA

PRO

NEWSLETTER



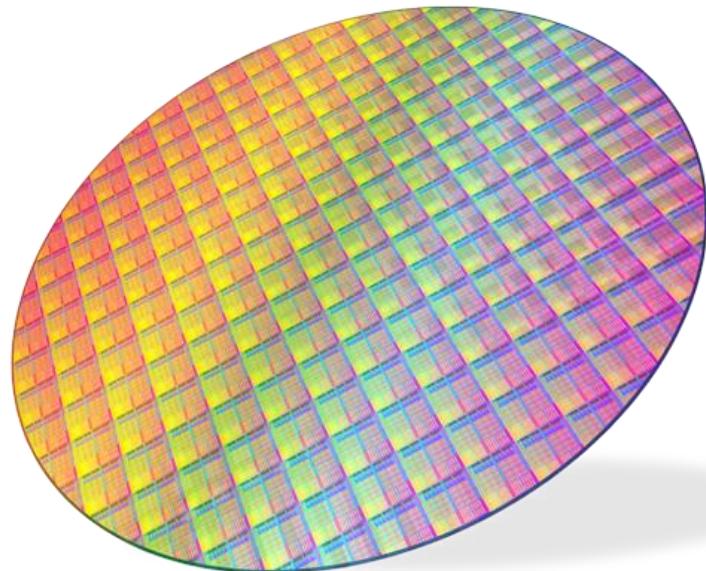
# TSMC ya produce sus primeros chips de 2 nm y traerá los 3 nm en 2022: pese a la escasez, los fabricantes avanzan sus planes



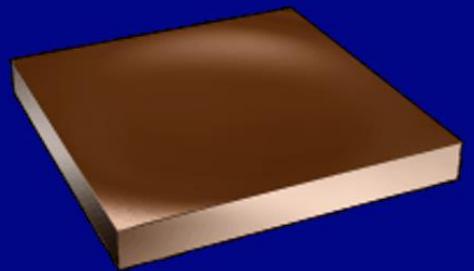
27 Abril 2021 - Actualizado 27 Abril 2021, 15:24



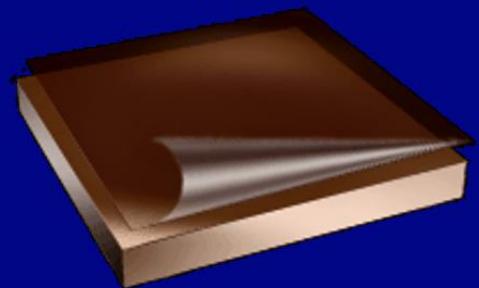
# **MICROPROCESADOR PROCESO DE FABRICACIÓN**



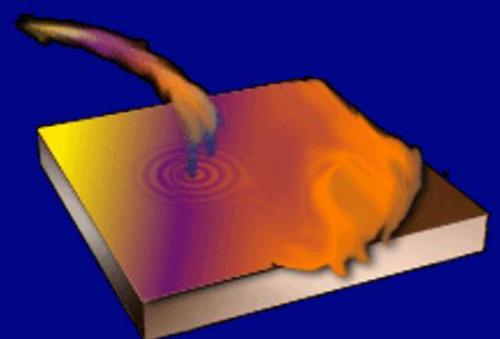
1. Se utiliza un **láser** para **rebanar la barra de silicio**, por cada rodaja obtenida de la barra de silicio son fabricados centenares de microprocesadores. **Oblea**



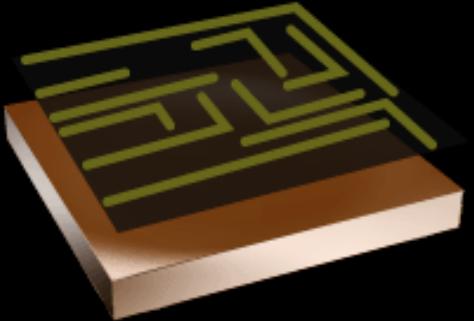
2. Se utiliza una **capa** de **dioxido de silicio** ( $\text{SiO}_2$ ) sobre la lama, para que se **conduzca la electricidad** a través del microprocesador.



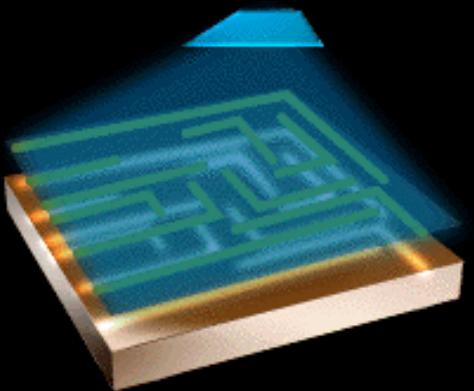
3. Es revestido con una sustancia llamada '**photoresist**' (foto-resistencia), este material es viscoso y recorre todo cuando es expuesto a luz ultravioleta.



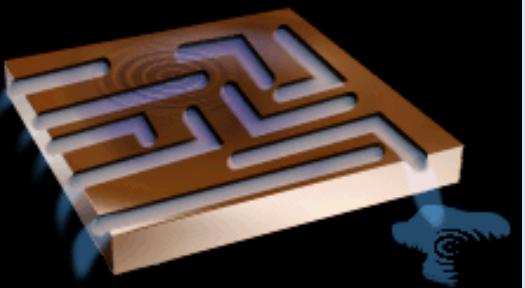
4. **Mascaras fotográficas** de foto-resistencia son **colocadas** sobre la lamine.



5. El recubrimiento y la lamine son **expuestos a la luz ultravioleta**.



6. Los pedacitos de **foto-resistencia** son **removidos**, esto revela el dióxido de silicio oculto.

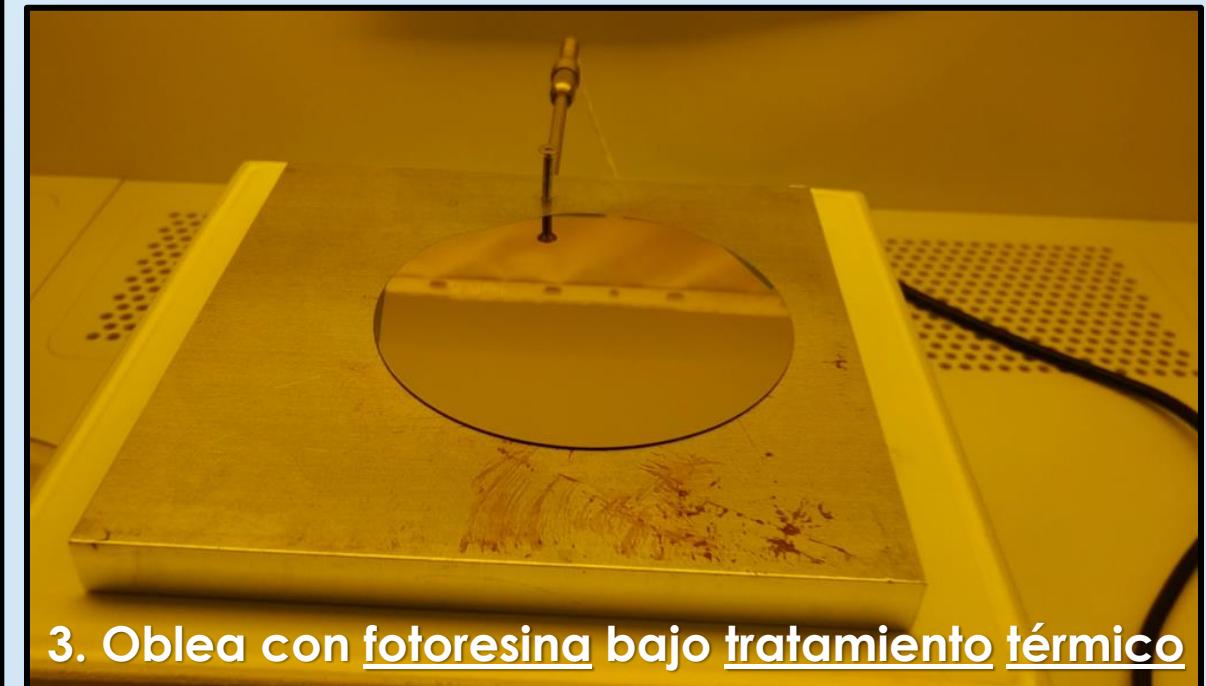




LABORATORIO DE FOTOLITOGRAFÍA. CIDESI, QUERÉTARO.



# FOTORESINA Y TRATAMIENTO TÉRMICO



**4. SUSTRATO EXPUESTO A LUZ UV**



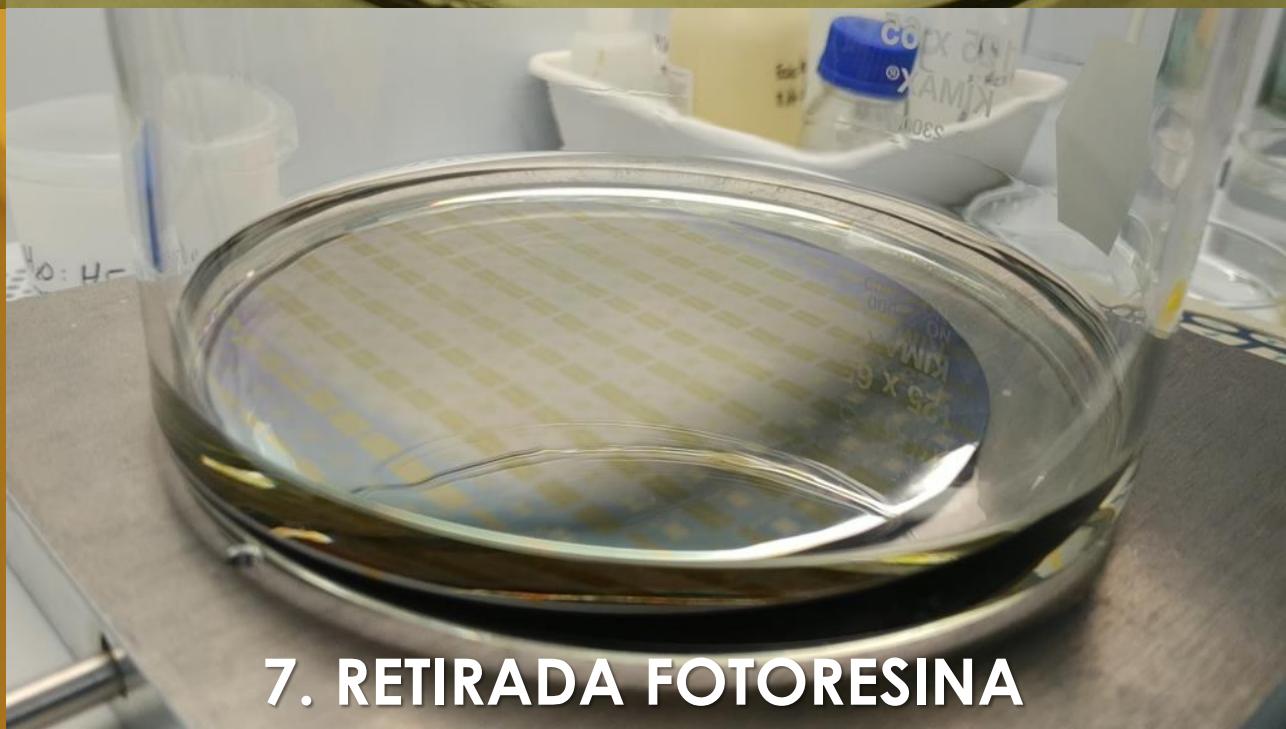
**5. REVELADO DE PATRON**



**6. ENJUAGUE**



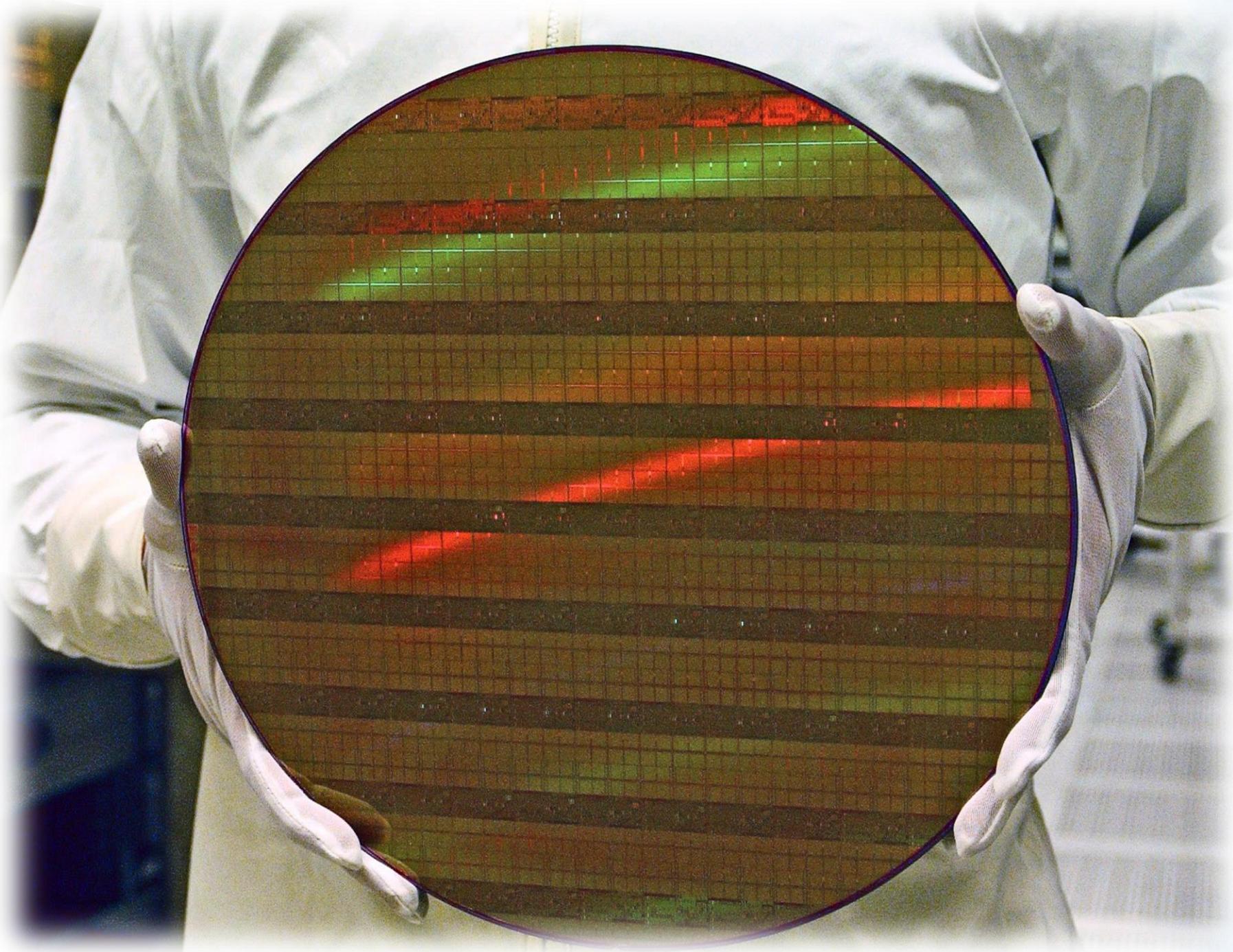
**7. RETIRADA FOTORESINA**

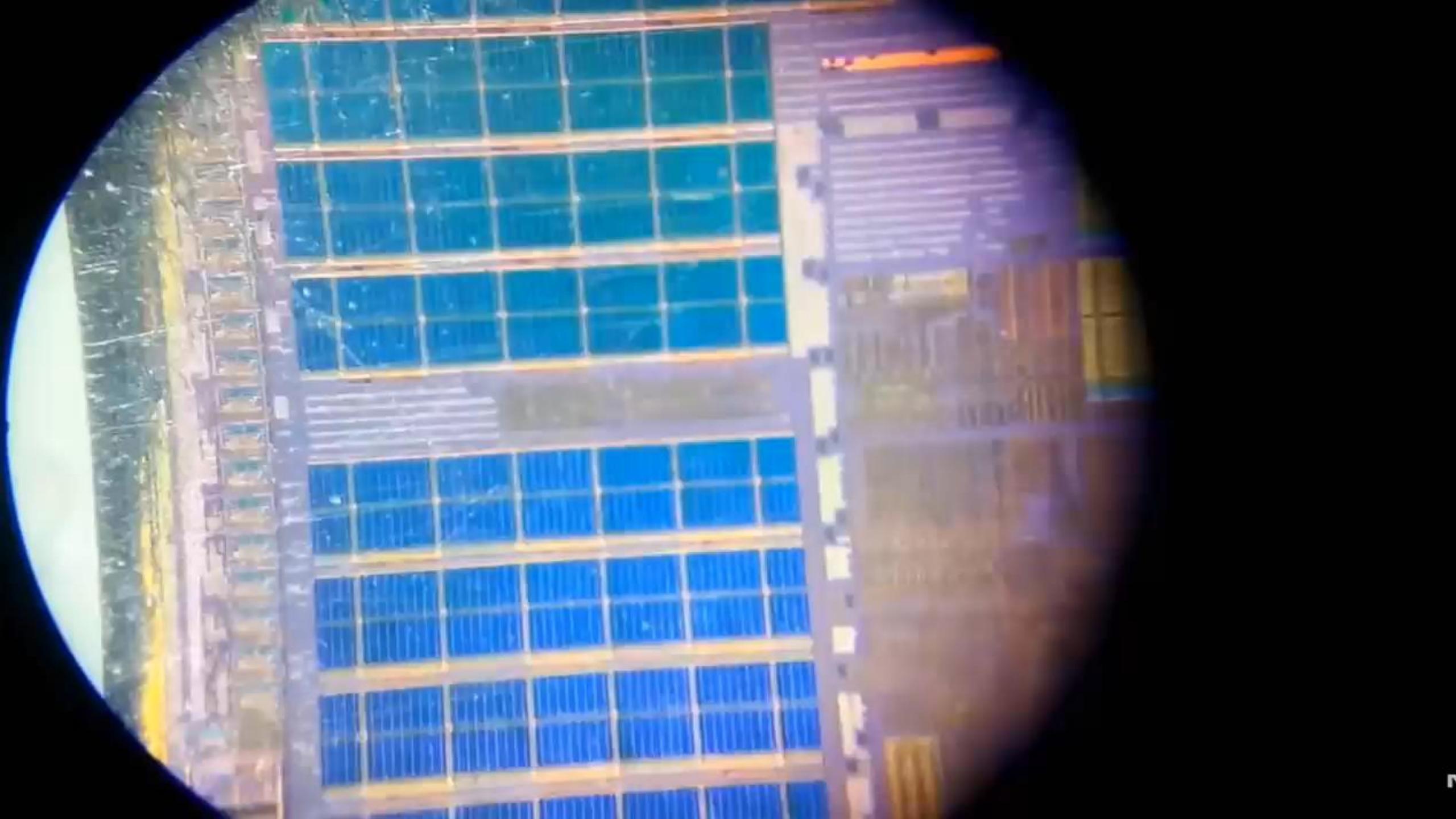


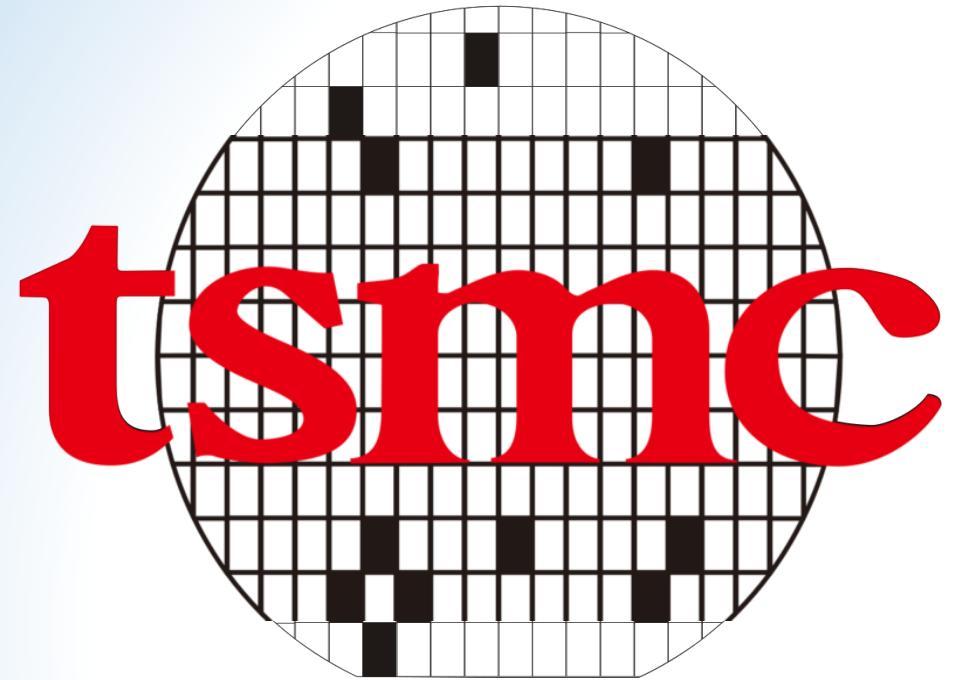


FÁBRICA TSMC - TAIWAN

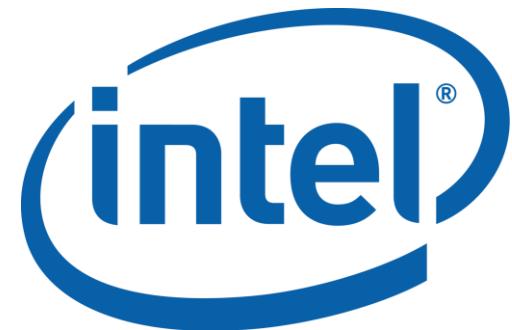






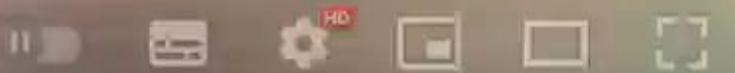


FRABRICANTES  
OBLEAS





The Microscopio Channel > ¿Dónde se fabrican los procesadores?

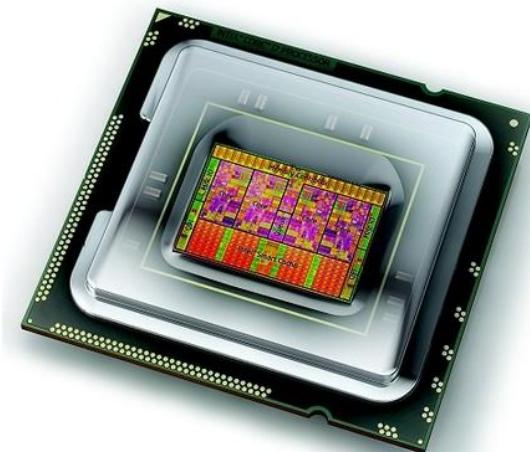


# T4. EJERCICIO 1.



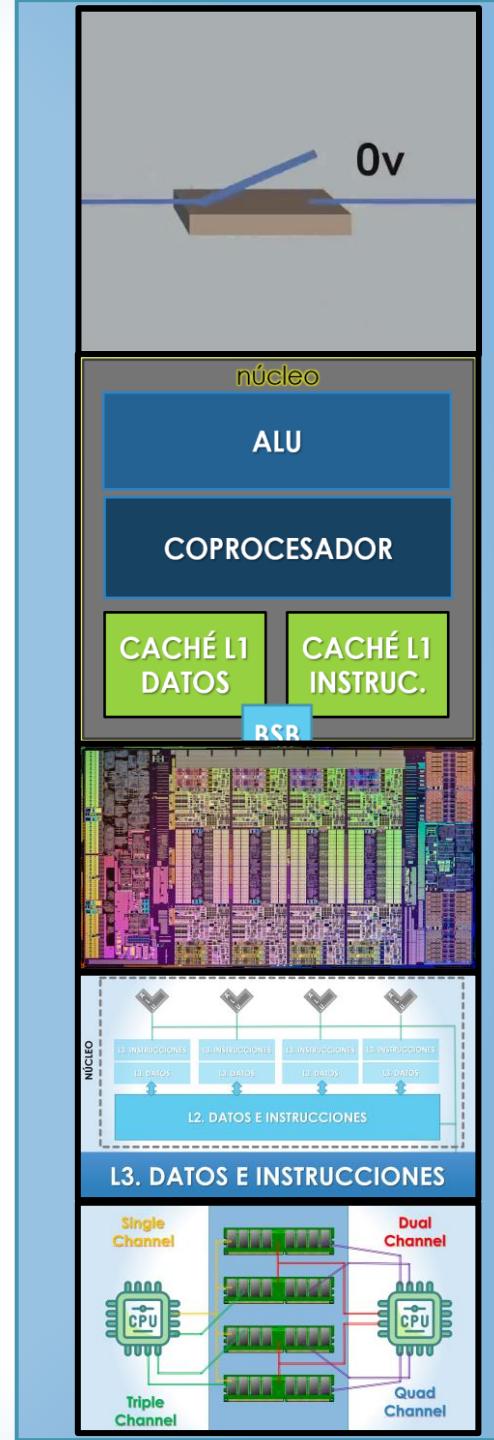
1. ¿Quiénes son United Microelectronics Corporation? ¿En que porcentaje subirá los precios para 2022?
2. MOSFET. ¿Qué es? En que se diferencia a los BJT y que tienen en común?
3. ¿Qué son las litografías Intel 4 e Intel 7? Pon ejemplos de procesadores fabricados por Intel 4 y 7.
4. ¿En que es nº 1 del mundo la empresa ASML?
5. ¿Qué tamaño de litografía va a lanzar Shanghai Microelectronics y el TSMC próximamente?
6. ¿Cómo pretende Estados Unidos prohibir que China tenga acceso a litografías EUV y softw EDA y por qué?
7. ¿Qué resultados está teniendo Samsung con sus litografías de 5nm?

# MICROPROCESADORES CARACTERISTICAS



# CPU. CARACTERÍSTICAS

1. Frecuencia de reloj.
2. N.º de **núcleos** e hilos.
3. Memoria **cache**.
4. Juego de **instrucciones**.
  1. CISC vs RISC
5. Tipo de **arquitectura**.
6. Consumo **eléctrico**.
7. **Overclock**.



# **MICROPROCESADOR**

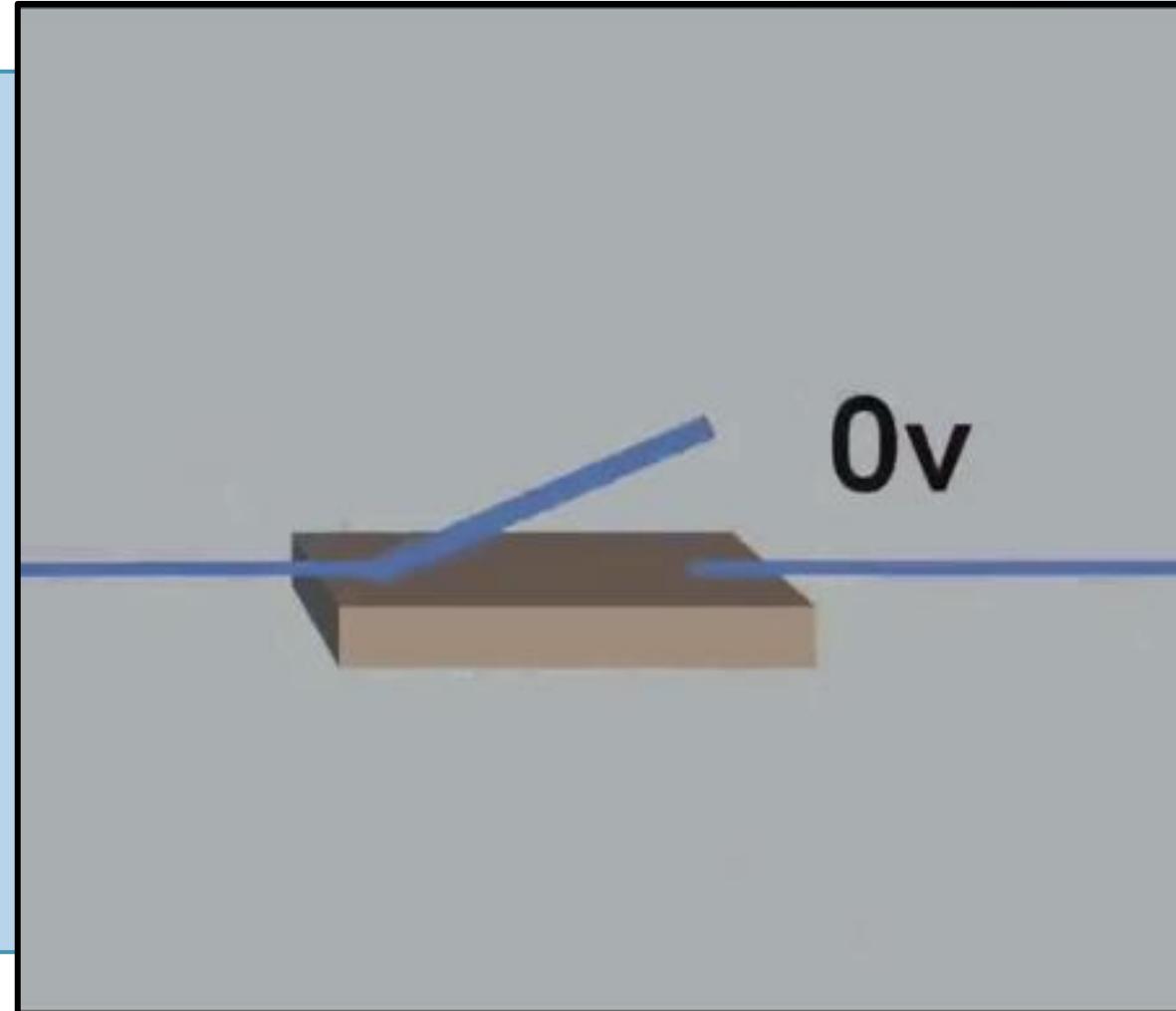
# **POTENCIA DE CÁLCULO**

# FRECUENCIA. VELOCIDAD CPU

## Velocidad procesador:

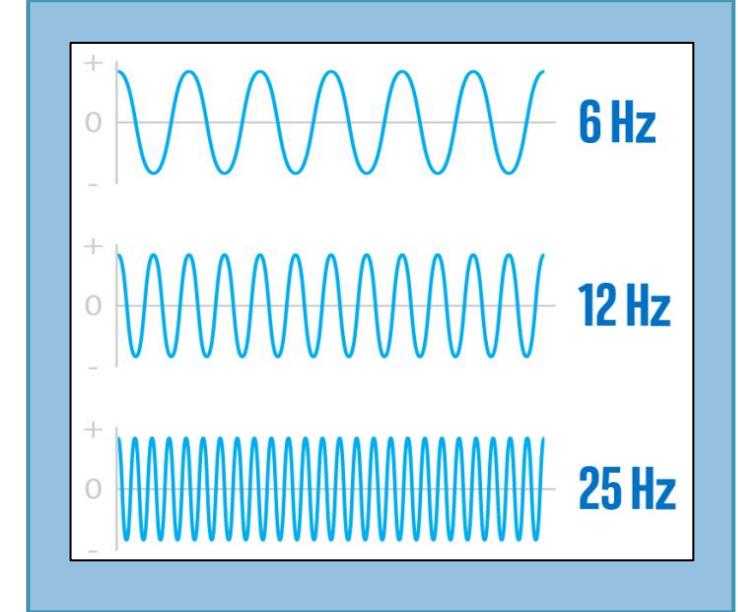
**Frecuencia** a la que los **transistores** **comutan**.

Frecuencia de reloj  $\neq$  operaciones x seg.  
(Instrucciones)



# FRECUENCIA. VELOCIDAD CPU

- Se mide en **hercios (Hz)**.
- Hay que considerar **2 velocidades**:



1. **Velocidad interna:** es la velocidad a la que funciona el micro internamente. **4.40 GHz**

2. **Velocidad externa o del bus de sistema:** Velocidad de comunicación con la placa base. **3.2 GHz**

21. FSB

22. HyperTransport.





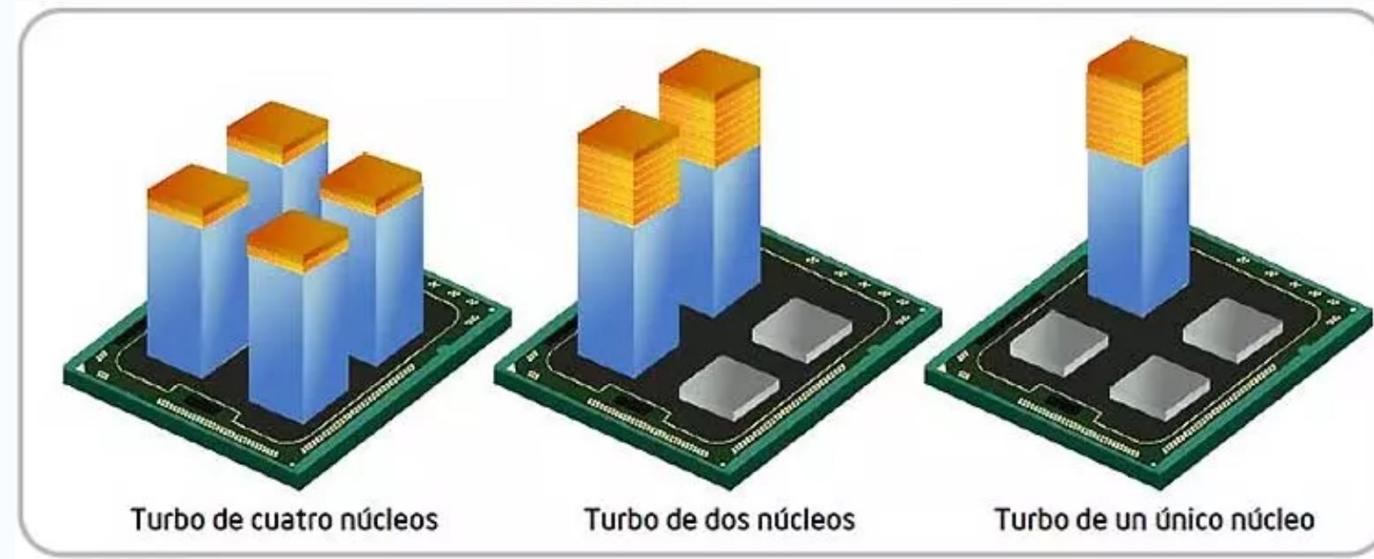
# FRECUENCIA. VELOCIDAD CPU

- Carrera por **aumentar potencia** aumentando la **frecuencia**.
- A **mayor frecuencia más calor**.
- Sobre los 5Ghz se encontraron que no podían seguir aumentando la potencia incrementando la frecuencia. **Límite físico**.
- Cambio de **estrategia** a procesadores **multiprocesador**. (2010+)



# TURBO BOOST y PRECISIÓN BOOST

- Aceleran el rendimiento del núcleo.
- Aumento de potencia, temperatura y energía.

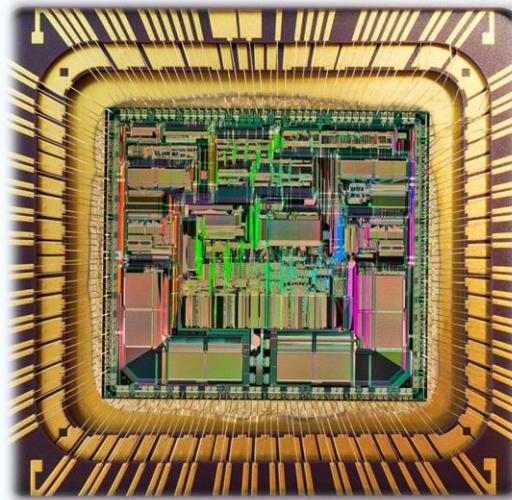




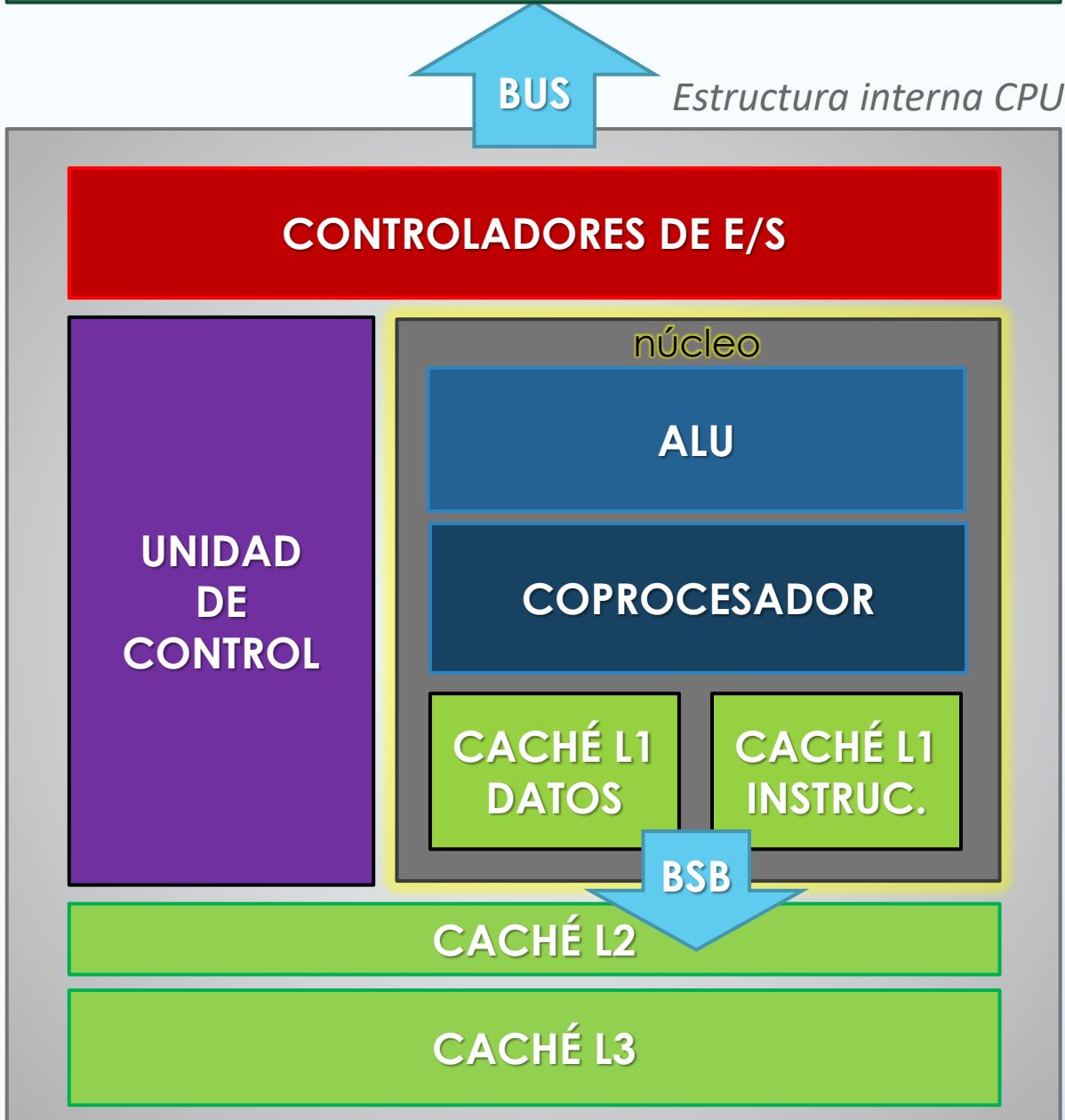
# MICROPROCESADOR NÚCLEO

- Subconjunto electrónico de la unidad central de proceso, encargado de la ejecución de las instrucciones.
- Formado por transistores que resuelven la lógica.

# MICROPROCESADOR NÚCLEOS - CORES



## MEMORIA PRINCIPAL. (RAM)

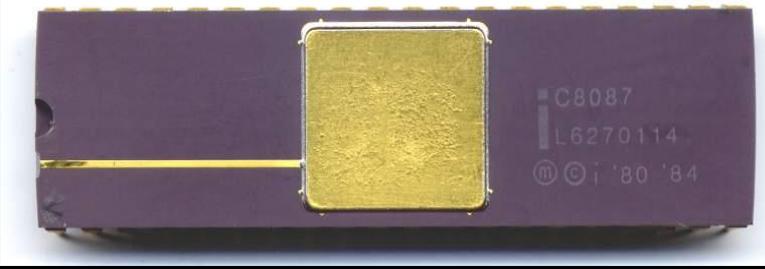


- El **núcleo o core** de un procesador es la unidad que se encarga de **procesar** toda la **información**.
- Millones de **transistores**.
- Resuelve **operaciones aritméticas y lógicas**.
- Incremento de **potencia** de calculo aumentando la **frecuencia**.

# COPROCESADOR MATEMÁTICO. FPU

- Cálculo punto flotante.
- Asistente de la ALU.
- Valores fraccionarios.
- Trigonometría.
- Cálculos Gráficos.
- Criptografía.

Intel C8087



seno

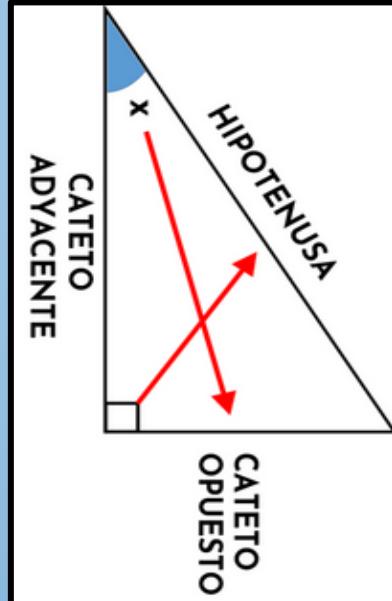
$$\text{sen}(x) = \frac{CO}{H}$$

coseno

$$\cos(x) = \frac{CA}{H}$$

tangente

$$\tan(x) = \frac{CO}{CA}$$





# MICROPROCESADOR MULTI NÚCLEO

- La **frecuencia** tiene un **límite** físico. (**Calor**)
- Cambio de estrategia a **sistemas en paralelo**.
- **Varios núcleos**.
- **2005** surgieron los primeros procesadores duales.



4 núcleos Sandy Bridge

Processor  
Graphics

Core

Core

Core

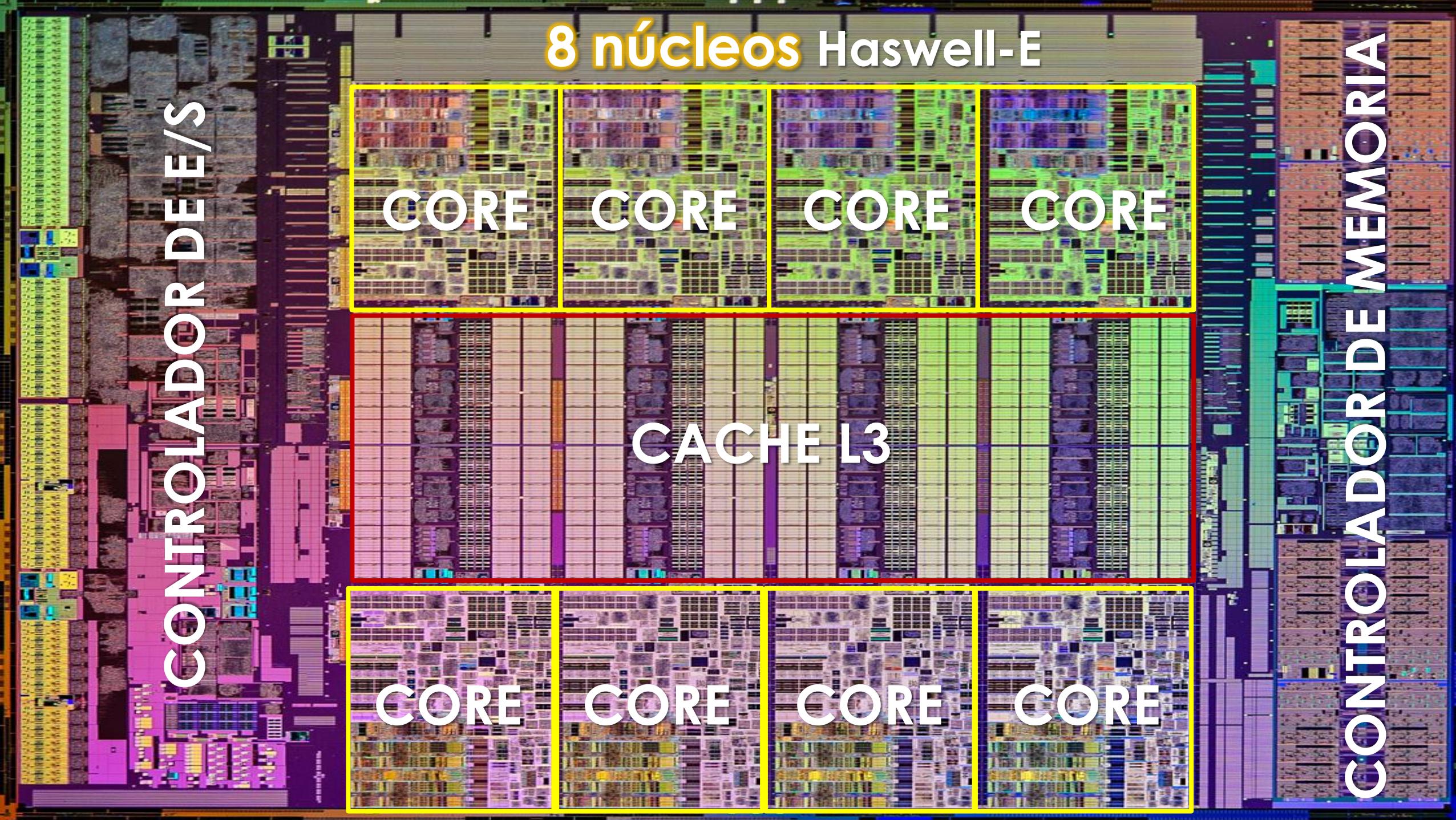
Core

System-  
Agent &  
Memory  
Controller

*including*  
Display,  
DMI and  
Misc. I/O

Shared L3 Cache

Memory Controller I/O



CONTROLADOR DE E/S

8 núcleos Haswell-E

CORE

CORE

CORE

CORE

CACHE L3

CORE

CORE

CORE

CORE

CONTROLADOR DE MEMORIA

# MICROPROCESADOR MULTINÚCLEO, MULTIHILO



- **Paralelización de procesos** gracias a **multinúcleo**.
- Los **procesos** de **pueden dividir** en componentes más pequeños denominados **Threads (hilos)**
- **HyperThreading** : 2 núcleos lógicos en uno físico (**threads**).
- **Dividir**, una vez más, **la carga de trabajo entre núcleos segmentando cada una de las tareas** a realizar en subprocesos para que se vayan ejecutando cuando un núcleo esté libre.



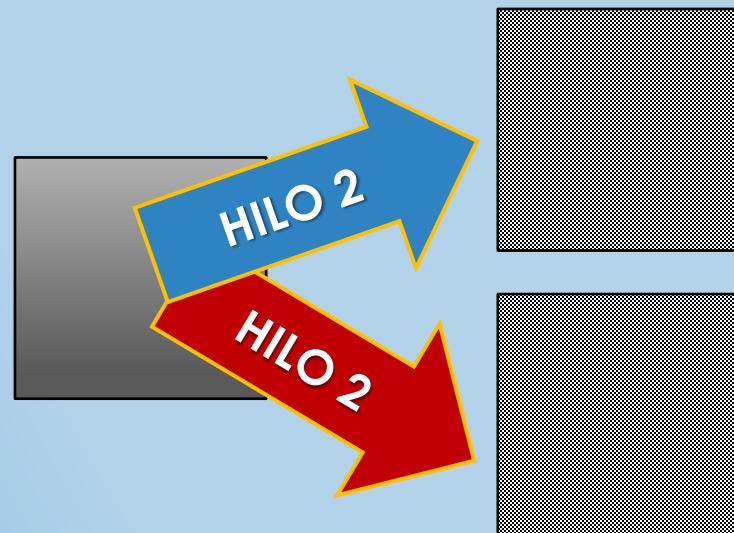
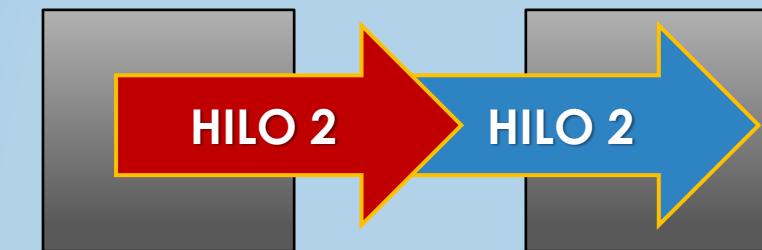
# MULTINÚCLEO

## MULTIPROCESO

- En lugar de dar una gran carga de trabajo a un solo núcleo, los **programas dividen** el trabajo en **múltiples hilos de software**.
- Estos hilos se **procesan** en paralelo por **distintos núcleos** de la CPU para ahorrar tiempo.

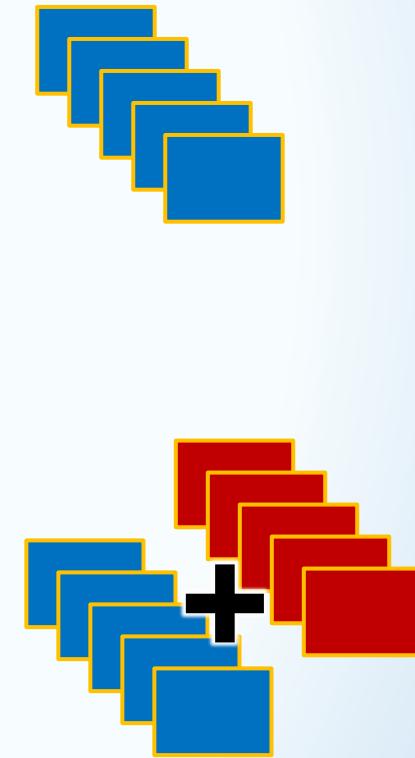
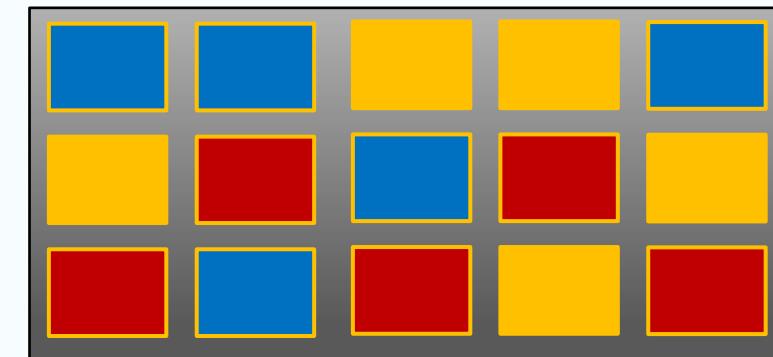
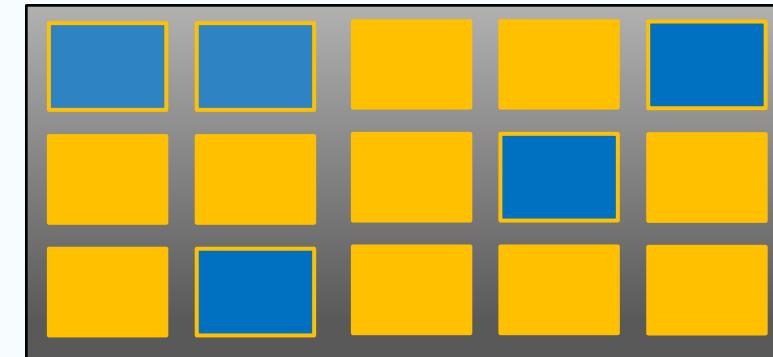
## PROCESADOR FÍSICO

## PROCESADOR VISIBLE S.O.



**HYPER-THREADING**

## ASIGNACIÓN DE RECURSO PROCESADOR FÍSICO



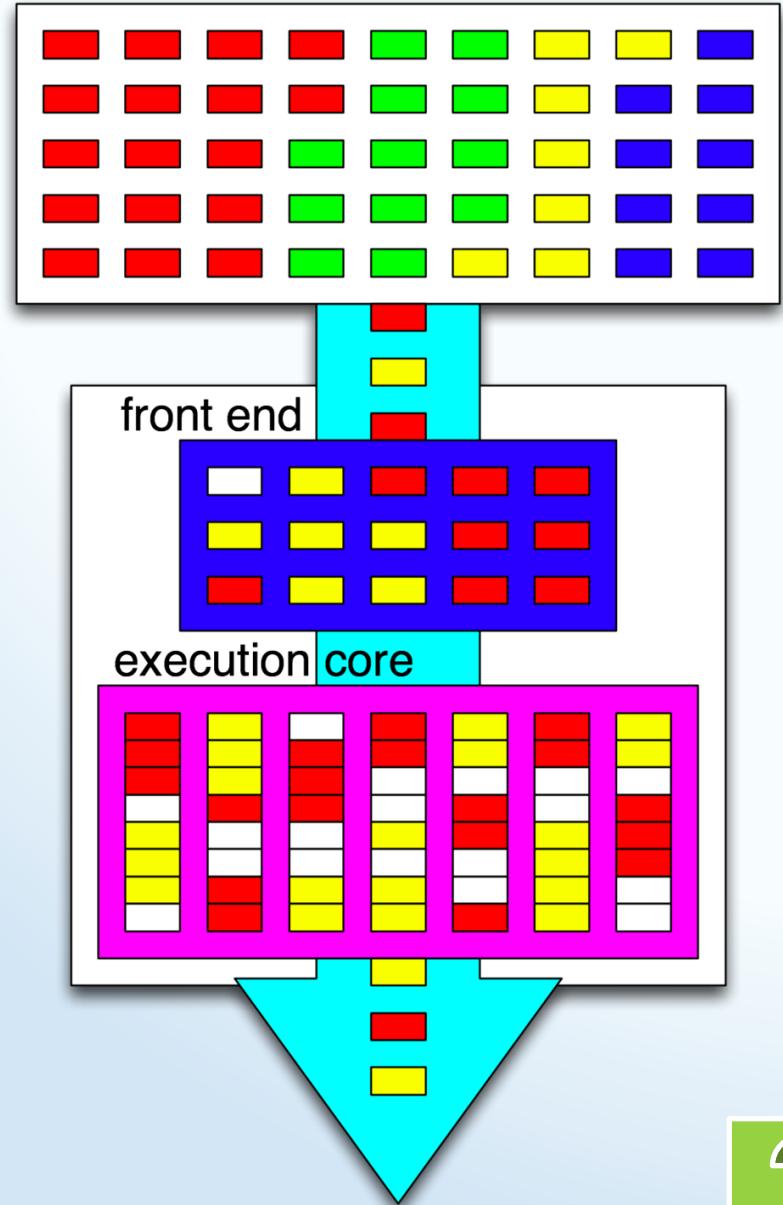
# MULTINÚCLEO

## HYPER-THREADING

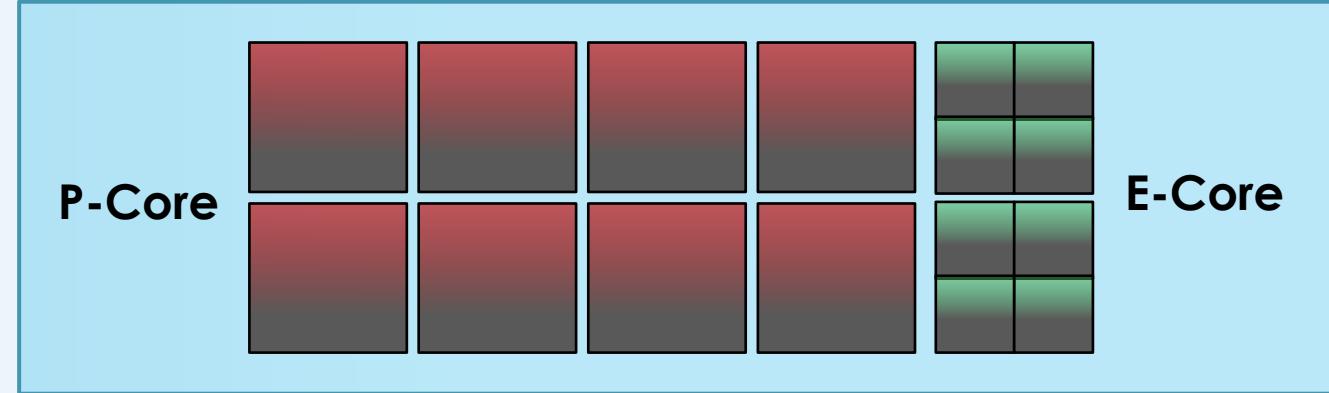
- Tecnología hardware que **permite que en cada núcleo se ejecute más de un hilo.**
- Mejora en el rendimiento.
- **Aprovecha mejor las unidades de funcionales manteniéndolas ocupadas** durante un % mayor de tiempo.

RAM

CPU



# CPU MULTINÚCLEO THREAD DIRECTOR



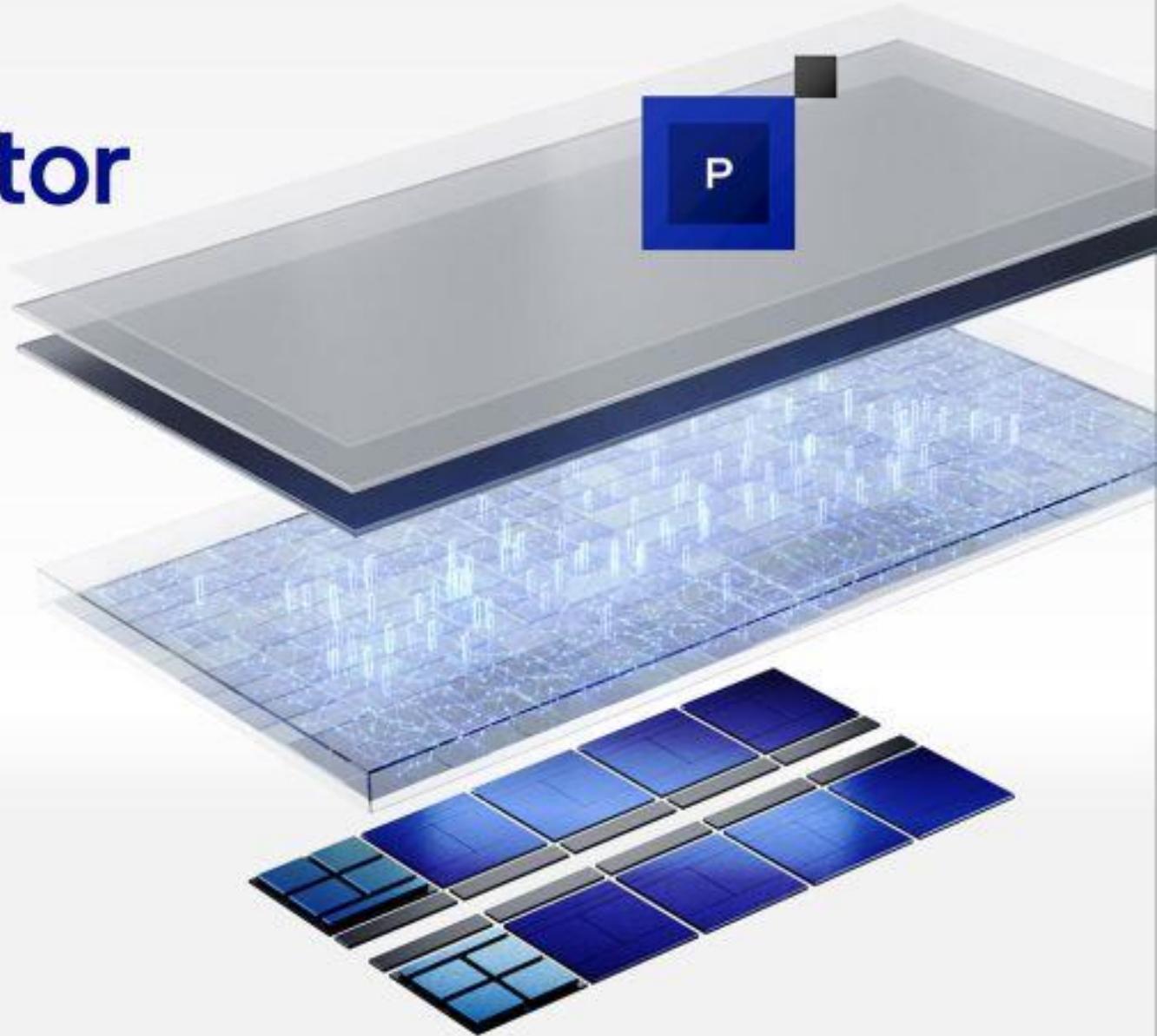
- **Solución de hardware** (Intel) y **software** (Microsoft) de gestión de núcleos.
- **Núcleos eficientes** y **núcleos alto rendimiento**.
- **Transparencia S.O.** y **programadores**.
- Nueva arquitectura de Intel.
- **Necesario Windows 11** o superior.



Introducing

# Intel Thread Director

Scheduling Examples



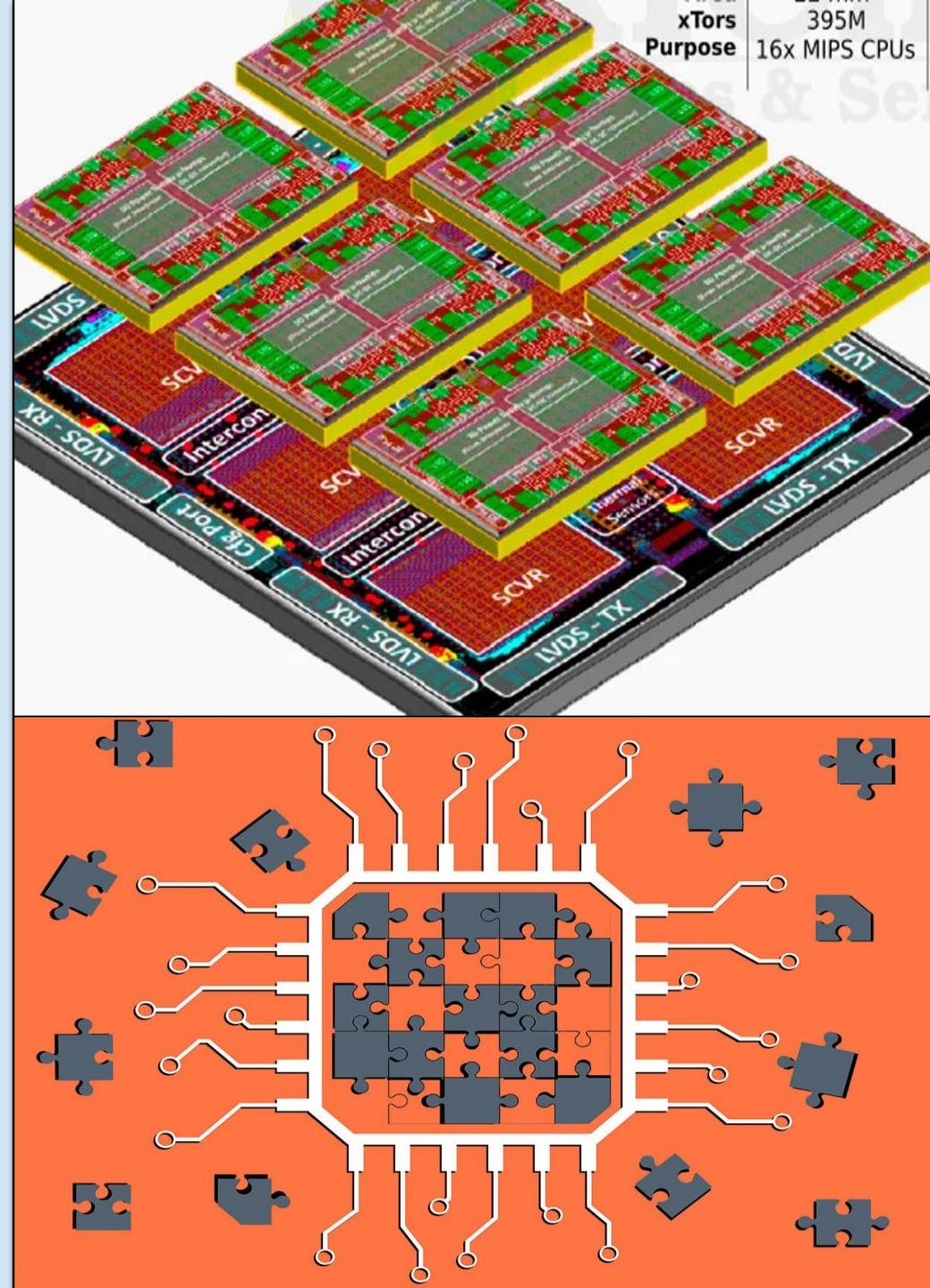
# NÚCLEO. CHIPLETS

**Subdivisión del modelo de micro único en partes independientes que trabajan conjuntamente.**

Alternativa a micro monolítico.

Componentes independientes que se agrupan para construir un chip más grande.

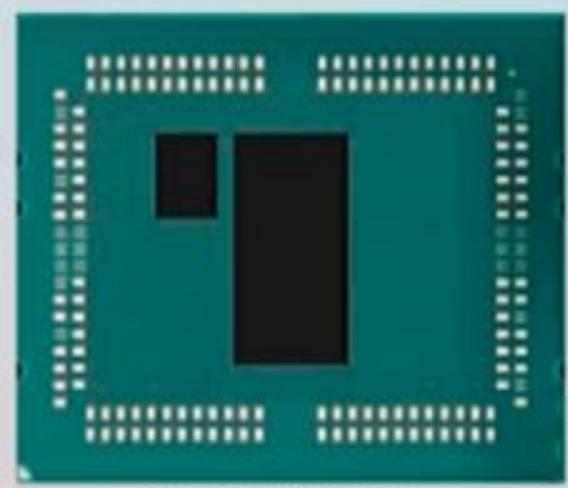
**Más pequeños, más fáciles y baratos de fabricar.**



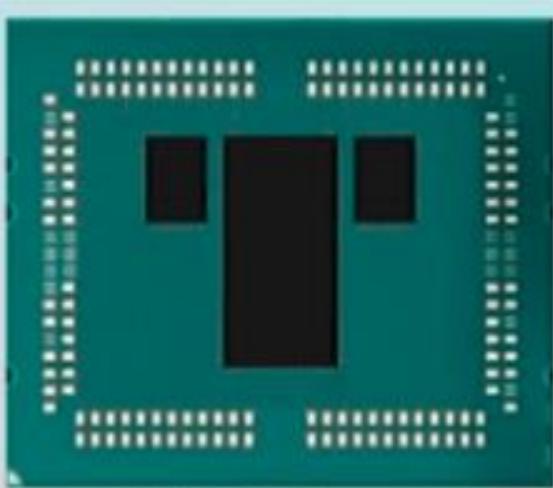


# NÚCLEO. CHIPLETS

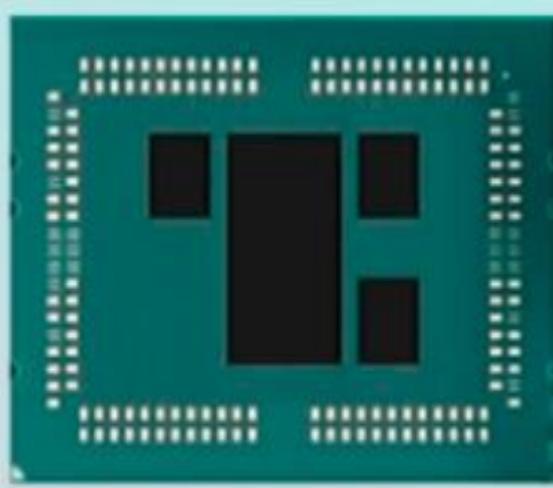
- **Escalable, Modular.**
- Diferentes configuraciones en base al modelo de procesador.
- **Maximizar el rendimiento de los núcleos**, ya que no todos ellos tienen la misma calidad litográfica.
- **Mayor rendimiento que el diseño tradicional.**



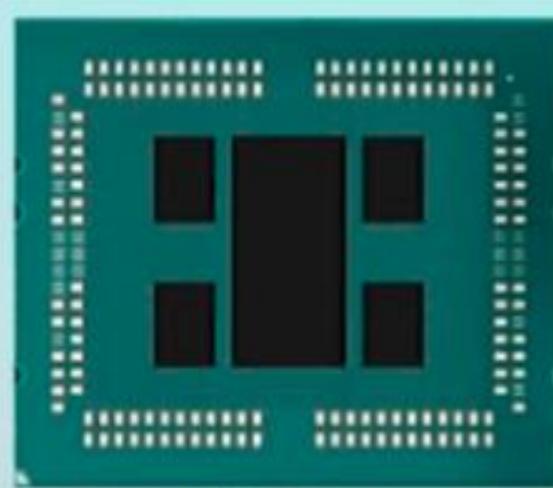
**1 Chiplet**  
**8 Núcleos**



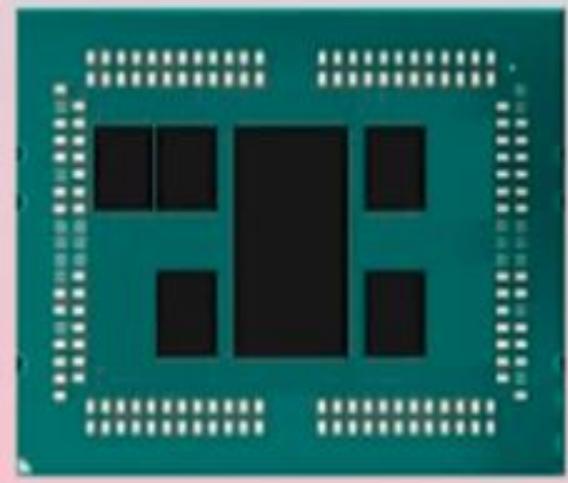
**2 Chiplets**  
**16 Núcleos**



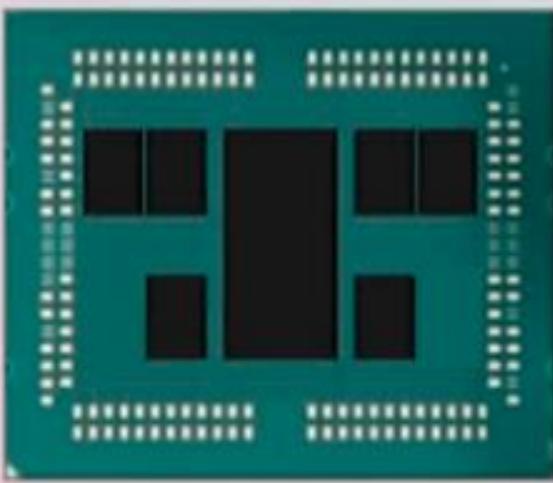
**3 Chiplets**  
**24 Núcleos**



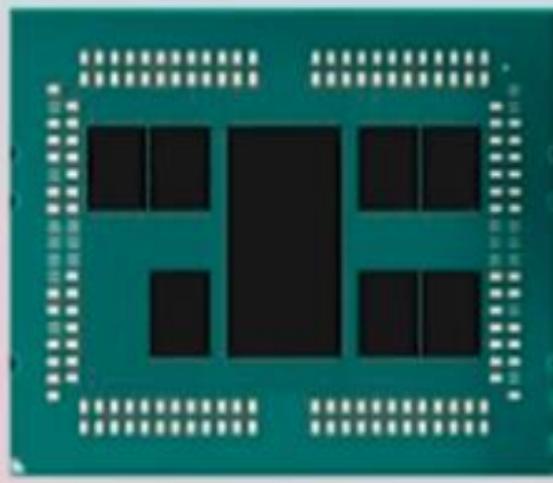
**4 Chiplets**  
**32 Núcleos**



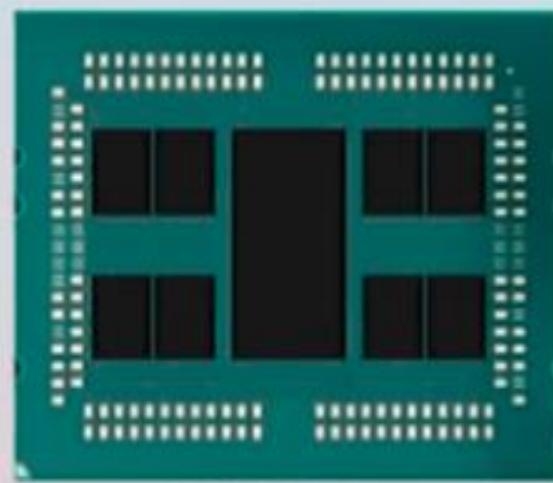
**5 Chiplets**  
**40 Núcleos**



**6 Chiplets**  
**48 Núcleos**

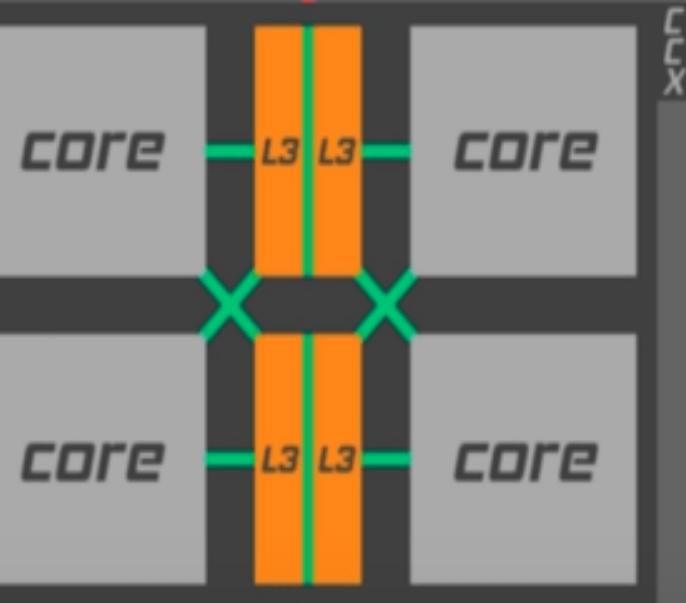
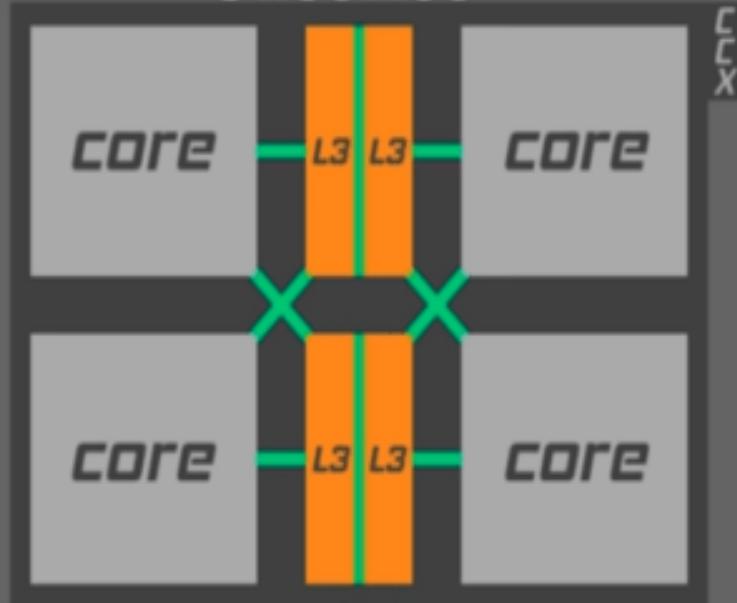


**7 Chiplets**  
**56 Núcleos**

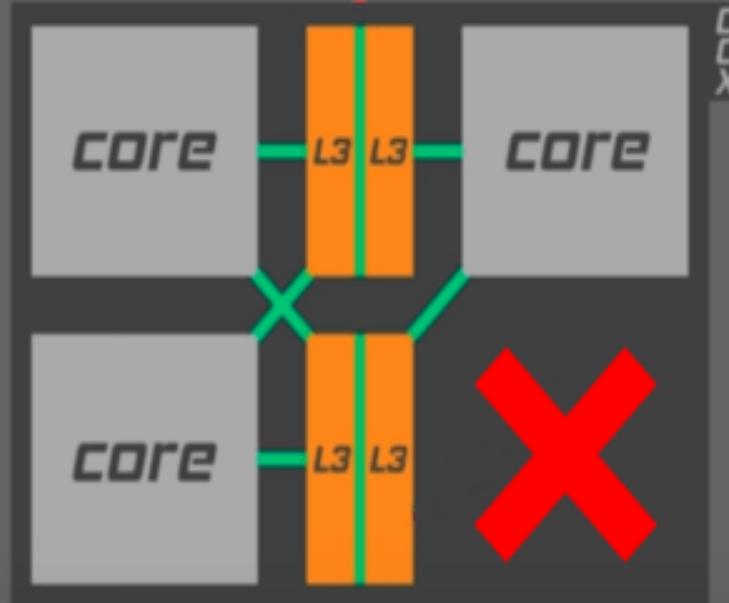
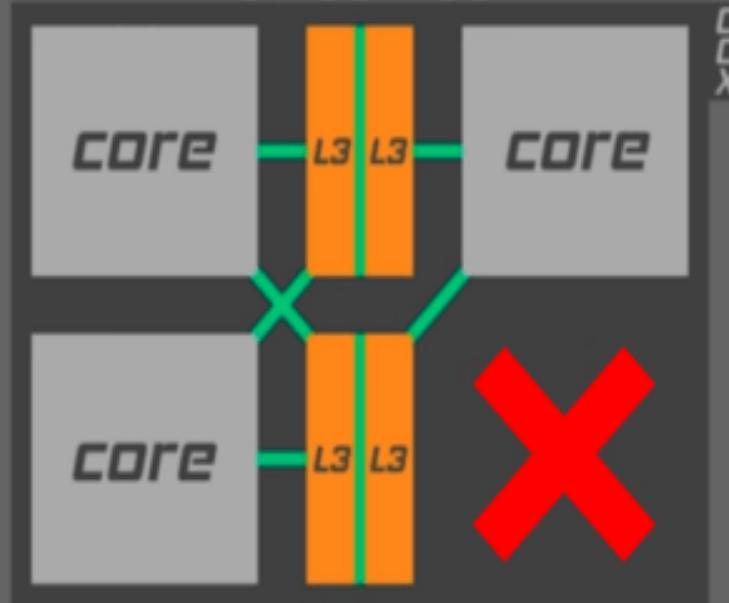


**8 Chiplets**  
**64 Núcleos**

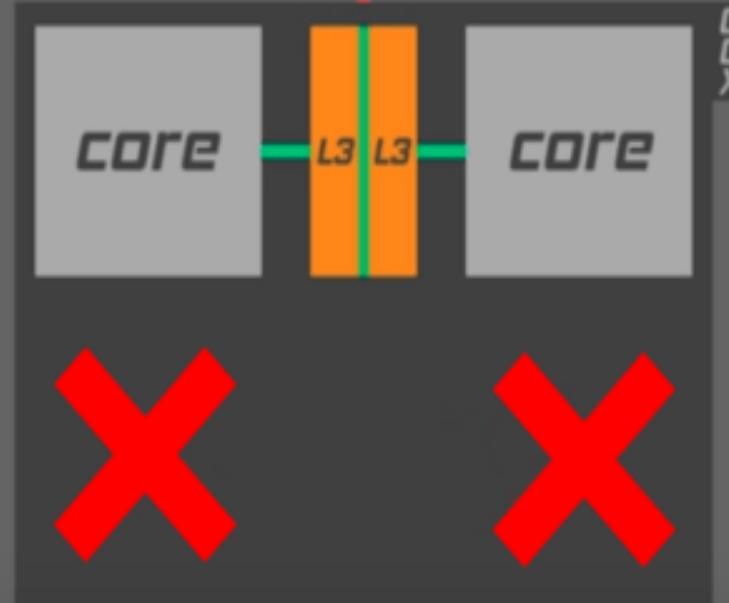
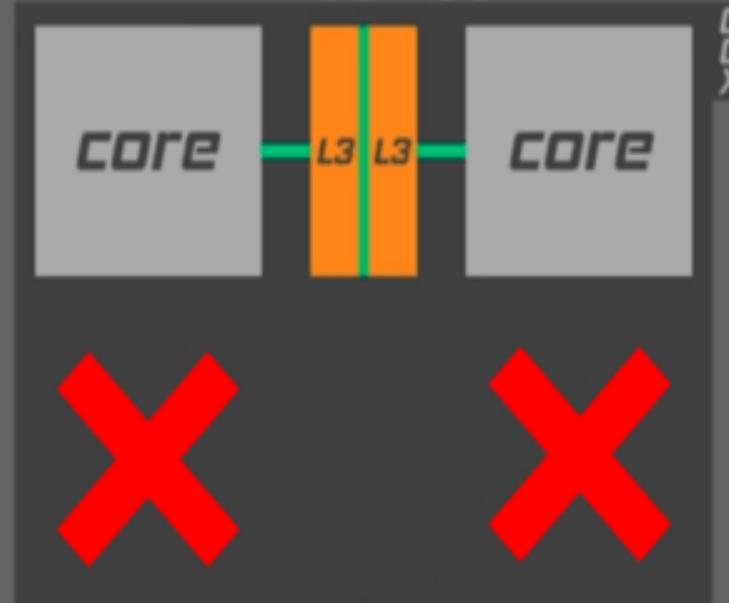
## 8 NÚCLEOS



## 6 NÚCLEOS



## 4 NÚCLEOS



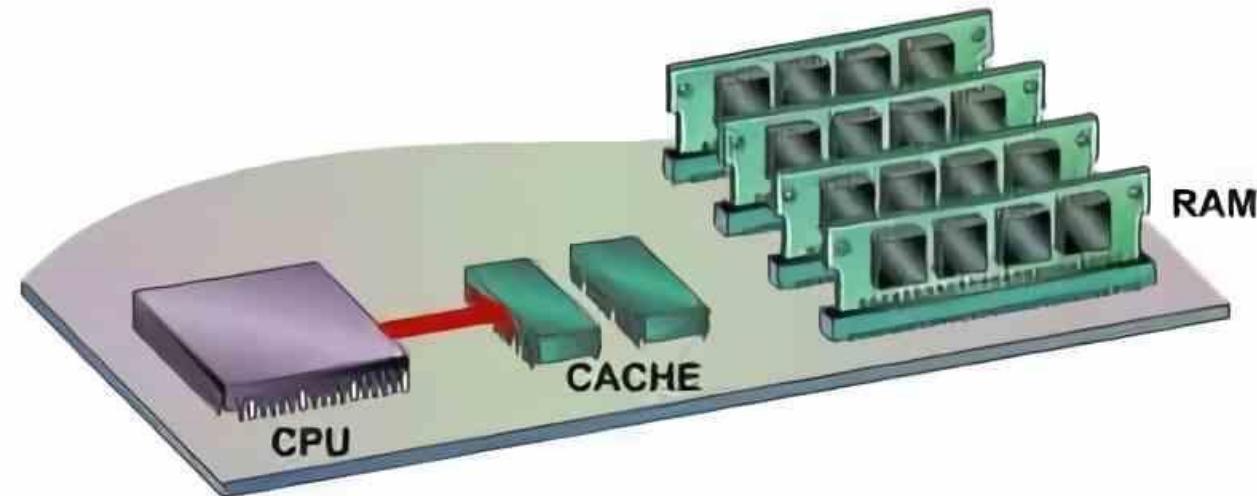
# **MICROPROCESADOR**

# **MEMORIA CACHÉ**



# MEM. CACHE. DEFINICIÓN

**Memoria** a la que el **procesador** tiene **acceso** directo, **casi instantáneo**, y en la que se almacenan los **datos e instrucciones** que más utiliza para tenerlos a mano de manera inmediata.





## MEM. CACHE. CARACTERISTICAS

- Son de **tipo SRAM**.
- **L1, L2, L3**.
- Los tres niveles están **dentro del procesador**.
- **Velocidades** de hasta **200 GB/s** .
- Todos el hardware del ordenador cuenta con su propia memoria caché.



# MEMORIA CACHE. NIVELES

## L1: Más cercana al núcleo

- Hasta 1 MB.
- 1500 GB/s.
- Divide datos e instrucciones.
- Únicas para cada núcleo.

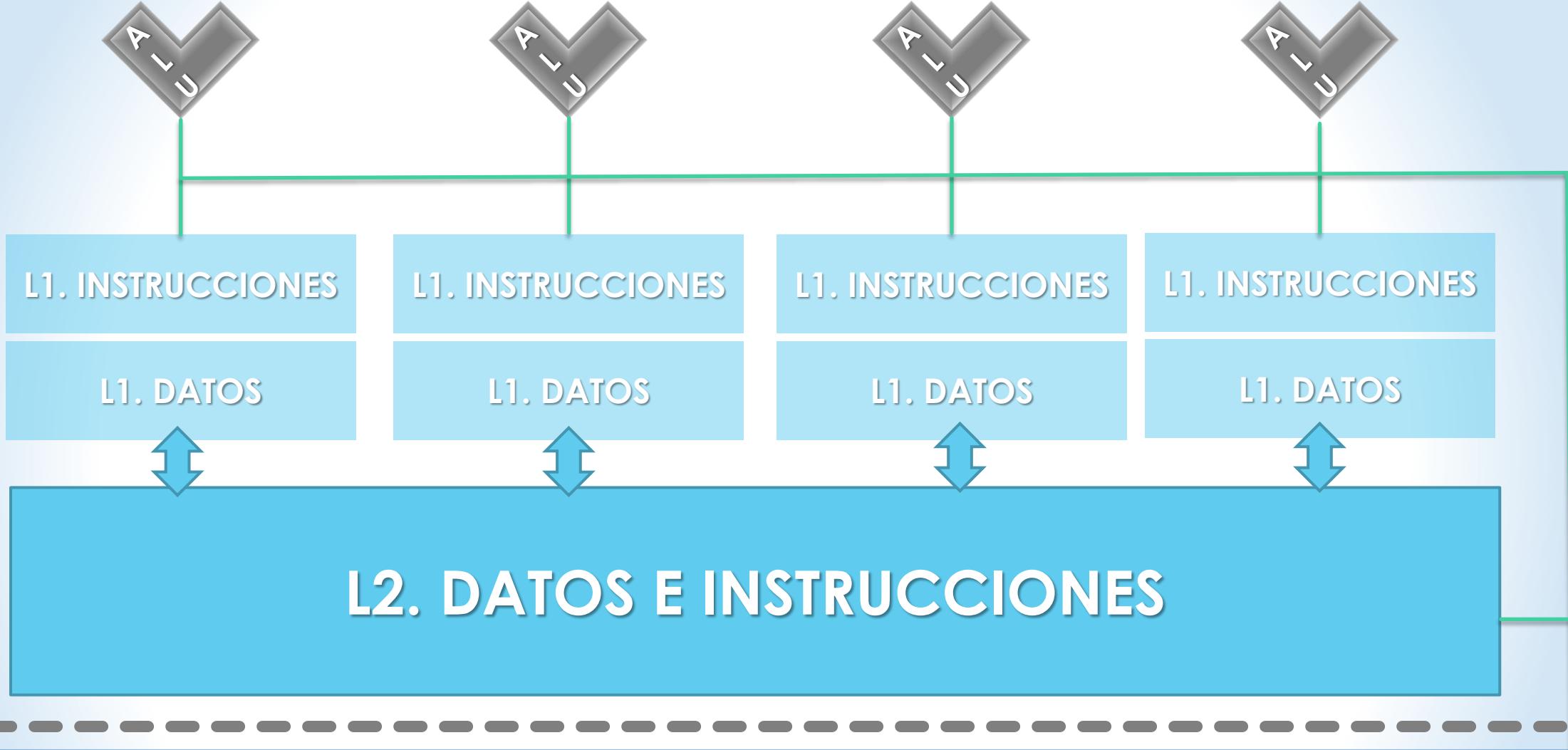
## L2: Segundo nivel.

- Hasta 18 MB.
- 500 GB/s.

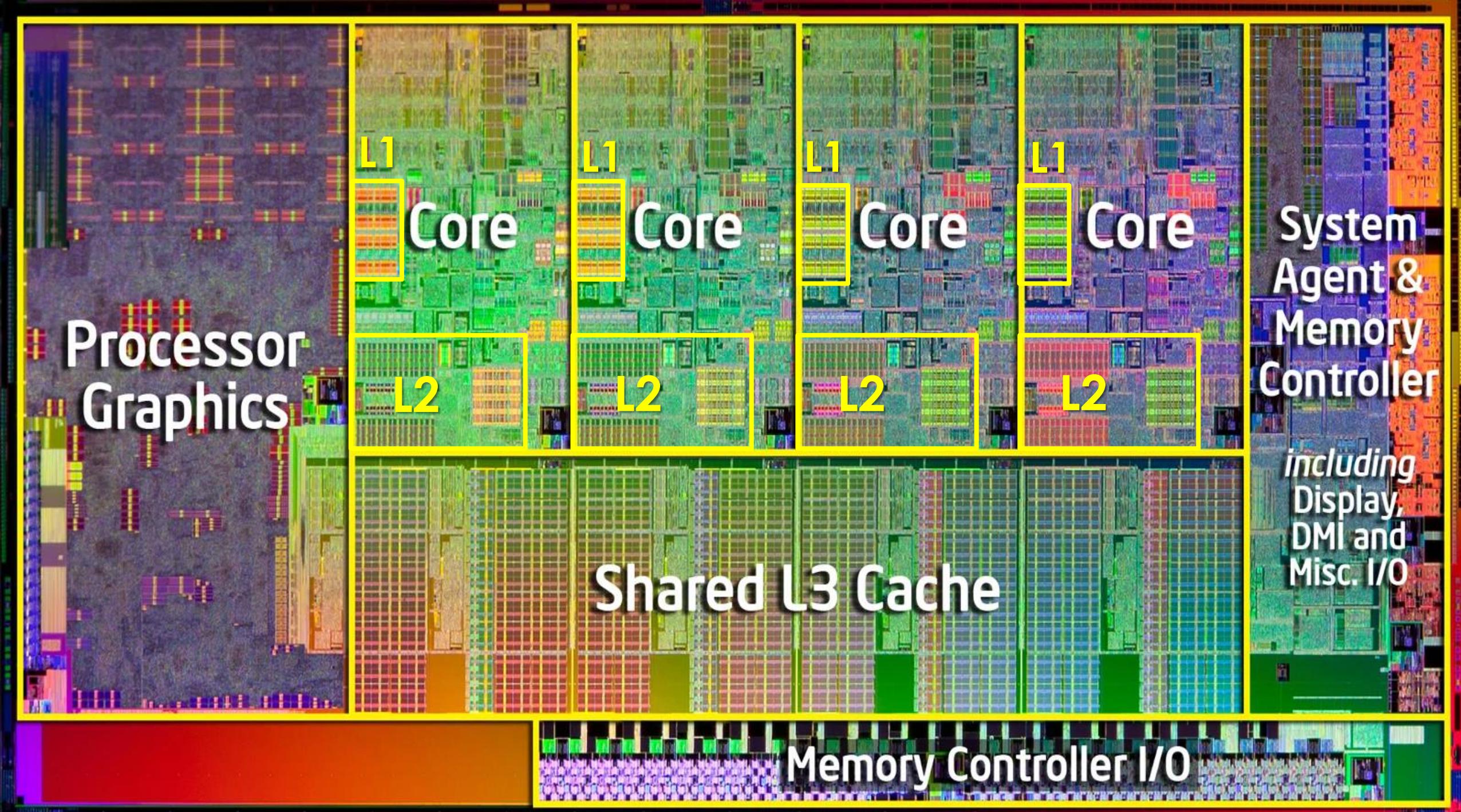
## L3: La más lejana.

- Hasta 64 MB.
- 200 GB/s.
- Todos los núcleos comparten un bus con esta memoria.

# NÚCLEO

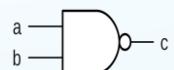
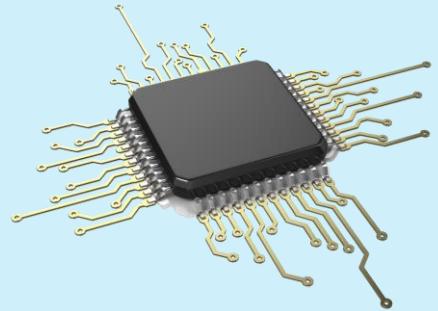


# L3. DATOS E INSTRUCCIONES



# **MICROPROCESADOR CONTROLADOR MEM. P.**

# CPU. CONTROLADOR MEM. P.



- Integrated **Memory Controller**.
- Circuito electrónico digital.
- **Bus 64 bits**.
- **Gestiona** el flujo de **datos** entre **procesador** y **MP**.
- **Lógica** para **leer** y **escribir** en la memoria RAM.
- **Refresca RAM**.
- **Corrección de errores**.
- Antes en puente norte, **ahora en CPU**.



## **Single Channel:**

**Único bus.**

**Distintos tamaños y frecuencias.**

**64 bits** por canal.

## **Dual Channel: 2 buses.**

Doble controlador Mem.

**Mismo tamaño Mem en canal.**

Misma freq. recomendada.

**128 bits** por canal.

## **Single, Dual, Triple y Quad Channel**

### **Triple Channel:**

**3 buses.**

Triple controlador Mem.

**Reduce la latencia.**

**Módulos idénticos.**

**128 bits** por canal

### **Quad Channel:**

**4 buses.**

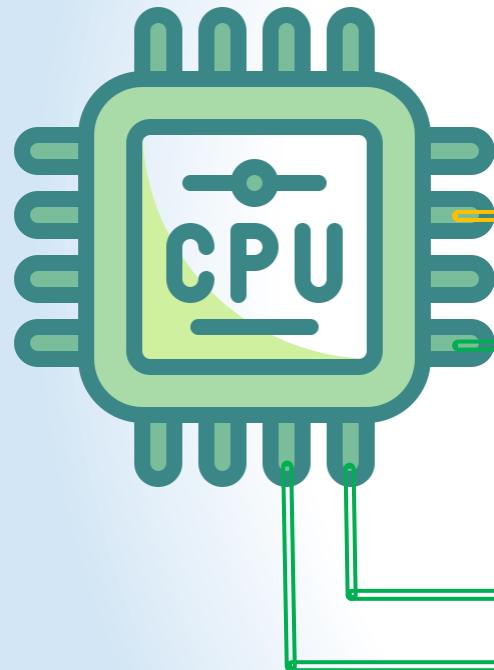
Cuatro controladores Mem.

**Módulos idénticos.**

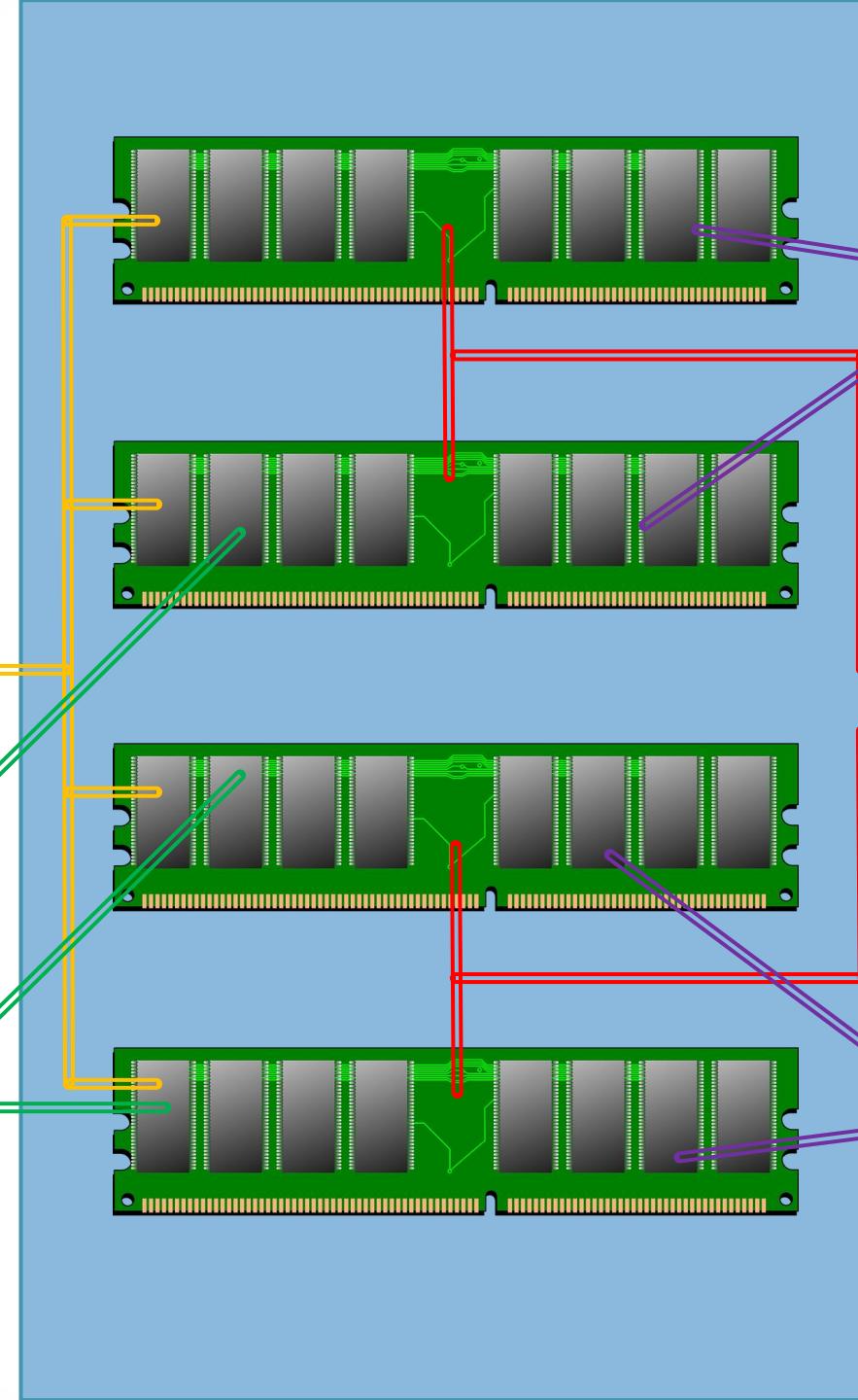
**128 bits** por canal.

Renderizado.

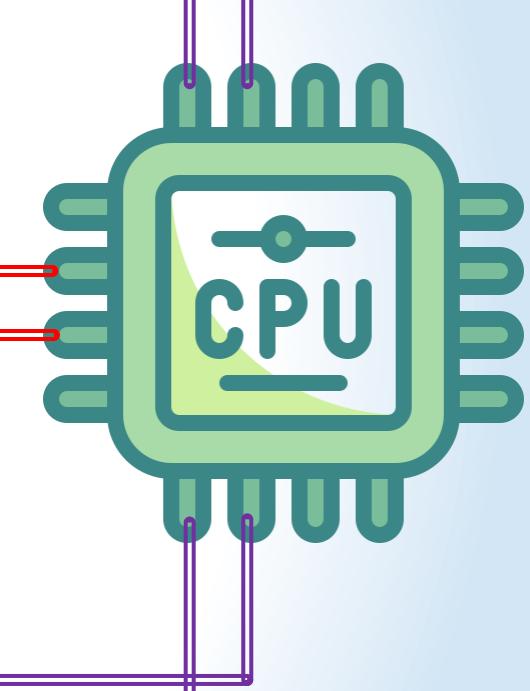
**Single  
Channel**



**Triple  
Channel**



**Dual  
Channel**



**Quad  
Channel**

# Dual/Triple Channel. CONFIGURACIÓN.

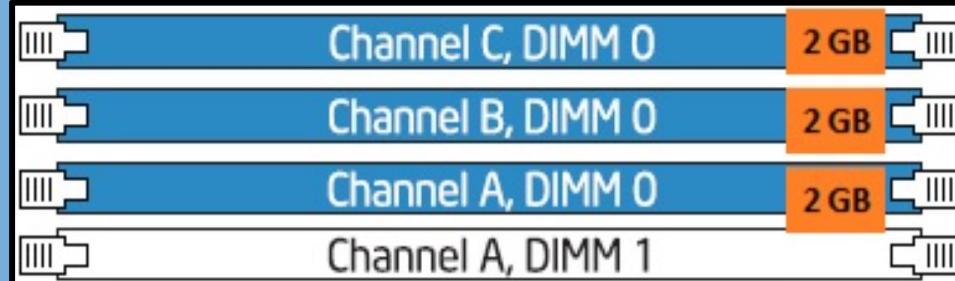
Es necesario:

1. Configuración de **DIMM coincidente** en cada canal.
2. **Mismo tamaño de memoria por canal.**

DUAL CHANNEL



TRIPLE CHANNEL



# **MICROPROCESADOR JUEGO DE INSTRUCCIONES**

# MICROPROCESADOR

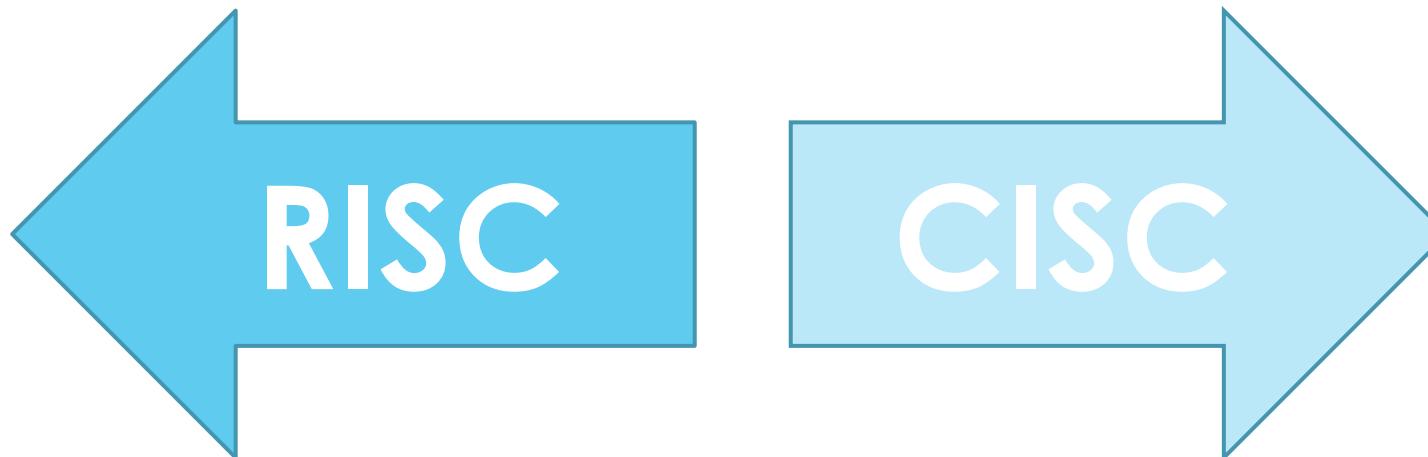
## JUEGO DE INSTRUCCIONES



- Programas formados por **instrucciones** y **datos**.
- Las instrucciones las que se encargarán de decirle al procesador que hacer con esos datos.
- **Especificación** que **detalla** las **instrucciones** que una **CPU** **puede entender** y **ejecutar**.
  1. **RISC** (**Conjunto de Instrucciones Reducidas**).
  2. **CISC** (**Conjunto de Instrucciones Complejas**).

# INSTRUCCIONES

## CISC vs RISC





# CISC VS RISC

- La 1<sup>a</sup> decisión a la hora de **diseñar** un **microprocesador** es decidir cual será su **juego de instrucciones**.
- El juego de instrucciones **decide** el **diseño físico** del **conjunto**.
- 2 **filosofías** de diseño: **CISC** y máquinas **RISC**.





# ARQUITECTURA. CISC

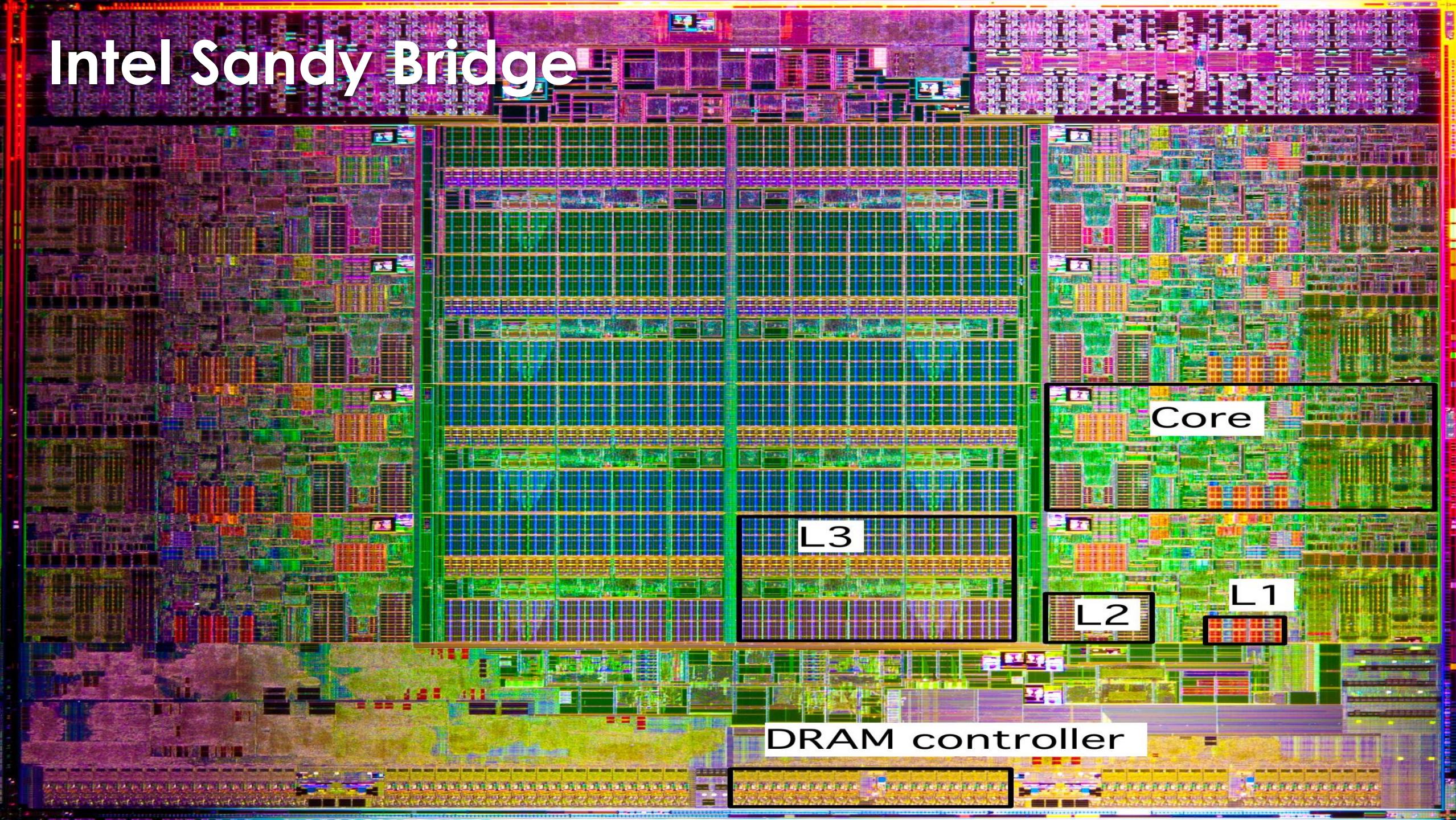
- **Modelo de arquitectura** de computadora.
- **Primera corriente** de construcción de procesadores.
- **Conjunto de instrucciones** que se caracteriza por ser **muy amplio**.
- Permite **operaciones complejas** entre operandos situados en la memoria o en los registros internos.
- **Una sola instrucción** un chip CISC requiere de cuatro a **diez ciclos de reloj**.



## CISC. VENTAJAS.

1. Reduce la **dificultad** de crear compiladores.
2. Reduce el **coste** total del **sistema**.
3. Reduce los costos de creación de **software**.
4. Mejora la **compactación** de **código**.
5. Facilita la **depuración** de errores.

# Intel Sandy Bridge





# EJEMPLOS DE CISC

- **Intel:** 286, 386, 486, Pentium I-IV, i3, i5, i7, i9.
- **AMD:** K5-K10, FX, Ryzen.

# ARQUITECTURA. RISC



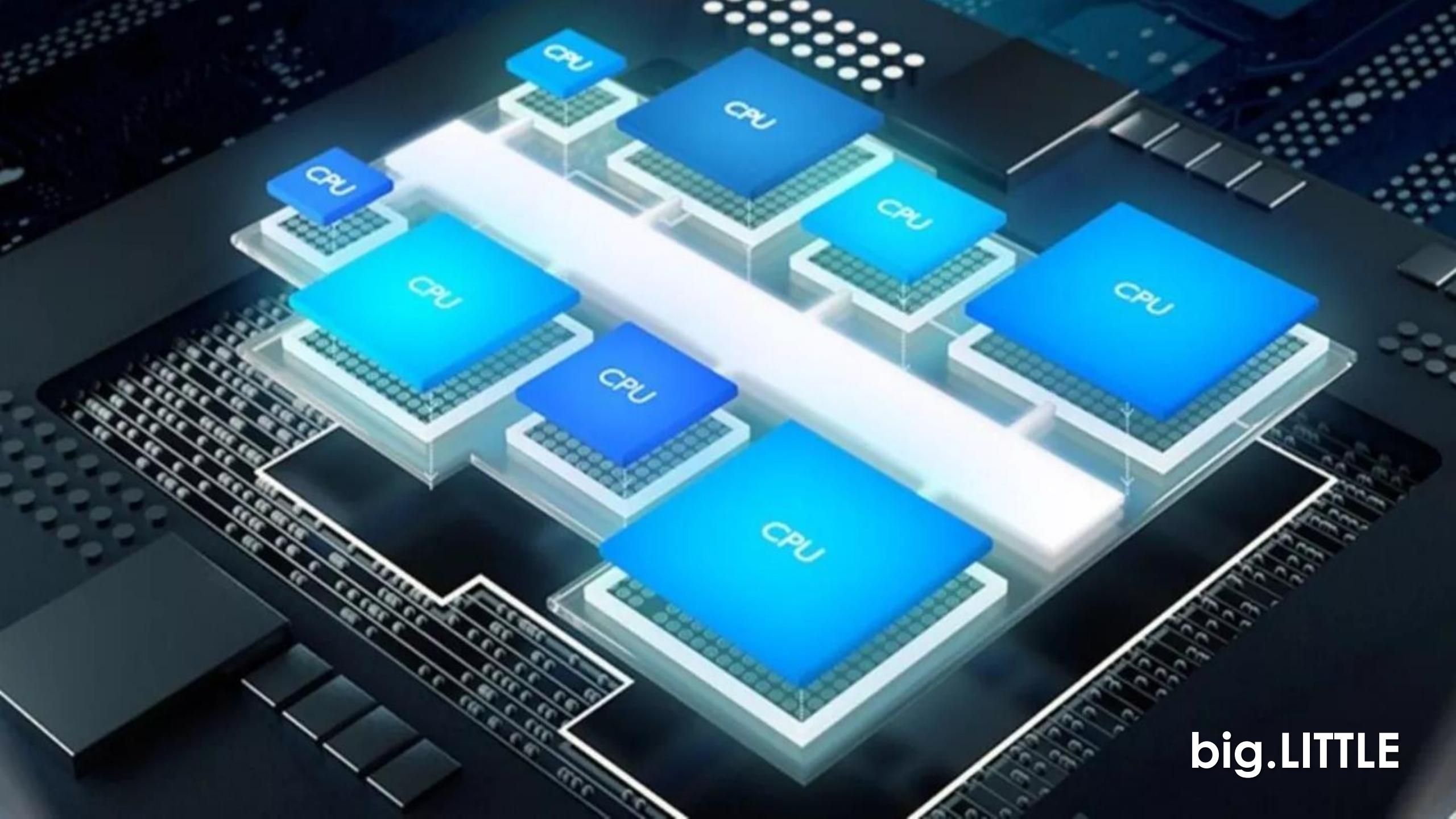
- Reduced Instruction Set Computer.
- **Instrucciones de tamaño fijo.**
- Presentadas en un **reducido número de formatos**.
- Sólo las instrucciones de carga y almacenamiento acceden a la memoria de datos.
- **Segmentación y paralelismo** en la ejecución de instrucciones y **reducir los accesos a memoria**.



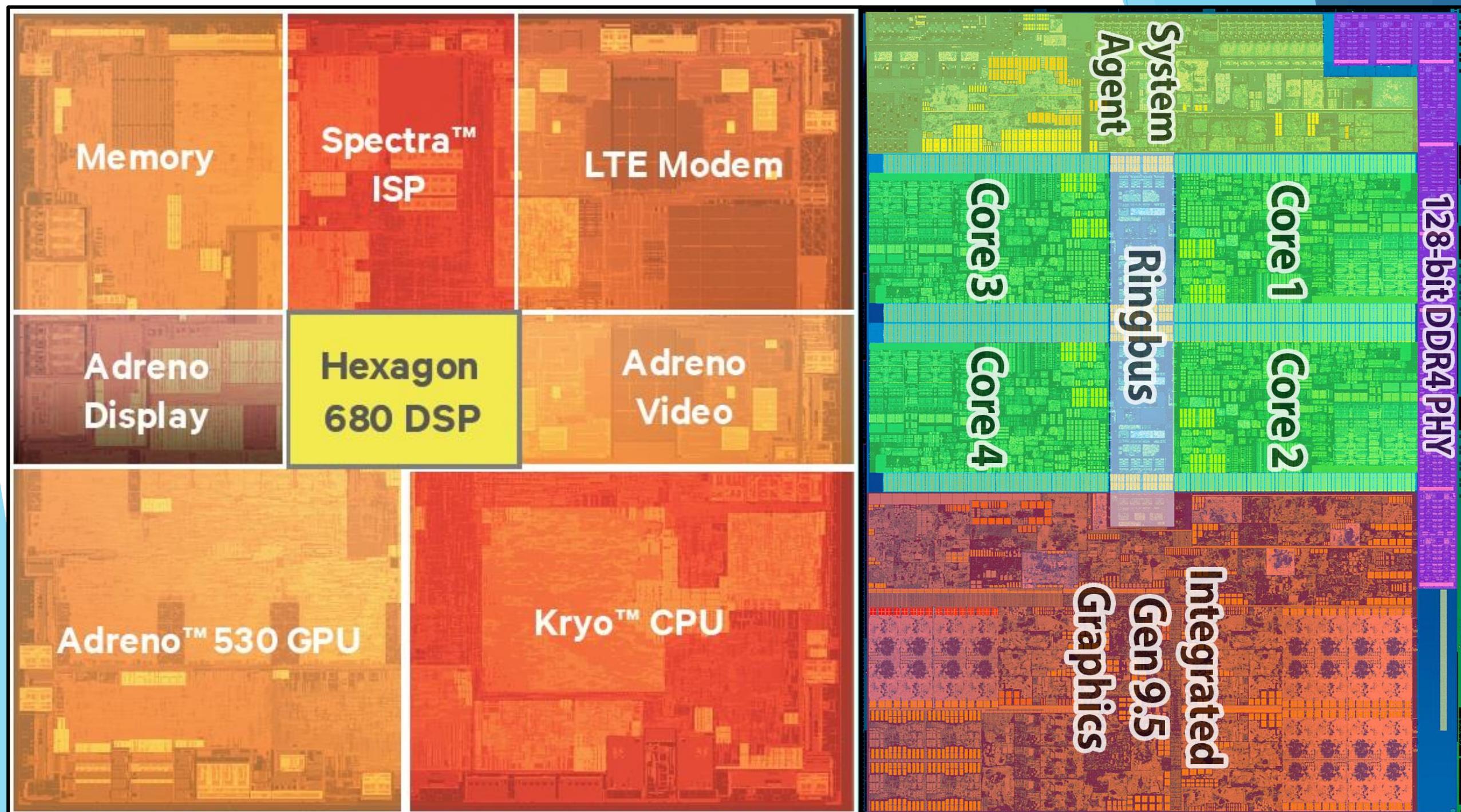


## RISC. VENTAJAS

- Lanzamiento 1987.
- La **CPU** trabaja **más rápido** por ejecutar instrucciones más simples.
- Cada **instrucción** puede ser **ejecutada en un solo ciclo** del CPU.
- **Gestión energética más eficiente.**
- **Menos consumo eléctrico y calor.**
- **big.LITTLE** (Sistemas de núcleos asimétrico)



big.LITTLE





Parte 2





# MICROPROCESADOR

## JUEGO DE INSTRUCCIONES CISC

- **X86**: Juego de instrucciones Intel 8086.
- **MMX**: Juego de instrucciones aplicaciones Multimed
- **SSE vs 2,3 y 4**: Extensión al grupo de instrucciones MMX.
- **x86-64**: Actualización x86 de 64 bits. Soporta más memoria.
- **AES**: Juego de instrucciones para cifrado.
- **AVX**: Juego de instrucciones para manejo vectorial, hilos y núcleos.

# MICROPROCESADOR VIRTUALIZACIÓN

# VIRTUALIZACIÓN

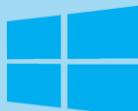
- Intel VT , AMD-V.
- Vía **hardware** y software.
- Permite “**dividir**” el Hw.
- Gestión dinámica de recursos. (Hilos)
- Máquinas virtuales.



vmware®



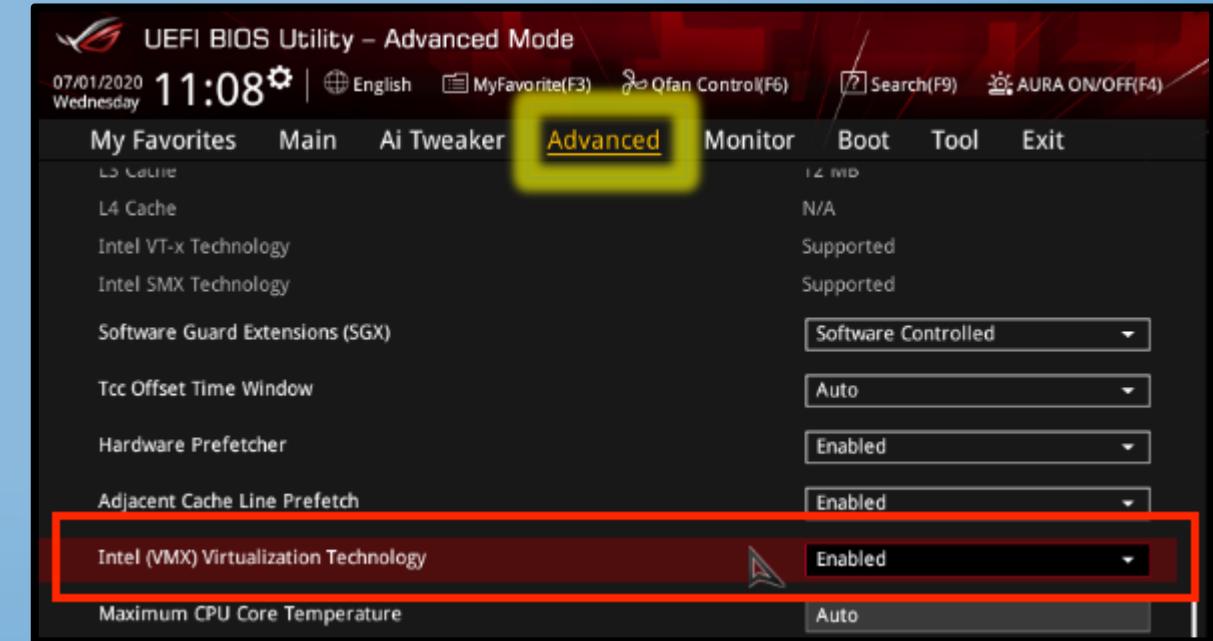
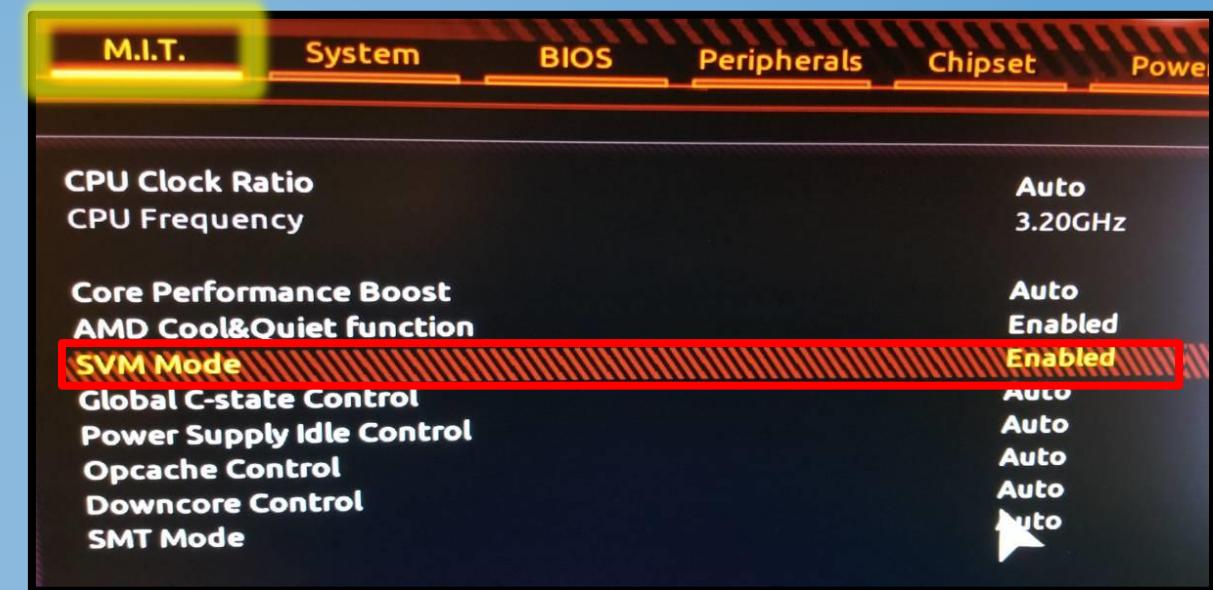
VirtualBox



Microsoft  
Hyper-v

# VIRTUALIZACIÓN ACTIVACIÓN

- La virtualización de CPU **no siempre viene habilitada** por defecto.
- **Se activa desde la UEFI - BIOS.**

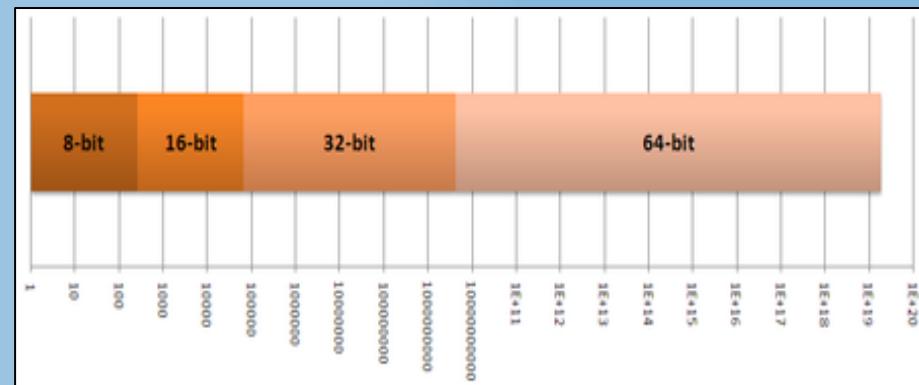
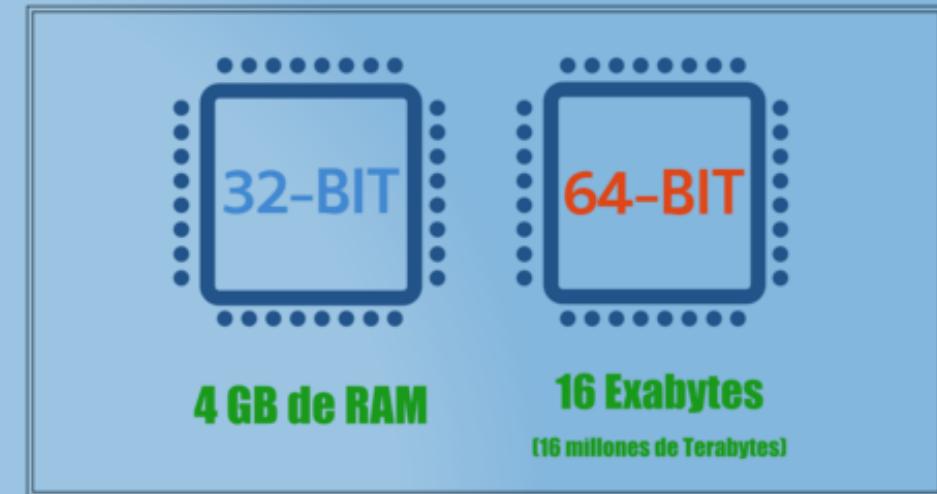


# **MICROPROCESADOR ARQUITECTURA**

# TAMAÑO DE PALABRA

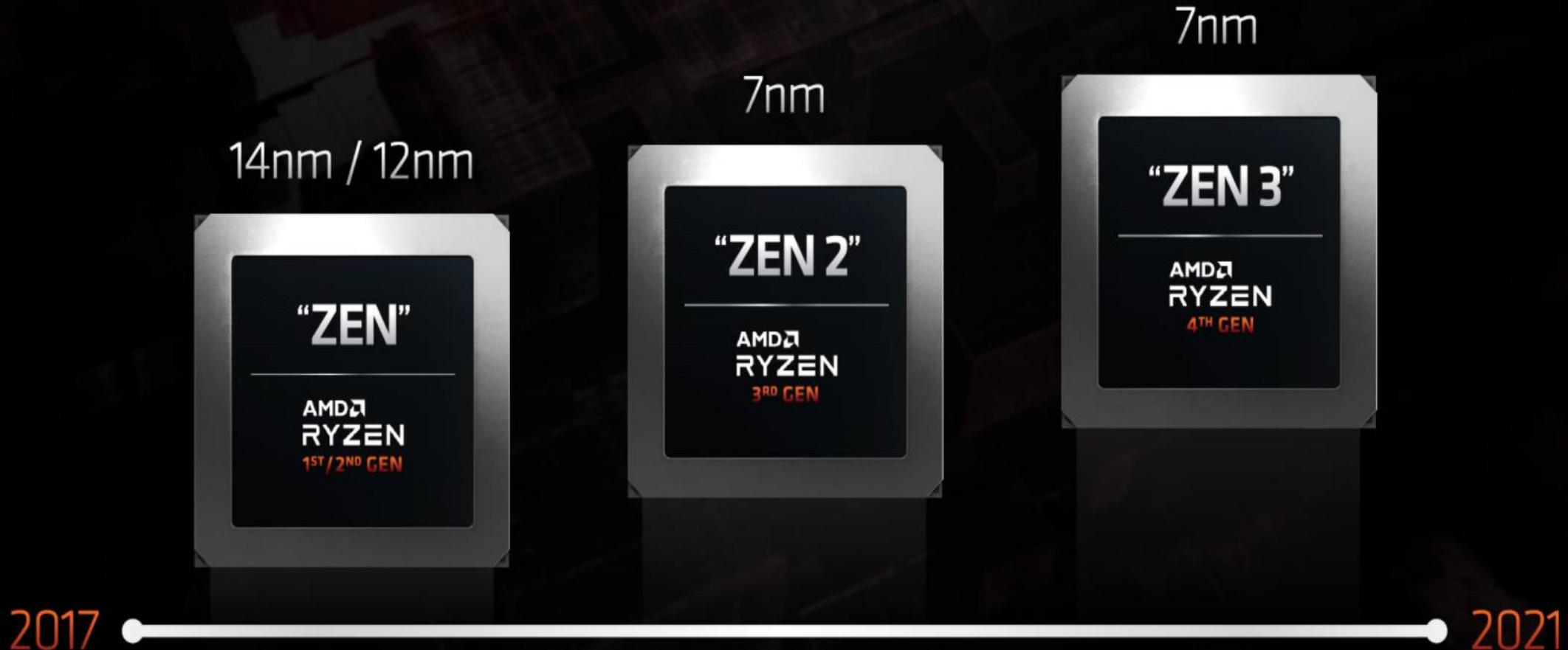
## 32 Y 64 bits

- Ancho operandos **ALU**.
- Ancho **registros**
- Ancho **buses del sistema**.
- Cantidad de **memoria direccionable**.
- Afecta a S.O. utilizable.
- **Retrocompatibilidad**.
- Actualmente 64 bits.



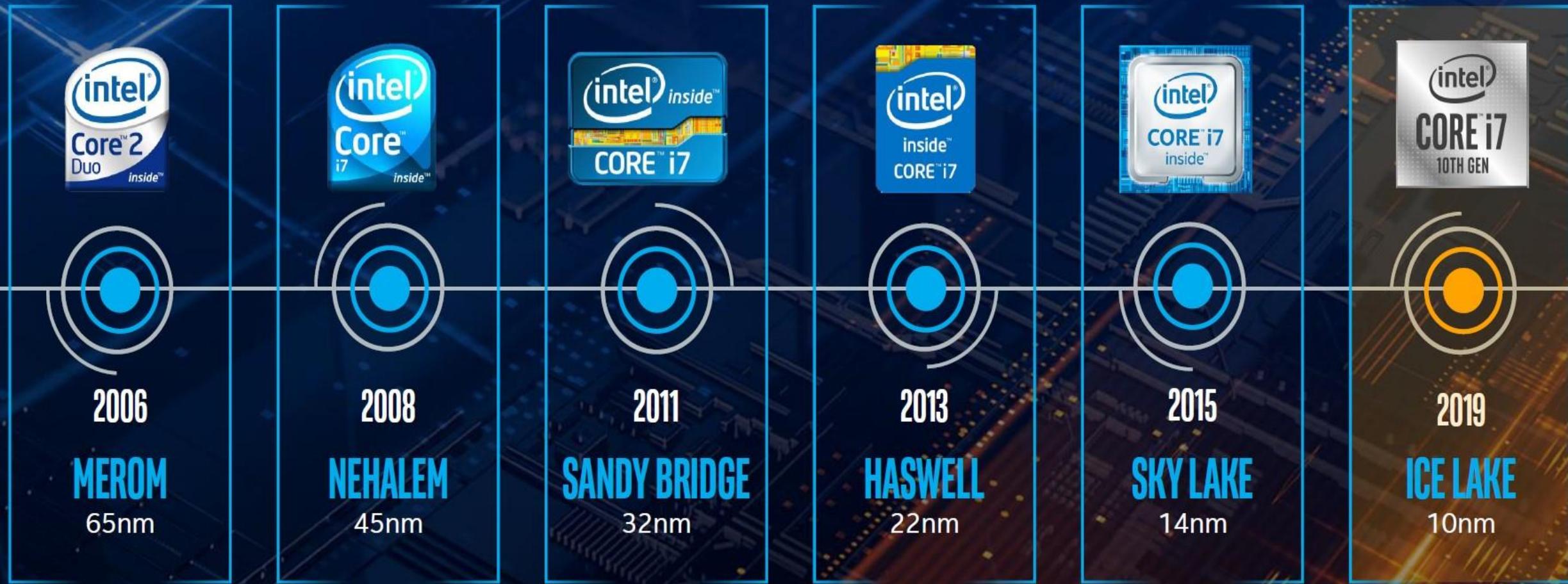
# CPU ROADMAP

## SUSTAINED HIGH-PERFORMANCE LEADERSHIP



# INTEL'S NEXT MAJOR ARCHITECTURE

11. Rocket Lake-S  
12. Alder Lake



# **MICROPROCESADOR**

# **ALIMENTACIÓN ELECTRICA**

# MICROPROCESADOR. VOLTAJE

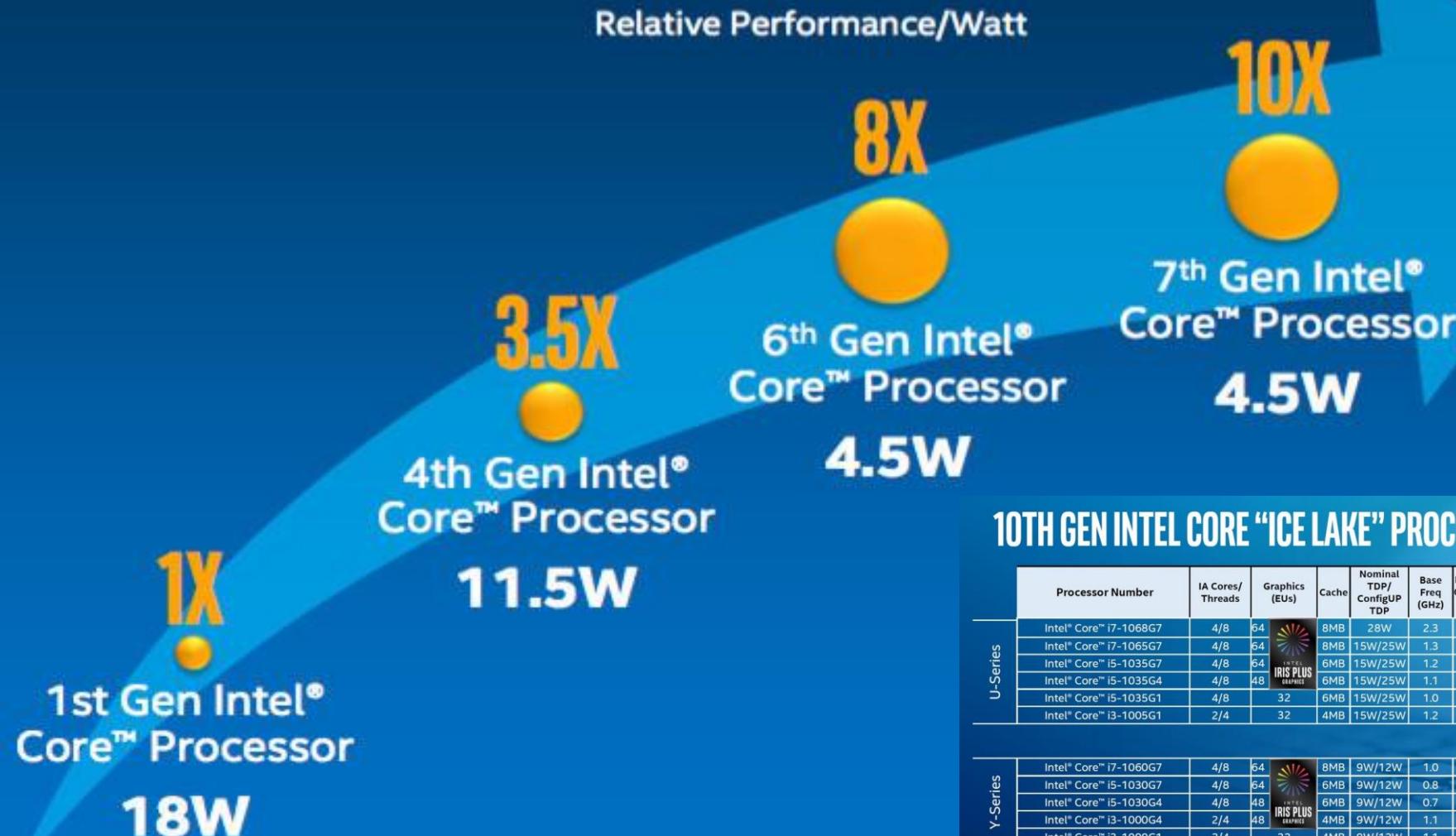


Los **micróprocesadores reciben la electricidad de la placa base**. Existen dos voltajes distintos:

- **Voltaje externo** o de E/S: **Comunicación con la placa base**. 3,3 voltios.
- **Voltaje interno** o del núcleo:  
Uso interno. (0,5 a 2V).
- **VRM**

# DRIVING PERFORMANCE & POWER EFFICIENCY

## 10X MORE EFFICIENT VS. 1ST GEN



### 10TH GEN INTEL CORE "ICE LAKE" PROCESSORS

	Processor Number	IA Cores/Threads	Graphics (EUs)	Cache	Nominal TDP/Config/UP TDP	Base Freq (GHz)	Max Single Core Turbo (GHz)	Max All Core Turbo (GHz)	Graphics Max Freq (MHz)	Intel® DL Boost/GNA
U-Series	Intel® Core™ i7-1068G7	4/8	64	8MB	28W	2.3	4.1	3.6	1.10	✓
	Intel® Core™ i7-1065G7	4/8	64	8MB	15W/25W	1.3	3.9	3.5	1.10	✓
	Intel® Core™ i5-1035G7	4/8	64	6MB	15W/25W	1.2	3.7	3.3	1.05	✓
	Intel® Core™ i5-1035G4	4/8	48	6MB	15W/25W	1.1	3.7	3.3	1.05	✓
	Intel® Core™ i5-1035G1	4/8	32	6MB	15W/25W	1.0	3.6	3.3	1.05	✓
	Intel® Core™ i3-1005G1	2/4	32	4MB	15W/25W	1.2	3.4	3.4	0.90	✓

	Processor Number	IA Cores/Threads	Graphics (EUs)	Cache	Nominal TDP/Config/UP TDP	Base Freq (GHz)	Max Single Core Turbo (GHz)	Max All Core Turbo (GHz)	Graphics Max Freq (MHz)	Intel® DL Boost/GNA
Y-Series	Intel® Core™ i7-1060G7	4/8	64	8MB	9W/12W	1.0	3.8	3.4	1.10	✓
	Intel® Core™ i5-1030G7	4/8	64	6MB	9W/12W	0.8	3.5	3.2	1.05	✓
	Intel® Core™ i5-1030G4	4/8	48	6MB	9W/12W	0.7	3.5	3.2	1.05	✓
	Intel® Core™ i3-1000G4	2/4	48	4MB	9W/12W	1.1	3.2	3.2	0.90	✓
	Intel® Core™ i3-1000G1	2/4	32	4MB	9W/12W	1.1	3.2	3.2	0.90	✓

All with integrated Intel® Wi-Fi 6 (Gig+) and Thunderbolt™ 3



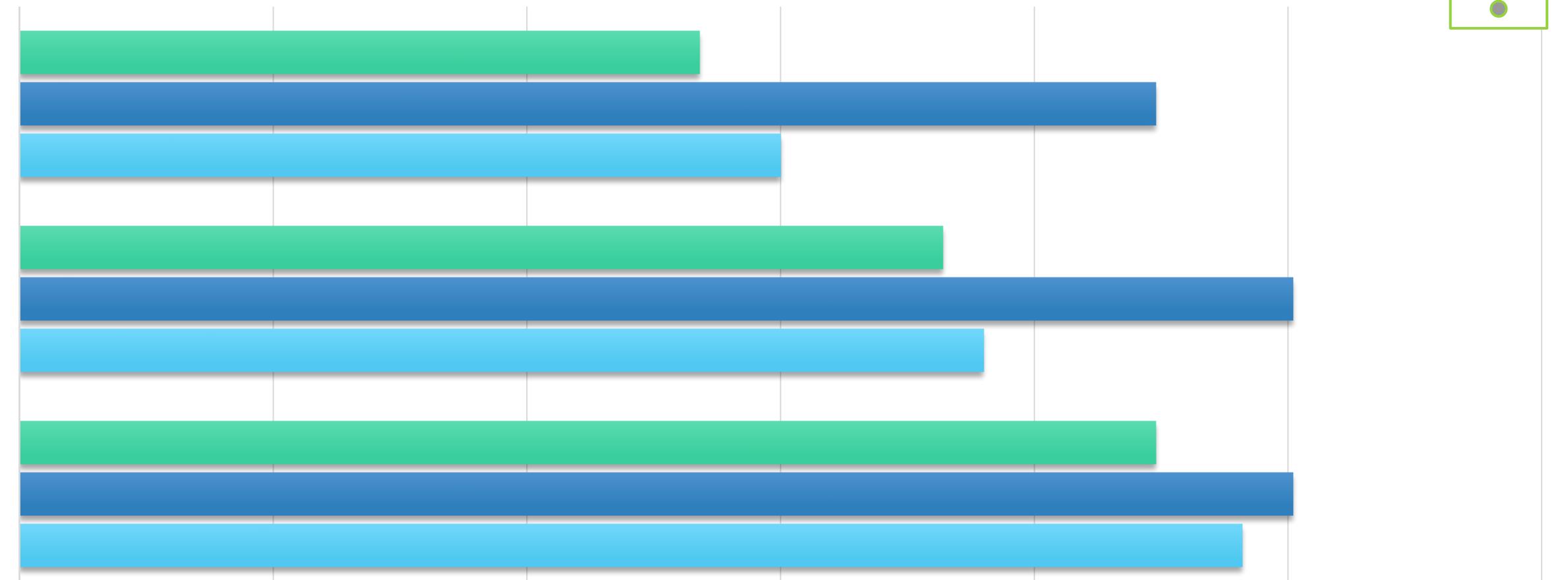
# CONSUMO ELÉCTRICO TOTAL



i5

i7

i9



Watios

■ 12 <sup>a</sup> Gen	i9	i7	i5
■ 11 <sup>a</sup> Gen	224	182	134
■ 10 <sup>a</sup> Gen	251	251	224
	241	190	150

■ 12<sup>a</sup> Gen ■ 11<sup>a</sup> Gen ■ 10<sup>a</sup> Gen

# **MICROPROCESADOR**

# **OVERCLOKING**

# MICROPROCESADOR OVERCLOKING



- Acción de **aumentar la frecuencia de reloj** de un componente, llevándola a una **velocidad mayor** de la que fue diseñada para funcionar.
- Generalmente se aplica a la **CPU** o GPU, aunque también se pueden otros componentes de hardware.
- Hace que un componente realice **más operaciones por segundo**, pero también producirá **más calor**.
- Aprovecha el **potencial reservado que el fabricante no está dispuesto a certificar**.

## T4. EJERCICIO 2



**Dado el procesador dado en clase indica:**

- 1. Foto y link al procesador.
- 2. Nombre del procesador.
- 3. Modelo.
- 4. Año de lanzamiento.
- 5. Arquitectura.
- 6. Tamaño y número de transistores.
- 7. N° de núcleos.
- 8. Tamaño de palabra de la arquitectura.
- 9. Juego de instrucciones soportados.
- 10. Frecuencia de reloj.
- 11. Tamaño de cache (L1,L2,L3).
- 12. Controladores de memoria.
- 13. ¿Dual Channel?
- 14. ¿Virtualización?
- 15. ¿Overclocking?
- 16. Consumo energético.

## T4. EJERCICIO 3



**Dado el procesador dado en clase indica:**

1. Foto y link al procesador.
2. Nombre del procesador.
3. Modelo.
4. Año de lanzamiento.
5. Arquitectura.
6. Tamaño y número de transistores.
7. N° de núcleos.
8. Tamaño de palabra de la arquitectura.
9. Juego de instrucciones soportados.
10. Frecuencia de reloj.
11. Tamaño de cache (L1,L2,L3).
12. Controladores de memoria.
13. ¿Dual Channel?
14. ¿Virtualización?
15. ¿Overclocking?
16. Consumo energético.

## T4. EJERCICIO 4



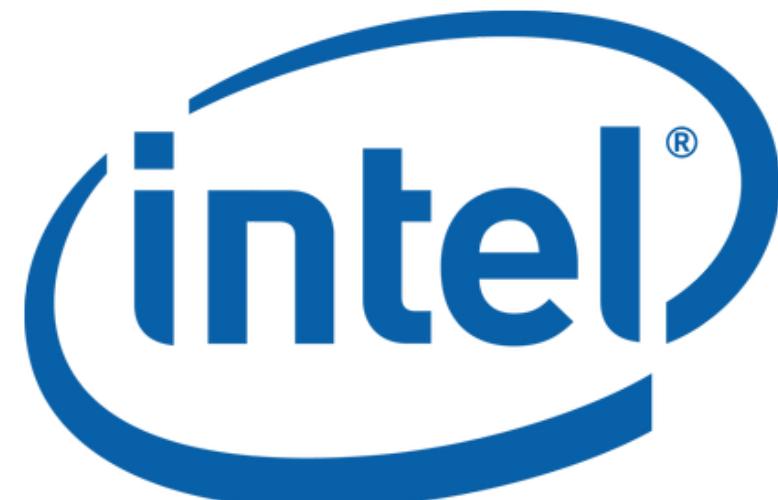
**Dado el procesador dado en clase indica:**

- 1. Foto y link al procesador.
- 2. Nombre del procesador.
- 3. Modelo.
- 4. Año de lanzamiento.
- 5. Arquitectura.
- 6. Tamaño y número de transistores.
- 7. N° de núcleos.
- 8. Tamaño de palabra de la arquitectura.
- 9. Juego de instrucciones soportados.
- 10. Frecuencia de reloj.
- 11. Tamaño de cache (L1,L2,L3).
- 12. Controladores de memoria.
- 13. ¿Dual Channel?
- 14. ¿Virtualización?
- 15. ¿Overclocking?
- 16. Consumo energético.

# FABRICANTES



arm\*

The word "arm" is written in a large, blue, lowercase sans-serif font. A small blue asterisk (\*) is positioned above the letter "m".

\* ARM no **fabrica procesadores** por sí misma, sino que **se dedica a diseñar** la tecnología y desarrollar el estándar para luego licenciarla a otros fabricantes.

# MICROPROCESADORES DE ESCRITORIO



**AMD. RYZEN.**



- 2016. Línea de micro**procesadores x86** para plataformas de **escritorio**.
- **Arquitectura Zen.** (**Chiplet**, Zeppelin)
- **Reloj** entre 3,0 GHz - 4,8 GHz.
- Hasta **64 núcleos** y 128 hilos. **MOSFET** 14 - 7 nm.
- 4 Generaciones. (Zen, Zen+, Zen 2, Zen3)
- **Gamas:** Ryzen 3, 5, 7 y 9
- **10.780 millones de transistores.** (Zen 3)



# RYZEN. GAMAS

Ryzen 3 3200G



Ryzen 5 5600G



Ryzen 7 5800X



Ryzen 9 5900X



**3,6 - 4 GHz  
4 cores, 8 Hilos  
ZIF AM4  
MOSFET 12 nm  
4MB Caché**

**3,9 GHz – 4,4 GHz  
6 cores, 12 Hilos  
ZIF AM4  
MOSFET 7 nm  
16MB Caché**

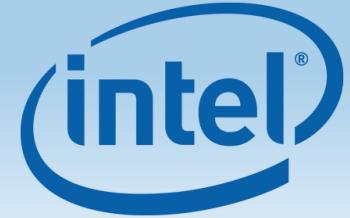
**3,8 – 4,7 GHz  
8 cores, 16 Hilos  
ZIF AM4  
MOSFET 7 nm  
32MB Caché**

**3,6 – 4,8 GHz  
12 cores, 24 Hilos  
ZIF AM4  
MOSFET 7 nm  
64MB Caché**

Modelo	Fecha de lanzamiento y precio	Proceso de Fabricación	Núcleos (hilos)	Frecuencia de reloj (GHz)		Caché Nota1			Zócalo (Socket)	Líneas PCIe	Soporte de memoria	TDP	Dissipador térmico
				Base	Boost	L1	L2	L3					
Segmento general													
Ryzen 5 5600X <sup>9</sup>	5 de noviembre de 2020 US \$299	TSMC 7FF	6 (12)	3,7	4,6	32 KiB instrucciones 32 KiB datos por núcleo	512 KiB por núcleo	32 MiB	AM4	24	DDR4-3200 doble-canal	65 W	Wraith Stealth
Segmento rendimiento													
Ryzen 7 5800X <sup>10</sup>	5 de noviembre de 2020 US \$449	TSMC 7FF	8 (16)	3,8	4,7	32 KiB instrucciones 32 KiB datos por núcleo	512 KiB por núcleo	32 MiB	AM4	24	DDR4-3200 doble-canal	105 W	
Segmento entusiasta													
Ryzen 9 5900X <sup>11</sup>	5 de noviembre de 2020 US \$549	TSMC 7FF	12 (24)	3,7	4,8	32 KiB instrucciones 32 KiB datos por núcleo	512 KiB por núcleo	64 MiB	AM4	24	DDR4-3200 doble-canal	105 W	
Ryzen 9 5950X <sup>12</sup>	5 de noviembre de 2020 US \$799	TSMC 7FF	16 (32)	3,4	4,9	32 KiB instrucciones 32 KiB datos por núcleo	512 KiB por núcleo	64 MiB	AM4	24	DDR4-3200 doble-canal	105 W	



# INTEL. GAMAS.



- 2008. Línea de microprocesadores **x86** para plataformas de **escritorio**.
- **Múltiples arquitecturas.** (**Chiplet, big.LITTLE**)
- **Reloj** entre 3,2 GHz - 5,2 GHz.
- Hasta **16 núcleos** y 32 hilos. **MOSFET** 14 - 10 nm.
- 12 Generaciones. Última: **Alder Lake**.
- **Gamas:** i3, i5, i7 e i9
- **14.200 millones de transistores.**



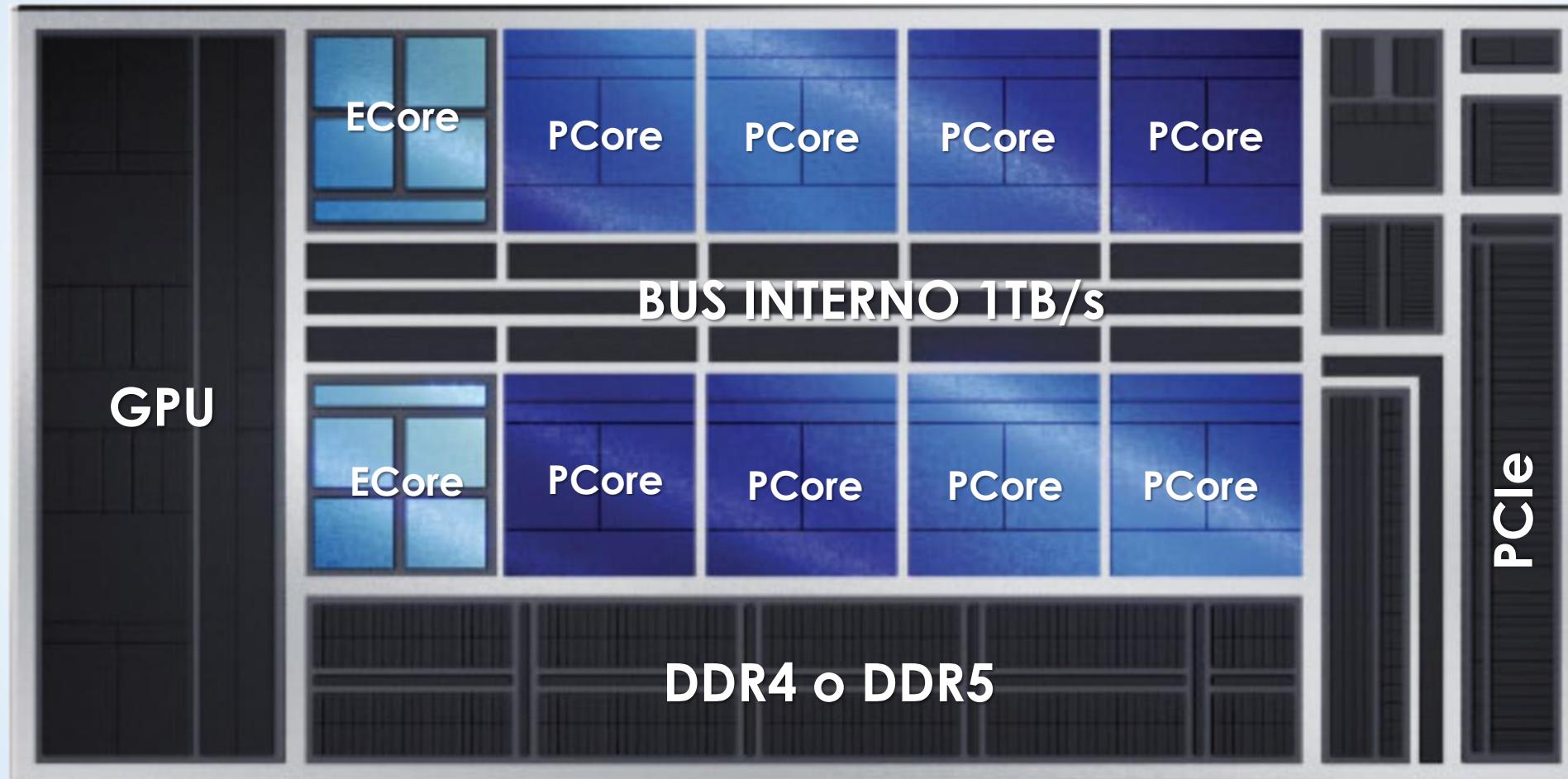
# Alder Lake

## Efficient Core

## Performance Core

**INTEL**  
**Xe**

**GPU**



**CONTROLADOR MEMORIA P. - 64 GB/s**



# INTEL. GAMAS

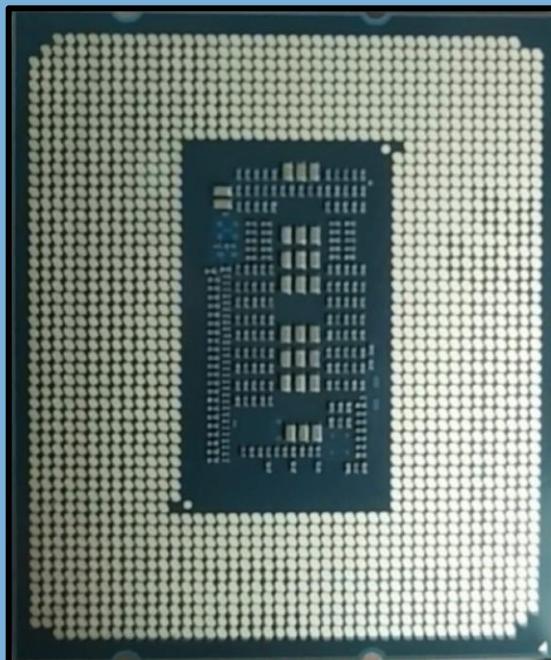
Intel Core i3-10300



Intel Core i5-12600K



Intel Core i7-12700K



Intel Core i9-12900K



**3,7 – 4,4 GHz**  
**4 cores, 8 Hilos**  
**LGA 1200**  
**MOSFET 14 nm**  
**8MB Caché**

**3,6 – 4,9 GHz**  
**6 Pcores - 4 Ecore**  
**LGA 1700**  
**MOSFET 10 nm**  
**20MB Caché**

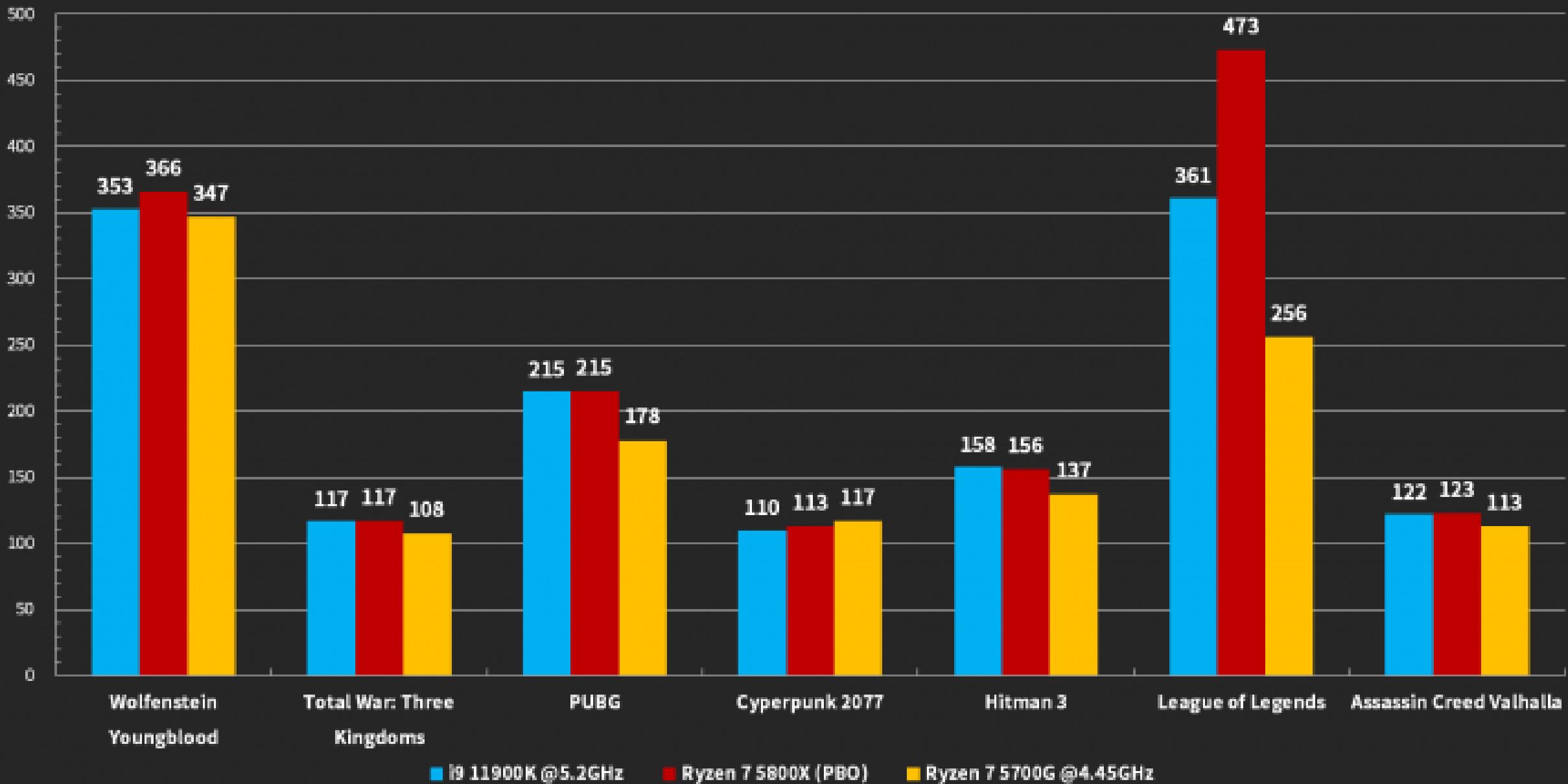
**3,6 - 5 GHz**  
**8 Pcores - 4 Ecore**  
**LGA 1700**  
**MOSFET 10 nm**  
**25MB Caché**

**3,2 – 5,2 GHz**  
**8 Pcores - 8 Ecore**  
**LGA 1700**  
**MOSFET 10 nm**  
**30MB Caché**

INTEL CORE GEN.12	i5-12600KF	i5-12600K	i7-12700KF	i7-12700K	i9-12900KF	i9-12900K
Núcleos alto rendimiento	6	6	8	8	8	8
Núcleos alta eficiencia	4	4	4	4	8	8
Núcleos totales	10	10	12	12	16	16
Hilos	16	16	20	20	24	24
Frec. alta eficiencia	2,8 GHz	2,8 GHz	2,7 GHz	2,7 GHz	2,4 GHz	2,4 GHz
Frec. alto rendimiento	3,7 GHz	3,7 GHz	3,6 GHz	3,6 GHz	3,2 GHz	3,2 GHz
Gráficos integrados	-	G 770	-	G 770	-	G 770
Máximo RAM	128 GB	128 GB	128 GB	128 GB	128 GB	128 GB
Alimentación	125W	125W	125W	125W	125W	125W
Aliment. modo turbo	150W	150W	190W	190W	241W	241W

Higher is Better

## Game benchmark (1080p) - AVG FPS



■ i9 11900K @ 5.2GHz ■ Ryzen 7 5800X (PBO) ■ Ryzen 7 5700G @ 4.45GHz

# MICROPROCESADORES CPU SERVIDORES





# CPU SERVIDORES

- Encendida **365 días al año.**
- **Test** de calidad mucho más **exigentes.**
- Superan el corte es muchos menos.
- Mayor cantidad de **núcleos.**
- Velocidad de **reloj inferior** que en **escritorio.**
- Sin overclocking.
- **Sin GPU ni coprocesadores instalados.**

**Intel Atom** es una línea de procesador es de **ultra-baja tensión** x86.

Serie anterior a Xeon.

## CPU INTEL

### Intel Atom C3900



**3657 Pines**  
**8 núcleos, 8 hilos**  
**2,6 GHz**  
**4MB Caché**

## SERVIDORES

### Xeon Platinum 8276



**3657 Pines**  
**28 núcleos, 56 hilos**  
**2,2 GHz**  
**38MB Caché**

**Xeon** es una familia de procesadores para servidores y Macintosh.

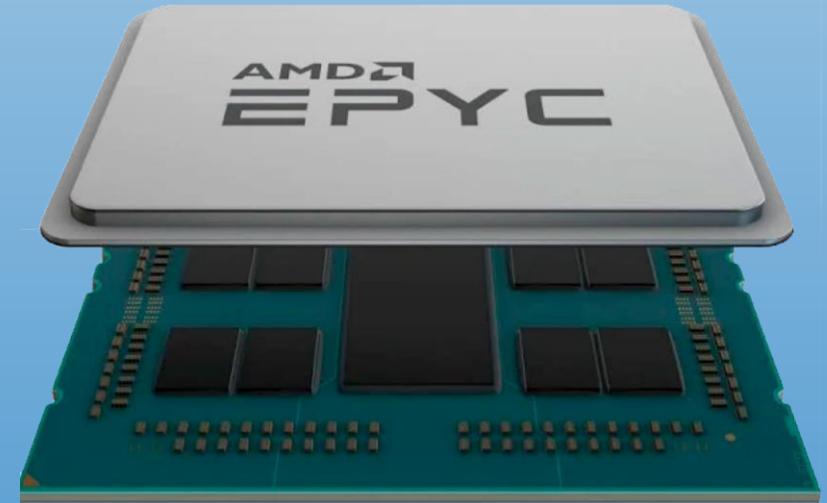
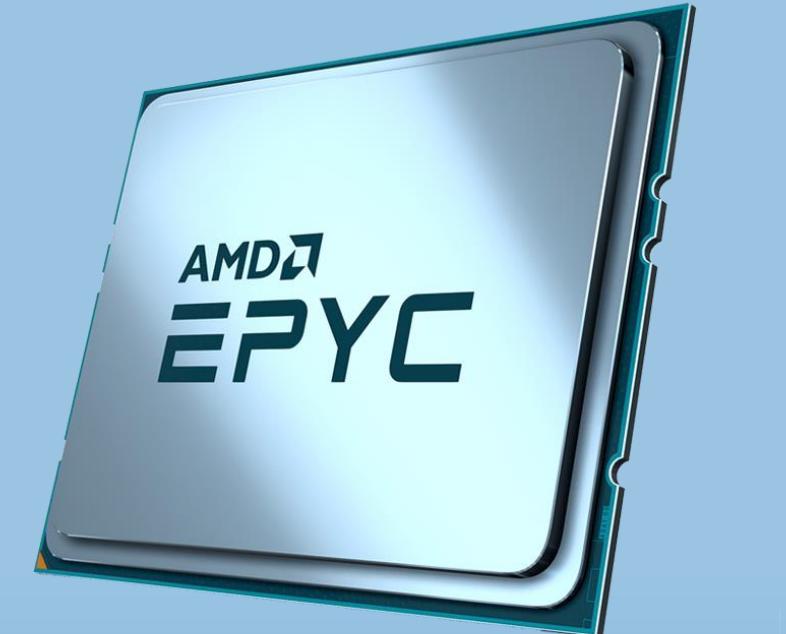
Basado en **Cascade Lake-X** x86.

# SERIE EPYC

- AMD **EPYC 7763, 2.45Ghz.**
- Socket **SP3.** 4094 contac.
- **64 núcleos y 128 hilos.**
- Virtualización cifrada segura.
- 3 Generaciones.

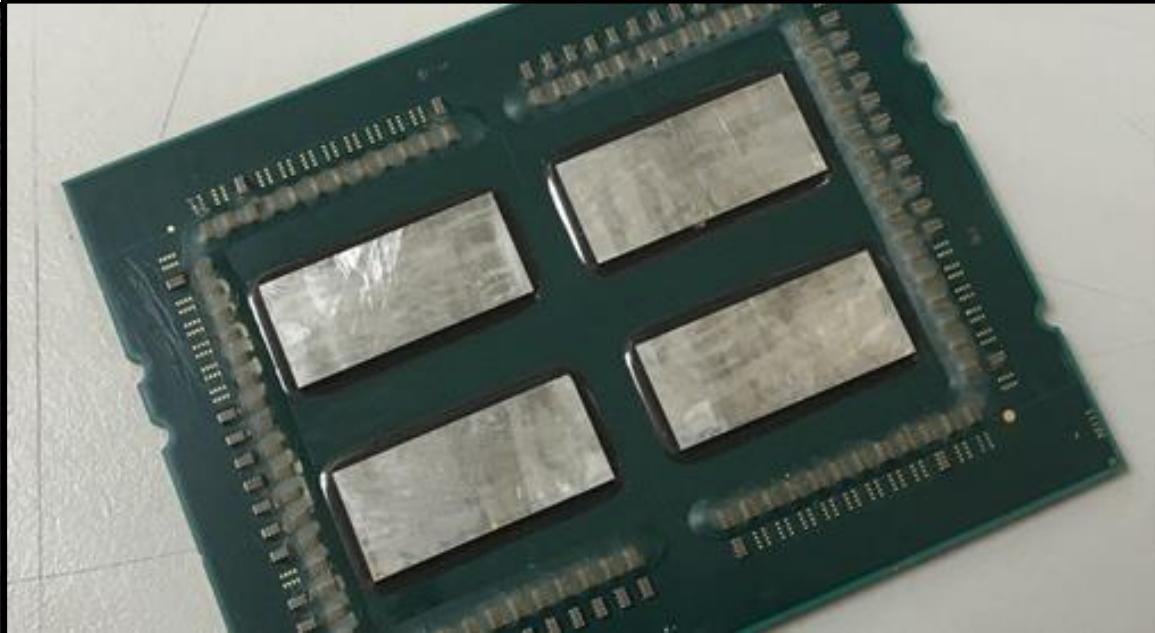
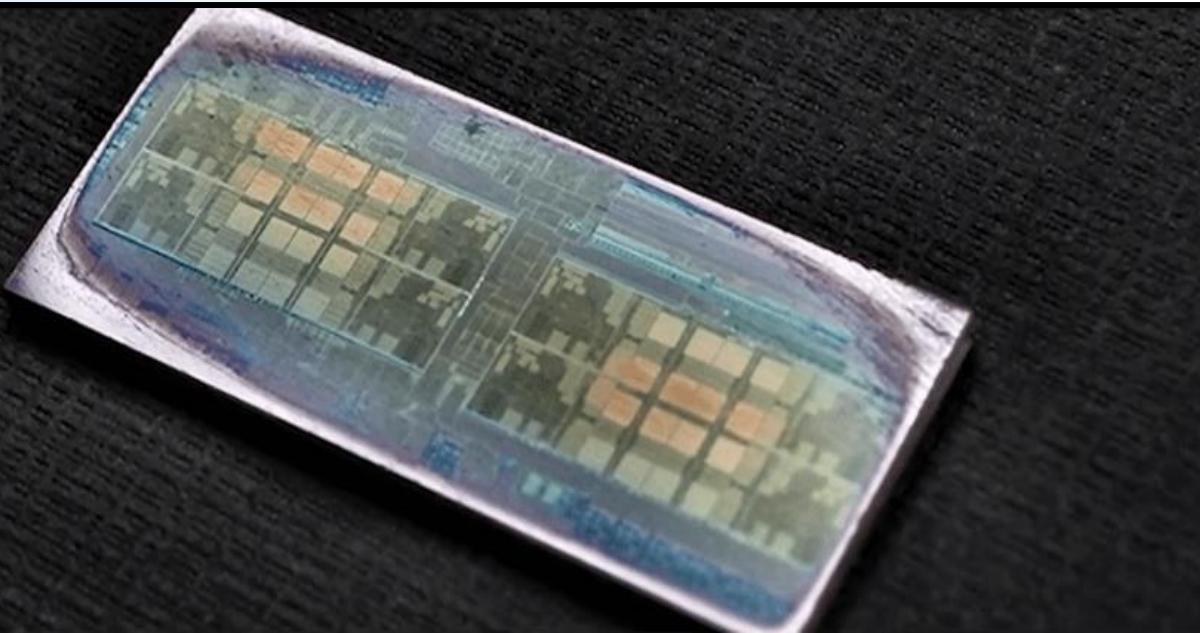
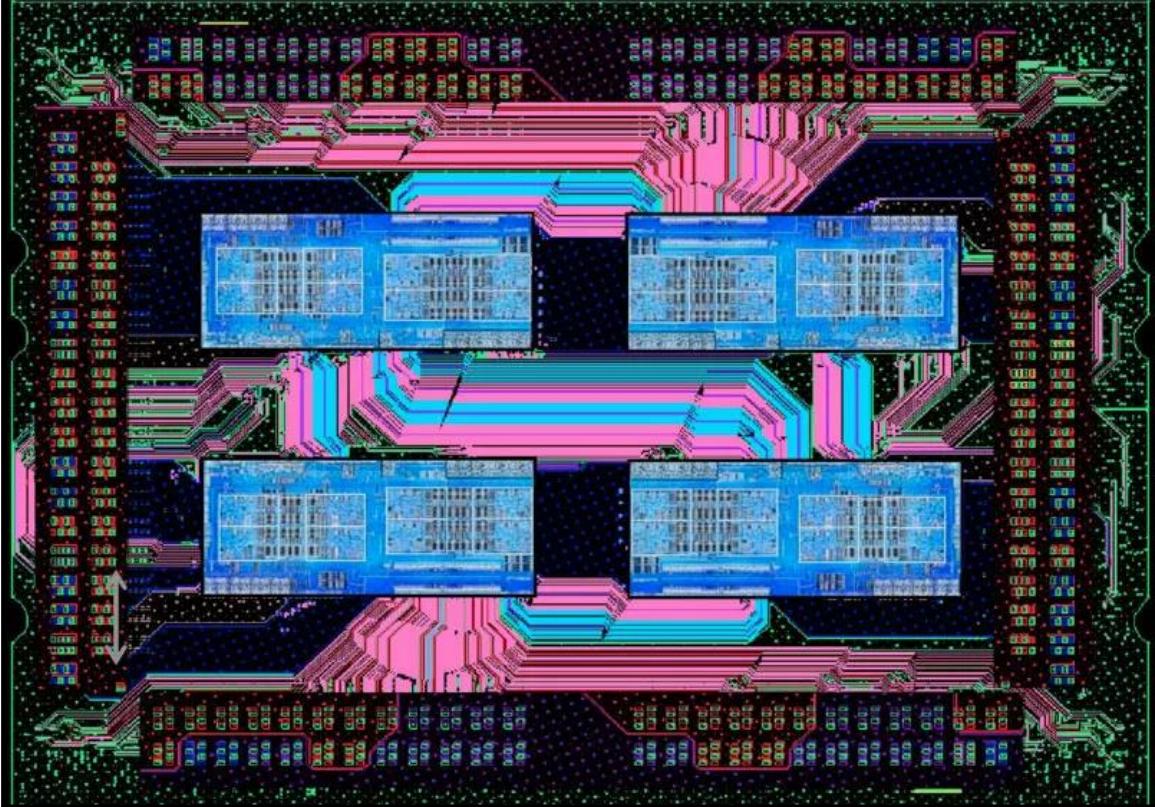


8.786,94 € 10.632,20 €  
Sin IVA Con IVA

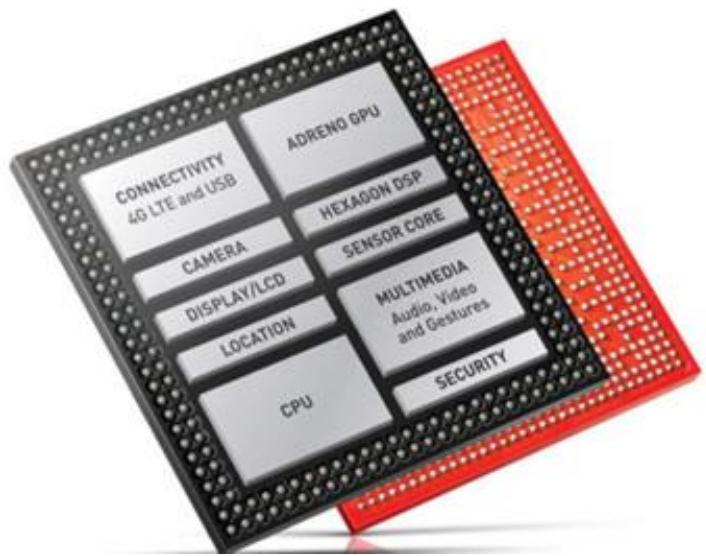


# ZEPPELIN – INFINITY FABRIC

**Infiny Fabric** es un sistema de **interconexión** de **CPUs** de última generación **AMD RYZEN** para servidores.



# MICROPROCESADOR PROCESADORES MÓVILES



# MICROS MÓVILES. MARCAS

MediaTek  
Dimensity 

QUALCOMM®



Kirin

Samsung  
Exynos  
PROCESSOR



# CPU MÓVILES. ARQUITECTURA

- Arquitectura **ARM**. Advanced RISC Machines.
- Basada en instrucciones **RISC**.
- **Núcleos Big Little**.
- **Menos consumo** energético y **menos calor**.
- Usados en teléfonos y tablets.
- **Obleas** fabricados por las marcas.

arm

# ARM. SoC



- Sistema que **integra** a una **CPU** con **componentes** que normalmente estarían en chips externos a este.
- **Con x86** no se puede realizar ajustes en el diseño.
- Con ARM cualquier **fabricante** **puede incorporar al chip lo que quiera** y realizar ajustes de arquitectura.
- Permite construir chips a medida.

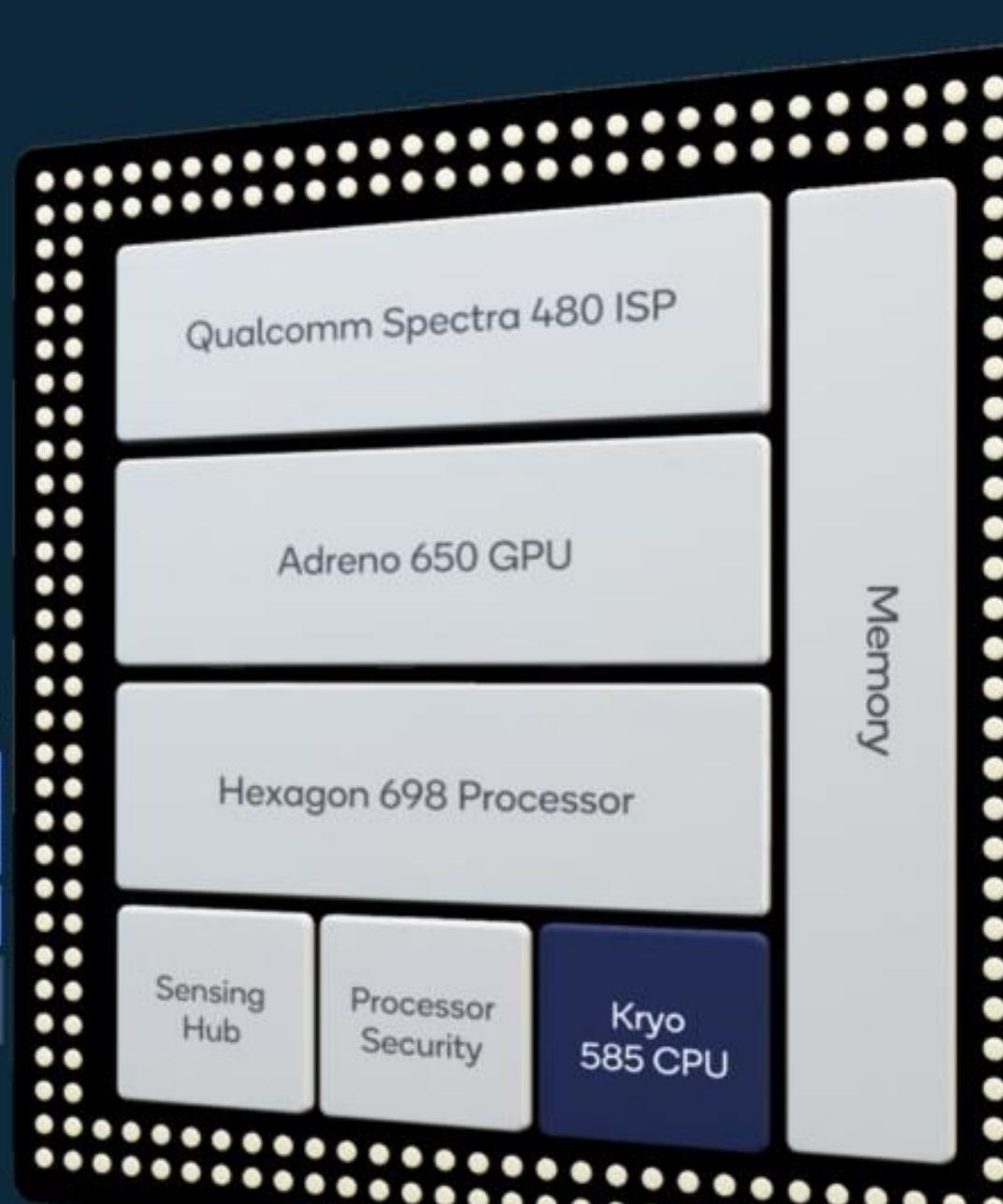
# Snapdragon 865

CPU Kryo 585

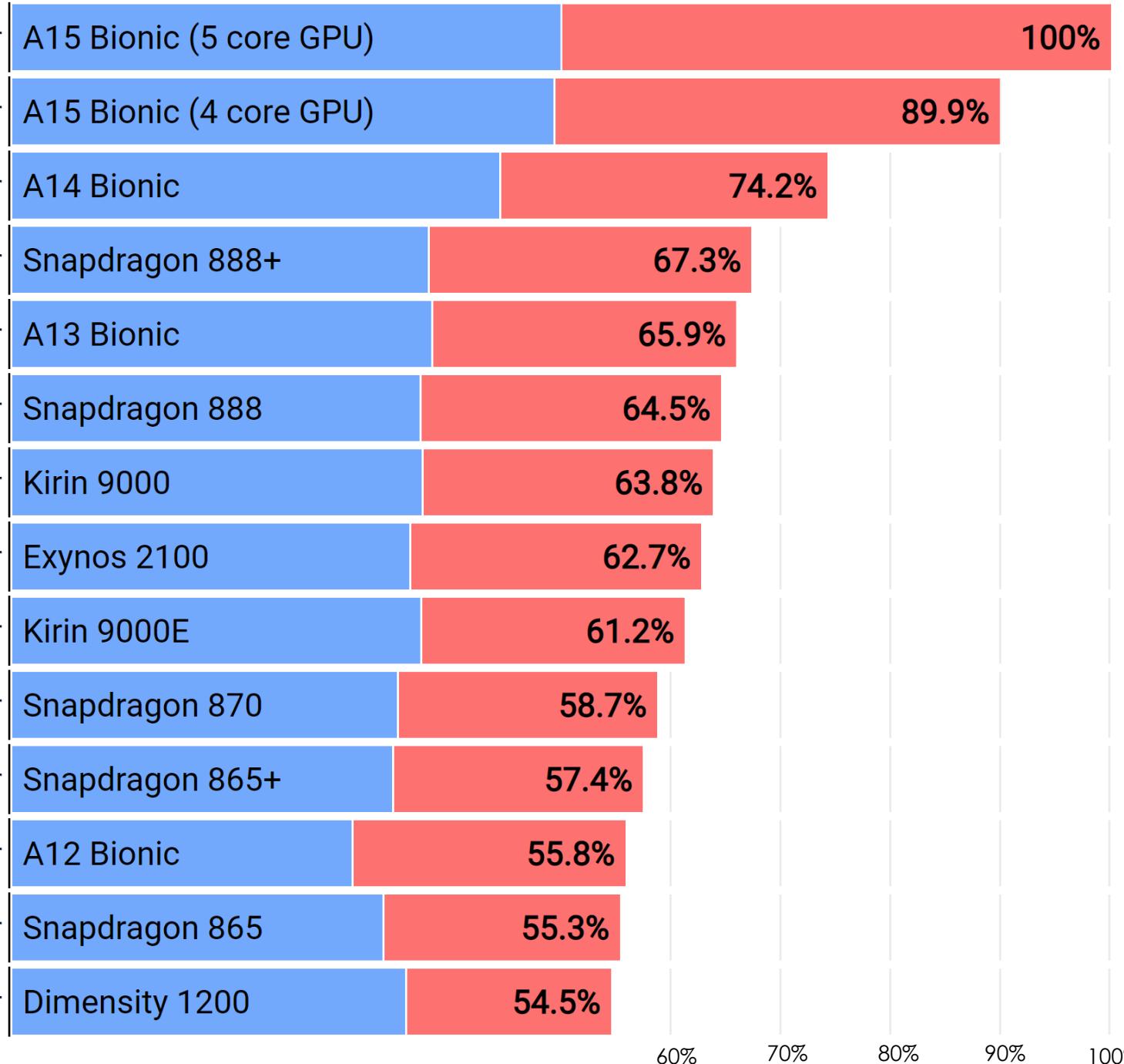
Núcleos Cortex-A77 y A55



SoC



# SoC MÁS POTENTES 2021





# ARM. SoC

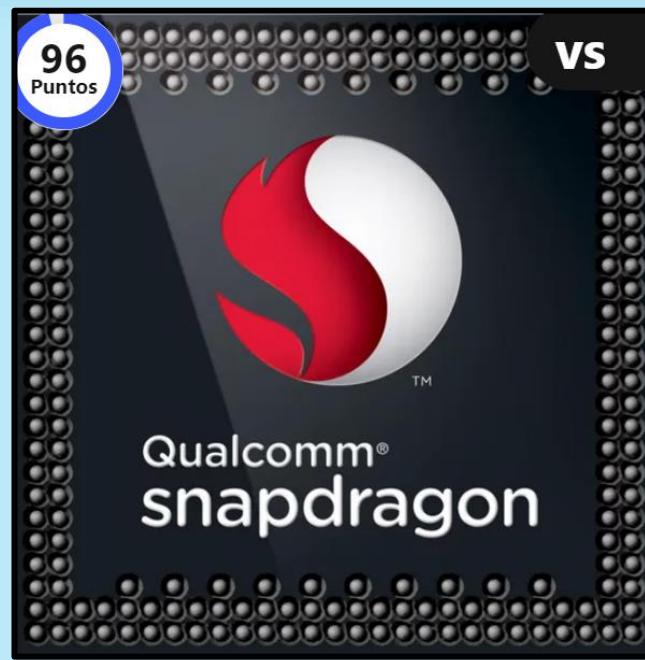
## VENTAJAS:

- Ahorro energético y de espacio.
- Temperatura.

## DESVENTAJAS:

- Complejidad del diseño.
- Precio.

## SNAPDRAGON 870



Velocidad CPU  
**1 x 3.2 , 3 x 2.4  
4 x 1.8 GHz.**

Vel. RAM **2750MHz**  
**MOSFET 7nm**  
Núcleos CPU: **8**

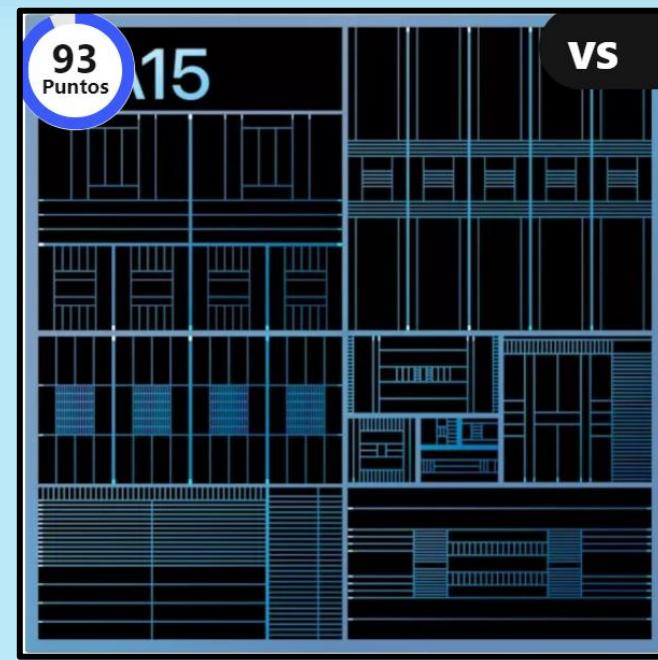
## DIMENSITY 1200



Velocidad CPU  
**1 x 3 , 3 x 2.6  
4 x 2 GHz.**

Vel. RAM **4266MHz**  
**MOSFET 6nm**  
Núcleos CPU: **8**

## A15 BIONIC



Velocidad CPU  
**2 x 3.2 y 4 x  
1.8 GHz**

Vel. RAM **2750MHz.**  
**MOSFET 5nm**  
Núcleos CPU: **6**

## T4. EJERCICIO 5



Busca un procesador compatible con los sockets 1155, 1200, 2066 y AM4.

Y haz una comparativa entre los procesadores elegidos en base a:

- Modelo del procesador.
- Velocidad del procesador.
- Número de núcleos.
- Voltaje requerido.
- Tipo de cache.
- Elementos integrados en el procesador.





# BIBLIOGRAFÍA:

1. Montaje y mantenimiento de equipos. Mc Graw Hill.
2. Nate Gentile. Canal de Youtube.
3. [www.profesionalreview.com](http://www.profesionalreview.com)
4. [www.elchapuzasinformatico.com](http://www.elchapuzasinformatico.com)
5. [www.hardzone.es](http://www.hardzone.es)
6. Mantenimiento y Montaje de Equipos Informáticos:  
[Wikibooks.org](http://Wikibooks.org)
7. Fotos Google
8. Wikipedia

