Lab. 12: Somador BCD (Síntese)

Lista de Material

- 2 Cls 74LS83 (Somador binário);
- 1 CI 74LS08 (Portas AND);
- 1 CI 74LS32 (Portas OR);
- 2 módulos Display de 7-Segmentos;
- 1 resistor de 330 Ω ;
- [1 chave DIP de 8 posições;]
- [8 resistores de $1K\Omega$ ou uma rede resistiva de $8 \times 1K\Omega$ ou $10K\Omega$
- Fonte Alimentação saída TTL (5 Volts @ 5%);

Obs.: Itens marcados entre "[]" são opcionais.

Objetivos

Primeira parte: Usar o Cl Somador 7483 para comprovar a soma binária de palavras de 4 bits.

Segunda parte: Acrescentar o circuito de "correção" para gerar soma com código BCD válido (2 displays de 7 segmentos). Ou seja, corresponde ao circuito interno de um Somador BCD.

2 Fundamentos Teóricos

Neste laboratório será utilizado o Cl 7483, que é um somador binário completo de 4 bits com propagação acelerada de carry. A pinagem deste CI é mostrada na figura à seguir.

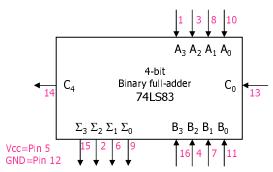


Figura: Pinagem do 74LS83.

O CI 7483 é capaz de realizar as seguintes operações aritméticas:

Parte Prática 3

3.1 Primeira Parte: Somador Binário

- 3.a) Montar o circuito mostrado na figura 1(1a-parte) (sem a necessidade da chave DIP para acelerar o processo da montagem; neste caso, também não será necessário usar a rede resistiva de $8\times$ resistores de $1K\Omega$; simplesmente estabeleça os níveis lógicos completando com jumpers ao +Vcc ou GND conforme o caso).
- 3.b) Realizar a soma dos números 3+6. No display (saída da 1a-parte) deve surgir o número "9". Simule (antes) no papel a operação sendo realizada:

3.c) Realizar a soma dos números 7 + 6. Por que desta vez surge um caractere estranho no Display? Simule (antes) no papel a operação sendo realizada:

$$\begin{array}{ccccc}
A & 7_{(10)} & \frac{}{0111_{(2)}} & \leftarrow & \frac{\text{Reservado para}}{\text{bits de Carry}} \\
+B & +6_{(10)} & +0110_{(2)} & & & \\
\hline
S & -(10) & -(2) & & & & \\
\end{array}$$

3.2 Segunda Parte: Somador BCD

Obs.: Note que para continuar a 2a-parte não é necessário se desmontar o circuito já montado na parte 1 (anterior)!

3.d) Monte o restante do circuito mostrado na figura 1, ele inclui um circuito de correção para o circuito montando anteriormente (figura 1). Note o que ocorre quando somamos $0111_{(BCD)} + 0110_{(BCD)}$ (7+6):

Carry para próximo dígito BCD (o das dezenas)

Note que o circuito de correção(*) adiciona $+6_{(10)}$ ao resultado da primeira soma realizada (primeira parte do laboratório: somador binário), mas apenas no caso da primeira soma ultrapassar o valor $9_{(10)}$. Desta forma é gerado um código BCD válido e gerado o sinal de "carry-out" do Somador BCD que, no caso deste experimento, é usado para gerar o "1" no display de dezenas. Note que a correção é necessária somente quando o resultado da primeira soma $\acute{e} > 9_{(10)} \ (> 1001_{(2)});$ ou seja, quando Σ_3 estiver ativado E (leia-se AND) quando tanto Σ_2 OU (leia-se OR) Σ_1 estiverem em nível lógico alto (circuito de detecção formado pelos Cls 7432 e 7408). Note que o próprio circuito de detecção ligado às saídas $\Sigma_3\Sigma_2\Sigma_1$ do primeiro somador, é usado para gerar o código binário $0110_{(2)}$ necessário para somar mado +0. Perceba também que o maior valor que poderá ser surgir nos displays é 9+9=18.

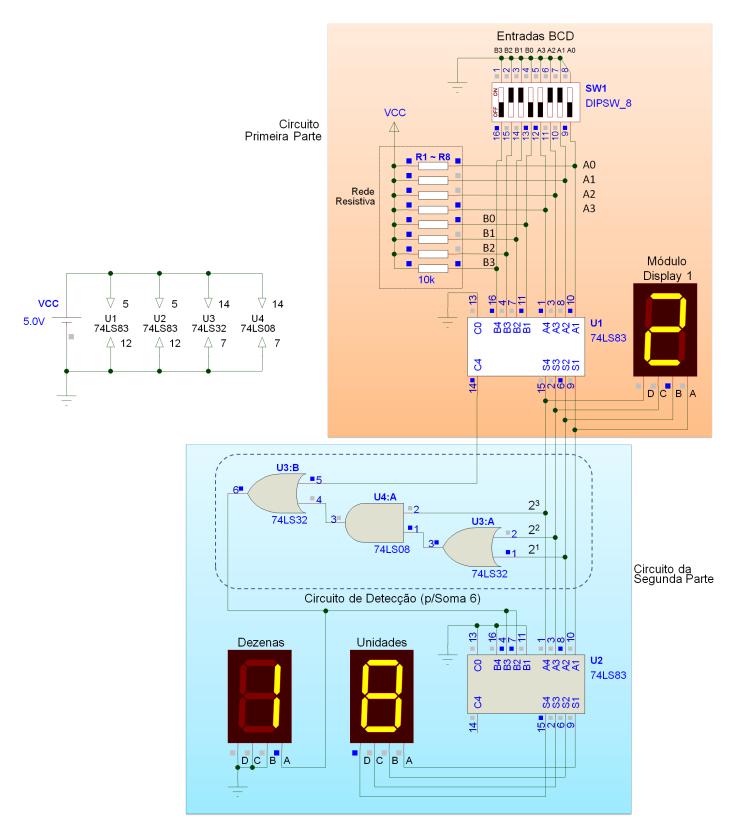


Figura 1: Montagem prevista para este laboratório.