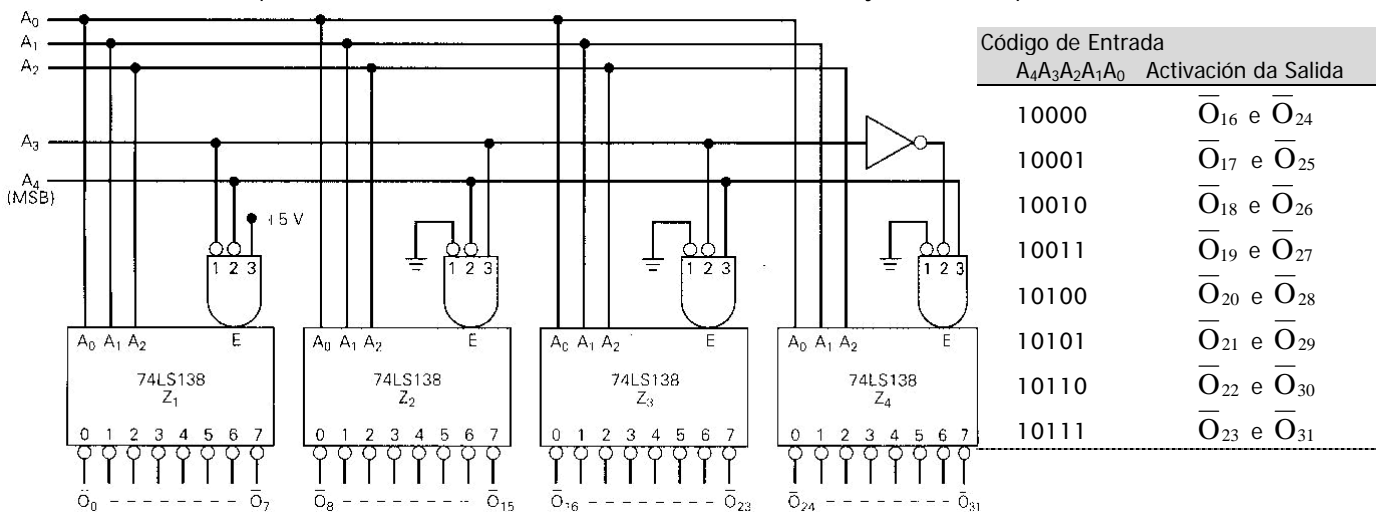


4ª Lista de Ejercicios
1ª Prueba

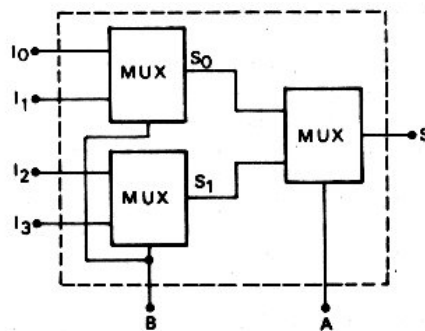
Sistemas Digitales

Prof. Fernando Passold
(Problemas)

- 1) Use el IC 74LS138 (DEC 3/8) para montar un circuito decodificador de 1 hasta 32 líneas de salida (32 salidas).
- 2) Use el IC 74HC151 (MUX-8) para montar un circuito multiplexor de 16 entradas, usando además solamente mas una porta inversora y una porta OR.
- 3) Use un IC Multiplexor para generar la siguiente función lógica: $Z = \overline{A}\overline{B}\overline{C} + \overline{A}B\overline{C} + ABC$.
- 4) El IC Decodificador 7442 no tiene una entrada de ENABLE (habilitación). Entretanto, podemos adaptarlo para operar como un decodificador de 1-para-8 líneas si no usamos las portas \overline{O}_8 y \overline{O}_9 y si usamos la entrada D como una entrada de ENABLE. Demuestre a través del circuito 7442 (DEC 1-para-10) como este puede ser arreglado para trabajar como un DEC de 1-para-8 y además explique como la entrada D va habilitar o deshabilitar las salidas.
- 5) Como se puede usar el IC 74LS138 (DEC 1-para-8) para formar un Decodificador de 1-para-16 ?
- 6) Um técnico usando el circuito de la figura abajo descubrió que el circuito noo está funcionando bien para algunos códigos de entrada que fueran colectados en la tabla al lado. Examine esta tabla y determine la probable causa del defecto.

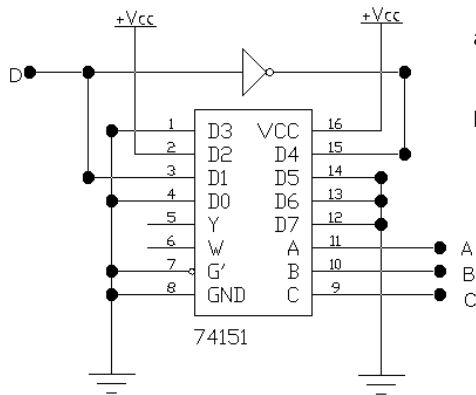


- 7) El circuito da figura abajo usa 3 multiplexores de 2 entradas. Determine la función de salida realizada por este circuito.



- 8) Use la misma idea del problema anterior (7) para arreglar algunos multiplexores de 1-para-8 (74151) para formar un multiplexor mayor de 1-para-64.
- 9) Mostré como 2 ICs 74157 (4 × MUX 1-para-4) y un IC 74151 (MUX 1-para-8) pueden ser arreglados para formar un multiplexor sin necesidad de usar cualquiera lógica adicional. Enumere las entradas de I_0 até I_{15} para mostrar como ellas corresponden al código de entrada.
- 10) Mostré como un IC 74151 (MUX de 1-para-8) pode ser usado para generar la siguiente función lógica: $Z = AB + BC + AC$.
- 11) Mostré como un multiplexor de 16 entradas como el IC 74150 pode ser usado para generar la función: $Z = \overline{A}\overline{B}CD + BCD + \overline{A}BD + ABCD$.

- 12) El circuito da figura a seguir demuestra como un multiplexor de 8 entradas puede ser usado para generar una función lógica de 4 entradas mismo que el MUX tiene solamente 3 entradas de selección. Tres de las variables de entrada A, B e C son conectadas a los pines de selección. La cuarta variable, D y su inversa, \bar{D} , son conectados de forma a seleccionar los dados de entrada de este multiplexor como requiere la función lógica deseada para este circuito. Las otras entradas de dados del MUX son conectadas al nivel lógico ALTO o BAIXO conforme requerido para desempeñar la función lógica deseada.



- Monte una tabla verdad que demuestre la salida Z referente a las 16 posibles combinaciones de las variables de entrada;
- Escriba una expresión lógica en la forma de suma-de-productos para Z y simplifique esta expresión para percibir que:

$$Z = \bar{C}\bar{B}\bar{A} + D\bar{C}\bar{B}A + \bar{D}C\bar{B}\bar{A}$$

- 13) El método usado por la figura anterior puede ser usado para generar una función lógica para 4 variables si fueren seguidos los siguientes pasos:

- Monte la tabla verdad para desempeñar la función lógica deseada teniendo Z como la salida del circuito.
- Escriba la expresión para Z en la forma de suma-de-productos; no haga simplificaciones. Por ejemplo,

$$Z = DC\bar{B}\bar{A} + \bar{D}C\bar{B}\bar{A} + DC\bar{B}A + \bar{D}C\bar{B}A + \bar{D}C\bar{B}\bar{A} + \bar{D}C\bar{B}A$$

- Observe los términos donde ocurren las mismas combinaciones de C, B y A y amplíe:

$$Z = DC\bar{B}\bar{A} + C\bar{B}\bar{A}(\bar{D} + D) + \bar{C}\bar{B}\bar{A}(\bar{D} + D) + \bar{D}C\bar{B}\bar{A}$$

$$Z = DC\bar{B}\bar{A} + C\bar{B}\bar{A} + \bar{C}\bar{B}\bar{A} + \bar{D}C\bar{B}\bar{A}$$

- Considere aquellos términos que contengan solamente C, B y A en la forma normal o complementada. Para cada uno de estos, conecte la respectiva entrada de datos del MUX al nivel lógico ALTO:

$C\bar{B}\bar{A} \rightarrow$ Conecte ALTO a la entrada I_6 .

$\bar{C}\bar{B}\bar{A} \rightarrow$ Conecte ALTO a la entrada I_3 .

- Considere los términos que contengan la variable D. Conecte las variables D y \bar{D} en la entrada del MUX que corresponda a las variables $C\bar{B}\bar{A}$:

$DC\bar{B}\bar{A} \rightarrow$ Conecte D a la entrada I_5 .

$\bar{D}C\bar{B}\bar{A} \rightarrow$ Conecte \bar{D} a la entrada I_1 .

- Conecte las entradas restantes del MUX para el nivel lógico BAIXO.
 - Verifique el circuito de la figura del problema anterior usando este método.
 - Use este método para implementar la función que produzca nivel lógico ALTO solamente cuando las 4 variables de entrada se encuentren en el mismo nivel lógico o cuando las variables B y C se encuentren en niveles lógicos diferentes.

- 14) Para cada declaración abajo, indique cuando esta se refiere a un Decodificador, Codificador, un MUX o un DEMUX:

- Tiene mas entradas que salidas.
- Usa entradas de Selección (SELECT).
- Puede ser usado para conversión paralelo-para-serie.
- Produce un código binario en sus salidas.
- Solamente una de sus salidas puede estar activa a cada instante de tiempo.
- Puede ser usado para direccionar un sinal de entrada para una de sus varias salidas.
- Puede ser utilizado para generar funciones lógicas arbitrarias.

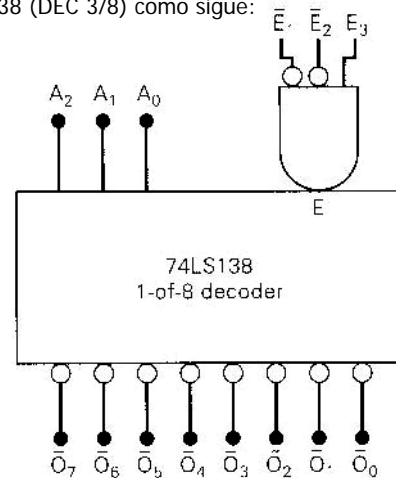
- 15) Demuestre como el IC Decodificador 7442 puede ser usado como un DEMUX de 1-para-8.

16) Considere las formas de onda aplicadas en la entrada del IC 74LS138 (DEC 3/8) como sigue:

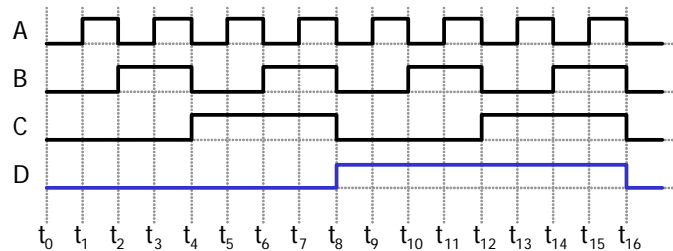
$A \rightarrow A_0$ $B \rightarrow A_1$ $C \rightarrow A_2$ $D \rightarrow E_3$

\bar{E}_1	\bar{E}_2	E_3	Outputs
0	0	1	Respond to input code $A_2A_1A_0$
1	X	X	Disabled – all HIGH
X	1	X	Disabled – all HIGH
X	X	0	Disabled – all HIGH

(b)



Los pines \bar{E}_1 e \bar{E}_2 están conectados a nivel BAIXO. Dibuje las formas de onda para las salidas $\bar{O}_0, \bar{O}_3, \bar{O}_6$ e \bar{O}_7 .



17) Usando solamente 2 ICs 74154 (DEC 4/16), monte un Decodificador con 32 salidas.

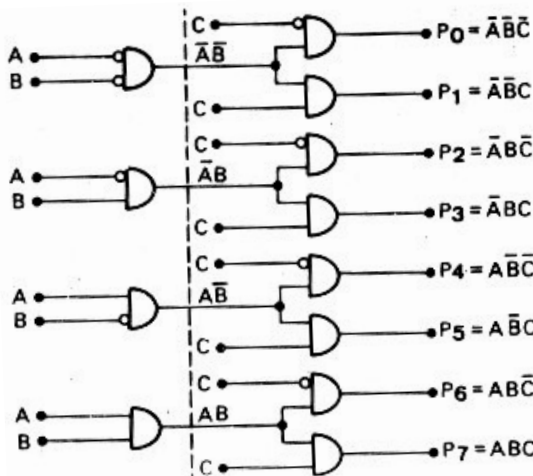
18) Usando solamente 2 ICs 74154 (DEC 4/16), monte un DEMUX con 32 salidas (ver Pág. **Error! Marcador no definido.**)

Use el 74154 (DEC 4/16) para generar la siguiente función lógica: $F_{a,b,c,d} = \sum_m(1,3,6,7,10)$. Necesita de porta lógica adicional.

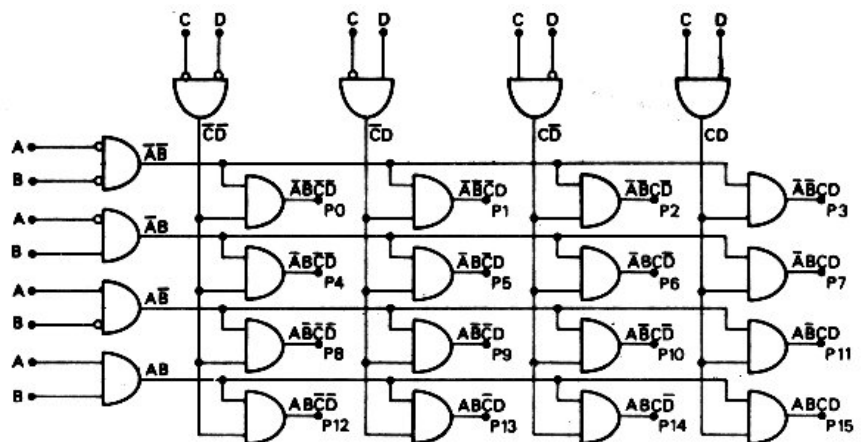
19) Monte un MUX de 16 canales usando apenas ICs 74151 (MUX-8), sin usar portas lógicas adicionales.

20) Demuestre cómo arreglaría un DEMUX para 2 bits de salida, para seleccionar una línea de datos compuesta de 2 palabras de 8 bits, usando apenas 2 ICs 74151 (MUX-8).

21) Analizando los circuitos abajo, identifíque el tipo de función que están realizando.

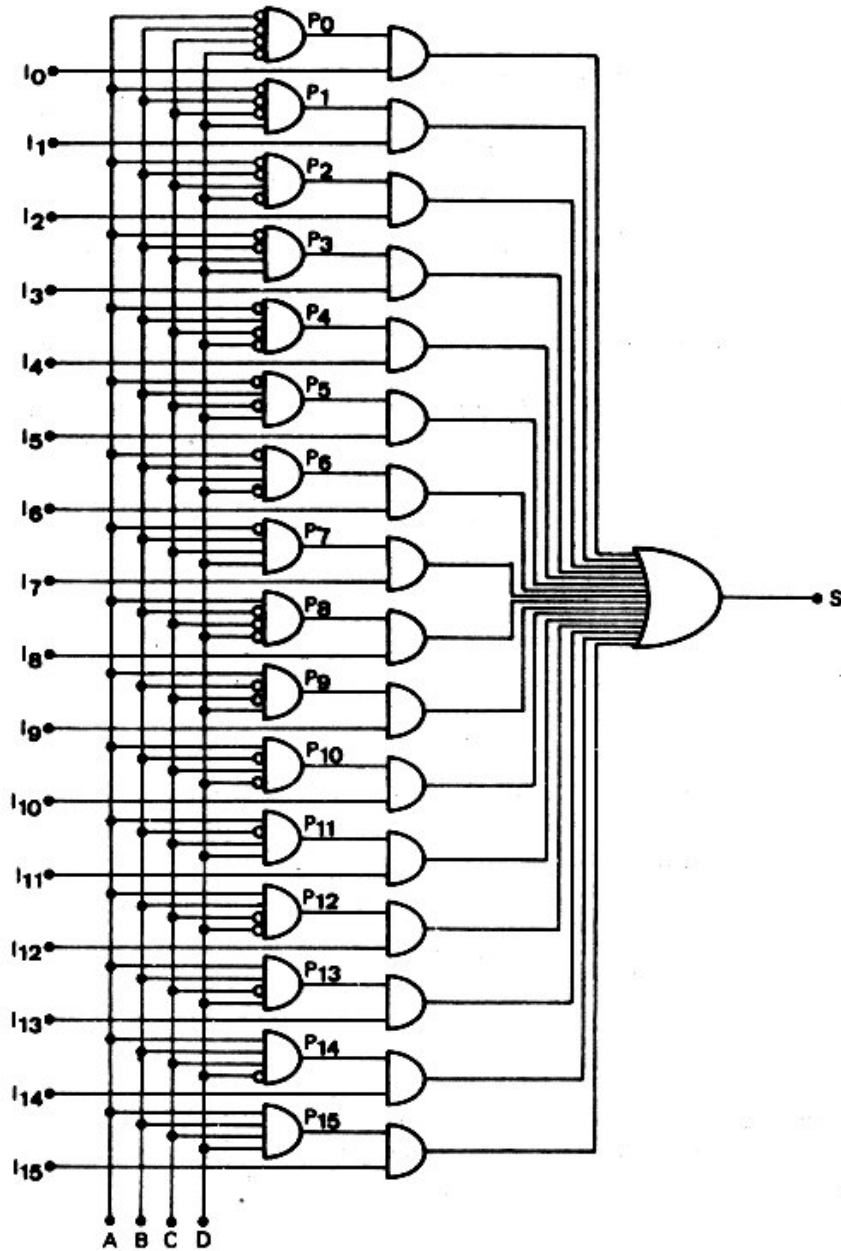


(a)

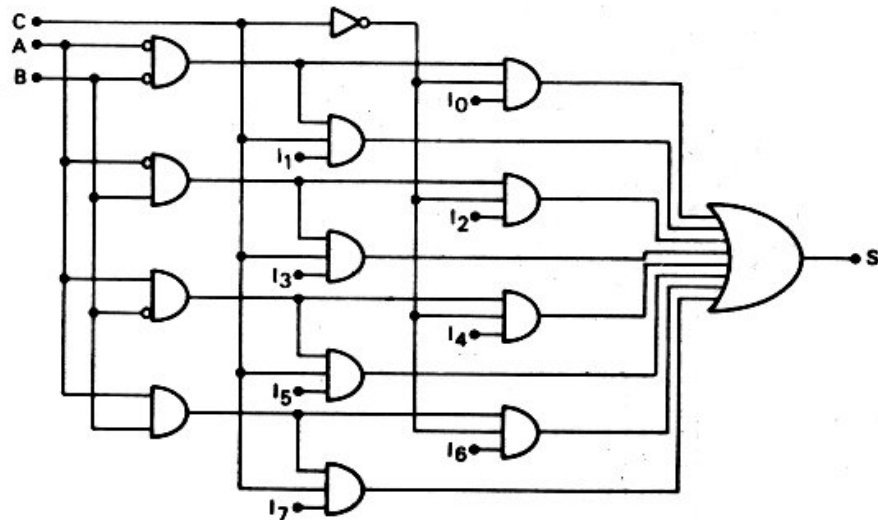


(b)

22) El circuito de la figura abajo cumple que función lógica?

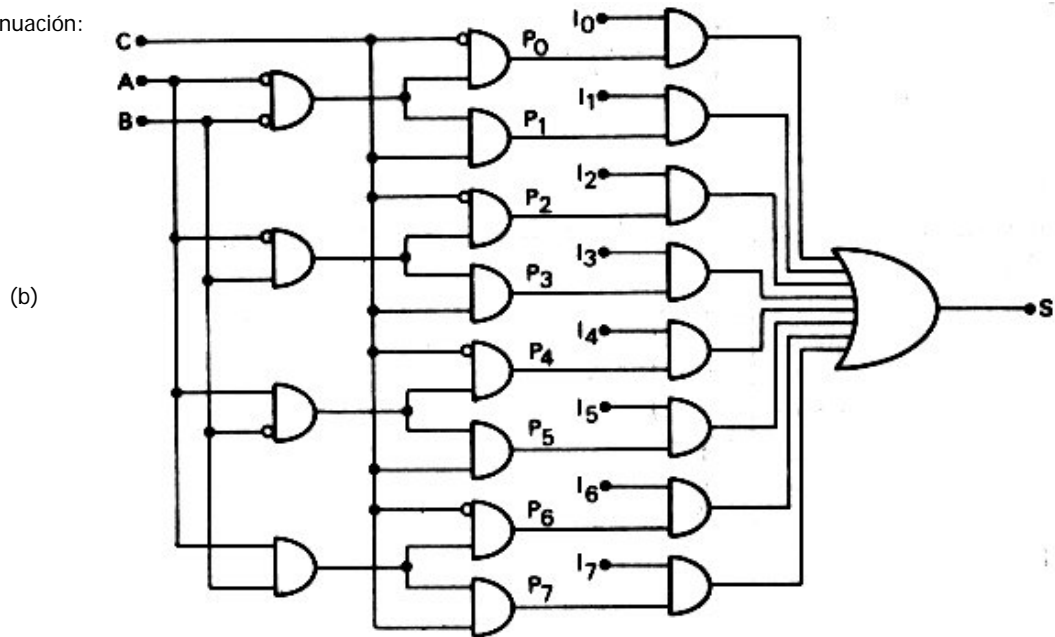


23) Compré que los dos circuitos a seguir ejecutan la misma función lógica.



(a)

23) Continuación:

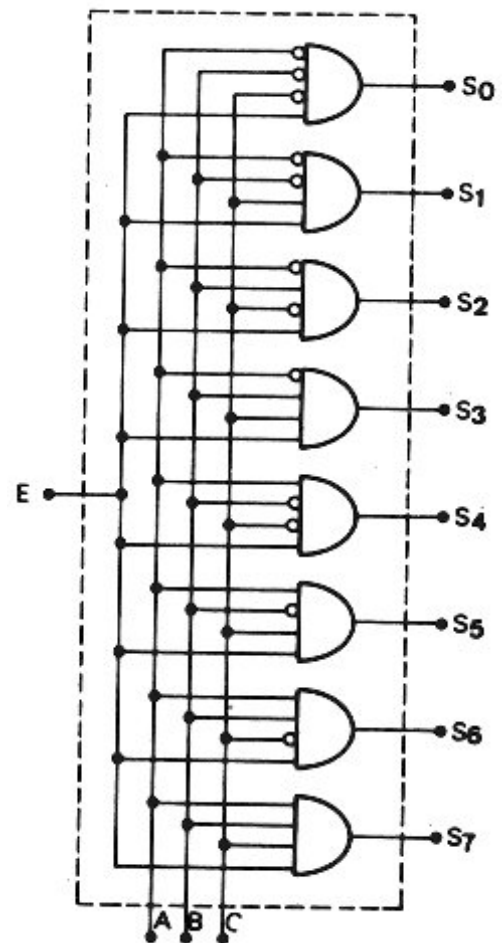


25) ¿Como montar un MUX de 16 canales de entrada usando apenas ICs Multiplexor de 8 canales de entrada?

26) Monte un circuito usando MUX de 8 canales que genere la siguiente tabla verdad:

ABC	S ₁	S ₂
000	0	0
001	1	0
010	1	0
011	0	1
100	1	0
101	0	1
110	0	1
111	0	1

27) Identifique el tipo de función lógica ejecutado por el circuito abajo:



28) Projete un circuito usando portas lógicas básicas capaz de ejecutar la siguiente función lógica dada pela tabla abajo (Generador de paridad Par):

I ₃	I ₂	I ₁	I ₀	P
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	0
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

Aún sobre Mapas de Karnaugh:

29) Usando Mapas de Karnaugh y puertas lógicas básicas, obtenga los circuitos para:

- Un decodificador de código BCD 8421 para Exceso 3. La tabla con los códigos es mostrada en seguida.
- Un decodificador de código Exceso-3 para código 8421.
- Un decodificador de código "2 entre 5" para código BCD 8421.
- Un decodificador de código BCD 8421 para código Gray.

Las tablas referentes a los códigos son presentadas abajo.

BCD 8421				Exceso 3			
A	B	C	D	S ₃	S ₂	S ₁	S ₀
0	0	0	0	0	0	1	1
0	0	0	1	0	1	0	0
0	0	1	0	0	1	0	1
0	0	1	1	0	1	1	0
0	1	0	0	0	1	1	1
0	1	0	1	1	0	0	0
0	1	1	0	1	0	0	1
0	1	1	1	1	0	1	0
1	0	0	0	1	0	1	1
1	0	0	1	1	1	0	0
1	0	1	0	⊗	⊗	⊗	⊗
1	0	1	1	⊗	⊗	⊗	⊗
1	1	0	0	⊗	⊗	⊗	⊗
1	1	0	1	⊗	⊗	⊗	⊗
1	1	1	0	⊗	⊗	⊗	⊗
1	1	1	1	⊗	⊗	⊗	⊗

BCD 8421				Gray			
A	B	C	D	S ₃	S ₂	S ₁	S ₀
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	1
0	0	1	1	0	0	1	0
0	1	0	0	0	1	1	0
0	1	0	1	0	1	1	1
0	1	1	0	0	1	0	1
0	1	1	1	0	1	0	0
1	0	0	0	1	1	0	0
1	0	0	1	1	1	0	1
1	0	1	0	1	1	1	1
1	0	1	1	1	1	1	0
1	1	0	0	1	0	1	0
1	1	0	1	1	0	1	1
1	1	1	0	1	0	0	1
1	1	1	1	1	0	0	0

2 entre 5					Código BCD 8421			
A	B	C	D	E	S ₈	S ₄	S ₂	S ₁
0	0	0	0	0	⊗	⊗	⊗	⊗
0	0	0	0	1	⊗	⊗	⊗	⊗
0	0	0	1	0	⊗	⊗	⊗	⊗
0	0	0	1	1	⊗	⊗	⊗	⊗
0	0	1	0	0	⊗	⊗	⊗	⊗
0	0	1	0	1	⊗	⊗	⊗	1
0	0	1	1	0	⊗	⊗	1	0
0	0	1	1	1	⊗	⊗	⊗	⊗
0	1	0	0	0	⊗	⊗	⊗	⊗
0	1	0	0	1	⊗	⊗	⊗	1
0	1	0	1	0	⊗	1	0	0
0	1	0	1	1	⊗	⊗	⊗	⊗
0	1	1	0	0	⊗	1	0	1
0	1	1	0	1	⊗	⊗	⊗	⊗
0	1	1	1	0	⊗	⊗	⊗	⊗
0	1	1	1	1	⊗	⊗	⊗	⊗
1	0	0	0	0	⊗	⊗	⊗	⊗
1	0	0	0	1	⊗	1	1	0
1	0	0	1	1	⊗	⊗	⊗	⊗
1	0	1	0	0	1	⊗	⊗	⊗
1	0	1	0	1	⊗	⊗	⊗	⊗
1	0	1	1	0	⊗	⊗	⊗	⊗
1	0	1	1	1	⊗	⊗	⊗	⊗
1	1	0	0	0	1	⊗	⊗	1
1	1	0	0	1	⊗	⊗	⊗	⊗
1	1	0	1	0	⊗	⊗	⊗	⊗
1	1	0	1	1	⊗	⊗	⊗	⊗
1	1	1	0	0	⊗	⊗	⊗	⊗
1	1	1	0	1	⊗	⊗	⊗	⊗
1	1	1	1	0	⊗	⊗	⊗	⊗
1	1	1	1	1	⊗	⊗	⊗	⊗