#### MNZ MEETING

19/09/03

公開範囲: MNZ

### 目次

・これまでのこと

・これからのこと

・ お勉強会

#### これまでのこと

Mindstormsの制御について

• PWMモジュールについて

・ APA Shieldについて

インタフェース仕様

### MINDSORMSの制御について

· 12Cなんてなかった

ごめんね!

▶ フィーとバックもI2Cじゃないぞ



実はPWM(電圧制御)だった

フィードバックはいらない(らしい)から 配線は2本でOK

### PWMモジュールについて

IC (後述)の周波数制約により、
PWM周波数は100KHzとなる

• FPGA供給のクロックは100MHzを想定する

・ つまりPWMは10bit 以降ならOK

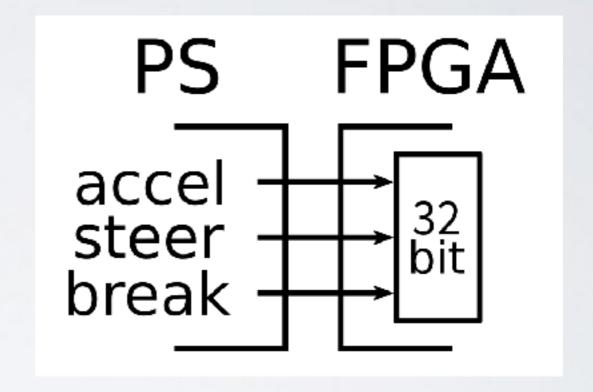
#### APA SHIELD (2) UT

- PWM 電力増幅用 IC SHIELD
  - FPGAの信号出力ピンでは電力が不足する
  - 電源もGROUNDもSHIELDから接続
    - ▶ スタンドアロン?
- 限界があるっぽい
- 同時(最大)起動でFPGAダウン

#### インタフェースについて

- accel (signed)
  - ▶前進・後進

- steer (signed)
  - ▶ 左折・右折



干渉関数をFPGA側で作ります

- break (Ibit)
  - ▶ 強制停止

#### これからのこと

- 車体設計
- 干渉関数モジュール群作成
  - ★要するに急ぎの案件はなく
    - ◆要するに割とアイドル
      - ✓要するに暇説

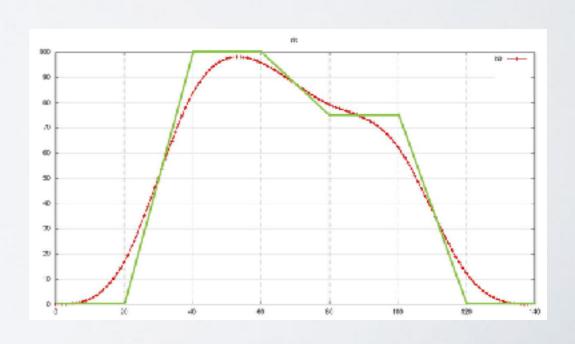
## 車体設計

- ・ PYNQホルダ含めて色々考えたんですが、 正直加工が面倒くさいのです
  - ▶ 機械工等の技術職員が作ってくれる説
    - ✓好きな形のLEGOパーツ作ってくれる説
- ノギスを買ってもらいます
  - 採寸してCADでパーツ図面を引きます
    - すまん、ノギス使ったことないやつおる?



## 干涉関数群

- · PS側からは指示値をもらう
- FPGA側で補完しなだらかな数値変動にする
- ・ (暇なので) BSpline補完でもしようかと
  - そんなに難しくないよ



## お勉強会

• パラメトリック曲線

BSpline

# パラメトリック曲線(1/5)

• パラメトリック曲線とは

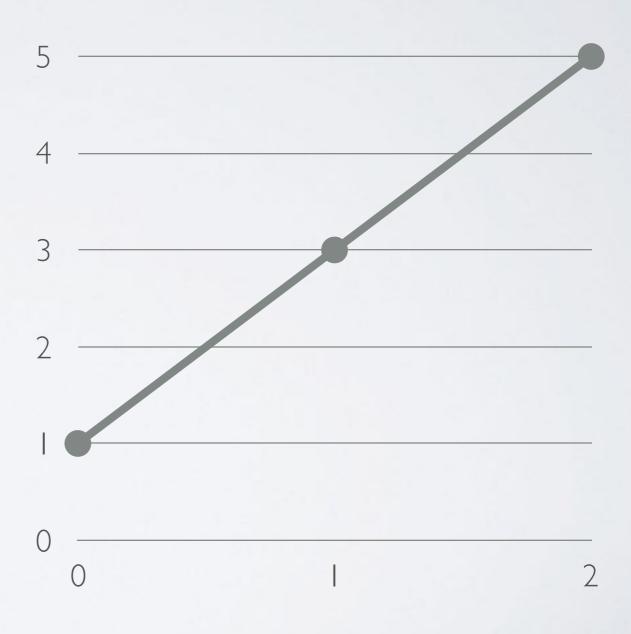
• 変数(t)を与えると座標(x, y, z)が一意に決まる曲線

# パラメトリック曲線(2/5)

例

• 
$$x = t, y = 2t + 1$$

$$\rightarrow$$
 y = 2x + |



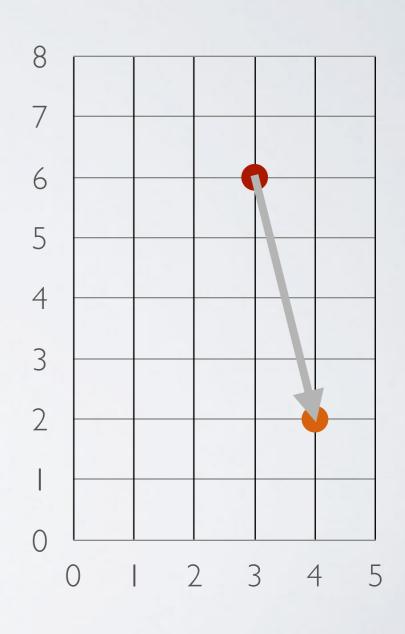
# パラメトリック曲線(3/5)

2点A(4,2),B(3,6)を考える

・ 2点間を結ぶ直線は

$$F(t) = At + B(t - I)$$

▶ ただし、0≤t≤I



# パラメトリック曲線(4/5)

- F(t) = At + B(t 1)
- t, (t-I) を混ぜ合わせ関数と呼ぶ
- ・混ぜ合わせ関数は以下の特徴を持つ
  - SUM = 1
  - ・この関数に制御点と呼ばれるものを掛け合わせて 位置を決定する(ここではA, Bが制御点に当たる)

# パラメトリック曲線(5/5)

- 例 (3次Bezier曲線)
- $bmf0(t) = t^3$
- $bmf1(t) = 3t^2 * (t-1)$
- $bmf2(t) = 3t*(t-1)^2$
- $bmf3(t) = (t-1)^3$
- 制御点は4つ



Bezier曲線の混ぜ合わせ関数は バーンスタイン基底関数と言うよ!

## BSPLINE (1/5)

• Beizer曲線の進化系:BSpline曲線

• NURBSの一種で、

ノット列が一定かつウェイトを含まない

・面倒臭いので説明しないよ

## BSPLINE (2/5)

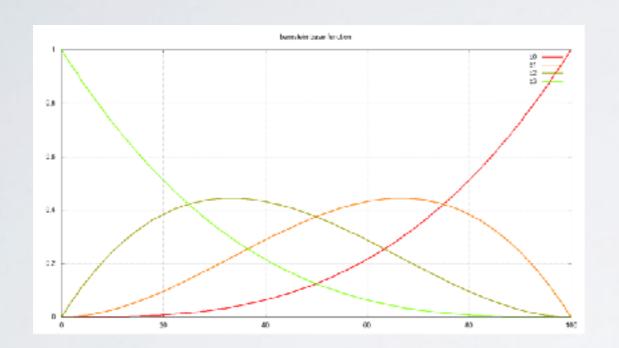
• bezierとの違い

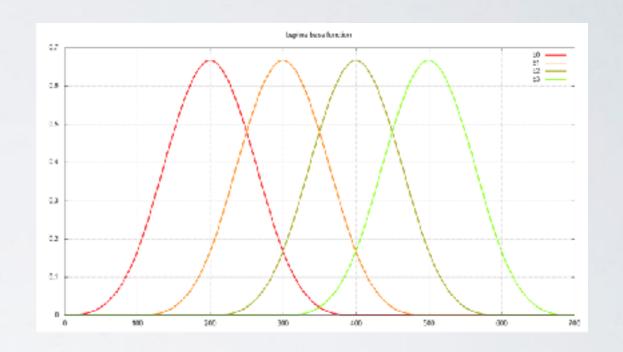
・長期的な計算コストが低い

• Bezier:制御点=次数+1

• BSpline:制御点≥字数+1

## BSPLINE (3/5)





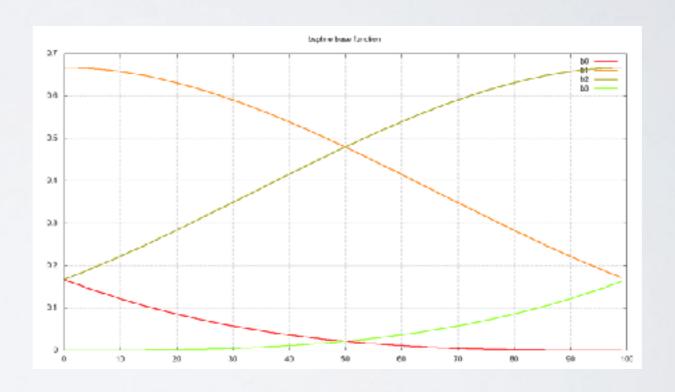
Bernstein基底関数 任意の4点を制御点と することが出来ない BSpline基底関数 任意の4点を制御点と することが出来る

## BSPLINE (4/5)

• 各セクションに分けて実装

• 制御点4:4セク

図中の4線のSUM値は1



## BSPLINE (5/5)

- LOGIC
- セクションごとシフトレジスタで実装
- 混ぜ合わせ関数はBRAMOR REG

