

Esercizi sulle memorie cache

Sia data una cache da 2 KB, set associativa a 2 vie. Ogni linea ha lunghezza 32 byte. Avendo uno spazio di indirizzamento a 16 bit:

a) si scrivano le dimensioni di tag, index e offset.

Si supponga che la cache sia inizialmente vuota e che debbano essere svolte in sequenza le seguenti operazioni:

read A; read B; read C; read D; read E; read F.

Gli indirizzi in memoria delle variabili, di tipo **char**, sono indicati in tabella;

b) si riporti la sequenza di accessi specificando, per ogni accesso, se è hit o miss, nel caso di miss di che tipo, il set, la via, il byte all'interno della linea, quali dati provocano la sostituzione e quali dati vengono sostituiti (politica di sostituzione LRU).

Dato	Indirizzo
A	540BH
B	FC03H
C	FE03H
D	F823H
E	581FH
F	541FH

Sia data una cache da 16 KB, set associativa a 2 vie. Ogni linea ha lunghezza 32 byte. Avendo uno spazio di indirizzamento a 20 bit:

a) si scrivano le dimensioni di tag, index e offset.

Si supponga che la cache sia inizialmente vuota e che debbano essere svolte in sequenza le seguenti operazioni:

read A; read B; read C; read D; read E; read F; read G.

Gli indirizzi in memoria delle variabili, di tipo **char**, sono indicati in tabella;

b) si riporti la sequenza di accessi specificando, per ogni accesso, se è hit o miss, nel caso di miss di che tipo, il set, la via, il byte all'interno della linea, quali dati provocano la sostituzione e quali dati vengono sostituiti (politica di sostituzione LRU).

Dato	Indirizzo
A	FE01Fh
B	02000h
C	0100Fh
D	02020h
E	FE00Fh
F	A0000h
G	0201Fh

c) Si indichi cosa sarebbe cambiato nel caso che la sequenza di accessi fosse stata:

read A; read B; read C; read D; read F; read G; read E.

Sia data una cache da 32 KB, direct mapped. Ogni linea ha lunghezza 16 byte. Avendo uno spazio di indirizzamento a 20 bit:

a) si scrivano le dimensioni di tag, index e offset.

Si supponga che la cache sia inizialmente vuota e che debbano essere svolte in sequenza le seguenti operazioni:

read A; write B; read C; read D; read E; write F; read G.

Gli indirizzi in memoria delle variabili, di tipo **char**, sono indicati in tabella. La cache adotta una politica di scrittura **write through, not write allocate**.

b) si riporti la sequenza di accessi specificando, per ogni accesso, se è hit o miss, nel caso di miss di che tipo, il set, il byte all'interno della linea, quali dati provocano la sostituzione e quali dati vengono sostituiti (politica di sostituzione LRU).

Dato	Indirizzo
A	F8003h
B	C8010h
C	C8011h
D	00000h
E	0001Fh
F	C8012h
G	C8013h

Sia data una cache da 16 KB, 2-vie associativa. Ogni linea ha lunghezza 16 byte. Avendo uno spazio di indirizzamento a 16 bit:

a) si scrivano le dimensioni di tag, index e offset.

Si supponga che la cache sia inizialmente vuota e che debbano essere svolte in sequenza le seguenti operazioni:

read A; read B; write C; read D; read E; write F; read B.

Gli indirizzi in memoria delle variabili, di tipo **char**, sono indicati in tabella. La cache adotta una politica di scrittura **write through, not write allocate**.

b) si riporti la sequenza di accessi specificando, per ogni accesso, se è hit o miss, nel caso di miss di che tipo, il set, il byte all'interno della linea, quali dati provocano la sostituzione e quali dati vengono sostituiti (politica di sostituzione LRU).

Dato	Indirizzo
A	600Fh
B	400Fh
C	0000h
D	6000h
E	F00Fh
F	200Ah

Sia data una cache da 64 KB, 2-vie associativa. La cache contiene 1024 linee. Avendo uno spazio di indirizzamento a 24 bit:

a) si scrivano le dimensioni di tag, index e offset.

Si supponga che la cache sia inizialmente vuota e che debbano essere svolte in sequenza le seguenti operazioni:

write A; read A; read B; read C; write D; write B; read D; read E.

Gli indirizzi in memoria delle variabili, di tipo **char**, sono indicati in tabella. La cache adotta una politica di scrittura **write through, not write allocate**.

b) si riporti la sequenza di accessi specificando, per ogni accesso, se è hit o miss, nel caso di miss di che tipo, il set, il byte all'interno della linea, quali dati provocano la sostituzione e quali dati vengono sostituiti (politica di sostituzione LRU).

Dato	Indirizzo
A	7803Fh
B	70000h
C	78001h
D	00000h
E	70003h

Sia data una cache da 8 KB, 2-vie associativa. La cache contiene linee da 16 byte ciascuna. Avendo uno spazio di indirizzamento a 16 bit:

a) si scrivano le dimensioni di tag, index e offset.

Si supponga che la cache sia inizialmente vuota e che debbano essere svolte in sequenza le seguenti operazioni:

read A; read B; write C; write D; read B; write A; read D; read C

Gli indirizzi in memoria delle variabili, di tipo **char**, sono indicati in tabella. La cache adotta una politica di scrittura **write through, not write allocate**.

b) si riporti la sequenza di accessi specificando, per ogni accesso, se è hit o miss, nel caso di miss di che tipo, il set, la via e il byte all'interno della linea, quali dati provocano la sostituzione e quali dati vengono sostituiti (politica di sostituzione LRU).

Dato	Indirizzo
A	A0F0h
B	50F7h
C	A0FFh
D	B0F3h

Sia data una cache da 128 KB, 2-vie associativa contenente 2048 linee. Avendo uno spazio di indirizzamento a 20 bit:

a) si scrivano le dimensioni di tag, index e offset.

Si supponga che la cache sia inizialmente vuota e che debbano essere svolte in sequenza le seguenti operazioni:

read A; write B; read C; read D; read E; read B; write E

Gli indirizzi in memoria delle variabili, di tipo **char**, sono indicati in tabella. La cache adotta una politica di scrittura **write through, not write allocate**.

b) si riporti la sequenza di accessi specificando, per ogni accesso, se è hit o miss, nel caso di miss di che tipo, il set, la via e il byte all'interno della linea, quali dati provocano la sostituzione e quali dati vengono sostituiti (politica di sostituzione LRU).

Dato	Indirizzo
A	A803Ch
B	A0000h
C	B003Fh
D	B0040h
E	00000h

Sia data una cache da **128 KB, direct mapped**, con linee da **32 bytes/linea**. Avendo uno spazio di indirizzamento a 20 bit:

a) si scrivano le dimensioni di tag, index e offset.

Si supponga che la cache sia inizialmente vuota e che debbano essere svolte in sequenza le seguenti operazioni:

write A; read B; read C; read D; read A; read C; write D; read B

Gli indirizzi in memoria delle variabili, di tipo **char**, sono indicati in tabella. La cache adotta una politica di scrittura **write through, not write allocate**.

b) si riporti la sequenza di accessi specificando, per ogni accesso, se è hit o miss, nel caso di miss di che tipo, il set e il byte all'interno della linea, quali dati provocano la sostituzione e quali dati vengono sostituiti (politica di sostituzione LRU).

Dato	Indirizzo
A	F881Fh
B	E8825h
C	F8800h
D	1881Fh

Sia data una piccola cache da **1 KB, 2-vie associativa**, con linee da **64 bytes/linea**. Avendo uno spazio di indirizzamento a 16 bit:

a) si scrivano le dimensioni di tag, index e offset.

Si supponga che la cache sia inizialmente vuota e che debbano essere svolte in sequenza le seguenti operazioni:

read A; write D; write B; write A; read C; read E

Gli indirizzi in memoria delle variabili, di tipo **char**, sono indicati in tabella. La cache adotta una politica di scrittura **write back, write allocate**.

b) si riporti la sequenza di accessi specificando, per ogni accesso, se è hit o miss, nel caso di miss di che tipo, il set, l'offset e il byte all'interno della linea, quali dati provocano la sostituzione e quali dati vengono sostituiti (politica di sostituzione LRU).

Dato	Indirizzo
A	F620h
B	001Fh
C	BE37h
D	FF43h
E	0031h

Sia data una cache **2-vie associativa** da **16 KB** con **8 bytes/linea**. Avendo uno spazio di indirizzamento a 20 bit:

a) si scrivano le dimensioni di tag, index e offset.

Si supponga che la cache sia inizialmente vuota e che debbano essere svolte in sequenza le seguenti operazioni:

write A; read A, read B; write A; read C; write B; write D

Gli indirizzi in memoria delle variabili, di tipo **char**, sono indicati in tabella. La cache adotta una politica di scrittura **write through, write no allocate**.

b) si riporti la sequenza di accessi specificando, per ogni accesso, se è hit o miss, nel caso di miss di che tipo, il set, il byte all'interno della linea, quali dati provocano la sostituzione e quali dati vengono sostituiti (politica di sostituzione LRU).

Dato	Indirizzo
A	A300Fh
B	A200Dh
C	A100Eh
D	A200Fh

Sia data una cache **2-vie associativa** da **8 KB** con **4 bytes/linea**. Avendo uno spazio di indirizzamento a 20 bit:

a) si scrivano le dimensioni di tag, index e offset.

Si supponga che la cache sia inizialmente vuota e che debbano essere svolte in sequenza le seguenti operazioni:

write A; read A, read B; write A; read C; write B; write D

Gli indirizzi in memoria delle variabili, di tipo **char**, sono indicati in tabella. La cache adotta una politica di scrittura **write through, write no allocate**.

b) si riporti la sequenza di accessi specificando, per ogni accesso, se è hit o miss, nel caso di miss di che tipo, il set, il byte all'interno della linea, quali dati provocano la sostituzione e quali dati vengono sostituiti (politica di sostituzione LRU).

Dato	Indirizzo
A	A300Fh
B	A200Dh
C	A100Eh
D	A200Fh

Sia data una cache 2-vie associativa con 2048 linee da 8 bytes/linea. Avendo uno spazio di indirizzamento a 24 bit:

a) si scrivano le dimensioni di tag, index e offset.

Si supponga che la cache sia inizialmente vuota e che debbano essere svolte in sequenza le seguenti operazioni:

read A; read B; write C; read D; read C.

Gli indirizzi in memoria delle variabili, di tipo **char**, sono indicati in tabella. La cache adotta una politica di scrittura **write back, write allocate**.

b) si riporti la sequenza di accessi specificando, per ogni accesso, se è hit o miss, nel caso di miss di che tipo, il set, il byte all'interno della linea, quali dati provocano la sostituzione e quali dati vengono sostituiti (politica di sostituzione LRU).

Dato	Indirizzo
A	A3F006h
B	002003h
C	A3E000h
D	106000h

Sia data una cache **2-vie associativa** da **16 KB** con **256 linee**. Avendo uno spazio di indirizzamento a 20 bit:

a) si scrivano le dimensioni di tag, index e offset.

Si supponga che la cache sia inizialmente vuota e che debbano essere svolte in sequenza le seguenti operazioni:

read A; write B; read D; write C; read E; read B.

Gli indirizzi in memoria delle variabili, di tipo **char**, sono indicati in tabella. La cache adotta una politica di scrittura **write through, write no allocate**.

b) si riporti la sequenza di accessi specificando, per ogni accesso, se è hit o miss, nel caso di miss di che tipo, il set, il byte all'interno della linea, quali dati provocano la sostituzione e quali dati vengono sostituiti (politica di sostituzione LRU).

Dato	Indirizzo
A	CFC3h
B	FFFh
C	CFF0h
D	FC0h
E	EFFFh

Sia data una cache da 16 KB, 2-vie associativa. Ogni linea ha lunghezza 32 byte. Avendo uno spazio di indirizzamento a 16 bit:

a) si scrivano le dimensioni di tag, index e offset.

Si supponga che la cache sia inizialmente vuota e che debbano essere svolte in sequenza le seguenti operazioni:

read A; read B; write C; read D; read E; write F; read C.

Gli indirizzi in memoria delle variabili, di tipo **char**, sono indicati in tabella. La cache adotta una politica di scrittura **write back, write allocate**.

b) si riporti la sequenza di accessi specificando, per ogni accesso, se è hit o miss, nel caso di miss di che tipo, il set, il byte all'interno della linea, quali dati provocano la sostituzione e quali dati vengono sostituiti (politica di sostituzione LRU).

Dato	Indirizzo
A	601Fh
B	400Fh
C	0000h
D	6010h
E	F00Fh
F	200Ah
