

PROVA SCRITTA DI ELEMENTI DI ELETTRONICA DIGITALE  
 20 GIUGNO 2018

NOME: ..... COGNOME: .....  
 Numero di Matricola: .....

- 1 Minimizzare con i teoremi dell'algebra di Boole le seguenti funzioni logiche

$$y = \overline{(A + B)} \cdot A$$

$$y = A \cdot B \cdot \overline{C} + B \cdot C + \overline{A} \cdot \overline{B} \cdot C$$

- 2 Realizzare con un multiplexer con due ingressi di selezione, ed eventualmente altre porte logiche, la rete combinatoria corrispondente alla seguente mappa K

		cd				
		ab	00	01	11	10
		00	1	0	1	0
		01	1	0	1	0
		11	1	0	1	1
		10	1	0	1	0

- 3 Si consideri un serbatoio contenente un liquido il cui livello L deve rimanere compreso tra L2 ed L1 ( $L_2 \leq L \leq L_1$ ) e la cui temperatura T deve rimanere compresa tra T2 e T1 ( $T_2 \leq T \leq T_1$ ). Il serbatoio può essere riempito con acqua fredda, aprendo la valvola y1, o calda, aprendo la valvola y2, e svuotato tramite l'apposita valvola y3

Vi sono appositi sensori che generano i seguenti segnali binari:

$$x_1 = 1 \text{ se } L > L_1 \quad x_2 = 1 \text{ se } L < L_2 \quad x_3 = 1 \text{ se } T > T_1 \quad x_4 = 1 \text{ se } T < T_2$$

$$x_1 = 0 \text{ se } L \leq L_1 \quad x_2 = 0 \text{ se } L \geq L_2 \quad x_3 = 0 \text{ se } T \leq T_1 \quad x_4 = 0 \text{ se } T \geq T_2$$

Per mantenere le condizioni desiderate si agisce sulle 3 valvole controllate dai seguenti segnali:

y1 = 1: valvola di immissione liquido freddo aperta

y1 = 0: valvola di immissione liquido freddo chiusa

y2 = 1: valvola di immissione liquido caldo aperta

y2 = 0: valvola di immissione liquido caldo chiusa

y3 = 1: valvola di scarico del liquido aperta

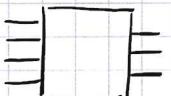
y3 = 0: valvola di scarico del liquido chiusa

Progettare la rete combinatoria che realizza il sistema di controllo del livello e della temperatura, in particolare:

- 1) Scrivere la tabella della verità
- 2) Semplificare facendo uso delle mappe K
- 3) Disegnare la rete combinatoria corrispondente

L1      T1

LLL      —  
L2      T2



- 4 Una macchina a stati ha un ingresso X e una uscita Z. La macchina parte dalla condizione  $Z=0$ . L'uscita

mantiene il valore "0" finché non arriva il terzo bit in ingresso. Se il terzo bit vale "1" l'uscita rimane a "0"; se vale "0" allora l'uscita assume valore "1" se e solo se i primi due bit ricevuti in ingresso sono uguali.

L'uscita Z mantiene l'ultimo valore acquisito per un totale di due colpi di clock indipendentemente dal valore ricevuto in ingresso, dopodiché si resetta e la macchina ricomincia a contare i bit in ingresso.

Si progetti la rete sequenziale sincrona che realizza la macchina sopra descritta. A tal fine:

- a. Si disegni il grafo degli stati secondo Mealy
- b. Si progetti la rete facendo uso di FF-D

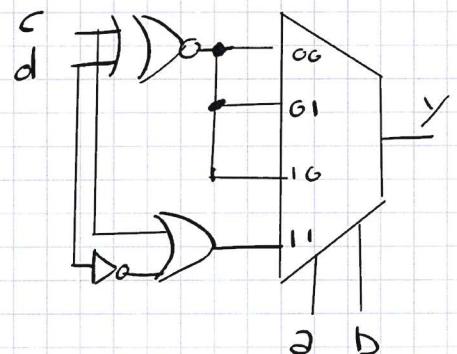
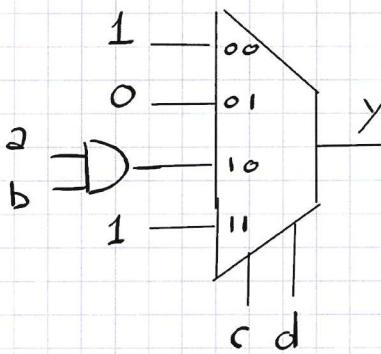
N.B. : Scrivere nome, cognome e numero di matricola con calligrafia comprensibile su tutti i fogli che verranno consegnati al docente. Anche l'ordine ha la sua importanza e verrà valutato, si prega di consegnare elaborati leggibili e ordinati.

$$\begin{aligned}
 y = \overline{(A + B)} \cdot A &= \overline{\overline{A}} \cdot \overline{\overline{B}} \cdot A = \overline{\overline{A}} + \overline{\overline{B}} + \overline{\overline{A}} = \\
 &= \underbrace{A + \overline{A}}_1 + B = 1 + B = 1
 \end{aligned}$$

$$\begin{aligned}
 y &= A \cdot B \cdot \bar{C} + B \cdot C + \bar{A} \cdot \bar{B} \cdot C = \\
 &= B (A\bar{C} + C) + \bar{A}\bar{B}C = B(A + C) + \bar{A}\bar{B}C = \\
 &= AB + BC + \bar{A}\bar{B}C = AB + C(B + \bar{A}\bar{B}) = \\
 &= AB + C(\bar{A} + B) = AB + \bar{A}C + BC = AB + \bar{A}C
 \end{aligned}$$

$$\begin{aligned}
 AB + \bar{A}C + BC &= AB(C + \bar{C}) + \bar{A}C(B + \bar{B}) + \\
 BC(A + \bar{A}) &= \cancel{ABC} + \cancel{AB\bar{C}} + \cancel{\bar{A}BC} + \cancel{\bar{A}\bar{B}C} + \\
 &\quad \cancel{AB\bar{C}} + \cancel{\bar{A}BC} = \\
 &= ABC + AB\bar{C} + \bar{A}BC + \bar{A}\bar{B}C = \\
 &= AB(C + \bar{C}) + \bar{A}C(B + \bar{B}) = AB + \bar{A}C \text{ c.v.d.}
 \end{aligned}$$

$\bar{a}b$	00	01	11	10
00	1	0	1	G
01	1	0	1	0
11	1	0	1	1
10	1	0	1	0



$\bar{a}$	0	1
0	1	0
1	0	1

$$y = \bar{c}\bar{d} + cd$$



$$\oplus ab = 00$$

$\bar{a}$	0	1
0	1	0
1	1	1

$$y = \bar{d} + c$$

$$\oplus ab = 11$$

$x_1$	$x_2$	$x_3$	$x_4$	$y_1$	$y_2$	$y_3$
0	0	0	0	0	0	0
0	0	0	1	0	1	0
0	0	1	0	1	0	0
0	0	1	1	1	1	1
0	0	0	0	1	0	0
0	1	0	0	0	1	0
0	1	1	0	1	0	0
0	1	1	1	1	1	1
1	0	0	0	0	0	1
1	0	0	1	0	1	1
1	0	1	0	1	0	1
1	0	1	1	1	1	1
1	1	1	1	1	1	1

$$x_1=1 \ L > 1$$

$$T > T_1$$

$$x_3=1$$

$$\underline{L1}$$

$$+1$$

$$\underline{\underline{L2}}$$

$$\underline{\underline{T2}}$$

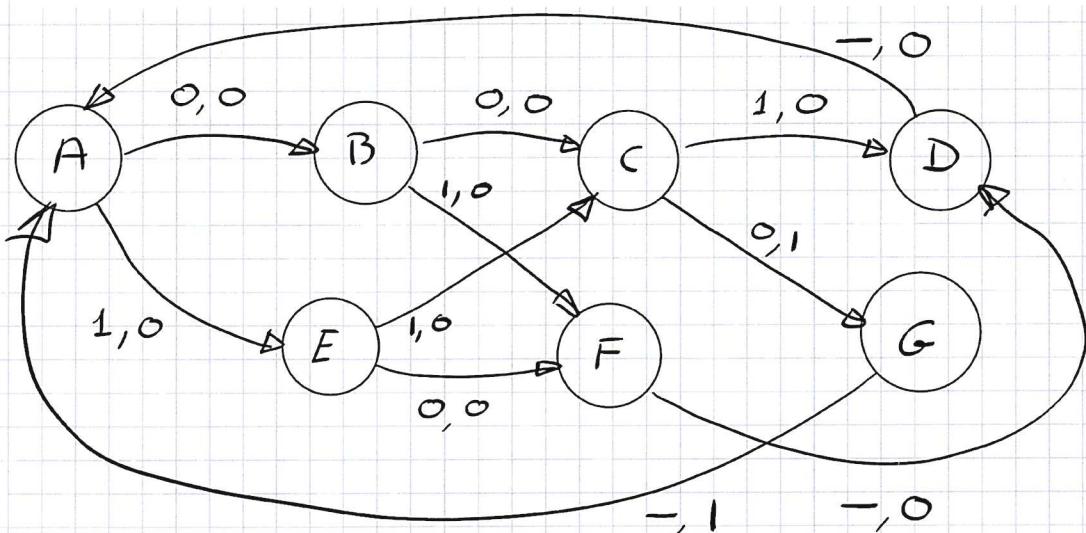
$$x_2=1$$

$$\underline{\underline{x_4=1}}$$

$$x_2 < L < L2$$

$$T < T_2$$

- 4 Una macchina a stati ha un ingresso X e una uscita Z. La macchina parte dalla condizione Z="0". L'uscita mantiene il valore "0" finché non arriva il terzo bit in ingresso. Se il terzo bit vale "1" l'uscita rimane a "0"; se vale "0" allora l'uscita assume valore "1" se e solo se i primi due bit ricevuti in ingresso sono uguali. L'uscita Z mantiene l'ultimo valore acquisito per un totale di due colpi di clock indipendentemente dal valore ricevuto in ingresso, dopodiché si resetta e la macchina ricomincia a contare i bit in ingresso.  
Si progetti la rete sequenziale sincrona che realizza la macchina sopra descritta. A tal fine:
- Si disegni il grafo degli stati secondo Mealy
  - Si progetti la rete facendo uso di FF-D



Tavella degli stati

STATO \ X	0	1
A	B, O	E, O
B	C, O	F, O
C	G, 1	D, O
D	A, O	A, O
E	F, O	C, O
F	D, O	D, O
G	A, 1	A, 1

Si usav TH di Paull - Unger :

B	X	EF			
C	X	X			
D	AS	AC	X		
E	AE	AF			
F	BF	CF	X	AF	AC
G	BD	CD	X	AD	DF
	RE	DF		CD	
A	X	X	X	X	X
B					
C					
D					
E					
F					

→ Non ci sono stati indistinguibili  
BUI

Con 7 stati si usav una codifica a  
3 bit :  $q_2 q_1 q_0$

Tavella di codifica degli stati

STATO \ $q_2 q_1 q_0$	0 0 0	0 0 1	0 1 1	0 1 0	1 0 0	1 0 1	1 1 1
A	0 0 0						
B	0 0 1						
C	0 1 1						
D	0 1 0						
E	1 0 0						
F	1 0 1						
G	1 1 1						

con gli stati così codificati  
si scrive la tabella delle transizioni  
con codifica degli stati

$x$	0	1	$q_2' q_1' q_0' , z$
$q_2 q_1 q_0$	$\overline{0}01,0$	$\overline{1}00,0$	
000	001,0	100,0	
001	011,0	101,0	
011	111,1	010,0	$q_2' q_1' q_0'$ sono le variabili d'stato futuro
010	000,0	000,0	
100	101,0	011,0	
101	010,0	010,0	
111	000,1	000,1	
110	—, —	—, 1	

Si devono utilizzare  $FF - D \Rightarrow D_i = q_i'$

$q_2'$	$q_0 x$	00	01	11	10
$q_2 q_1$	00	0	1	1	0
00	0	0	0	1	
01	0	0	0	1	
11	—	—	0	0	
10	1	0	0	0	

$$q_2' = \overline{q}_2 \overline{q}_1 x + \overline{q}_2 q_1 q_0 \overline{x} \\ + q_2 \overline{q}_0 x$$

$q_1'$	$q_0 x$	00	01	11	10
$q_2 q_1$	00	0	0	0	1
00	0	0	0	1	1
01	0	0	1	—	0
11	—	—	0	0	
10	0	1	1	1	

$$q_1' = \overline{q}_1 \overline{q}_0 \overline{x} + \overline{q}_2 q_1 q_0 + \\ + q_2 \overline{q}_1 x + \overline{q}_2 q_0 \overline{x} + \\ + q_2 \overline{q}_1 q_0 \quad \{$$

fu lie  
ALEG

1.

$q_0$	$q_1$	$x$	$q_0$	$q_1$	$x$	$q_0$	$q_1$	$x$
00	00	00	00	00	00	00	00	00
01	01	01	01	01	01	01	01	01
11	-	-	00	00	-	11	-	11
10	X1	1	00	00	-	10	00	00

$$q_0' = \overline{q}_1 \overline{q}_0 \overline{x} + \overline{q}_2 \overline{q}_1 q_0 + \\ + \overline{q}_2 q_0 \overline{x} + q_2 \overline{q}_0 + \\ + \overline{q}_2 \overline{q}_1 \overline{x}$$

per le altre .

2.

$q_0$	$q_1$	$x$	$q_0$	$q_1$	$x$	$q_0$	$q_1$	$x$
00	00	00	00	00	00	00	00	00
01	01	01	01	01	01	01	01	01
11	-	-	11	-	-	11	-	11
10	00	00	10	00	-	10	00	00

$$z = q_2 q_1 + q_1 q_0 \overline{x}$$

Lo si vede come esempio 3 FF-D con uscita z.

$$D_2 = q_2' \quad D_1 = q_1' \quad D_0 = q_0'$$

e uscita z.