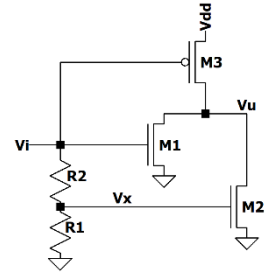


PROVA SCRITTA DI ELETTRONICA
17 LUGLIO 2023

Nel circuito in figura, i transistor sono caratterizzati dai coefficienti β_n e β_p e dalle tensioni di soglia $V_{Tn} = |V_{Tp}| = V_T$.



$$V_{dd} = 3.5 \text{ V}, \beta_n = 1 \frac{\text{mA}}{\text{V}^2}, \beta_p = 0.6 \frac{\text{mA}}{\text{V}^2}, V_T = 0.4 \text{ V}, R_1 = 1 \text{ k}\Omega, R_2 = 3.5 \text{ k}\Omega.$$

DOMANDE:

- 1) Si calcoli il valore di V_u per $V_i = 0 \text{ V}$. Con riferimento a tale punto, si determinino le regioni di funzionamento dei dispositivi.
- 2) Si calcoli il valore di V_u per $V_i = 3.5 \text{ V}$. Con riferimento a tale punto, si determinino le regioni di funzionamento dei dispositivi.
- 3) Si calcoli il valore della tensione di soglia logica V_{TL} . Con riferimento a tale punto, si determinino le regioni di funzionamento dei dispositivi.
- 4) Si determinino i margini di immunità ai disturbi del circuito, calcolando V_{iLmax} , V_{oHmin} , V_{iHmin} e V_{oLmax} . Con riferimento a tali punti, si determinino le regioni di funzionamento dei dispositivi.

Il circuito è un invertitore CMOS, in cui il Transistore di Pull down M1 vede in parallelo il Transistore M2. La Tensione sul gate di M2 è ridotta dal partitore:

$$V_x = \frac{R_1}{R_1 + R_2} V_i = K V_i = 0.22 V_i$$

Le regioni di funzionamento di M1 e M3 sono le stesse calcolate per l'invertitore CMOS:

$$M1 \text{ OFF: } V_{GS1} = V_i < V_T$$

$$\text{SAT: } V_{GS1} < V_{DS1} + V_T \rightarrow V_u > V_i - V_T$$

$$\text{LIN: } V_u < V_i - V_T$$

$$M3 \text{ OFF: } V_{SG3} = V_{DD} - V_i < V_T \rightarrow V_i > V_{DD} - V_T$$

$$\text{SAT: } V_{SG3} < V_{SD3} + V_T \rightarrow V_{DD} - V_i < V_{DD} - V_u + V_T \rightarrow$$

$$\rightarrow V_u < V_i + V_T$$

$$\text{LIN: } V_u > V_i + V_T$$

Mentre:

$$M2 \text{ OFF: } V_{GS2} = V_x < V_T \rightarrow K V_i < V_T \rightarrow V_i < \frac{V_T}{K} = 1.8 \text{ V}$$

$$\text{SAT: } V_{GS2} < V_{DS2} + V_T \rightarrow V_u > K V_i - V_T = 0.22 V_i - V_T$$

$$V_x$$

$$V_u$$

$$\text{LIN: } V_u < K V_i - V_T$$

$$K V_i$$

finché M2 OFF la caratteristica è quella già calcolata per l'invertitore CMOS.

$$V_i < V_T < \frac{V_i}{K} : M1 \text{ OFF}, M2 \text{ OFF}, M3 \text{ LIN}$$

$$I_{D1} = I_{D2} = I_{D3} = 0 \xrightarrow{\downarrow} V_{DS3} = 0 \rightarrow V_{DO} = V_u$$

$$\rightarrow \boxed{V_i = 0 \rightarrow V_u = 3.5 \text{ V}} \quad M1 \text{ OFF}, M2 \text{ OFF}, M3 \text{ LIN}$$

$$V_i > V_{DD} - V_T > \frac{V_i}{K} \rightarrow M1 \text{ ON}, M2 \text{ ON}, M3 \text{ OFF}$$

supponendo M1, M2 LIN:

$$I_{D3} = I_{D1} + I_{D2} = 0 \rightarrow I_{D1} = I_{D2} = 0 \xrightarrow{\text{LIN}} V_{DS1} = V_{DS2} = 0 \rightarrow V_u = 0$$

$$\boxed{V_i = 3.5 \rightarrow V_u = 0} \quad M1 \text{ LIN}, M2 \text{ LIN}, M3 \text{ OFF}$$

→ per il calcolo di V_{TL} , supponendo M2 OFF, è possibile usare l'espressione già calcolata:

$$\boxed{V_{TL} = \frac{V_{DD} + (\theta - 1)V_T}{\theta + 1} = 1.58 \text{ V}} < 1.8 \rightarrow M2 \text{ OFF OK}$$

$$\quad \quad \quad \parallel \sqrt{\beta_1/\beta_2} \quad \quad \quad M1 \text{ SAT}, M2 \text{ OFF}, M3 \text{ SAT}$$

Dal grafico, è immediato riconoscere che il punto (V_{ILMAX}, V_{OHMIN}) richiede necessariamente M2 OFF. Anche in questo caso, il calcolo è già stato svolto a lezione e si ha:

$$\boxed{V_{ILMAX} = 1.19 \text{ V}} \quad M1 \text{ SAT}, M2 \text{ OFF}, M3 \text{ LIN}$$

$$\boxed{V_{OHMIN} = 3.2 \text{ V}}$$

il punto (V_{IHMIN}, V_{OLMAX}) richiede necessariamente M1 LIN e M3 SAT. Ipotezzando M2 SAT (*)

$$I_{D3} = I_{D1} + I_{D2}$$

$$\frac{\beta_3}{2} (V_{DD} - V_i - V_T)^2 = \beta_1 \left((V_i - V_T)V_u - \frac{V_u^2}{2} \right) + \frac{\beta_2}{2} (V_i - V_T)^2$$

$$\quad \quad \quad \downarrow d/dV_i$$

$$\frac{2\beta_3}{2} (V_{DD} - V_i - V_T)(-1) = \beta_1 \left\{ V_u + (V_i - V_T) \frac{dV_u}{dV_i} - \frac{2V_u}{2} \frac{dV_u}{dV_i} + \frac{\beta_2}{2} \cdot 2(V_i - V_T) \right\}$$

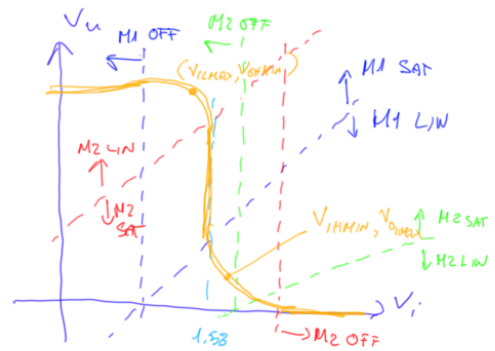
$$\quad \quad \quad \parallel -1 \quad \quad \quad \parallel -1$$

$$\rightarrow \boxed{V_{IHMIN} = 1.86 \text{ V}} \\ \boxed{V_{OLMAX} = 0.36 \text{ V}}$$

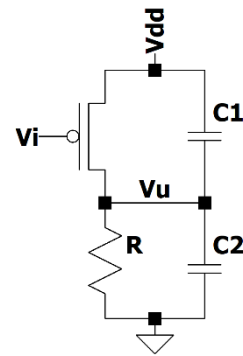
M1 LIN
M2 SAT
M3 SAT

L'ipotesi (*) è soddisfatta:

$$V_u > K V_i - V_T$$



Nel circuito in figura, il transistor è caratterizzato dai coefficienti β_p e dalla tensione di soglia V_{Tp} .



$$V_{dd} = 3.3V, \beta_p = 13 \frac{\text{mA}}{\text{V}^2}, V_{Tp} = -0.3V, R = 500 \Omega, C_1 = 5 \text{ pF}, C_2 = 2 \text{ pF}.$$

DOMANDE:

- 1) Si determini il valore nominale basso V_L caratteristico della rete.
- 2) Si determini il valore nominale alto V_H caratteristico della rete.
- 3) Con riferimento all'effettiva escursione dei segnali V_i e V_u appena calcolata, si determini il tempo di propagazione $t_{p,HL}$. Si determinino le regioni di funzionamento dei dispositivi durante il transitorio.
- 4) Con riferimento all'effettiva escursione dei segnali V_i e V_u appena calcolata, si determini il tempo di propagazione $t_{p,LH}$. Si determinino le regioni di funzionamento dei dispositivi durante il transitorio.

Il circuito è un invertitore CMOS a carico resistivo. È immediato osservare che C_1 e C_2 equivalgono a $C_{eq} = C_1 + C_2$:

$$I_{eq} = I_{C1} + I_{C2} = C_1 \frac{d(V_u - V_{DD})}{dt} + C_2 \frac{dV_u}{dt} = (C_1 + C_2) \frac{dV_u}{dt}$$

In condizioni statiche:

$$V_u = V_L, V_i = V_H : \text{HP OFF} \rightarrow I_D = I_R = 0 \rightarrow V_u = 0 = V_L$$

$$V_i = V_L, V_u = V_H : \text{HP NON LIN} \rightarrow \beta_p \left((V_{DD} - V_i - V_T)(V_{DD} - V_u) - \frac{(V_{DD} - V_u)^3}{2} \right) = \frac{V_u}{R} \rightarrow V_u = 3.13 \text{ V}$$

che soddisfa le ipotesi:

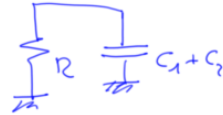
$$V_H > V_{DD} - V_T \rightarrow V_i = V_H \rightarrow \text{HP OFF}$$

$$V_i = V_L, V_u = V_H \rightarrow \frac{V_{SG}}{V_{DD} - 0} > \frac{V_{SD} + V_T}{V_{DD} - 3.13 + V_T} \rightarrow \text{HP LIN}$$

I tempi di propagazione si riferiscono quindi al valore intermedio $V_{u,50\%} = \frac{V_H + V_L}{2} = 1.57V$

$t_{pHL} : V_i : V_L \rightarrow V_H \rightarrow Y \text{ OFF}$

$V_u : V_H \rightarrow V_{u,50\%}$



e' un transitorio di scarica RC:

$$t_{pHL} = \int_{V_H}^{V_{u,50\%}} - \frac{R(C_1+C_2)}{V_u} dV_u = 2.43 \text{ ns}$$

$t_{pLH} : \text{carica del condensatore Tramite M}$

$$I_D = I_C + I_R$$

$V_i : V_H \rightarrow V_L \rightarrow Y \text{ ON} : \text{SAT se } V_u < V_T$
 $\text{LIN se } V_u > V_T$

$$(C_1+C_2) \frac{dV_u}{dt} = \frac{V_u}{R} \quad V_u : V_L \xrightarrow{\text{SAT}} V_T \xrightarrow{\text{LIN}} V_{u,50\%}$$

$$\textcircled{1} : I_D = \frac{\beta_P}{2} (V_{DD} - V_i - V_T)^2$$

$$\rightarrow t_{pLH1} = \int_{V_L}^{V_T} \frac{C_1+C_2}{I_D - I_R} dt = 36.08 \text{ ps}$$

$$\textcircled{2} : I_D = \beta_P \left((V_{DD} - V_i - V_T)(V_{DD} - V_u) - \frac{(V_{DD} - V_u)^2}{2} \right) \rightarrow t_{pLH2} = \int_{V_T}^{V_{u,50\%}} \frac{C_1+C_2}{I_D - I_R} = 167.81 \text{ ps}$$

$$\rightarrow t_{pLH} = 203.89 \text{ ps}$$