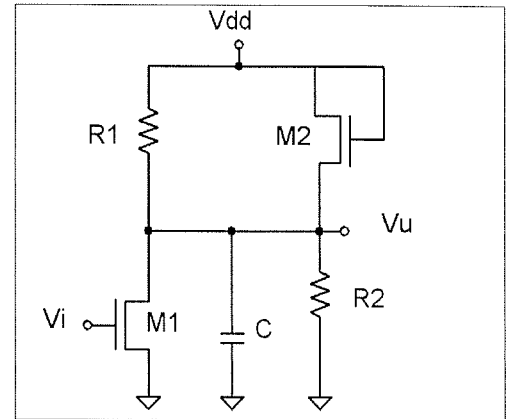


1) Nel circuito in figura, i transistori MOS sono caratterizzati dalle tensioni di soglia  $V_{Tn1}$  e  $V_{Tn2}$  e dai coefficienti  $\beta_{n1}$  e  $\beta_{n2}$ . Il segnale d'ingresso abbia il seguente andamento:

$$t < 0: V_i = 0$$

$$t > 0: V_i = V_{dd}$$

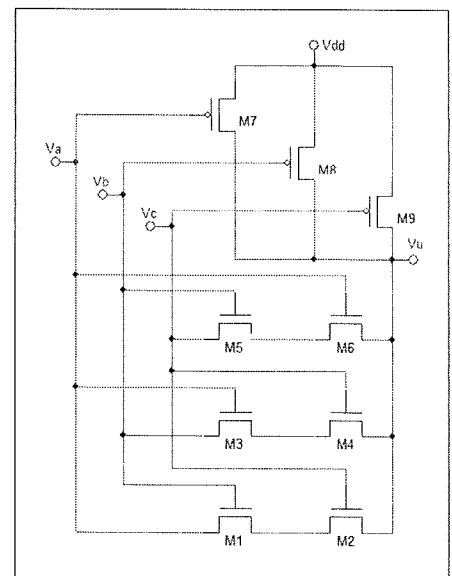
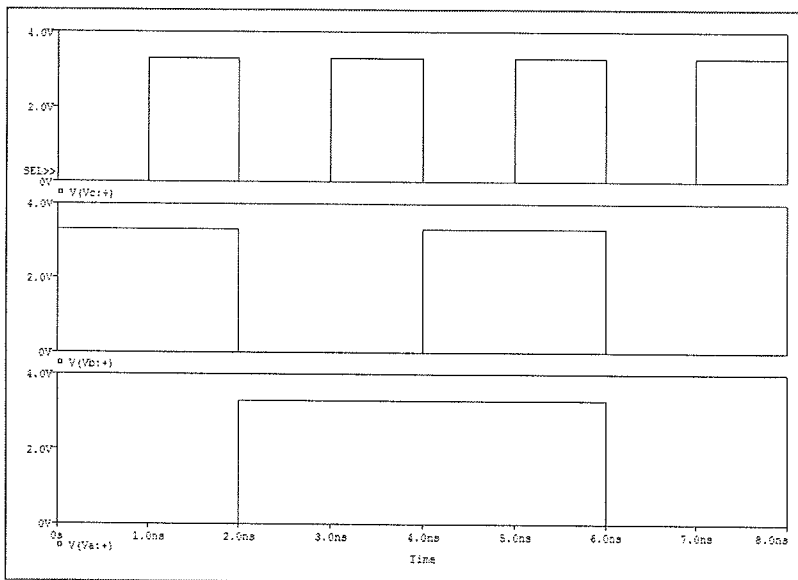
Si dimensioni la resistenza  $R_2$  in modo tale che la potenza dissipata per  $t < 0$  sia  $P_{diss} = 7 \text{ mW}$ . Si determini il valore della capacità  $C$  in modo tale che il tempo di discesa  $t_{fall}$  relativo al segnale d'uscita  $v_u$ , definito come il tempo necessario a compiere la transizione fra il 90% e il 10% dell'escursione totale del segnale di uscita, sia  $t_{fall} = 1.4 \mu\text{s}$ .



$$V_{dd} = 3.5 \text{ V}, V_{Tn1} = 0.5 \text{ V}, \beta_{n1} = 5 \text{ mA/V}^2, V_{Tn2} = 0.7 \text{ V}, \beta_{n2} = 1 \text{ mA/V}^2, R_1 = 1 \text{ k}\Omega.$$

2) Nel circuito in figura, i transistori MOS sono caratterizzati dalle tensioni di soglia  $V_{Tn} = |V_{Tp}| = V_T$  e dai coefficienti  $\beta_n$  e  $\beta_p$ . I segnali d'ingresso abbiano l'andamento mostrato in figura, periodico con periodo di 8 ns.

- Si tracci l'andamento del segnale di uscita  $V_u$  nell'intervallo  $[0 \div 8 \text{ ns}]$ , trascurando i tempi di transizione e specificandone il valore a regime in ciascun tratto.
- Si determinino i valori di  $\beta_n$  e  $\beta_p$  in modo che:
  - l'escursione logica di  $V_u$  sia pari a 2.9 V
  - la potenza media erogata dal generatore  $V_{dd}$  sia pari a 350  $\mu\text{W}$ .



$$V_{dd} = 3.3 \text{ V}, V_T = 0.5 \text{ V}.$$

OSS. PRELIMINARI: Quando M2 è on è SAT. M2 on quando  $V_{dd}-v_u > v_{tn2}$ .

1)  $t < 0$ ,  $v_i = 0$ , allora M1 OFF.

La potenza dissipata per  $t < 0$ ,  $P_{diss} = 7 \text{ mW}$ .

|   |   |
|---|---|
| $i_{r1} = (v_{dd} - v_u) / r_1$ $i_{d2sat} = \beta_{n2} / 2 * (v_{dd} - v_u - v_{tn2})^2$ $i_{r2} = v_u / r_2$ $ma$ $i_{r1} + i_{d2sat} = i_{r2} \text{ e}$ $P_{diss1} = v_{dd} * v_u / r_2$ <p>da cui si ricava che:</p> | $r_2 = 951 \, \Omega$ e $v_u = 1.903 \text{ V}$ ; $r_2 = 2848.68 \, \Omega$ e $v_u = 5.697 \text{ V}$ . Delle due soluzioni quella accettabile è $r_2 = 951 \, \Omega$ $v_u = 1.903 \text{ V}$ .<br>Tale valore di $v_u$ soddisfa l'Hp di accensione di M2: $v_u = 1.903 \text{ V} < 2.8 \text{ V}$ . |
|---|---|

2) Per  $t \rightarrow \infty$ ,  $v_i = v_{dd}$ , quindi M1 on e lin (sse  $v_{dd} > v_u + v_{tn1}$ ) e M2 sat.

|  |  |
|--|--|
| $i_{r1} = (v_{dd} - v_u) / r_1$ $i_{d2sat} = \beta_{n2} / 2 * (v_{dd} - v_u - v_{tn2})^2$ $i_{r2} = v_u / r_2$ $i_{d1lin} = \beta_{n1} * ((v_{dd} - v_{tn1}) * v_u - v_u^2 / 2)$ $i_{r1} + i_{d2sat} = i_{r2} + i_{d1lin}$ | <p>Da cui si ricava che: <math>v_u = 0.398 \text{ V}</math>, <math>v_u = 6.219 \text{ V}</math>.<br/>                     Delle due soluzioni quella accettabile è <math>v_u = 0.398 \text{ V}</math>.<br/>                     Tale soluzione soddisfa l'hp di linearità di M1 (<math>v_{dd} &gt; 0.898 \text{ V}</math>) e di accensione di M2 (<math>v_{dd} - v_u = 3.102 &gt; 0.7 \text{ V}</math>).</p> |
|--|--|

Per  $t = 0+$   $v_i = v_{dd}$ , allora M1 on e M2 on, e  $v_u(0+) = v_u(0-) = 1.903 \text{ V}$ . Il  $t_{fall}$  è il tempo che il segnale d'uscita impiega per compiere la transizione dal 90% al 10 % della transizione totale :  $V_u(\text{iniziale}) = 1.903 \text{ V}$ ,  $V_u(\text{finale}) = 0.398$ , quindi  $\Delta v_u = 1.505 \text{ V}$  e  $v_{uiniz} = 1.903 - 0.1 * 1.505 = 1.7525 \text{ V}$  e  $v_{ufinal} = 0.1 * 1.505 + 0.398 = 0.5485 \text{ V}$ . Si noti che durante tutto il transitorio della  $v_u$ , M1 rimane in regione lin.

|  |   |
|--|---|
| $i_{r1} = (v_{dd} - v_u) / r_1$ $i_{d2sat} = \beta_{n2} / 2 * (v_{dd} - v_u - v_{tn2})^2$ $i_{r2} = v_u / r_2$ $i_{d1lin} = \beta_{n1} * ((v_{dd} - v_{tn1}) * v_u - v_u^2 / 2)$ $C dv_u / dt = i_{r1} + i_{d2sat} - i_{d1lin} - i_{r2}$ | $T_{fall} = \int_{1.7525}^{0.5485} \frac{C}{i_{r1} + i_{d2sat} - i_{d1lin} - i_{r2}} dv_u$ <p>Imponendo <math>t_{fall} = 1.4 \, \mu\text{s}</math>, si ricava <math>C = 10 \text{ nF}</math>.</p> |
|--|---|

## Soluzione esercizio 2

I transistori M7,M8 e M9 costituiscono una rete di pull-up, attiva se almeno uno dei segnali di ingresso (Va,Vb,Vc) è basso. La rete costituita dai pass-transistor M1...M6 è invece inattiva se almeno due fra tali segnali sono nulli; si configura come rete di pull-down (due transistori nMOS in serie) se uno soltanto fra i segnali di ingresso è nullo; si configura come rete di pull-up set tutti gli ingressi sono alti. La tabella della verità è quindi la seguente:

| V <sub>a</sub>  | V <sub>b</sub>  | V <sub>c</sub>  | M1...M6 | M7...M9 | V <sub>u</sub>           |   |
|-----------------|-----------------|-----------------|---------|---------|--------------------------|---|
| 0               | 0               | 0               | ON (PU) | OFF     | V <sub>dd</sub>          | ① |
| 0               | 0               | V <sub>dd</sub> | ON (PU) | OFF     | V <sub>dd</sub>          | ① |
| 0               | V <sub>dd</sub> | 0               | ON (PU) | OFF     | V <sub>dd</sub>          | ① |
| 0               | V <sub>dd</sub> | V <sub>dd</sub> | ON (PU) | ON (PD) | V <sub>L</sub>           | ② |
| V <sub>dd</sub> | 0               | 0               | ON (PU) | OFF     | V <sub>dd</sub>          | ① |
| V <sub>dd</sub> | 0               | V <sub>dd</sub> | ON (PU) | ON (PD) | V <sub>L</sub>           | ② |
| V <sub>dd</sub> | V <sub>dd</sub> | 0               | ON (PU) | ON (PD) | V <sub>L</sub>           | ② |
| V <sub>dd</sub> | V <sub>dd</sub> | V <sub>dd</sub> | OFF     | ON (PU) | V <sub>dd</sub> (debole) | ③ |

### Caso ①:

il pull-up è ON, il PD è off:

$$V_U = V_H = V_{dd}$$

### Caso ②:

sono attivi sia il PU (1 pMOS) che il PD (2 nMOS in serie, equivalenti a un transistorore con  $\beta_{eq} = \beta_n/2$ ). Il circuito equivale a un invertitore pseudo-nMOS, al quale occorre imporre un valore di uscita bassa:

$$V_U = V_L = V_H - \text{escursione} = 3.3 - 2.9 = 0.4 \text{ V}$$

Si ha quindi, in questo caso:

$$\left. \begin{matrix} V_{GSn} = V_{dd} \\ V_{DSn} = V_L \end{matrix} \right\} \rightarrow V_{GSn} > V_{DSn} + V_T \rightarrow \text{nMOS LIN} \rightarrow I_{Dn} = \beta_{eq} \left( (V_{dd} - V_T)V_L - \frac{V_L^2}{2} \right) = 0.52 \beta_n (*)$$

$$\left. \begin{matrix} V_{SGp} = V_{dd} \\ V_{SDp} = V_{dd} - V_L \end{matrix} \right\} \rightarrow V_{SGp} < V_{SDp} + V_T \rightarrow \text{pMOS SAT} \rightarrow I_{Dp} = \frac{\beta_p}{2} (V_{dd} - V_T)^2 = 3.92 \beta_p (**)$$

### Caso ③:

In questo caso, il pull-up è costituito da una rete di nMOS ed è equivalente ad un solo transistorore, con  $\beta_{eq} = 3/2 \beta_n$ . Il pull-up non consente, se necessario, di portare l'uscita al valore pieno Vdd, ma il transitorio si arresta per:

$$V_U = V_{dd} - V_T$$

L'andamento del segnale di uscita risulta quindi quello indicato in figura:

La potenza media vale:

$$P = \frac{1}{T} \int_0^T V_{dd} I_{dd} dt$$

Dove  $I_{dd}$  è la corrente erogata dal generatore  $V_{dd}$ . Tale corrente è non nulla solo negli intervalli in cui sono simultaneamente attivi il pull-up e il pull-down. In tali intervalli, indicati con ② e complessivamente pari ai 3/8 del periodo T, la corrente è costante, secondo la (\*\*). Si ha quindi:

$$P = \frac{1}{T} \cdot \frac{3T}{8} V_{dd} \cdot 3.92 \beta_p \rightarrow \beta_p = 72.15 \frac{\mu A}{V^2}$$

Imponendo l'uguaglianza delle correnti (\*) e (\*\*), si ricava infine:

$$\beta_n = 543.9 \frac{\mu A}{V^2}$$

