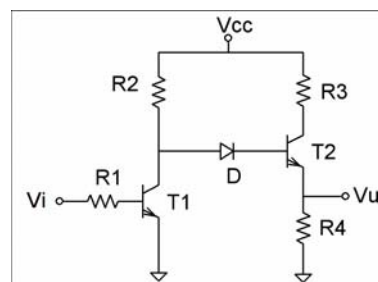


1) Nel circuito in figura, i transistori e i diodi possono essere descritti da un modello "a soglia", con $V_\gamma=0.75\text{ V}$ e $V_{CE,sat}=0.2\text{ V}$. Si determini la caratteristica statica di trasferimento $V_u(V_i)$, per $0 < V_i < V_{CC}$, specificando, per ogni tratto, la regione di funzionamento dei componenti attivi.

$V_{CC} = 5\text{ V}$, $\beta_F = 100$, $R_1 = 10\text{ k}\Omega$, $R_2 = 500\text{ }\Omega$,
 $R_3 = 10\text{ k}\Omega$, $R_4 = 5\text{ k}\Omega$.



2) a, b, c, d, e, y siano variabili logiche rappresentate in logica positiva (facendo corrispondere al valore logico "1" una tensione "alta" e al valore "0" una tensione "bassa"). Si progetti una porta logica dinamica PE in grado di realizzare la funzione logica:

$$y = \overline{a(b+c(d+e))}$$

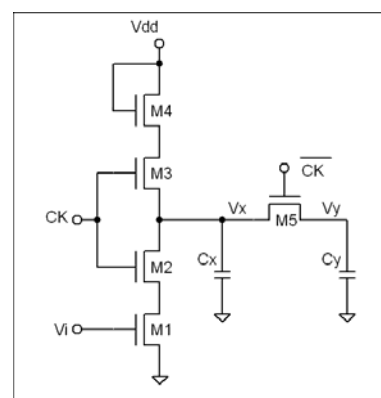
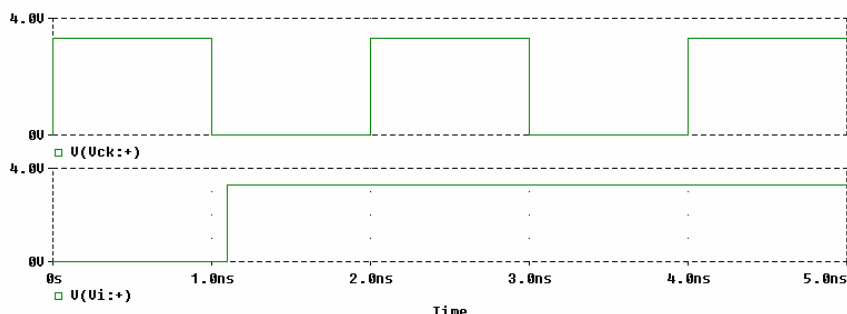
Tutti i transistori nMOS utilizzati siano caratterizzati dagli stessi parametri β_n e V_{Tn} ; tutti i transistori pMOS utilizzati siano caratterizzati dagli stessi parametri β_p e V_{Tp} , con $V_{Tn} = -V_{Tp} = V_T$. Si determinino i valori di β_n e β_p in maniera che:

- il tempo di discesa del segnale di uscita V_u , sia, nel caso peggiore, pari a 1 ps
- il tempo di discesa del segnale di uscita V_u , sia, nel caso migliore, pari al tempo di salita dello stesso segnale

Si ipotizzi, a tale scopo, che la capacità vista dal nodo di uscita della rete sia pari a 20 fF.

$V_{dd} = 3.5\text{ V}$, $V_T = 0.5\text{ V}$.

3) Nel circuito in figura, i transistori MOS sono caratterizzati dalla tensione di soglia V_{Tn} e dai coefficienti $\beta_1, \beta_2, \beta_3, \beta_4$ e β_5 . I segnali di ingresso e di Clock abbiano i seguenti andamenti:



Si supponga che, per $t=0$, sia $V_y=0$, e si determini il valore di V_y per $t=4\text{ ns}$.

Per semplicità, è lecito considerare esaurito ogni transitorio al termine del periodo relativo.

$V_{dd} = 3.3\text{ V}$, $V_T = 0.45\text{ V}$, $\beta_1=\beta_2=\beta_3=\beta_5 = 2\text{ mA/V}^2$, $\beta_4 = 50\text{ }\mu\text{A/V}^2$, $C_x=1.5\text{ fF}$, $C_y = 2.5\text{ fF}$.

- Indicare su ciascun foglio nome, cognome, data e numero di matricola
- Non usare penne o matite rosse
- L'elaborato deve essere contenuto **in un unico foglio** (4 facciate) protocollo

Es. 1

preliminari: T2 on \Leftrightarrow D on

per $V_i < V_t$ T1 off, D e T2 presumibilmente on

Hp: T2 RN

$$V_o = R_4(\beta + 1) \frac{V_{cc} - (V_o + 2V_\gamma)}{R_2} \Rightarrow V_o = 3.49654$$

$$V_{collettore T_2} = V_{cc} - R_3 \beta \frac{V_{cc} - (V_o + 2V_\gamma)}{R_2} \Rightarrow V_{collettore T_2} = -1.924 \text{ assurdo}$$

dunque la HP era sbagliata

Hp: T2 sat

$$\frac{V_{cc} - (V_o + 2V_\gamma)}{R_2} + \frac{V_{cc} - (V_o + 0.2)}{R_3} = \frac{V_o}{R_4} \Rightarrow V_o = 3.25217$$

$$I_c = \frac{V_{cc} - (3.25217 + 0.2)}{R_3} = 0.000154783$$

$$\beta I_b = \beta \frac{V_{cc} - (3.25217 + 2V_\gamma)}{R_2} = 0.0495 \Rightarrow \text{Hp OK}$$

a) per $0 < V_i < V_\gamma \Rightarrow$ T1 off, D on, T2 sat; $V_o = 3.25217$

in seguito: T2 sat, T1 RN, D on

$$\begin{cases} I_{B2} + \frac{V_{cc} - (V_o + 0.2)}{R_3} = \frac{V_o}{R_4} \\ I_{B2} = \frac{V_{cc} - (V_o + 2V_\gamma)}{R_2} - \beta \frac{V_i - V_\gamma}{R_1} \end{cases} \Rightarrow V_o = 6.513 - 4.34783 V_i$$

a questo punto T1 si avvia verso la saturazione, mentre T2 va verso la RN e poi lo spegnimento ma non è possibile che accada prima la saturazione (perché $0.2 < 2V_\gamma \Rightarrow$ T2, D sarebbero spenti) dunque la prima cosa che accade è che T2 vada in RN mentre T2 RN

questo accade se:

$$\begin{cases} V_o = 6.513 - 4.34783 V_i \\ I_{B2} = \frac{V_{cc} - (V_o + 2V_\gamma)}{R_2} - \beta \frac{V_i - V_\gamma}{R_1} \\ I_{C2} = \frac{V_{cc} - (V_o + 0.2)}{R_3} \\ I_{C2} = \beta I_{B2} \end{cases} \Rightarrow V_i = 1.12792$$

b) per $V_\gamma < V_i < 1.12792 \Rightarrow$ T1 RN, D on, T2 sat; $V_o = 6.513 - 4.34783 V_i$

in seguito T1 RN, T2 RN, D on

$$\begin{cases} V_o = I_{B2}(\beta + 1)R_4 \\ I_{B2} = \frac{V_{cc} - (V_o + 2V_\gamma)}{R_2} - \beta \frac{V_i - V_\gamma}{R_1} \end{cases} \Rightarrow V_o = 7.24283 - 4.995 V_i$$

questo fino a che T2, D non si spengono, cioè fino a che:

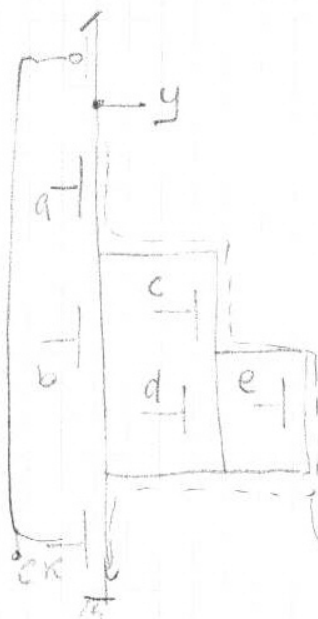
$$\begin{cases} V_o = 7.24283 - 4.995 V_i \\ V_o = 0 \end{cases} \Rightarrow V_i = 1.45$$

c) per $1.12792 < V_i < 1.45 \Rightarrow$ T1 RN, D on, T2 RN; $V_o = 7.24283 - 4.995 V_i$

d) per $V_i > 1.45 \Rightarrow$ D off T2 off; $V_o = 0$

(a un certo punto T passerà da RN a sat, ma questo non ha influenza su V_o , che resta =0)

es. 2



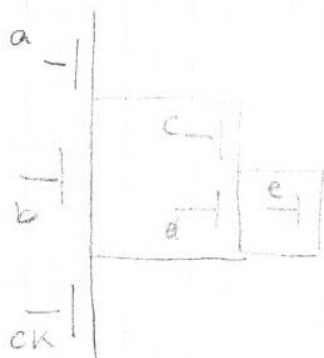
$$t_{\text{fall}} = \int_{\frac{q}{10} V_{DD}}^{V_{DD} - V_T} \frac{-C}{\frac{\beta}{2} (V_{DD} - V_T)^2} dV_{in} + \int_{V_{DD} - V_T}^{V_{DD}/10} \frac{-C}{\frac{\beta}{2} \left[(V_{DD} - V_T) V_{in} - \frac{V_{in}^2}{2} \right]} dV_{in} =$$

$$= \frac{1.92 \cdot 10^{-14}}{\beta}$$

Caso leggero: $t_{fall} = 1 \text{ ps} \rightarrow \beta = 19.2 \frac{\text{mA}}{\text{V}^2}$
 Caso leggero: 4 CMOS in serie $\rightarrow \beta = \frac{\beta_{n_i}}{4}$

$$\rightarrow \beta_m = 76.8 \frac{\text{mA}}{\sqrt{2}}$$

Caso anulare: rete di PD con tutti i NO₂ accessi:



$$\beta_{eq} = \frac{1}{\frac{1}{\beta_{(a)}} + \frac{1}{\beta_{(ac)}} + \frac{1}{\beta_{(c)} + \frac{1}{\frac{1}{\beta_{(d)}} + \frac{1}{\beta_{(d)} + \beta_{(e)}}}}} = \frac{5}{13} \beta$$

$$t_{\text{fall(Best)}} = \frac{19.2 \cdot 10^{-14}}{\frac{5}{13} \cdot \beta_{\text{em}}} = 0.65 \text{ ps}$$

$$t_{\text{fall, best}} = t_{\text{rise}} \rightarrow \dots \rightarrow \beta_p = \beta_{\text{eq}}(\text{fall, best}) = \frac{5}{13} \beta_{\text{en}} = 29.5 \frac{\text{m}}{\text{v}^2}$$

15/4/05 es. 3

$t < 1 \text{ ms}$: $V_{CK} = V_{DD}$, $V_{\overline{CK}} = 0$, $V_i = 0$

$M1, M5 \text{ OFF}$
 $M2, M3, M4 \text{ ON}$

$$\left. \begin{array}{l} V_y = 0 \text{ (alta impedenza)} \\ V_x = V_{DD} - V_T = 2.85 \text{ (M4 e M3 in serie, SAT, } I_D = 0) \end{array} \right\} \text{(a transistoro esaurito)}$$

$1 \text{ ms} < t < 2 \text{ ms}$:

$V_{CK} = 0$, $V_{\overline{CK}} = V_{DD}$

$\hookrightarrow M2, M3 \text{ OFF}$, $M5 \text{ ON}$: ridistribuzione di carica fra C_x e C_y

$$\left. \begin{array}{l} V_x^+ = V_y^+ = \frac{C_x V_x^- + C_y V_y^-}{C_x + C_y} \quad (*) \\ V_x^- = 2.85, V_y^- = 0 \end{array} \right\} \rightarrow V_x^+ = V_y^+ = 1.069 \text{ V}$$

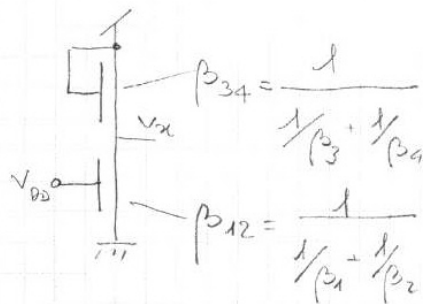
$2 \text{ ms} < t < 3 \text{ ms}$

$V_{CK} = V_{DD}$, $V_{\overline{CK}} = 0$, $V_i = V_{DD}$

$M5 \text{ OFF} \rightarrow V_y = \underline{1.069 \text{ V}}$ (alta imped)

$M1, M2, M3, M4 \text{ ON}$

e equivale a:



a transistoro esaurito:

$$I_{D34, \text{SAT}} = I_{D12, \text{LIN}} \quad (\text{HP: } M_{12} \text{ lin})$$

$$\hookrightarrow \frac{\beta_{34}}{2} (V_{DD} - V_x - V_T)^2 = \beta_{12} \left[(V_{DD} - V_T) V_x - \frac{V_x^2}{2} \right]$$

$$\hookrightarrow V_x = \begin{cases} 5.57 : \text{no (} V_{GS34} - V_T) \\ \underline{0.13 \text{ V}} : \text{si (HP LIN: on)} \end{cases}$$

$3 \text{ ms} < t < 4 \text{ ms}$: analogo al caso precedente, ridistribuzione di carica fra C_x e C_y .

$$\left. \begin{array}{l} V_x^- = 0.14 \text{ V} \\ V_y^- = 1.069 \text{ V} \end{array} \right\} \xrightarrow{*} V_x^+ = V_y^+ = \underline{0.72 \text{ V}}$$