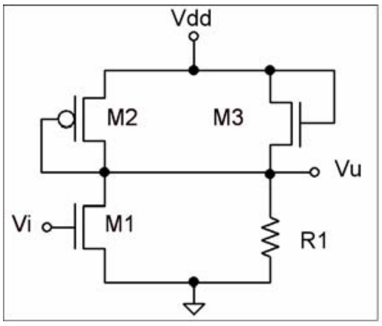
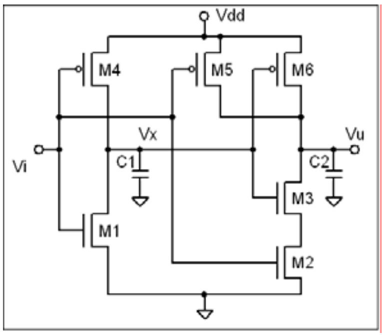
PROVA SCRITTA DI ELETTRONICA
19 LUGLIO 2007

1) Nel circuito in figura, i transistori MOS sono caratterizzati dalle tensioni di soglia $V_{Tn}=V_{Tn1}=V_{Tn3}$ e V_{Tp} e dai coefficienti β_{n1}, β_{n3} e β_{p2}.
β_{p2} è determinato in modo tale che la potenza statica dissipata dal circuito in corrispondenza della tensione d'ingresso Vi=0 V sia pari a 1.2 mW.
Si determinino i margini d'immunità ai disturbi (N_{MH} e N_{ML}) della rete.



V_{dd} = 3.5 V, V_{Tn} = 0.5 V, $|V_{Tp}|$=0.6 V, β_{n1}= 2.5 mA/V^2, β_{n3}= 0.3 mA/V^2, R1=5 kΩ.

2) Nel circuito in figura, i transistori MOS sono caratterizzati dalla tensione di soglia $V_{Tn}=|V_{Tp}|=V_T$ e dai coefficienti β_i.
Il segnale di ingresso V_i è periodico, con periodo di 4 ns e duty-cycle del 50%.
Assimilando il transitorio di uscita del primo stadio ad una transizione istantanea di Vx ritardata di un valore pari al tempo di propagazione relativo, si determini l'andamento del segnale di uscita Vu(t), calcolando in particolare il valore minimo raggiunto dalla tensione Vu.



V_{dd} = 3.3 V, C1= 0.3 pF, C2=30 fF, V_T= 0.4 V, β_1=600µA/V^2, β_2=β_3=400µA/V^2, β_4=400µA/V^2 , β_5=β_6=300µA/V^2.

Esame di ELETTRONICA AB (mod. B): svolgere l'esercizio 1 (tempo disponibile 1h 15m).
Esame di ELETTRONICA DEI SISTEMI DIGITALI A: l'esercizio 2 (tempo disponibile 1h 15m).
Esame di FONDAMENTI DI ELETTRONICA A: svolgere gli esercizi 1 e 2 (tempo disponibile 2h).

- Indicare su ciascun foglio nome, cognome, data e numero di matricola
- Non usare penne o matite rosse
- L'elaborato deve essere contenuto **in un unico foglio** (4 facciate) protocollo

Compito del 17-07-2007 - Esercizio #1

Osservazioni preliminari: M2 e M3 quando ON sono entrambi saturi, rispettivamente sse vu<vdd-vtp=2.9 V e vu<vdd-vtn=3.0 V.

Dimensionamento di β_{p2}. Per vi=0 V, M1 è OFF, mentre M2 e M3 sono ON e SAT (da verificare).	
idp2sat=β_{p2}/2(vdd-vu-vtp)^2 idn3sat=β_{n3}/2(vdd-vu-vtn)^2 ir1=vu/r1	Ma (idp2sat+idn3sat)*vdd=Pdiss e ir1= idp2sat+ idn3sat da cui si ricava che vu= 1.714 V e β_{p2}= 0.135mA/V^2. Il valore di vu trovato verfica le HP su M2 e M3.

Regione 1: vi<vtn, allora M1 OFF. M2 e M3 on e sat.

Si rimane in regione 1 fintantochè M1 non va on, ovvero per vi>vtn.	
idp2sat=β_{p2}/2(vdd-vu-vtp)^2 idn3sat=β_{n3}/2(vdd-vu-vtn)^2 ir1=vu/r1	Ma idp2sat+idn3sat=ir1 da cui si ricava che vu= 1.714 V o vu=5.143 V. La soluzione accettabile è vu= 1.714 V, che verifica le Hp di funzionamento di M2 e M3.

Regione 2: vi>vtn, quindi M1 ON e SAT se vu>vi-vtn (da vericare), e M2 e M3 on e sat.

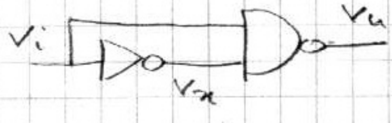
Cerco se in questa regione esistono punti della caratteristica statica di trasferimento a pendenza –1 (cioè cerco i punti tali che dvu/dvi=-1).	
idn1sat=β_{n1}/2(vi-vtn)^2 idp2sat=β_{p2}/2(vdd-vu-vtp)^2 idn3sat=β_{n3}/2(vdd-vu-vtn)^2 ir1=vu/r1 d(ir1)/dvi=-1/r1 d(idn1sat)/dvi= β_{n1}/2*2*(vi-vtn) d(idp2sat)/dvi= β_{p2}/2*2(vdd-vu-vtp) d(idn3sat)/dvi=β_{n3}/2*2(vdd-vu-vtn)	Ma idp2sat + idn3sat = idn1sat + ir1 d(idp2sat)/dvi + d(idn3sat)/dvi = d(idn1sat)/dvi + d(ir1)/dvi Risolvendo si ricavano le seguenti coppie di valori (vi, vu): (vi= 0.172 V, vu= 5.315 V) e , (vi= 0.828 V, vu= 1.542 V). Delle due soluzioni quella accettabile è la seconda, quindi: V_{0HMIN}=1.542V, e V_{ILMAX}=0.828 V. Tale coppia di valori soddisfa l'Hp di saturazione di M1 [vu (=1.542) > vi-vtn (=0.328 V)] , M2 e M3.

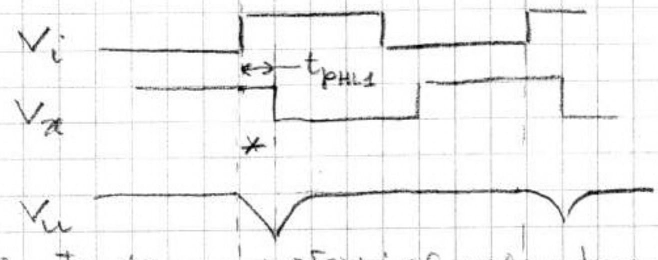
Regione 3: vi>vtn, quindi M1 ON e LIN se vu<vi-vtn (da vericare), e M2 e M3 on e sat.

Cerco se in questa regione esistono punti della caratteristica statica di trasferimento a pendenza –1 (cioè cerco i punti tali che dvu/dvi=-1).	
idn1lin=β_{n1}((vi-vtn)*vu-1/2*vu^2) idp2sat=β_{p2}/2(vdd-vu-vtp)^2 idn3sat=β_{n3}/2(vdd-vu-vtn)^2 ir1=vu/r1 d(ir1)/dvi=-1/r1 d(idn1lin)/dvi= β_{n1}*(vu-1*(vi-vtn)-1/2*2*vu*-1) d(idp2sat)/dvi= β_{p2}/2*2(vdd-vu-vtp) d(idn3sat)/dvi=β_{n3}/2*2(vdd-vu-vtn) Ma idp2sat + idn3sat = idn1lin + ir1 d(idp2sat)/dvi + d(idn3sat)/dvi = d(idn1lin)/dvi + d(ir1)/dvi da cui si ricavano le seguenti coppie di valori (vi,vu):	(vi=-1.608 V, vu=–0.695 V) e (vi=1.415 V, vu=0.695 V). Delle due soluzioni quella accettabile è la seconda, quindi: V_{IHMIN}=1.415 V, e V_{OLMAX}=0.695 V. Tale coppia di valori soddisfa l'Hp di saturazione di M1 [vu (=0.695) < vi-vtn (=0.915 V)] , M2 e M3. Si ricava allora che: NM_H=1.542 V-1.415 V=0.127 V (=NM) e NM_L=0.828 V-0.695 V = 0.133V .

19/7/07 es. 2

Il primo stadio è un invertitore CMOS, il secondo un NAND CMOS.



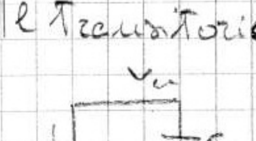


nell'intervallo *, l'uscita tende a portarsi al valore basso (ALEA)
L'intervallo ha ampiezza pari al tempo di propagazione dell'invertitore, che si calcola nella maniera abituale:

$$t_{PHL1} = \dots = 206.6 \text{ ps}$$

Nelle approssimazioni assunte, in tale intervallo la capacità C_2 si scarica attraverso la serie di M2 e M3, con $\beta_{23} = \frac{\beta_2}{2} = 200\,\mu A/V^2$

Il transitorio si compone di due parti; inizialmente M23 è saturo:



$$-C_2 \frac{dV_u}{dt} = \frac{\beta_{23}}{2}(V_{DD}-V_T)^2$$

$$\rightarrow \int_0^{t_{SAT}} dt = -\frac{2C}{\beta_{23}(V_{DD}-V_T)^2} \cdot \int_{V_{DD}}^{V_{DD}-V_T} dV_u \rightarrow t_{SAT} = 4.76 \text{ ps}$$

quindi M_{23} entra in regione lineare e, al tempo t_{PLH1}, V_u raggiunge il suo valore minimo:

$$\int_{t_{SAT}}^{t_{PHL1}} dt = \int_{V_{DD}-V_T}^{V_{uMIN}} \frac{-C}{\beta_{23}\left[(V_{DD}-V_T)V_u - \frac{V_u^2}{2}\right]} dV_u$$

$$t_{PHL1} - t_{SAT} = \frac{2C}{\beta_{23}} \frac{1}{2(V_{DD}-V_T)} \ln \frac{V_{uMIN} - 2(V_{DD}-V_T)}{V_{uMIN}} \cdot \frac{V_{DD}-V_T}{V_{DD}-V_T-2(V_{DD}-V_T)}$$

$$\rightarrow \dots \rightarrow V_{uMIN} = 1.3 \text{ V}.$$