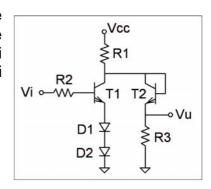
PROVA SCRITTA DI FONDAMENTI DI ELETTRONICA A 30 GIUGNO 2005

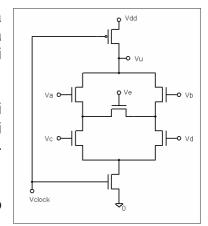
1) Nel circuito in figura, i transistori e i diodi possono essere descritti da un modello "a soglia", con V_{γ} =0.75 V e $V_{CE,sat}$ =0.2V. Si determini la caratteristica statica di trasferimento $V_u(V_i)$, per 0< V_i < V_{cc} , specificando, per ogni tratto, la regione di funzionamento dei componenti attivi.

$$V_{cc} = 5 \text{ V}, \ \beta_{F} = 100, \ R_1 = 500 \ \Omega, \ R_2 = 15 \ k\Omega, \ R_3 = 2 \ k\Omega.$$



2) *a,b,c,d,e* siano variabili logiche rappresentate in logica positiva (facendo corrispondere al valore logico "1" una tensione "alta" e al valore "0" una tensione "bassa"). Si determini la funzione logica svolta dal circuito in figura.

Tutti i transistori nMOS utilizzati siano caratterizzati dagli stessi parametri β_n e V_{Tn} ; tutti i transistori pMOS utilizzati siano caratterizzati dagli stessi parametri β_p e V_{Tp} , con V_{Tn} = - V_{Tp} = V_{T} . Si determino i valori di β_n e β_p in maniera che:



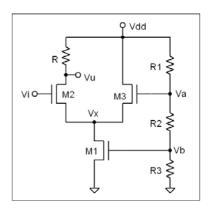
- il tempo di discesa del segnale di uscita $V_{\text{u}},\ \text{sia},\ \text{nel caso}$ peggiore, pari a 0.5 ns
- il tempo di discesa del segnale di uscita V_u , sia, nel caso migliore, pari al tempo di salita dello stesso segnale

Si ipotizzi, a tale scopo, che la capacità vista dal nodo di uscita della rete sia pari a 50 fF.

$$V_{dd} = 3.5 \text{ V}, V_T = 0.5 \text{ V}.$$

3) Nel circuito in figura, i transistori MOS sono caratterizzati dalla tensione di soglia V_{Tn} e dai coefficienti β_1,β_2 e β_3 . Si determini l'escursione logica della rete.

$$\begin{split} &V_{dd} = 3.5 \text{ V}, \text{ V}_{T} = 0.4 \text{ V}, \ \, \beta_{1} \text{=} 3 \text{ ma/V}^{2}, \, \beta_{2} \text{=} \beta_{3} \text{=} \text{ 2 ma/V}^{2}, \\ &R \text{=} 25 \text{ k}\Omega, \, R_{1} \text{=} 2.1 \text{ k}\Omega, \, R_{2} \text{=} 3.8 \text{ k}\Omega, \, R_{3} \text{=} 1.5 \text{ k}\Omega. \end{split}$$



- Indicare su ciascun foglio nome, cognome, data e numero di matricola
- Non usare penne o matite rosse
- L'elaborato deve essere contenuto in un unico foglio (4 facciate) protocollo

```
30/6/05 Es. 1
T2 é comesos "a diodo": Vec = 0 -> mon jus sosurare.
                          Dd,DZ ON G > T1 ON
Sujongo TI OFF, T2001:
V: - R2 IB1 = VBE1 - VD1 - VD2 = 0 -> Vi < 3 V8
       5 Vx Vx Vx
Vec - Ry (Ic+ Ig2+Icz) - VBEZ - R3 IEZ = 0 -> IEZ = VCC - YY
 Vu = (Vac-V8) R3 = 3.4 V
TI RN, DI, DZ ON, TZ OV
 Vi-Rg. IE1-YBE1-YD1-YD2-07 >> ]B1 = Vi-3V8
              16 18 18
 Vec - R, (Ia+ IE2) - Vy - R, IE2 = 0
                        Vu = R3 IEZ
Vale finche
TI RN-SAT : VCEI > VCESAT
    VCEA = (Vu + VBEZ) - (VDI + VDZ) (+ ) V; < 3.16 V) -> 71 SAT grima che T? OFF
        (*) 18 1/ 1/ (*)
Offure:
TZ RN > OFF: IEZ > O -> Vu > O +> Vi < 3.52 V
TI SAT, DI, DE ON, TE ON
VD1+VD2+VEEL = VBED = VW -> VW = 0.95V
 VX VX VEESAT X
                                      0.95
```

