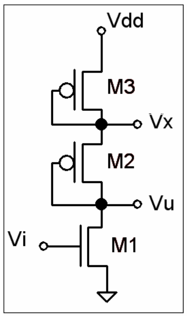
PROVA SCRITTA DI FONDAMENTI DI ELETTRONICA A

7 SETTEMBRE 2006

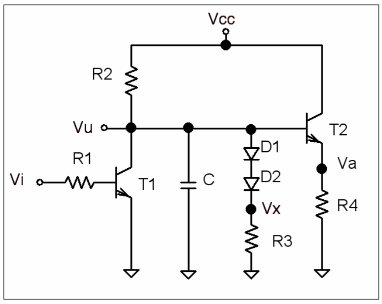
1) Nel circuito in figura, i transistori MOS sono caratterizzati dalle tensioni di soglia $V_{Tn1}= V_{Tn}$, $|V_{Tp2}|=|V_{Tp3}|=V_{Tp}$ e dai coefficienti β_{n1} e β_{p2}. Si calcoli il valore di β_{p3} in modo tale che il consumo di potenza statica della rete alla soglia logica sia pari a 1.75 mW.
Si determini, quindi, il margine d'immunità ai disturbi N_M della rete.



V_{dd} = 3.5 V, V_{Tn}= 0.5 V, V_{Tp}= 0.6 V, β_{n1} = 5 mA/V^2, β_{p2} = 2 mA/V^2.

2) Nel circuito in figura, i transistori bipolari ed i diodi possono essere descritti da un modello "a soglia" con V_γ=0.75 V e $V_{CE,sat}$=0.2 V. Il segnale d'ingresso abbia il seguente andamento:

t<0: V_i=Vcc
t>0: V_i=0

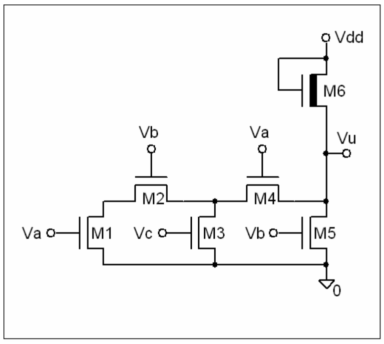


Si calcoli il tempo di propagazione $t_{p,LH}$ relativo al segnale di uscita V_u.

V_{cc} = 5 V, β_F=100 , R_1 = 10 kΩ, R_2 = 500 Ω, R_3 = 2 kΩ, R_4 = 3 kΩ, C=10 pF.

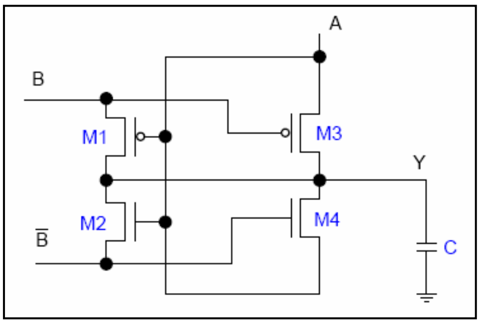
3) Nel circuito in figura, i transistori MOS sono caratterizzati dalle tensioni di soglia $V_{T1}= V_{T2}= V_{T3}= V_{T4}= V_{T5}=V_{T,enh}$ e $V_{T6}=V_{T,dep}$ <0.
I segnali di ingresso V_a, V_b e V_c possono assumere i valori 0 e V_{dd}.
Si determinino i coefficienti $\beta_1=\beta_2=\beta_3=\beta_4=\beta_5=\beta_{enh}$ e $\beta_6=\beta_{dep}$, in modo che, nelle rispettive condizioni di caso peggiore:

- la minima escursione logica sia pari a 2.9 V;
- la massima potenza istantanea statica dissipata sia pari a 1mW.



$V_{T,enh}$= 0.45 V, $V_{T,dep}$= -0.3 V, V_{dd} = 3.3 V

4) Nel circuito in figura, i transistori MOS sono caratterizzati dalle tensioni di soglia $V_{Tn}= |V_{Tp}|= V_T$ e dai coefficienti β_n e β_p. I segnali di ingresso A, B e $\overline{B}$ possono assumere i valori 0 e V_{DD}.
Si determini la funzione logica svolta dal circuito indicando chiaramente, per ogni configurazione degli ingressi, lo stato (ON, OFF) dei transistori M1, M2, M3 e M4. Supponendo che A commuti istantaneamente dal livello logico basso a quello alto con B fisso al livello logico alto, si calcoli il tempo di discesa/salita relativo al segnale di uscita Y



V_{DD}=3.3 V, βp=50 μA/V^2, βn=20 μA/V^2, V_T=0.35 V, C =10 fF

Esame di ELETTRONICA AB (mod. B): svolgere gli esercizi 1 e 2.
Esame di ELETTRONICA DEI SISTEMI DIGITALI A: svolgere gli esercizi 3 e 4
Esame di FONDAMENTI DI ELETTRONICA A: svolgere almeno uno fra gli esercizi 1 e 2 e almeno uno fra gli esercizi 3 e 4.

- Indicare su ciascun foglio nome, cognome, data e numero di matricola
- Non usare penne o matite rosse
- L'elaborato deve essere contenuto **in un unico foglio** (4 facciate) protocollo

Esercizio #1

OSS. PRELIMINARI:
1) M2 e M3 quando ON sono entrambi saturi.

Calcolo di β_{p3}. Alla soglia logica M1, M2, M3 sono tutti saturi.

idn1sat=β_{n1}/2*(vlt-vtn)^2 idp2sat=β_{p2}/2*(vx-vlt-vtp)^2 idp3sat=β_{p3}/2*(vdd-vx-vtp)^2 idn1sat=idp2sat idp3sat=idp2sat β_{n1}/2*(vlt-vtn)^2*vdd=Pdiss Risolvendo si trova che:	β_{p3}=2.4 mA/V^2 vx=2.254V e vlt=0.947V Tali valori soddisfano le Hp su M1, M2 e M3: (V_{GS1}=0.947V > 0.5 V); (V_{SG2}=(2.254-0.947) V=1.307 V >0.6V); (V_{SG3}=(3.5-2.254) V=1.246 V >0.6V).

Poiché M2 e M2 quando ON sono sat, è allora possibile ricavare una relazione tra vx e vu che vale sempre quando M2 e M3 sono ON.

idp2sat=β_{p2}/2*(vx-vlt-vtp)^2 idp3sat=β_{p3}/2*(vdd-vx-vtp)^2	idp3sat=idp2sat da cui si ricava che vx=1.802 +0.477vu

Regione 1: vi<vtn=0.5V, M1 off, M2 e M3 sulla soglia, quindi vu=vdd-2vtp=2.3V.

Regione 2: M1 sat (se vtn<vi<vu+vtn), M2 e M3 sat.

Cerco se in questa regione esistono punti della caratteristica statica di trasferimento a pendenza –1 (cioè cerco i punti tali che dvu/dvi=-1). Vale la condizione trovata, ovvero vx=1.802 +0.477vu.	
idn1sat=β_{n1}/2*(vi-vtn)^2 idp3sat=β_{p3}/2*(vdd-(1.802 +0.477vu)-vtp)^2 idn1sat=idp3sat Risolvendo si ricava che vu=3.81486 -3.026 vi La dvu/dvi=-3.026 quindi in questa regione non ci sono punti a derivata -1, ma si passa da una	regione a pendenza nulla (per vi <vtn) ad una a pendenza in modulo > di 1. In corrispondenza del punto angoloso prima determinato si ha allora il primo punto notevole (V_{ILMAX} =0.5V, V_{OHMIN} =2.3V).

(eq.1)

Regione 3: M1 lin (vi>vu+vtn), M2 sat M3 sat.

Cerco se in questa regione esistono punti della caratteristica statica di trasferimento a pendenza –1 (cioè cerco i punti tali che dvu/dvi=-1).	
idn1lin=β_{n1} ((vi-vtn)vu-vu^2/2) idp3sat=β_{p3}/2*(vdd-(1.802 +0.477vu)-vtp)^2 d(idn1lin)/dvi=β_{n1} ((vi-vtn)*-1+vu+vu) d(idp3sat)/dvi=β_{p3} (vdd-(1.802 +0.477vu)-vtp)*(0.477) idn1lin=idp3sat d(idn1lin)/dvi = d(idp3sat)/dvi da cui si ricavano le seguenti coppie di valori (vi, vu): (vi=-0.661V, vu=–0.431V) e (vi=1.158V, vu=0.431V).	Delle due soluzioni quella accettabile è la seconda, alla quale corrisponde un valore di vx=2.0076 V. V_{IHMIN}=1.158V, e V_{OLMAX}=0.431V. Tale coppia di valori soddisfa l'Hp su M1 lin (vi=1.158 V>vu+vtn=0.931 V), e M2 e M3 sat; (V_{SG2}=(2.0076-0.431) V=1.5766 V >0.6V); (V_{SG3}=(3.5-2.0076) V=1.492 V >0.6V). Si ricava allora che: NM_H=2.3 V-1.158 V= 1.142 V e NM_L=0.5V-0.431 V = 0.069 V =NM

Esercizio #2

Osservazioni preliminari: T2 quando ON in AD.

1) t<0, vi=5V, allora T1 ON e per hp SAT (da verificare), quindi la serie diodi D1 e D2 e T2 OFF. Allora vu(t<0)=vcesat.

ib1*βf=(vcc-vγ)/r1*100=0.0425 A ic1=(vcc-vcesat)/r2= 0.0096 A	ib1*βf =0.0425 A > 0.0096=ic1 → ok hp di saturazione di T1

2) Per t -> ∞, Vi=0 V, allora T1 sarà off. D1 e D2 on (da verificare) e T2 ON e in AD (da verificare). Calcolo di vu.

ir2=(vcc-vu)/r2	Ma ir2=ir3+ib2 da cui si ricava che :
ir3=(vu-2vγ)/r3	vu=4.295V.
ir4=(vu-vγ)/r4	vu> 2vγ, quindi ok hp su D1 e D2 e T2.
ib2=(vu-vγ)/r4/(βf+1)	

3) Il ritardo di propagazione è il tempo necessario al segnale d'uscita vu per compiere l'escursione da 0.2V a (4.295+0.2)/2=2.2475V con vi=0 V.

Durante questo intervallo di tempo i transistori lavorano nelle seguenti regioni:
A) Vcesat < vu <vγ: T1,T2 ,D1e D2, OFF.
B) vγ < vu <2 vγ: T1 OFF, T2 AD , D1e D2 OFF.
C) 2 vγ <vu < 2.2475 V: T1 OFF, T2 AD, D1e D2 ON.

A)
ir2=(vcc-vu)/r2
Cdvu/dt=ir2

$$\mathbf{tplh1} = \int_{0.2}^{0.75} \frac{C}{ir2}\, d vu$$

tphl1= 0.61 ns

B)
ir2=(vcc-vu)/r2
ib2=(vu-vγ)/r4/(bf+1)
Cdvu/dt=ir2-ib2

$$\mathbf{tplh2} = \int_{0.75}^{1.5} \frac{C}{ir2 - ib2}\, d vu$$

tphl2= 0.97 ns

C)
ir2=(vcc-vu)/r2
ib2=(vu-vγ)/r4/(bf+1)
ir3=(vu-2vγ)/r3
Cdvu/dt=ir2-ib2-ir3

$$\mathbf{tplh3} = \int_{1.5}^{2.2475} \frac{C}{ir2 - ib2 - ir3}\, d vu$$

tphl3=1.24 ns

da cui si ricava che tphl=tphl1+tphl2+tphl3=2.82 ns.

Osservazioni preliminari: il transistore Q quando ON è sempre in A.D. Inoltre fintantoché Q è ON, vx=vu+vγ, e vu>0 (ie≠0).

Regione 1: vi<vtn, allora M1 OFF. Q in AD (se vx> vg, da verificare).

Si rimane in regione 1 fintantochè M1 non va on, ovvero per vi>vtn.	
vx=vu+vγ (se Q1 on)	ie=vu/r3
ir1=(vcc-vx)/r1	Ma ie=(bf+1)*(ir1-ir2)
ir2=vx/r2	da cui si ricava che vu=3.224 V (e vx=3.974 V). OK Hp su Q.

Regione 2: vi>vtn, quindi M1 ON e SAT se vu>vi-vtn-vγ (da vericare), e Q on in AD (sse vx>vγ,).

Cerco se in questa regione esistono punti della caratteristica statica di trasferimento a pendenza –1 (cioè cerco i punti tali che dvu/dvi=-1).	
vx=vu+vγ (se Q1 on)	Ma
ir1=(vcc-vx)/r1	ir1=idm1sat+ir2+ib
ir2=vx/r2	d(ir1)/dvi=d(im1sat)/dvi+d(ir2)/dvi+d(ib)/dvi

ib=vu/r3/(βf+1)
idm1sat=β_n/2*(vi-vtn)^2
d(ir1)/dvi=1/r1
d(ir2)/dvi=-1/r2
d(ib)/dvi=-1/r3/(βf+1)
d(im1sat)/dvi=β_n/2*2*(vi-vtn)*1

Risolvendo si ricava che vu=2.972 V, vi =1.004V.
Tale coppia di valori soddisfa le HP fatte sulla regione di funzionamento di M1 vu (=2.972 V) > vi-vtn-vγ (=-0.246 V), e di Q.
Quindi: V_{OHMIN}=2.972 V, V_{ILMAX}= 1.004 V.

(eq.1)

Regione 3: vi>vtn, quindi M1 ON e LIN se vu<vi-vtn-vγ (da vericare), e Q on in AD (sse vx>vγ).

Cerco se in questa regione esistono punti della caratteristica statica di trasferimento a pendenza –1 (cioè cerco i punti tali che dvu/dvi=-1).

vx=vu+vγ (se Q1 on)
ir1=(vcc-vx)/r1
ir2=vx/r2
ib=vu/r3/(βf+1)
idm1lin=β_n*((vi-vtn)*(vu+vγ)-1/2*(vu+vγ)^2)
d(ir1)/dvi=1/r1
d(ir2)/dvi=-1/r2
d(ib)/dvi=-1/r3/(βf+1)
d(im1lin)/dvi=β_n*((vi-vtn)*-1+(vu+vγ)-1/2*2*(vu+vγ)*-1)
Ma
ir1=idm1lin+ir2+ib
d(ir1)/dvi=d(im1lin)/dvi+d(ir2)/dvi+d(ib)/dvi

da cui si ricavano le seguenti coppie di valori (vi, vu):
(vi=-2.315 V, vu=1.906 V) e
(vi=2.307 V, vu=0.406 V).
Delle due soluzioni quella accettabile è la seconda, quindi:
V_{IHMIN}=2.307 V, e V_{OLMAX}=0.406 V.

Tale coppia di valori soddisfa l'Hp su M1 lin, vu (=0.406) < vi-vtn-vγ (=1.057 V), e su Q.

Si ricava allora che:
NM_H=2.972 V-2.307 V= 0.665 V e
NM_L=1.004 V-0.406 V = 0.598 V =NM

Regione 4: Per completezza: poi Q andrà off quando vx=vu+vγ=vγ, sse vu=0 V. Calcolo il valore di vi per il quale Q va off. M1 è lin.

ir1=(vcc-(vγ))/r1
ir2=(vγ)/r2
idm1lin=β_n*((vi-vtn)*(vγ)-1/2*(vγ)^2)

Ma ir1=idm1lin+ir2, da cui si ricava che Q andrà OFF per:
vi= 3.042 V

Esercizio #3

Considero il vincolo sulla escursione logica di caso peggiore: in condizioni di ingressi bassi, il pull-down si spegne e il pull-up (a svuotamento) garantisce $V_u=V_H=V_{dd}$. Quindi, nella condizione di caso peggiore, deve essere:

$V_L=V_H$ – escursione= V_{dd}- 2.9 = 0.45 V

Tale condizione di caso peggiore si verifica quando la corrente di pull-down è minima: poiché i segnali di gate dei diversi transistori di pull-down non sono fra di loro indipendenti, si verifica facilmente che la condizione di caso peggiore prevede l'accensione di M3 e M4 in serie; il pull-down è quindi equivalente ad un unico transistore con

$\beta_{eq} =\beta_{enh}/2$
$V_{DS}=V_L$
$V_{GS}=V_{dd}$

quindi $V_{gs}>V_{DS}-V_{tn}$ e il transistore equivalente di pull down lavora in regione lineare, così come il transistore di pull-up. Si ha:

$I_{D,pu}=\beta_{dep} ((V_{dd}-V_L- V_{T,dep})(V_{dd}-V_L)-(V_{dd}-V_L)^2/2)$
$I_{D,pd}=\beta_{eq} ((V_{dd}- V_{T,enh})V_L-V_L^2/2)$

Imponendo l'uguaglianza delle correnti, si trova una relazione fra i coefficienti:

$\beta_{enh} =9.57547\ \beta_{dep}$ (*)

La condizione di caso peggiore per la potenza dissipata, invece, si riferisce alla situazione in cui la corrente di pull-down è massima, e quindi alla situazione in cui tutti i transistori di pull down sono accesi. In questa situazione, utilizzando le regole di composizione in serie e parallelo, si ottiene il coefficiente del transistore equivalente di pull-down:

$\beta_{eq} = 8/5\ \beta_{enh}$

In questa situazione il valore dell'uscita è inferiore al VL di caso peggiore precedentemente calcolato:

$I_{D,pu}=\beta_{dep} ((V_{dd}-V_u- V_{T,dep})(V_{dd}-V_u)-(V_{dd}-V_u)^2/2)$
$I_{D,pd}=\beta_{eq} ((V_{dd}- V_{T,enh})V_u-V_u^2/2)$

Imponendo l'uguaglianza delle correnti, e scartando una soluzione inaccettabile, si trova:

$V_u =0.13951$
$I_{D,pu}=5.9425\ \beta_{dep}$

e imponendo $I_{D,pu}=P_d/V_{dd}$ si ricava:

$\beta_{dep=}$ 51 $\mu A/V^2$

da cui, tenendo conto della relazione (*):

$\beta_{enh=}$ 488 $\mu A/V^2$

Esercizio #4

Determino la funzione svolta dal circuito:
A=0 V, B=0 V ($\overline{B}$ =V_{DD}) : M1 OFF, M2 OFF, M3 OFF, M4 ON allora Y=0 V

A=V_{DD}, B=0 V ($\overline{B}$ =V_{DD}) : M1 OFF, M2 OFF, M3 ON, M4 OFF allora Y=V_{DD}

A=0 V, B=V_{DD} ($\overline{B}$ =0 V) : M1 ON, M2 OFF, M3 OFF, M4 OFF allora Y=V_{DD}

A=V_{DD}, B=V_{DD} ($\overline{B}$ =0 V) : M1 OFF, M2 ON, M3 OFF, M4 OFF allora Y=0 V

$Y=A\overline{B}+\overline{A}B$ il circuito è pertanto uno XOR

Calcolo il tempo di discesa, il tempo impiegato dal segnale di uscita per passare dal 90% al 10% della sua escursione logica.

L'escursione logica del segnale di uscita è pari a V_{DD} (il segnale non viene mai degradato dal circuito). Devo studiare il passaggio dalla situazione A=0 V, B=V_{DD} ($\overline{B}$ =0 V) Y=V_{DD} alla situazione A=V_{DD}, B=V_{DD} ($\overline{B}$ =0 V) Y=0 V. Si tratta pertanto di calcolare il tempo necessario per passare da Y=V_{DD}*0.9=2,97 V (A=0 V, B=V_{DD} ($\overline{B}$ =0 V)) a Y=V_{DD}*0.1=0,33 V (A=V_{DD}, B=V_{DD} ($\overline{B}$ =0 V))

Il circuito da studiare è semplicemente costituito dalla capacità C e dal MOS M2 avente gate a V_{DD} (A) e source a massa ($\overline{B}$ =0 V).

Per $V_{ds}>V_{gs}-V_T$ M2 è sat
$V_Y>V_{DD}-V_T=3.3-0.35=2,95$

Allora da 2,97 a 2,95 M2 sat, da 2,95 a 0,33 M2 LIN

Ids=

$$\mathbf{ta} = \int_{vdd*0.9}^{vdd-vt} \frac{-Cy}{\frac{bn}{2}\,(vdd-vt)^2}\,dvu$$

$$\mathbf{tb} = \int_{vdd-vt}^{0.1*vdd} \frac{-Cy}{bn\left((vdd-vt)\,(vu)-\frac{(vu)^2}{2}\right)}\,dvu$$

$$\mathbf{tf} = (ta+tb)$$

ta= 2.29819×10^{-12} sec

tb= 4.78993×10^{-10} sec

tf= 4.81291×10^{-10} sec