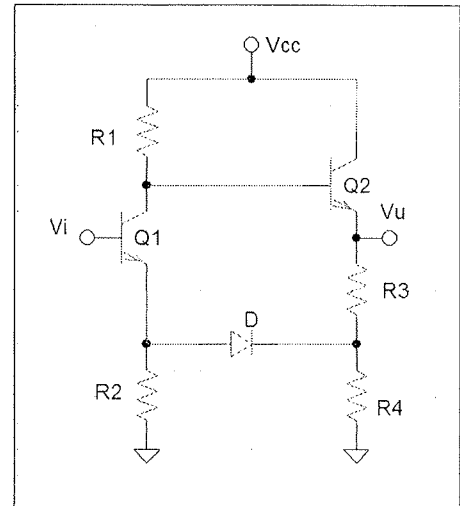


PROVA SCRITTA DI ELETTRONICA
3 LUGLIO 2008

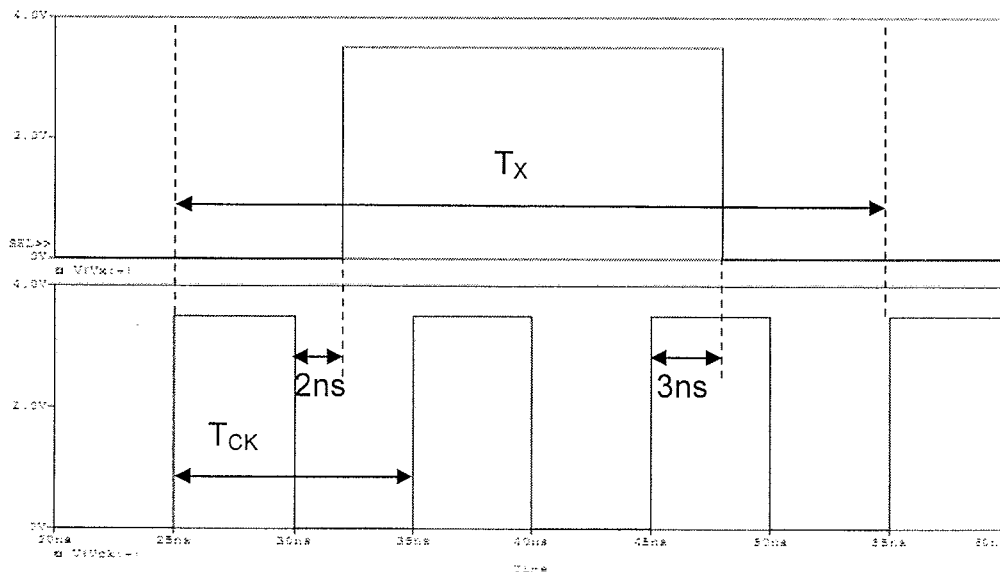
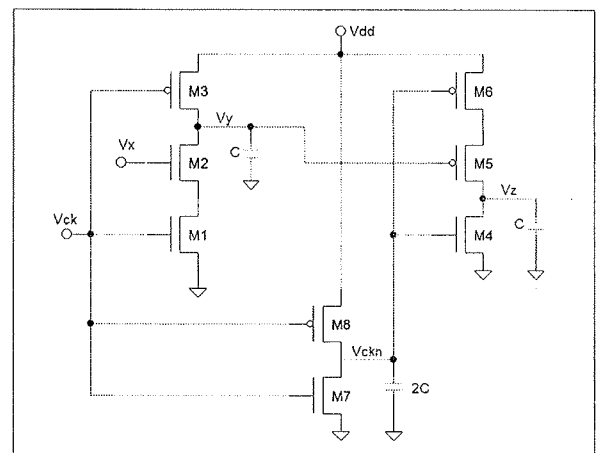
1) Nel circuito in figura, i transistori bipolari e il diodo sono descritti da un modello a soglia, con $V_T = 0.7 \text{ V}$ e $V_{CEsat} = 0.2 \text{ V}$. Si determini la caratteristica di trasferimento $V_u(V_i)$.

$V_{CC} = 5 \text{ V}$, $\beta_F = 100$, $R_1 = 1 \text{ k}\Omega$, $R_2 = 3 \text{ k}\Omega$, $R_3 = 4.5 \text{ k}\Omega$, $R_4 = 500 \Omega$.



2) Nel circuito in figura, i transistori MOS sono caratterizzati dalle tensioni di soglia $V_{Tn} = |V_{Tp}| = V_T$ e dai coefficienti β_n e β_p . Il segnale di clock V_{CK} abbia periodo T_{CK} pari a 10 ns, mentre il segnale d'ingresso V_X abbia l'andamento mostrato in figura, periodico con periodo di 30 ns. Si determini l'andamento dei segnali V_{CKn} , V_Y , V_Z , calcolando per ciascuna transizione il tempo di propagazione relativo.

Si calcoli inoltre la potenza media complessivamente dissipata dal circuito.



$V_{dd} = 3.5 \text{ V}$, $V_T = 0.4 \text{ V}$, $\beta_n = 1 \text{ mA/V}^2$, $\beta_p = 0.6 \text{ mA/V}^2$, $C = 0.2 \text{ pF}$.

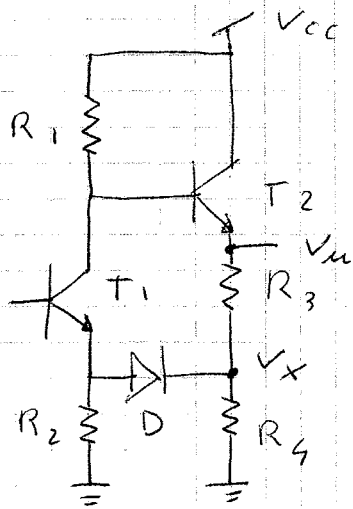
Esame di ELETTRONICA AB (mod. B): svolgere l'esercizio 1 (tempo disponibile 1h 15m).

Esame di ELETTRONICA DEI SISTEMI DIGITALI A: l'esercizio 2 (tempo disponibile 1h 15m).

Esame di FONDAMENTI DI ELETTRONICA A: svolgere gli esercizi 1 e 2 (tempo disponibile 2h).

- Indicare su ciascun foglio nome, cognome, data e numero di matricola
- Non usare penne o matite rosse

L'elaborato deve essere contenuto in un unico foglio (4 facciate) protocollo



$$V_{CC} = 5V$$

$$\beta_F = 100$$

$$V_f = 0.7V$$

$$R_1 = 1k\Omega$$

$$R_2 = 3k\Omega$$

$$R_3 = 4.5k\Omega$$

$$R_4 = 500\Omega$$

T2 se ON e in R.N. MAI SAT

1) $V_1 < V_f$ D OFF T1 OFF T2 ON (R.N.)

$$\begin{cases} V_{CC} - R_1 I_{B2} - V_f = V_m \\ I_{B2} = I_{E2} / (\beta_F + 1) \\ V_m = (R_3 + R_4) I_{E2} \end{cases} \Rightarrow V_m = 4.291V$$

2) $V_1 > V_f$ D OFF T1, T2 ON R.N. (T1 ON per $V_1 = V_f$)

$$V_{CC} - R_1 I_{R1} - V_f = V_m$$

$$V_m = (R_3 + R_4) I_{E2}$$

$$I_{E2} = (\beta_F + 1) I_{B2}$$

$$I_{R1} = I_{B2} + I_{C1}$$

$$I_{C1} \approx I_{E1}$$

$$I_{E1} = (V_1 - V_f) / R_2$$

$$\Rightarrow V_m = 4.522 - 0.329 V_1$$

CON T1 ON R.N. e D OFF T2 puo' spegnersi?

~~Hp~~ T2 OFF $\Rightarrow V_m \equiv V_{E2} = 0$

calcolo V_{B2}

$$V_{B2} = V_{CC} - R_1 I_{C1}$$

$$I_{E1} \approx I_{C1}$$

$$I_{E1} = (V_1 - V_f) / R_2$$

$$V_{B2} = V_{CC} - \frac{R_1}{R_2} V_1 + \frac{R_1}{R_2} V_f$$

$$V_{B2} = 4.766 - 0.333 V_1$$

T2 OFF se $V_{BE2} < V_f$ se $V_{B2} - V_{E2} < V_f$

$$4.766 - 0.333 V_1 < V_f \Rightarrow V_1 > 12.21V$$

\Rightarrow per $0 < V_1 < V_{CC}$ T2 ON CON D OFF

3) ora 2 possibili casi:

a) D OFF T1 SAT T2 R.N

b) D ON T1, T2 R.N.

$$a) V_m = V_i - V_f + V_{CESAT} - V_f$$

$$V_m = V_i - 1.2$$

calcolo il valore di V_i per cui cio' avviene

$$\begin{aligned} V_m &= 4.522 - 0.329 V_i \\ V_m &= V_i - 1.2 \end{aligned} \quad || \Rightarrow V_i = 4.305 \text{ V}$$

$$b) V_{CC} - R_1 I_{R1} - V_f = V_m$$

$$I_{R1} = I_{C1} + I_{B2}$$

$$I_{C1} \approx I_{E1}$$

$$I_{E1} = \frac{V_i - V_f}{R_2} + I_D$$

$$I_D + I_{E2} = I_{R4}$$

$$I_{R4} = (V_i - 2V_f) / R_4$$

$$I_{E2} = (V_m - V_i + 2V_f) / R_3$$

$$(V_x = V_i - 2V_f)$$

$$\Rightarrow V_m = 9.839 - 3.288 V_i$$

calcolo il valore di V_i di passaggio da ② a ③b

$$\begin{aligned} V_m &= 4.522 - 0.329 V_i \\ V_m &= 9.839 - 3.288 V_i \end{aligned} \quad || \Rightarrow V_i = 1.797 \text{ V}$$

\Rightarrow prima b) di a)

4) D ON T1 SAT T2 R.N.

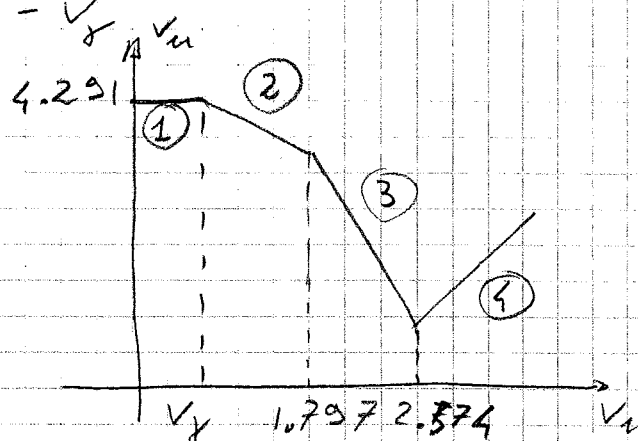
$$V_m = V_i - V_f + V_{CESAT} - V_f$$

$$V_m = V_i - 1.2$$

$$V_m = 9.839 - 3.288 V_i$$

$$V_m = V_i - 1.2$$

$$\Rightarrow V_i = 2.574 \text{ V}$$



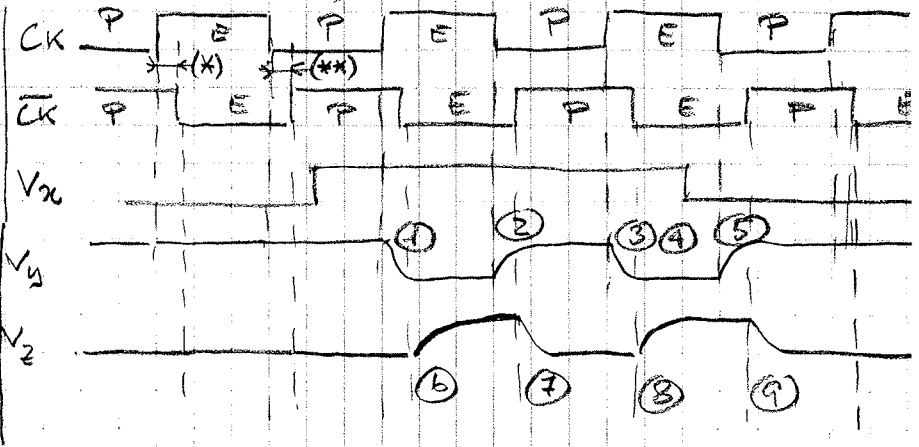
3.7.03 - Es. 2

Si tratta di due invertitori dinamici PE, controllati da segnali di ck e \overline{ck} . Il segnale di \overline{ck} è in ritardo (SKEW) rispetto a ck , a causa dell'invertitore CMOS (H7-H8). Applicando le relazioni note, si ricava per quest'ultimo:

*) $t_{PHL}(V_{CKN}) = 154 \text{ ps}$

**) $t_{PLH}(V_{CKN}) = 256 \text{ ps}$

V_y è l'uscita dello stadio dinamico PE: se $ck=0$, precarica V_y
 $V_y=1$, se $ck=1$, valuta V_z .



- ① $V_x = V_{DD} \rightarrow V_y = 0$: scarica attraverso 2 nMOS (H2, H1) in serie; con $\beta_{eq} = \frac{\beta_n}{2}$ si ricava $t_p = 154 \text{ ps}$, rispetto al fronte positivo di ck
- ② Pre-carica attraverso H3 $\rightarrow t_p = 128 \text{ ps}$, rispetto a fronte negativo di ck
- ③ identico a ①
- ④ $V_x: V_{DD} \rightarrow 0$ non causa commutazione di $V_y: 0 \rightarrow 1$
- ⑤ identico a ②

V_z è l'uscita dello stadio dinamico p-PE (H4-H5-H6), che ha ingresso V_y e controllato da V_{CKN} . $\overline{ck}=1$, pre-carica $V_z=1$ altrimenti valutazione.

- ⑥ $V_y=0 \rightarrow V_z=V_{DD}$: carica attraverso 2 pMOS (H5, H6) $\rightarrow \beta_{eq} = \beta_p/2 \rightarrow t_{PLH} = 256 \text{ ps}$, rispetto a fronte negativo di \overline{ck}
- ⑦ Scarica attraverso H4 $\rightarrow t_p = 76.8 \text{ ps}$
- ⑧ identico a ⑥
- ⑨ identico a ⑦

Potenza dissipata:
 Invertitore CMOS (H8-H7): $P_{CMOS} = 2C \cdot f_{ck} \cdot V_{DD}^2 = 0.45 \text{ mW}$

Invertitori PE: 2 commutazione su $T_x = 3T_{ck} \rightarrow f_x = \frac{f_{ck}}{3}$

$P_{PE} = 2^4 \times C \cdot V_{DD}^2 \cdot \frac{f_{ck}}{3} = 0.16 \text{ mW}$

$P_{TOT} = P_{CMOS} + 2 \times P_{PE} = 0.81 \text{ mW}$