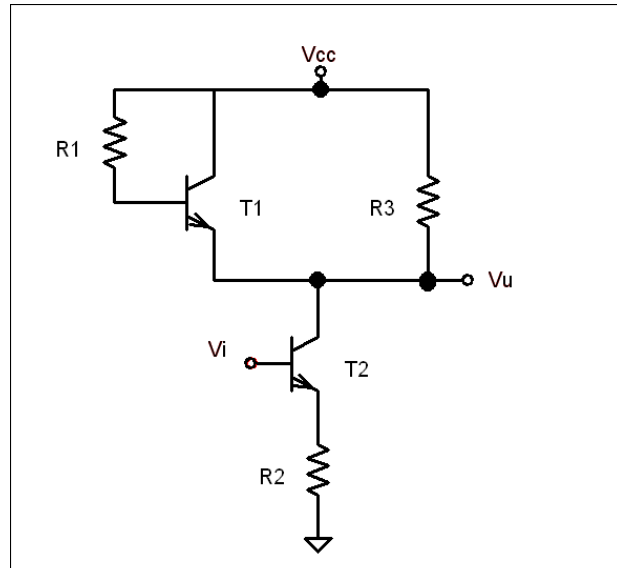


PROVA SCRITTA DI ELETTRONICA 1
14 GENNAIO 2016

1) Nel circuito in figura, i transistori possono essere descritti da un modello “a soglia”, con $V_T=0.75\text{ V}$ e $V_{CE,sat}=0.2\text{ V}$. Si determini la caratteristica statica di trasferimento $V_u(V_i)$, per $0 < V_i < V_{CC}$.

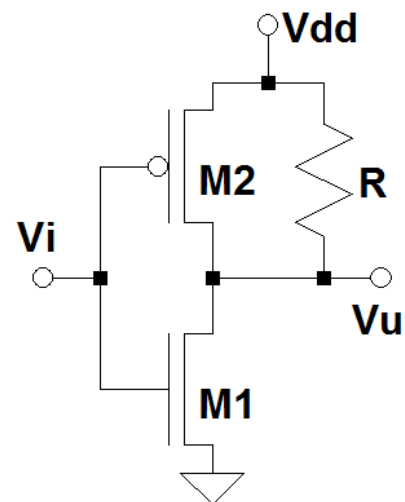


$V_{CC} = 5\text{ V}$, $\beta_F=100$, $R_1 = 25\text{ k}\Omega$, $R_2 = 100\text{ }\Omega$, $R_3 = 1\text{ k}\Omega$.

2) Nel circuito in figura, i transistori MOS sono caratterizzati dalle tensioni di soglia $V_{Tn}=|V_{Tp}|=V_T$ e dai coefficienti β_1 e β_2 . Si determinino i valori di β_1 , β_2 e R in maniera che:

- l'escursione ΔV_u del segnale di uscita sia pari a 3.15 V ;
- la potenza statica media dissipata \tilde{P}_s (in condizioni di ingresso periodico, con *duty cycle* pari a 0.5) sia pari a 3 mW ;
- la tensione di soglia logica V_{TL} sia pari a 1.6 V .

$V_{dd} = 3.3\text{ V}$, $V_T = 0.25\text{ V}$.



Esame di ELETTRONICA AB (mod. B): svolgere l'esercizio 1 (tempo disponibile 1h 15m).

Esame di ELETTRONICA DEI SISTEMI DIGITALI A: l'esercizio 2 (tempo disponibile 1h 15m).

Esame di ELETTRONICA 1 / FONDAMENTI DI ELETTRONICA A: svolgere gli esercizi 1 e 2 (tempo disponibile 2h e 30m).

- Indicare su ciascun foglio nome, cognome, data e numero di matricola
- Non usare penne o matite rosse
- L'elaborato deve essere contenuto **in un unico foglio** (4 facciate) protocollo

Compito del 14-01-2016 - Esercizio #1

Osservazioni preliminari:

- 1) T1 quando ON è in AD (collettore connesso a Vcc).

Regione 1: $v_i < v_\gamma$: T1 OFF, T2 OFF, $v_u = v_{cc}$.

Regione 2: $v_i > v_\gamma$: T1 OFF, T2 in AD.

$i_{r3} = (v_{cc} - v_u)/r_3$ $i_{e2} = (v_i - v_\gamma)/r_2$ Ma $i_{r3} = \beta f / (\beta f + 1) * i_{e2}$	Risolvendo si trova che: $V_u = 12.426 - 9.901 v_i$ Si rimane in questa regione fintantoché o T1 va on, o T2 va sat
T1 va ON per $v_{cc} - v_u = v_\gamma$ ma $v_u = 12.426 - 9.901 v_i$ quindi per $v_i > 0.826 V$	T2 va SAT per $v_u - (v_i - v_\gamma) = v_{cesat}$, ma $v_u = 12.426 - 9.901 v_i$ quindi per $v_i > 1.1903 V$
Regione 2: per $0 < v_i < 0.826 V$	

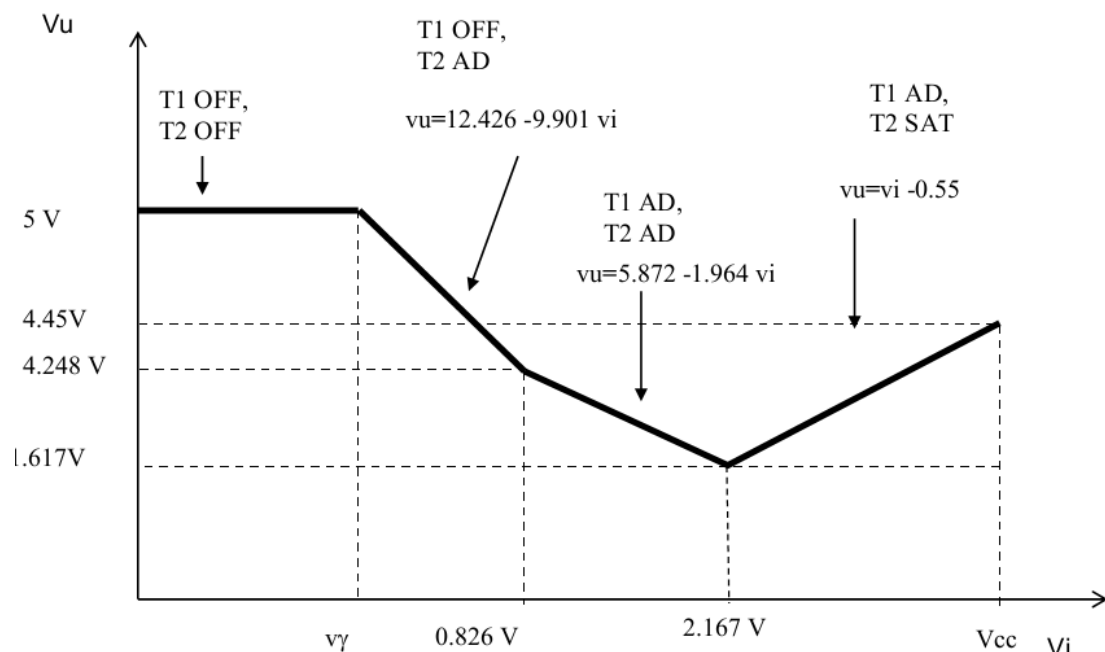
Regione 3: T1 in AD, T2 AD.

$i_{r3} = (v_{cc} - v_u)/r_3$ $i_{e2} = (v_i - v_\gamma)/r_2$ $i_{e1} = (v_{cc} - (v_u + v_\gamma))/r_1 * (\beta f + 1)$ Ma $i_{e1} + i_{r3} = \beta f / (\beta f + 1) * i_{e2}$ Risolvendo si trova che: $v_u = 5.872 - 1.964 v_i$	v_u sta calando quindi T2 potrebbe entrare in regione di saturazione. T2 va sat sse: $v_u - (v_i - v_\gamma) = v_{cesat}$ ma $v_u = 5.872 - 1.964 v_i$ sse $v_i > 2.167 V$
Regione 3: per $0.826 V < v_i < 2.167 V$	

Regione 4: T1 in AD, T2 SAT.

$v_u - (v_i - v_\gamma) = v_{cesat}$ sse $v_u = v_i - 0.55$
Regione 4: per $2.167 V < v_i < v_{cc}$

Di seguito si riporta la caratteristica statica di trasferimento.



14/1/2016 – Esercizio 2

Il circuito è un invertitore costituito dal transistore di pull-down M_1 e dal transistore di pull-up M_2 in parallelo al resistore R . Ipotizziamo (*) che il valore di ingresso basso V_L (ancora incognito) sia minore di V_T . Per $V_i = V_L < V_T$ si ha quindi:

$$M_1 \text{ off} \rightarrow I_{D1} = 0 \xrightarrow{I_{D1}=I_{D2}+I_R} I_{D2} + I_R = 0 \xrightarrow{\blacksquare} I_{D2} = I_R = 0$$

La condizione (\blacksquare) discende dalla impossibilità che I_{D2} e I_R possano essere non nulle e quindi uguali ed opposte; si avrebbe, infatti:

$$I_{D2} > 0 \rightarrow \begin{cases} \xrightarrow{I_{D2}+I_R=0} I_R < 0 \xrightarrow{I_R=\frac{V_{SD2}}{R}} V_{SD2} < 0 \\ \xrightarrow{HP: M_2 \text{ on, LIN} (**)} V_{SD2} > 0 \end{cases}$$

che conduce a una condizione assurda.

Si ha quindi:

$$V_i = V_L \rightarrow I_R = 0 \rightarrow \frac{V_{DD} - V_u}{R} = 0 \rightarrow V_u = V_{DD} = V_H$$

che soddisfa le ipotesi formulate. Si ha infatti:

$$\Delta V_u = V_H - V_L \rightarrow V_L = V_H - \Delta V_u = V_{DD} - 3.15V = \mathbf{0.15V}$$

e quindi

$$V_{SG2} = V_{DD} - V_L = 3.15V > V_{SD2} + V_T = V_{DD} - V_{DD} + V_T = 0.25V \rightarrow M_2 \text{ on, LIN} (**)$$

In questa condizione, la potenza statica dissipata è nulla.

Se invece l'ingresso è al valore alto:

$$V_i = V_H = V_{DD} \rightarrow \left\{ \begin{array}{l} V_{GS1} = V_{DD} > V_T \\ V_u = V_{DS1} = V_L \\ V_{SG2} = V_{DD} - V_{DD} = 0 < V_T \rightarrow M_2 \text{ off} \end{array} \right\} \xrightarrow{I_{D1}=I_{D2}+I_R} I_{D1} = I_R > 0$$

che implica la dissipazione di potenza statica. Si ha quindi:

$$\tilde{P}_s = \frac{1}{T} \int_0^T P_s dt = \frac{1}{T} \left(\int_0^{T/2} P_s(V_i = V_H) dt + \int_{T/2}^T P_s(V_i = V_L) dt \right) = \frac{P_s(V_i = V_H)}{2} = \frac{V_{DD} I_R}{2}$$

da cui:

$$I_R = \frac{2\tilde{P}_s}{V_{DD}} = 1.81 \text{ mA} \xrightarrow{I_R=\frac{V_{DD}-V_L}{R}} R = \mathbf{1732.5 \Omega}$$

e

$$I_{D1} = \beta_1 \left((V_{DD} - V_T)V_L - \frac{V_L^2}{2} \right) = 1.81 \text{ mA} \rightarrow \beta_1 = \mathbf{4.074 \frac{mA}{V^2}}$$

Infine, la condizione di soglia logica ($V_i = V_u = V_{TL}$) implica necessariamente il funzionamento di entrambi i transistori in regime di saturazione. Infatti:

$$\begin{aligned} V_{GS1} = V_i = V_u = V_{DS1} &\rightarrow V_{GS1} < V_{DS1} + V_T \\ V_{SG2} = V_{DD} - V_i = V_{DD} - V_u = V_{SD2} &\rightarrow V_{SG2} < V_{SD2} + V_T \end{aligned}$$

Uguagliando le correnti si trova quindi :

$$\left. \begin{aligned} I_{D1,SAT} &= \beta_1 \frac{(V_{TL} - V_T)^2}{2} \\ I_{D2,SAT} &= \beta_2 \frac{(V_{dd} - V_{TL} - V_T)^2}{2} \\ I_R &= \frac{V_{DD} - V_{TL}}{R} \end{aligned} \right\} \xrightarrow{I_{D1}=I_{D2}+I_R} \beta_2 = \mathbf{2.598 \frac{mA}{V^2}}$$