Organización del Computador 1 Lógica Digital 2: circuitos y memorias

Dr. Marcelo Risk

Departamento de Computación Facultad de Ciencias Exactas y Naturales Universidad de Buenos Aires

2017

Circuitos secuenciales

- ► Circuitos combinatorios ≡ Funciones Booleanas:
 - el resultado depende de las entradas.
- También necesitamos circuitos que puedan recordar su estado y que actúen según su estado y las entradas:
 - memorias, contadores, etc.
- Estos circuitos de los denominan secuenciales.

Diseño de circuitos

- Los circuitos digitales se pueden ver desde dos puntos de vista: análisis digital y síntesis digital:
 - El Análisis Digital explora la relación entre las entradas a un circuito y sus salidas.
 - La Síntesis Digital crea diagramas lógicos utilizando los valores expresados en una tabla de verdad.
- Los diseñadores de circuitos digitales deben tener en cuenta el comportamiento físico de los circuitos electrónicos, es decir existen retardos de propagación, los cuales pueden incidir cuando las señales toman distintos caminos, en la tabla de verdad de todo el sistema.

Circuitos sincrónicos

- Los circuitos sincrónicos funcionan sobre la base del tiempo.
- Es decir, las salidas dependen no sólo de las entradas.
- Sino del estado en que estaban las salidas y del tiempo.

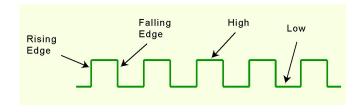
Relojes

- ► En general, necesitamos una forma de ordenar los diferentes eventos que producen cambios de estados.
- Para esto usamos relojes:
 - Un reloj (clock) es un circuito capaz de producir señales eléctricas de oscilantes, con una frecuencia uniforme.



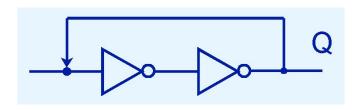
Cambios de estado

- Los cambios de estado se producen en cada tick de reloj.
- Estos cambios pueden producirse cuando se produce un cambio de flanco (ascendente o descendente) o por un cambio nivel (alto o bajo).



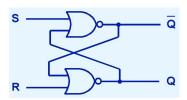
Realimentación

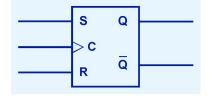
- Para retener sus valores, los circuitos secuenciales recurren a la realimentación.
- La realimentación se produce cuando una salida se conecta a una entrada.
- Ejemplo simple:
 - ► Si Q es 0 siempre será, si es 1, siempre será 1, porqué?



Flip-Flop SR

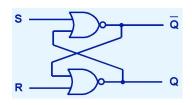
- ▶ Uno de los circuitos secuenciales más básicos es el flip-flop SR:
 - ▶ SR por set reset.
- Circuito lógico y diagrama en bloque de un flip-flop SR:





Flip-Flop SR

- La tabla característica describe el comportamiento del flip-flop SR.
- ▶ Q(t) es el valor de la salida al tiempo t. Q(t+1) es el valor de Q en el próximo ciclo de clock.



R	Q(t+1)
0	Q(t) no hay cambios
1	0 (reset a cero)
0	1 (reset a uno)
1	indefinido
	0 1 0

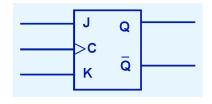
Flip-Flop SR

- ► El flip-flop SR tiene en realidad 3 entradas: *S*, *R*, y su salida corriente, *Q*(*t*).
- ► Note los dos valores indefinidos, cuando las entradas *S* y *R* son 1, el flip-flop es inestable.

S	R	Q(t)	Q(t + 1)
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	indefinido
1	1	1	indefinido

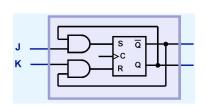
Flip-Flop JK

- ► Si aseguramos que las entradas al SR no estarán nunca las dos en 1, el circuito se volvería estable.
- ► Es posible realizar esta modificación:
- El flip-flop modificado se denomina JK, en honor de Jack Kilby (inventor del circuito integrado, premio Nobel de física 2000).



Flip-Flop JK

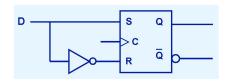
- A la derecha podemos ver el circuito lógico de flip-flop SR modificado.
- La tabla característica indica que es estable para cualquier combinación de sus entradas.



	K	Q(t+1)
0	0	Q(t) no hay cambios
0	1	0 (reset a cero)
1	0	1 (reset a uno)
1	1	$\overline{Q}(t)$

Flip-Flop D

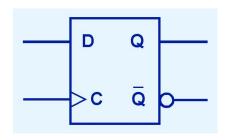
- Otra modificación al flip-flop SR es el denominado flip-flop D.
- Note que retiene el valor de la entrada al pulso de clock, hasta que cambia dicha entrada, pero al próximo pulso de clock.



\overline{D}	Q(t+1)
0	0
1	1

Flip-Flop D

► El flip-flop D es el circuito fundamental (celda) de la memoria de una computadora.

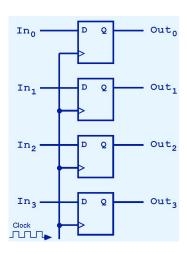


\overline{D}	Q(t+1)
0	0
1	1

Registros

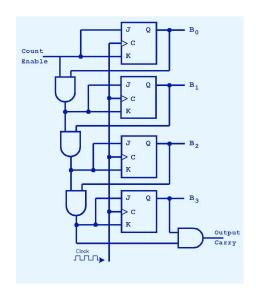
Registro de 4 bits compuesto por 4 flip-flops D.



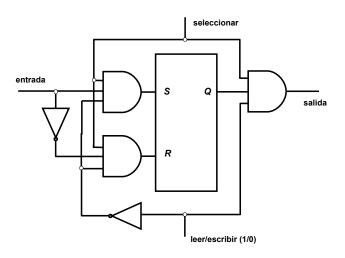


Contadores

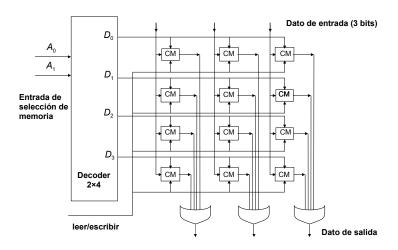
- Un contador binario es otro ejemplo de circuito secuencial.
- El bit de menor orden se complementa a cada pulso de clock.
- Cualquier cambio de 0 a 1, produce el próximo bit complementado, y así siguiendo a los otros flip-flops.



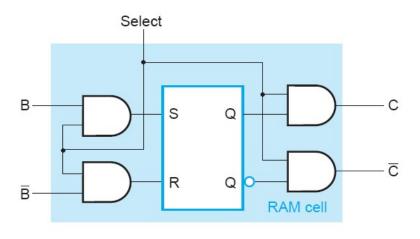
Celda de memoria



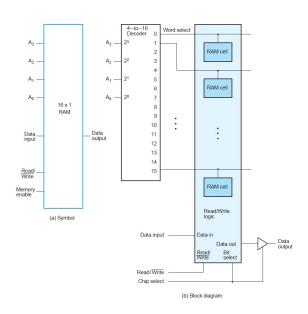
Unidad de memoria de 4 x 3 bits



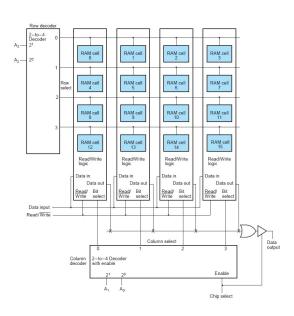
Celda de memoria



RAM de 16 x 1 bits



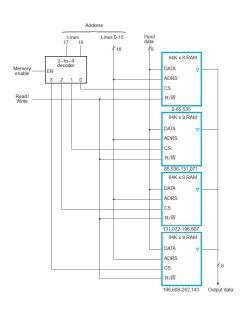
RAM de 4 x 4 bits



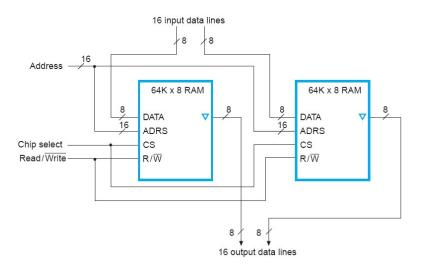
RAM de 64K x 8 bits



RAM de 256K x 8 bits



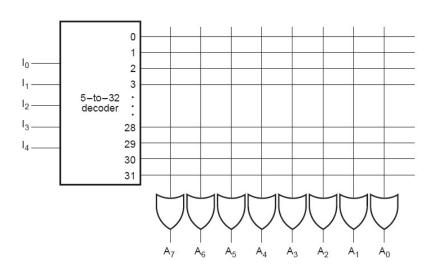
RAM de 64K x 16 bits



ROM



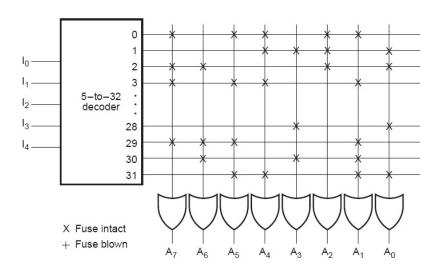
ROM vista interna



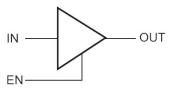
ROM tabla de verdad

		Inpu	uts					Out	puts			
I ₄	l ₃	l ₂	I ₁	I ₀	A ₇	A_6	A ₅	A_4	\mathbf{A}_3	A ₂	A ₁	A_0
0	0	0	0	0	1	0	1	1	0	1	1	0
0	0	0	0	1	0	0	0	1	1	1	0	1
0	0	0	1	0	1	1	0	0	0	1	0	1
0	0	0	1	1	1	0	1	1	0	0	1	0
1	1	1	0	0	0	0	0	0	1	0	0	1
1	1	1	0	1	1	1	1	0	0	0	1	0
1	1	1	1	0	0	1	0	0	1	0	1	0
1	1	1	1	1	0	0	1	1	0	0	1	1

ROM 32 x 8

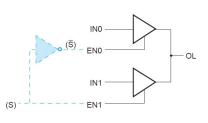


Buffer de 3 estados



EN	IN	OUT
0	X	Hi-Z
1	0	0
1	1	1

Buffer de 3 estados



EN1	EN0	IN1	IN0	OL
0	0	Х	Χ	Hi-Z
(S) 0	(S)1	Х	0	0
0	1	X	1	1
1	0	0	Χ	0
1	0	1	Х	1
1	1	0	0	0
1	1	1	1	1
1	1	0	1	
1	1	1	0	7