



Universidade Estadual de Maringá



Centro de Tecnologia

Departamento de Informática

Informática

Circuitos Digitais (5174)

Relatório do Projeto 2: Memória semicondutora de 3 bits.

19 de dezembro de 2017

Professor: Carlos Fransley Scatambulo Costa

Discente:

RA:	Nome:
98336	Raphael Franco de Lima

Sumário

Índice de ilustrações	2
Introdução	3
Decodificador de Endereços.....	4
Unidade de Armazenamento	4
Buffer de três Estados	5
Funcionamento da Memória.....	5
Conclusão	6
Referências bibliográficas	6

Índice de ilustrações

<i>Tabela 1 Tabela verdade do decodificador de endereços</i>	4
<i>Figura 1 Circuito finalizado da memória semicondutora de 3 bits</i>	5

Introdução

Um circuito combinacional é considerado uma função dependente apenas de suas entradas, este não possui memória, ou seja, não é capaz de armazenar bits e, por conseguinte lê-los mais tarde, em razão disto, estes são considerados muito limitados em várias ocasiões (VAHID, 2008). Já um circuito sequencial tem seu comportamento determinado não somente pelas entradas atuais, mas também por aquelas que ocorreram no passado, sendo isso feito principalmente pela característica de realimentação que estes circuitos possuem.

Um bom exemplo deste último tipo de circuito são as memórias. A memória é a parte de um sistema de armazenamento de uma grande quantidade de dados em binário. As memórias semicondutoras consistem em arranjos de elementos que geralmente são latches ou capacitores. Cada elemento de armazenamento em uma memória pode reter um nível 1 ou 0 e é denominado de célula, a localização de uma unidade de dado em um arranjo de memória é denominado endereço. Como a memória armazena dados binários estes tem de serem inseridos e copiados quando necessário, por isso, existe a necessidade das operações de escrita e leitura (FLOYD, 2009).

Dentre as várias categorias de memórias semicondutoras vale destacar as duas principais, sendo elas a *RAM* e a *ROM*. A característica da primeira é o fato de nela todos os endereços serem acessados em tempos iguais e em qualquer ordem, sendo que os dados nela armazenado são perdidos ao fim do fornecimento de energia. Já na memória *ROM* os dados são armazenados permanentemente ou semi-permanentemente sendo que os dados nela armazenados são mantidos mesmo com se a alimentação for desligada.

Para exemplificar a utilização de circuitos sequenciais este trabalho tem por objetivo desenvolver uma memória semicondutora de 3 bits.

Decodificador de Endereços

A memória a ser implementada terá três palavras para serem armazenadas possuindo assim três endereços diferentes. Para tal serão utilizados dois bits sendo estes A0 e A1 onde a condição irrelevante será setada para 0. A tabela verdade do decodificador de endereços é apresentada abaixo.

A0	A1	L0	L1	L2
0	0	1	0	0
0	1	0	1	0
1	0	0	0	1
1	1	0	0	0

Tabela 1 Tabela verdade do decodificador de endereços

As expressões booleanas resultantes são expostas abaixo:

$$L0 = \neg A0 \cdot \neg A1 \quad (1)$$

$$L1 = \neg A0 \cdot A1 \quad (2)$$

$$L2 = A0 \cdot \neg A1 \quad (3)$$

Observação: Por questões de facilidade de escrita no decorrer do presente relatório uma condição negada será representada pelo sinal ‘!’ a esquerda do respectivo bit.

Unidade de Armazenamento

Para realizar o armazenamento das palavras, foram utilizados *flip-flops* do tipo D. Estes são circuitos sequencias que podem ser utilizados como memória de 1 bit e diferentemente dos outros tipos de *flip-flops* que geralmente possuem duas entradas este possui apenas uma e seu funcionamento esta condicionado as bordas do *clock*.

Haja vista o projeto possuir o intuito de armazenar 3 palavras de 3 bits, foram usados 9 *flip-flops* do tipo D, sendo suas entradas D e CP e saídas Q e !Q.

Controle de leitura e escrita

Para realizar o controle de leitura e escrita foi necessário implementar 3 bits de controle. O primeiro, denominado RD é responsável por alternar entre a operação de leitura e escrita, sendo que foi definido por padrão o nível lógico 0 como habilitação para escrita e o nível lógico 1 a habilitação de leitura dos dados armazenados.

O segundo bit denominado CS é responsável por habilitar ou desabilitar a memória como um todo, ou seja, quando este estiver desabilitado não será possível realizar leitura, escrita ou saída de dados. Por padrão foi definido o nível lógico 1 como o estado de funcionamento normal da memória e o nível lógico 0 o momento em que ela se encontra desabilitada.

Por fim, o último bit denominado OE é responsável por habilitar a saída de dados da memória, este foi definido como nível lógico 1 para habilitar a saída e nível lógico 0 para desabilitar a mesma.

Buffer de três Estados

Para que fosse possível exibir a saída dos dados armazenados pelos *flip-flops*, foram utilizados buffers de três estados com a saída destes conectadas a um *logic display*. O buffer utilizado possui três estados, o primeiro em nível lógico 1 permite que o *logic display* seja aceso, contrário ao que acontece no nível lógico 0 onde este se mantém apagado e por fim o terceiro estado é considerado de alta impedância (TANENBAUM, 2006) cujo ocorre quando a saída não esta habilitada por OE ou quando CS esta em nível 0, neste estado é como se a parte do circuito associada ao buffer não existisse mais pois neste estado não há passagem nenhum de corrente pelo buffer.

Funcionamento da Memória

Para exemplificar a memória desenvolvida em uso, primeiramente será apresentado seu circuito finalizado abaixo:

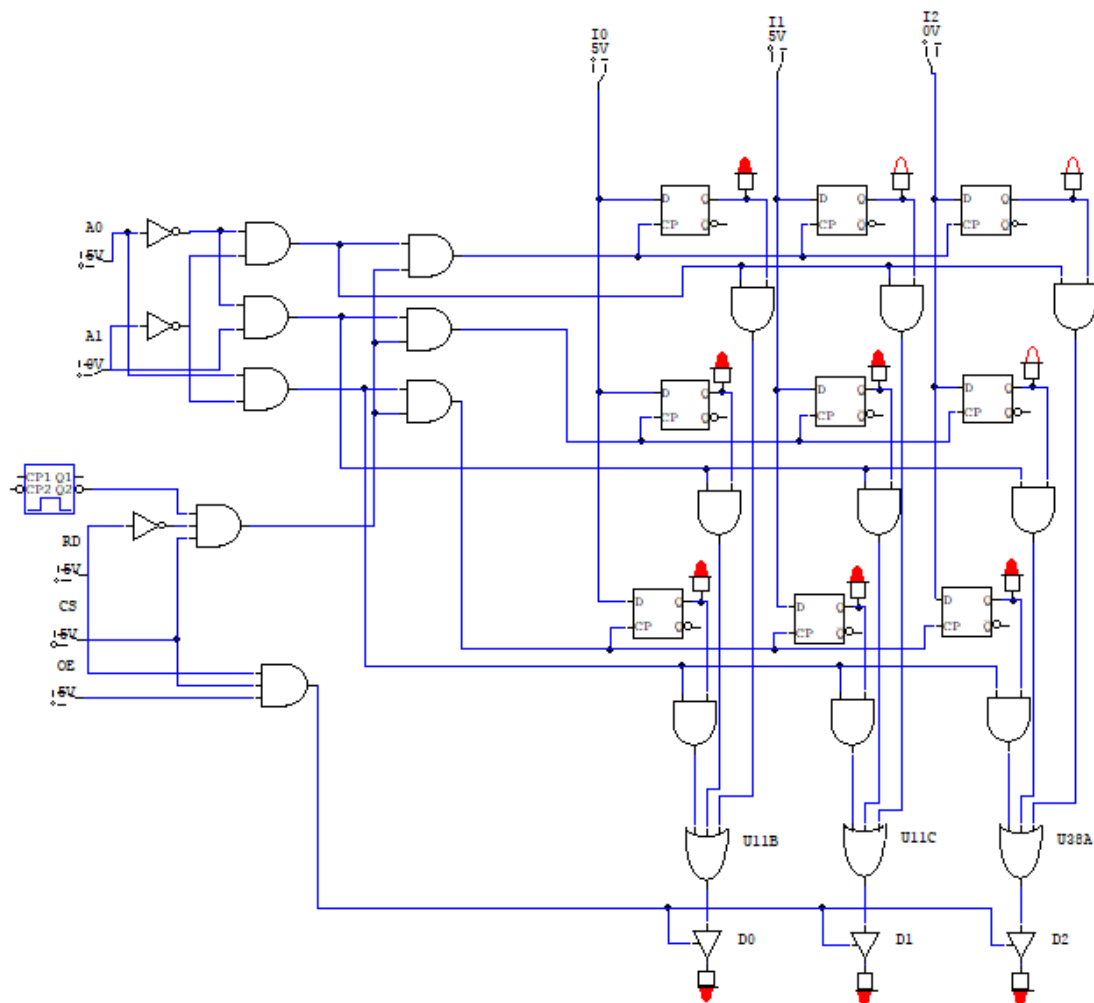


Figura 1 Circuito finalizado da memória semicondutora de 3 bits

Para simular a operação de escrita primeiramente devemos habilitar a chave CS no nível lógico 1 e chave RD em nível 0, em seguida selecionamos o endereço onde desejamos armazenar os dados através do decodificador de endereços e por fim selecionamos os dados de entrada em I0, I1 e I2 e estes serão mostrados nos *logic displays* que se encontram na saída de cada flip-flop da linha de armazenamento.

No que se refere a leitura de dados basta alterarmos a chave RD e OE para o nível 1 e então selecionar o endereço desejado através do decodificador, então a saída de dados será exibida nos *logic displays* que se encontram na saída dos buffers de 3 estados.

Conclusão

Ao fim deste relatório pode-se concluir que o intuito de estudar os circuitos sequenciais foi atingido haja vista a construção bem-sucedida do projeto proposto de uma memória semicondutora de 3 bits.

Referências bibliográficas

FLOYD, Thomas.; Sistemas Digitais: Fundamentos e Aplicações. 9º Ed, 2009, Bookman Companhia Editora.

TANENBAUM, A. S.; Organização Estruturada de Computadores. 5ª Ed, 2006, Prentice-Hall do Brasil LTDA.

VAHID, Frank.; Sistemas Digitais: Projeto, Otimização e HDLS. 1ªEd, 2008, Bookman Companhia Editora.