

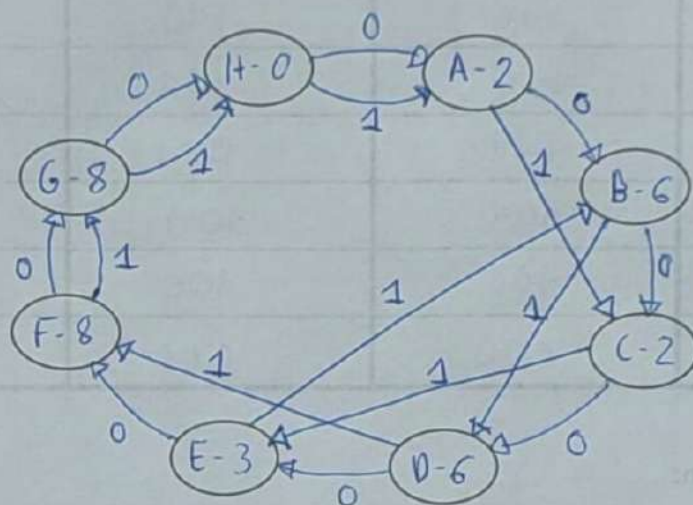
Hojas de entrega previa.

Las hojas de entrega previa deben ser impresas, rellenas con sus soluciones, escaneadas o fotografiadas, y subidas al Campus Virtual en la tarea correspondiente.

DNI: 26263880 L

Parte 1. Diseño teórico y creación de los esquemáticos.

1.1.1. Diagrama de Estados:



1.1.2. Tabla de Estados-Salida:

q: Estado Presente Q : Estado Futuro

X: Señal de entrada que decide el tipo de secuencia a generar:

X = 0: Secuencia de salida ordenada como en el DNI

X = 1: Secuencia de salida ordenada de menor a mayor

q (Estado Presente)	Q (Estado Futuro) Con X = 0	Q (Estado Futuro) Con X = 1	Salida (en decimal)
A	B	C	2
B	C	D	6
C	D	E	2
D	E	F	6
E	F	B	3
F	G	G	8
G	H	H	8
H	A	A	0

1.1.3. Tabla de Transición:

 $q_2 q_1 q_0 / Q_2 Q_1 Q_0$: 3 bits que codifican en binario el estado Presente / Futuro $Y_3 Y_2 Y_1 Y_0$: 4 bits que codifican en binario el número de secuencia generado

q (Estado Presente) $q_2 q_1 q_0$	Q (Estado Futuro) Con $X = 0$ $Q_2 Q_1 Q_0$	Q (Estado Futuro) Con $X = 1$ $Q_2 Q_1 Q_0$	Salida (en binario) $Y_3 Y_2 Y_1 Y_0$
000	001	011	0010
001	011	010	0110
011	010	110	0010
010	110	111	0110
110	111	001	0011
111	101	101	1000
101	100	100	1000
100	000	000	0000

1.1.4. Tabla de Excitación:

 $D_2 D_1 D_0$: 3 bits de entrada a los biestables que codifican el estado usando flip-flops tipo D.

q (Estado Presente) $q_2 q_1 q_0$	Entrada a los Biestables Con $X = 0$ $D_2 D_1 D_0$	Entrada a los Biestables Con $X = 1$ $D_2 D_1 D_0$	Salida (en binario) $Y_3 Y_2 Y_1 Y_0$
000	001	011	0010
001	011	010	0110
011	010	110	0010
010	110	111	0110
110	111	001	0011
111	101	101	1000
101	100	100	1000
100	000	000	0000

1.1.5. Funciones de Excitación:

Función Lógica Mínima de D_2 :

$x \ q_2$ $q_1 \ q_0$	00	01	11	10
00	0	0	0	0
01	0	1	1	0
11	0	1	1	1
10	1	1	0	1

$$D_2 = \bar{x} \cdot q_2 \cdot \bar{q}_0 + q_2 \cdot q_0 + x \cdot \bar{q}_2 \cdot q_2$$

Función Lógica Mínima de D_1 :

$x \ q_2$ $q_1 \ q_0$	00	01	11	10
00	0	0	0	1
01	1	0	0	1
11	1	0	0	1
10	1	1	0	1

$$D_1 = \bar{x} \cdot \bar{q}_2 \cdot q_0 + \bar{x} \cdot q_1 \cdot \bar{q}_0 + x \cdot \bar{q}_2$$

Función Lógica Mínima de D_0 :

$x \ q_2$ $q_1 \ q_0$	00	01	11	10
00	1	0	0	1
01	1	0	0	0
11	0	1	1	0
10	0	1	1	1

$$D_0 = \bar{x} \cdot \bar{q}_2 \cdot \bar{q}_1 + q_2 \cdot q_1 + x \cdot \bar{q}_2 \cdot \bar{q}_0$$

1.1.6. Funciones de Salida:

Función Lógica Mínima de Y_3 :

q ₂ q ₁ q ₀	0	1
00	0	0
01	0	1
11	0	1
10	0	0

$$Y_3 = q_2 \cdot q_0$$

Función Lógica Mínima de Y_2 :

q ₂ q ₁ q ₀	0	1
00	0	0
01	1	0
11	0	0
10	1	0

$$Y_2 = \bar{q}_2 \cdot \bar{q}_1 \cdot q_0 + \bar{q}_2 \cdot q_1 \cdot \bar{q}_0$$

Función Lógica Mínima de Y_1 :

q ₂ q ₁ q ₀	0	1
00	1	0
01	1	0
11	1	0
10	1	1

$$Y_1 = \bar{q}_2 + q_2 \cdot q_1 \cdot \bar{q}_0$$

Función Lógica Mínima de Y_0 :

q ₂ q ₁ q ₀	0	1
00	0	0
01	0	0
11	0	0
10	0	1

$$Y_0 = q_2 \cdot q_1 \cdot \bar{q}_0$$

1.1.7. Diagrama del Circuito:

