

Universidad Nacional Mayor de San Marcos
Facultad de Ingeniería de Sistemas e Informática

Escuela Profesional de Ingeniería de Software

Lima, Perú



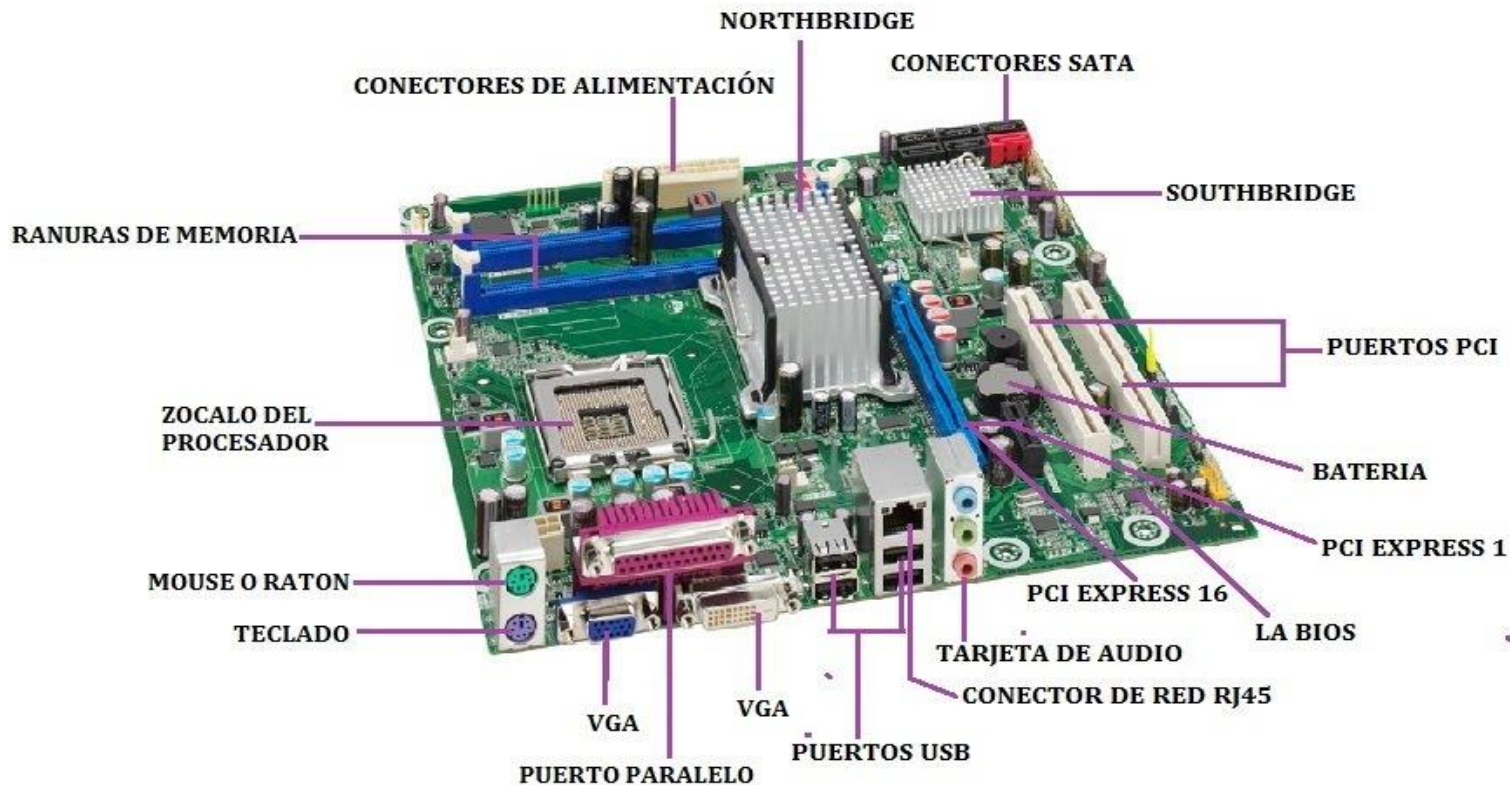
Asignatura: Arquitectura de computadores

Lógica de comunicacional con los dispositivos externos:
Unidades de I/O e interfaces

Dr. Igor Aguilar Alonso

4. Lógica de Comunicación con Dispositivos Externos

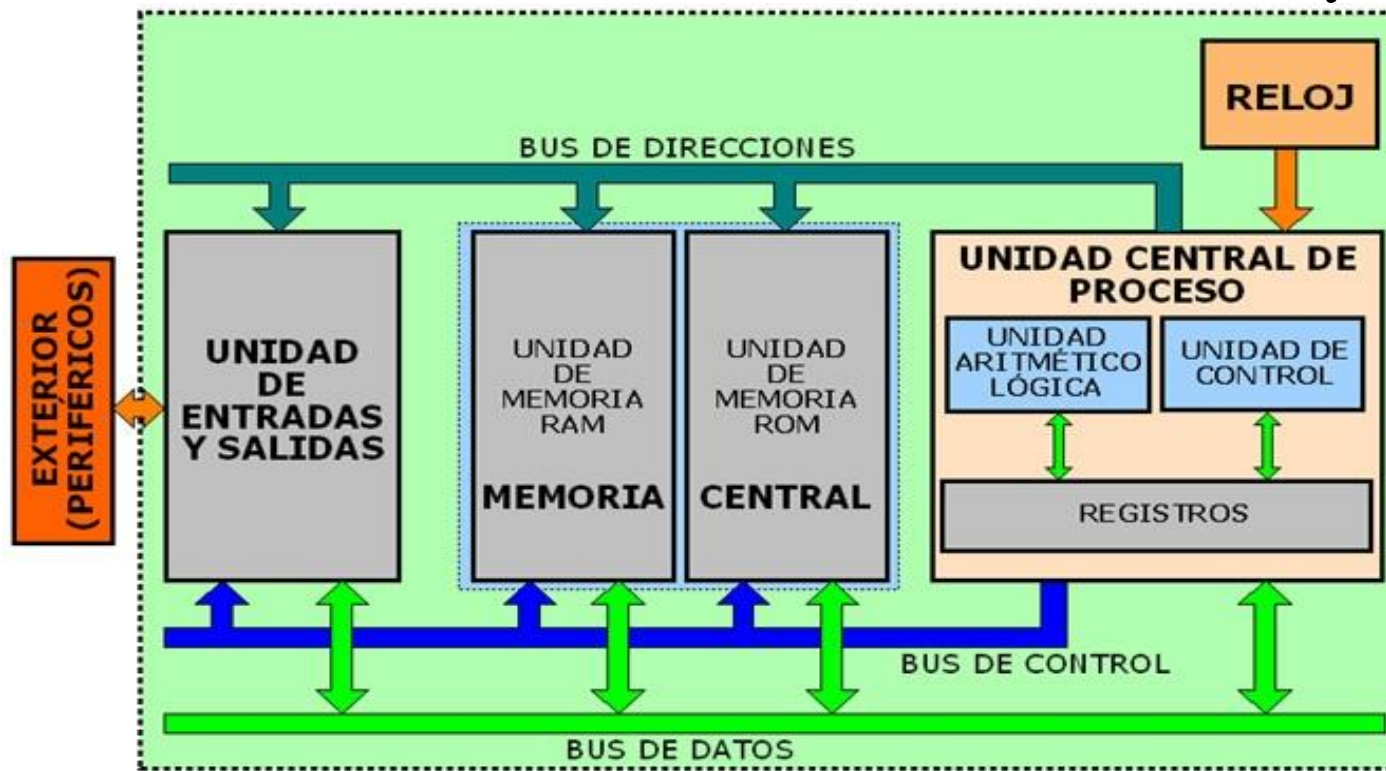
Componentes internos del computador



Al interior de una computadora encontramos la placa principal del computador y en esa placa existen varios componentes importantes:

- En la Motherboard
 - Procesador (CPU)
 - Memoria (M)
 - Conectores - Bus
 - Plaquetas de Expansión (I/O)
 - *Modem.*
 - *Placa Multimedia.*
 - *Otros...*

- CPU – la CPU es un sistema complejo.
- Dividir Funcionalmente: Acción (camino de Datos) y Control.



Introducción

- Después del procesador y los módulos de memoria, el tercer elemento clave de un sistema informático es un conjunto de **módulos de E/S**.
- Cada módulo se conecta al bus del sistema o al conmutador central y controla uno o más dispositivos periféricos.
- Un módulo de E/S no es simplemente un conjunto de conectores mecánicos que conectan un dispositivo al bus del sistema.
- Por el contrario, el módulo de E/S contiene lógica para realizar una función de comunicación entre el periférico y el bus.

Lógica de Comunicación con Dispositivos Externos

- La lógica de comunicación con los dispositivos externos se refiere a *cómo los sistemas informáticos interactúan con periféricos* o dispositivos que están fuera de la unidad central de procesamiento (CPU).
- Estos dispositivos externos pueden incluir impresoras, teclados, monitores, discos duros, sensores y otros componentes.

Funciones Principales:

1. Identificación y Dirección:

- Cada dispositivo externo tiene una dirección única que la CPU utiliza para identificarlo.
- La CPU necesita comunicarse con estos dispositivos para enviar y recibir datos.

2. Comandos y Estado:

- La lógica comunicon implica enviar comandos desde la CPU al dispositivo externo.
- Los comandos indican acciones específicas, como *imprimir un documento* o *leer datos de un sensor*.
- Además, el dispositivo externo puede proporcionar información sobre su estado (por ejemplo, si está listo para recibir datos o si hay un error).

3. Transferencia de Datos:

- La CPU envía datos al dispositivo externo o recibe datos de él.
- La lógica de comunicación asegura que los datos se transmitan correctamente y se interpreten según el protocolo adecuado.

Ejemplos de Dispositivos Externos:

- **Impresoras:** Reciben datos de la CPU y generan documentos impresos.
- **Teclados y Ratones:** Envían señales de entrada a la CPU.
- **Discos Duros Externos:** Almacenan y recuperan datos.
- **Sensores:** Proporcionan información ambiental (temperatura, luz, etc.).

Protocolos y Controladores:

- Los dispositivos externos utilizan protocolos específicos para comunicarse con la CPU (por ejemplo, USB, Ethernet, Bluetooth).
- Los controladores son programas que permiten que la CPU interactúe con dispositivos específicos.

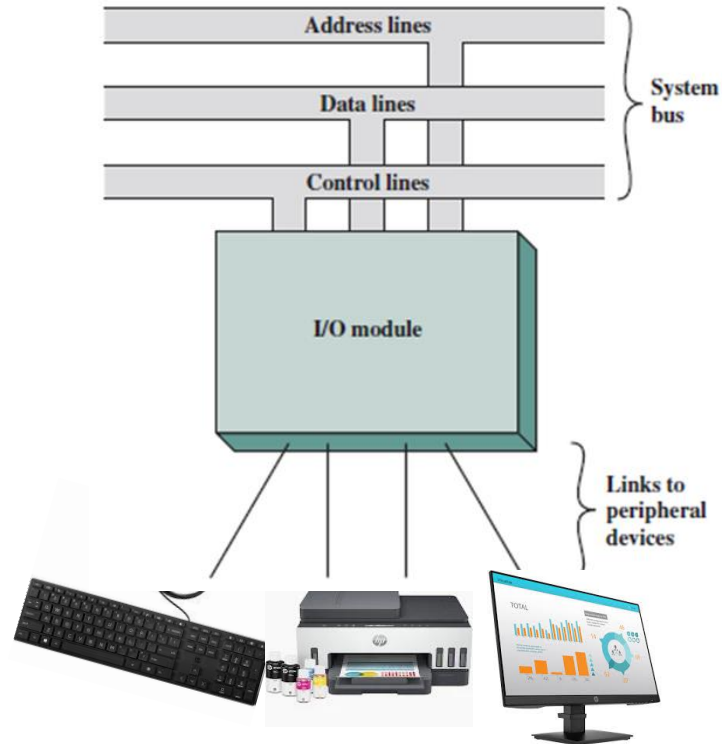
En resumen, la lógica de comunicación con dispositivos externos es esencial para garantizar una interacción fluida entre la CPU y los periféricos, mejorando la funcionalidad y la eficiencia de los sistemas informáticos.

¿Por qué no se conectan periféricos directamente al bus del sistema?

- Existe una amplia **variedad de periféricos** con **varios métodos de operación**. No sería práctico incorporar la lógica necesaria dentro del procesador para controlar una gama de dispositivos.
- La **velocidad de transferencia de datos** de los periféricos suele ser mucho **más lenta que la de la memoria o el procesador**. Por lo tanto, no es práctico utilizar el bus del sistema de alta velocidad para comunicarse directamente con un periférico.
- Por otro lado, la **velocidad de transferencia de datos** de algunos periféricos *es más rápida que la de la memoria o el procesador*. Nuevamente, la falta de coincidencia conduciría a ineficiencias si no se maneja adecuadamente.

- Los periféricos a menudo **usan diferentes formatos de datos y longitudes de palabras** que la computadora a la que están conectados.
- Por lo tanto, **se requiere un módulo de E/S**, el cual cumple 2 funciones importantes:
 1. **Interfaz** con el **procesador y la memoria** mediante el bus del sistema o el interruptor central.
 2. **Interfaz** a **uno o más dispositivos periféricos** mediante enlaces de datos personalizados.

Modelo genérico de un módulo de E/S



Dispositivos externos

- Las operaciones de E/S se realizan a través de una amplia variedad de dispositivos externos que proporcionan un medio de intercambio de datos entre el entorno externo y la computadora.
- Un dispositivo externo se conecta a la computadora mediante un enlace a un módulo de E/S.
- El enlace se utiliza para intercambiar control, estado y datos entre el módulo de E/S y el dispositivo externo.
- Un dispositivo externo conectado a un módulo de E/S a menudo se denomina dispositivo periférico o, simplemente, un periférico

Los dispositivos externos se puede clasificar ampliamente en tres categorías:

1. **Legible por humanos**: adecuado para comunicarse con el usuario de la computadora.
2. **Legible por la máquina** : adecuada para comunicarse con el equipo.
3. **Comunicación**: Adecuado para comunicarse con dispositivos remotos.

.

Módulos de E/S

- Durante cualquier período de tiempo, el procesador puede comunicarse con uno o más dispositivos externos, según la necesidad de E/S del programa.
- Los recursos internos, como la memoria principal y el bus del sistema, deben compartirse entre varias actividades, incluidas las E/S de datos.
- Por lo tanto, la función de E/S incluye un requisito de **control** y **sincronización**, para coordinar el flujo de tráfico entre recursos internos y dispositivos externos.

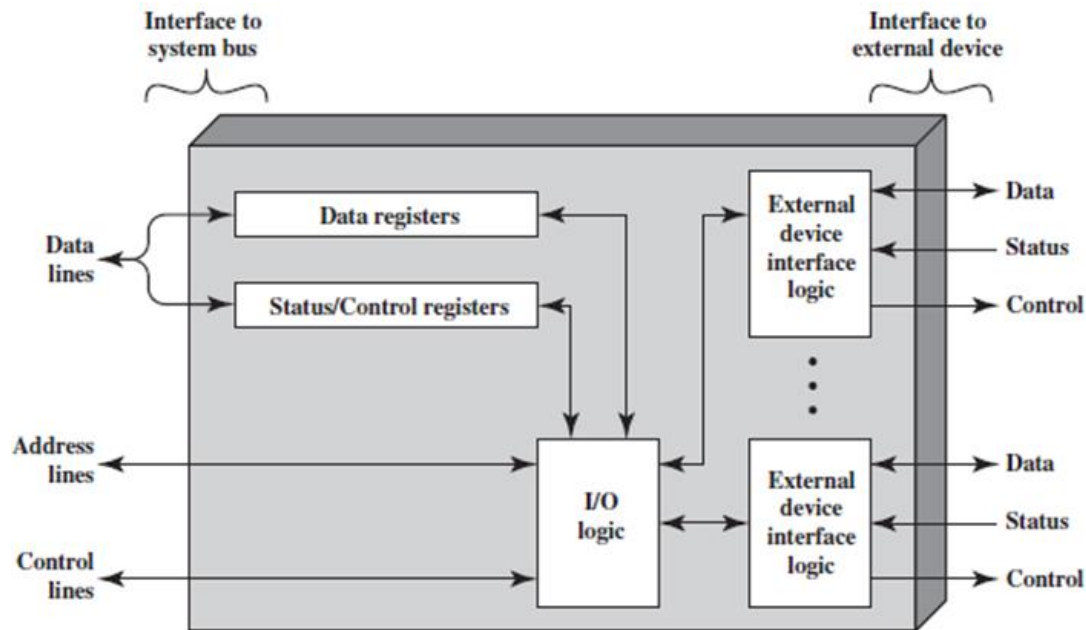
Las *principales funciones o requisitos para un módulo de E/S* se dividen en las siguientes categorías:

- Control y sincronización
- Comunicación del procesador
- Comunicación del dispositivo
- Almacenamiento en búfer de datos
- Detección de errores

Diagrama de bloques general de un módulo de E/S.

- El módulo se conecta al resto de la computadora a través de un *conjunto de líneas de señal* (por ejemplo, líneas de bus del sistema).
- Los datos transferidos hacia y desde el módulo se almacenan en uno o más registros de datos.
- También puede haber uno o más registros de estado que proporcionan información de estado actual.
- Un *registro de estado* también puede funcionar como un registro de control, para aceptar información de control detallada del procesador.

- Un módulo de E/S funciona para permitir que el procesador vea una amplia gama de dispositivos de una manera simple.



E/S impulsadas por interrupción

- El problema con las E/S programadas es que el procesador tiene que esperar mucho tiempo para que el módulo de E/S en cuestión esté listo para la recepción o transmisión de datos.
- El procesador, mientras espera, debe interrogar repetidamente el estado del módulo de E/S. Como resultado, el nivel de rendimiento de todo el sistema se ve gravemente degradado.
- Una alternativa es que el procesador emita un comando de E/S a un módulo y luego realice otro trabajo útil.
- El módulo de E/S interrumpirá el procesador para solicitar servicio cuando esté listo para intercambiar datos con el procesador. Luego, el procesador ejecuta la transferencia de datos, como antes, y luego reanuda su procesamiento anterior.

- Controlador de interrupción Intel 82C59A.
 - El 82C59A es un Controlador de Interrupción de Prioridad CMOS fabricado utilizando un proceso CMOS avanzado de 2 μm .
 - Su función principal es gestionar o manejar las solicitudes de interrupción en un sistema con múltiples niveles de prioridad.
 - Alivia la carga de la CPU al liberarla de la tarea de sondeo constante en un sistema de prioridad.
- La interfaz periférica programable Intel 8255^a
 - El 8255A es un componente esencial para administrar las interacciones entre la CPU y los dispositivos periféricos, mejorando la funcionalidad y la eficiencia de los sistemas informáticos.

Acceso directo a memoria

Las **E/S controladas por interrupción**, aunque son más eficientes que las **E/S programadas simples**, aún requieren la intervención activa del procesador para transferir datos entre la memoria y un módulo de E/S, y cualquier transferencia de datos debe atravesar una ruta a través del procesador.

Ambas formas de E/S adolecen de dos inconvenientes inherentes:

1. La velocidad de transferencia de E/S está limitada por la velocidad con la que el procesador puede probar y dar servicio a un dispositivo.
2. El procesador está atado en la gestión de una transferencia de E/S; se deben ejecutar varias instrucciones para cada transferencia de E/S.

Cuando se van a mover grandes volúmenes de datos, se requiere una técnica más eficiente: Acceso Directo a Memoria (DMA).

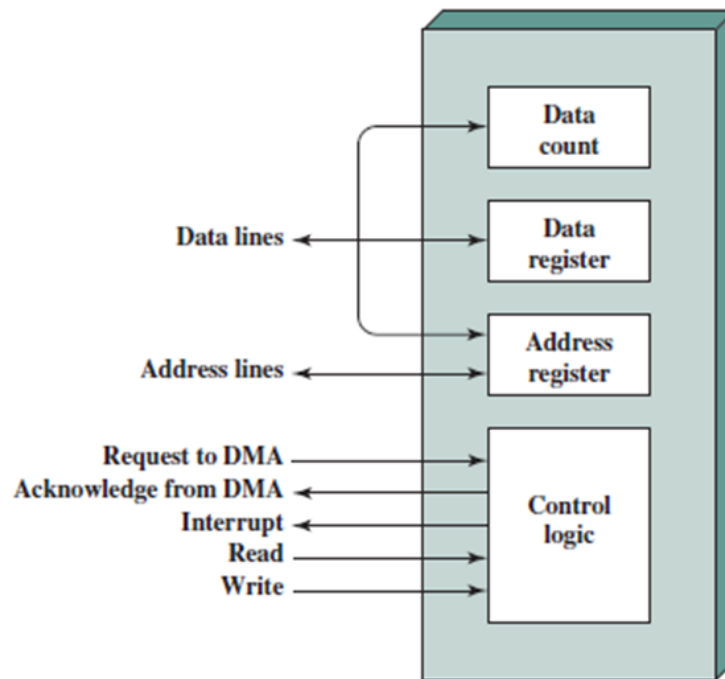


Diagrama de bloque típico de DMA

Controlador Intel 8237A DMA

- El controlador Intel 8237A DMA se conecta a la familia de procesadores 80² 86 y a la memoria DRAM para proporcionar una capacidad DMA.
- ³
⁴
- El 8237 contiene **cuatro canales DMA** que se pueden programar de forma independiente, y cualquiera de los canales puede estar activo en cualquier momento. Estos canales están numerados 0, 1, 2 y 3.
- El 8237 tiene un **conjunto de cinco registros de control / comando** para programar y controlar la operación de DMA en uno de sus canales.

Acceso directo a memoria caché

- DMA ha demostrado ser un medio eficaz para mejorar el rendimiento de E/S con dispositivos periféricos y el tráfico de E/S de red.
- Sin embargo, debido a los dramáticos aumentos en las velocidades de datos para E/S de red, DMA no puede escalar para satisfacer la mayor demanda.
- Esta demanda proviene principalmente del despliegue generalizado de conmutadores Ethernet de 10 Gbps y 100 Gbps para manejar grandes cantidades de transferencia de datos hacia y desde servidores de bases de datos y otros sistemas de alto rendimiento [STAL14a].

- Una fuente secundaria pero cada vez más importante de tráfico proviene de Wi-Fi en el rango de gigabits.
- Los dispositivos Wi-Fi de red que manejan 3.2 Gbps y 6.76 Gbps están cada vez más disponibles y generan demanda en los sistemas empresariales [STAL14b].
- La memoria caché que está más cerca de la memoria principal, denominada memoria caché de último nivel. En algunos sistemas, este será un caché L2, en otros un caché L3.

Canales y procesadores de E/S

A medida que los sistemas informáticos han evolucionado, ha habido un patrón de creciente complejidad y sofisticación de los componentes individuales.

Los pasos evolutivos se pueden resumir de la siguiente manera:

1. La CPU controla directamente un dispositivo periférico. Esto se ve en dispositivos simples controlados por microprocesador.
2. Se agrega un controlador o módulo de E/S. La CPU utiliza E/S programadas sin interrupciones.
3. El módulo de E/S tiene acceso directo a la memoria a través de DMA.

4. El módulo de E/S se ha mejorado para convertirse en un procesador por derecho propio, con un conjunto de instrucciones especializadas para E/S.
5. El módulo de E/S tiene una memoria local propia y, de hecho, es una computadora por derecho propio.

Estándares de interconexión externa

Los estándares de interfaz externa más utilizados para admitir E/S.

1. Bus serie universal (USB). ampliamente utilizado para conexiones periféricas. Es la interfaz predeterminada para dispositivos de velocidad más lenta, como el teclado y los dispositivos señaladores, pero también se usa comúnmente para E/S de alta velocidad, incluidas impresoras, unidades de disco y adaptadores de red.
2. Bus serie FireWire. se desarrolló como una alternativa a la interfaz de sistema de computadora pequeña (SCSI) para usarse en sistemas más pequeños, como computadoras personales, estaciones de trabajo y servidores.

IBM Zenterprise EC12 estructura de E/S

- ZEnterprise EC12 son las computadoras **mainframe** de IBM.
- El sistema se basa en el uso del chip del **procesador zEC12**, que es un chip multinúcleo de 5,5 GHz **con seis núcleos**.
- La arquitectura zEC12 puede tener un máximo de **101 chips de procesador** para un total de **606 núcleos**.
- El CPU mide unos 597.24 mm² y consta de 2750 millones de transistores, la mayoría obviamente memoria, el proceso de 32nm es CMOS SOI y el clock está a 5.5GHz.

- El zEnterprise EC12 tiene un subsistema de E/S dedicado que administra todas las operaciones de E/S, descargando completamente este procesamiento y la carga de memoria de los procesadores principales.

¿Preguntas ...?

Gracias por su atención

iaquilara@unmsm.edu.pe

[Igor Aguilar Alonso](#)

Trabajo grupal

Durante la clase en forma grupal investigue, redacte un informe de laboratorio y explíquelo en clase, relacionado con lo siguiente:

- Unidad Aritmética Lógica.
- Unidad de control.
- Buses: *Bus de Datos, Bus de Direcciones y Bus de Control*
- Registros.
- Puertos de I/O.
- Interfaces paralelas.