

SISTEMAS DIGITALES PROGRAMABLES CONTROL Y VISUALIZACIÓN EN UNA PANTALLA

Alumnos:

- Francisco José Llave Iglesias
- Juan Platero Avello

Objetivos

En esta práctica hemos aprendido a manejar pantallas táctiles mediante conceptos básicos de memorias ROM y Verilog. Por otro lado, hemos afianzado nuestro conocimiento a la hora de diseñar *testbenches* con apoyo de la verificación física para depurar nuestros programas.

1. Subtarea 1: Generación de las señales de sincronismo

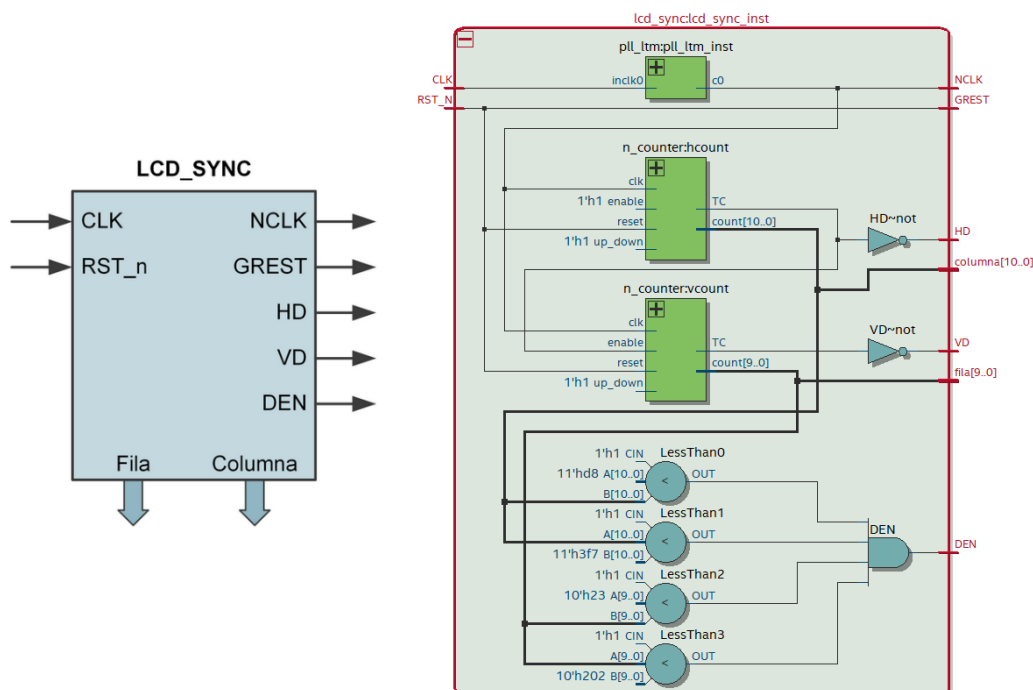


Figura 1.- Diseño del componente de generación de señales de datos y sincronismo

Este primer bloque es el encargado de generar las señales de datos y sincronismo, permitiendo la representación de imágenes en pantalla. Su funcionamiento es relativamente sencillo de describir, definiendo el comportamiento de cada señal de salida:

- NCLK: Salida de reloj de 25 MHz. Formada desde el reloj interno de la placa mediante un PLL.
- GREST: Señal de reset.
- HD: Señal que indica mediante un flanco de bajada el final de una fila.
- Columna: Salida del contador de columnas de la pantalla incluyendo los *Porch*.
- VD: Señal que indica mediante un flanco de bajada el final de la última de las filas de la pantalla.
- Fila: Salida del contador de filas de la pantalla considerando los *Porch*.
- DEN: Compara los contadores de filas y columnas y se mantiene a nivel activo alto si dicho punto se encuentra dentro del área de visualización.

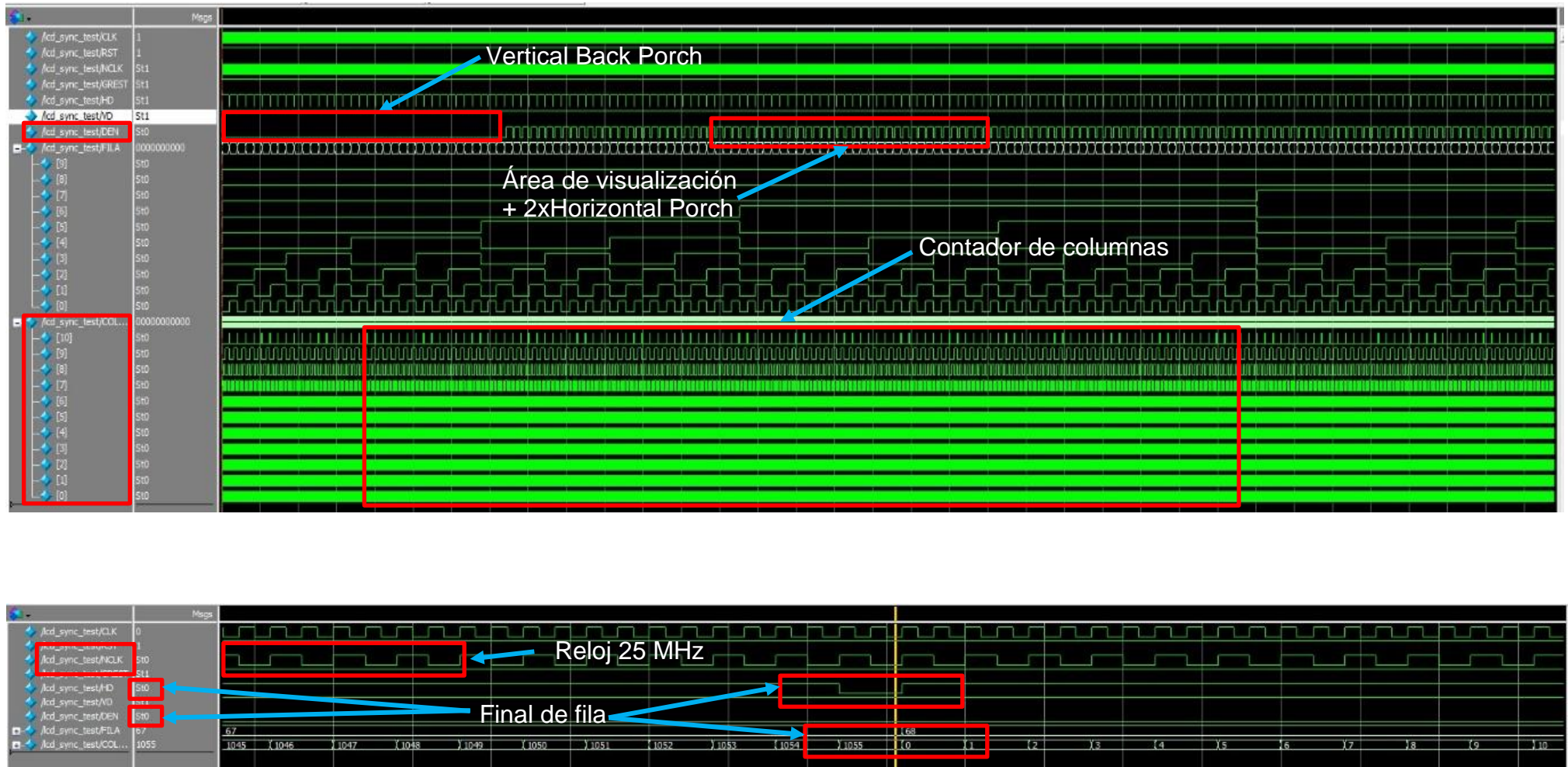


Figura 2.- Diagramas temporales del funcionamiento de las salidas del generador de señales pt.1

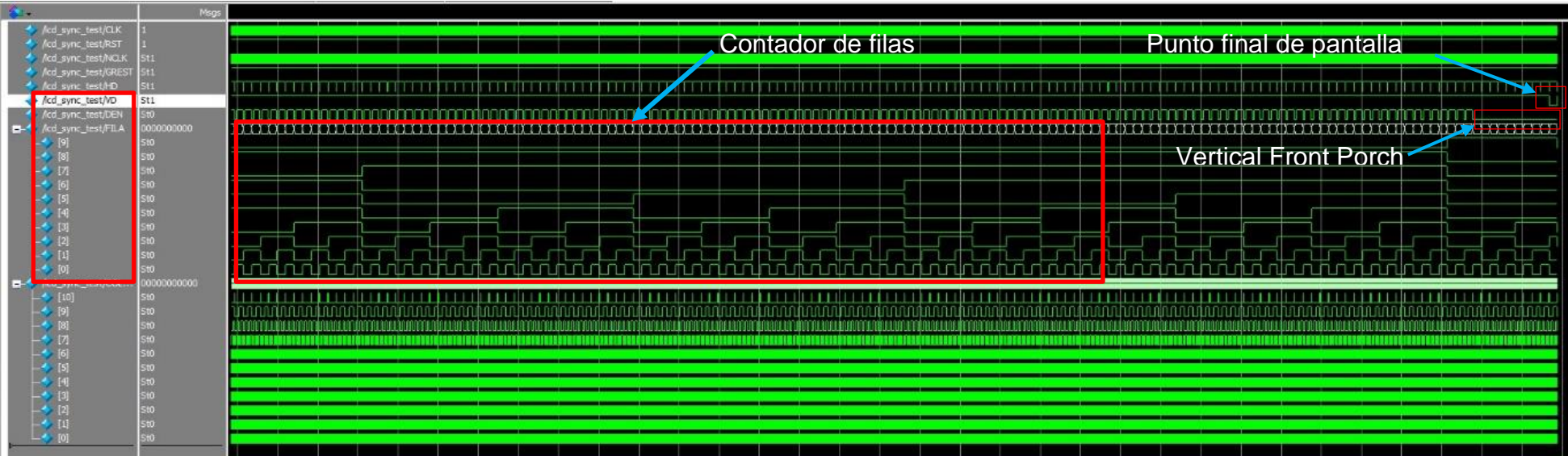


Figura 3.- Diagramas temporales del funcionamiento de las salidas del generador de señales pt.2

2. Subtarea 2: Generación de barras de colores en la pantalla

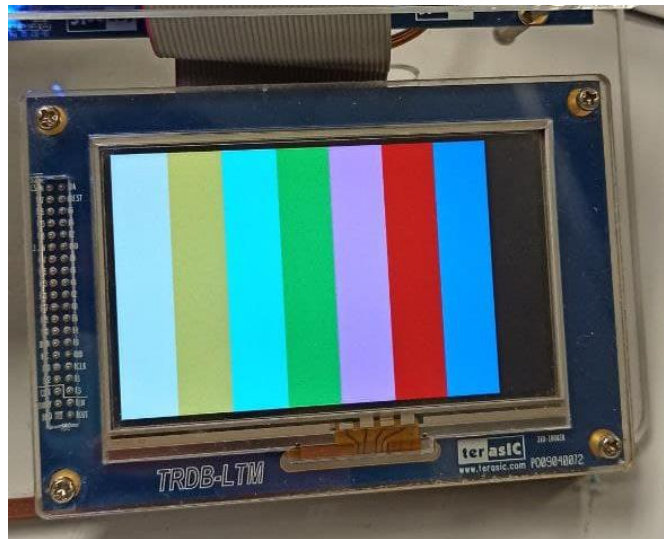


Figura 4.- Verificación física de la generación de barras de colores

En la figura superior se muestra el resultado obtenido mediante verificación física de la generación de barras de colores. Además de esta verificación también se ha usado el simulador web proporcionado por la universidad, donde se obtuvo el mismo resultado.

3. Subtarea 3: Visualización de una imagen en la pantalla



Figura 5.- Verificación física de la visualización de una imagen con RGB 16 bits

Como se puede observar en la figura superior, la imagen fue correctamente representada en la pantalla utilizando una codificación de colores RGB de 16 bits. Es importante de cara al diseño de la memoria ROM, dejar suficiente espacio de memoria para que la imagen sea almacenada entera. En caso de falta de espacio en memoria, es posible que la imagen nos aparezca cortada como nos ocurrió en determinadas ocasiones durante la práctica.

4. Subtarea 4: Visualización de caracteres en la pantalla

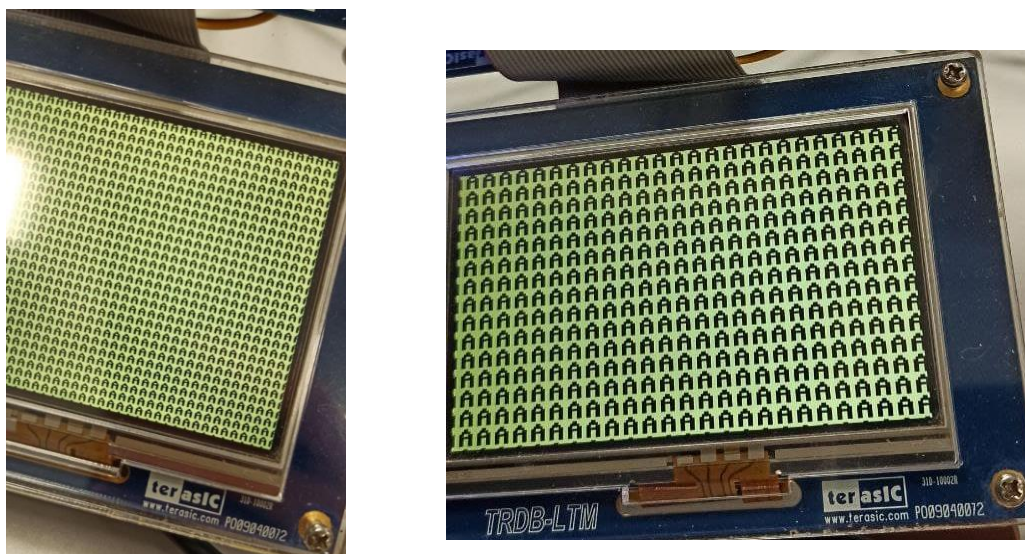


Figura 6.- Verificación física de la visualización de caracteres en pantalla

En las figuras superiores se puede observar el resultado de la subtarea 4 donde mostramos un carácter por pantalla donde posteriormente mejoramos la visualización del diseño a 32x32 bits.

Para aumentar el tamaño de los caracteres por dos, hay que seleccionar bits de mayor peso. Si tenemos un caracteres de 8x8 bits, podemos mejorar el diseño pasando en el diseño de Fila[2:0] y Columna[2:0] a lo que se muestra en la siguiente figura. Ahora los caracteres tendrán el doble de tamaño, es decir, 16x16 bits.

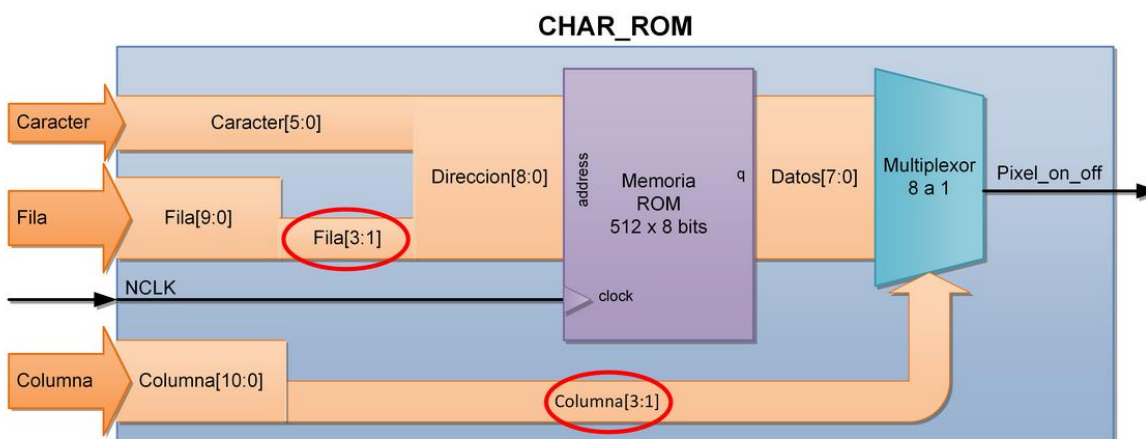


Figura 7.- Duplicación del tamaño de los caracteres por dos