



# Práctica 3 - Avanzada

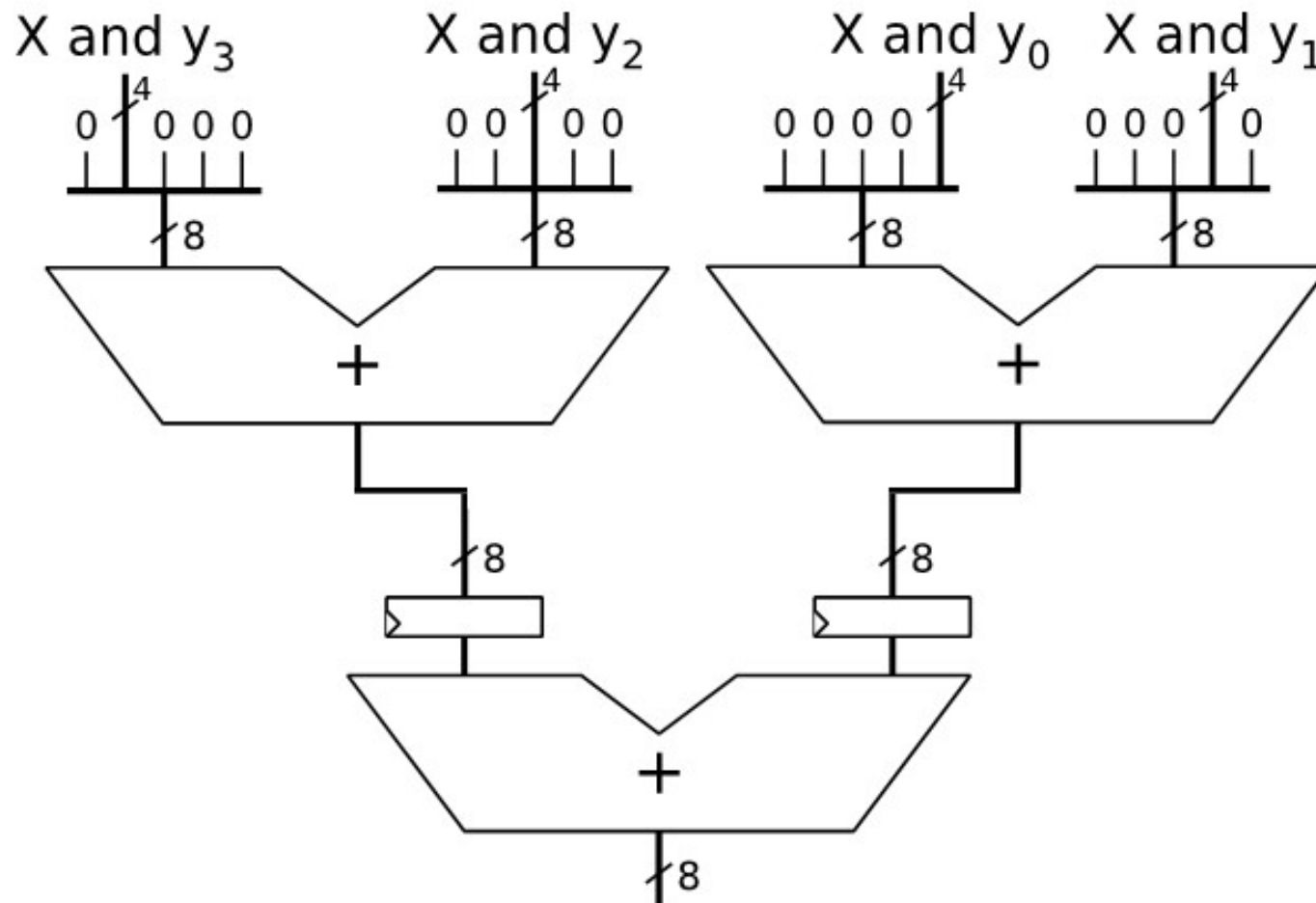
Multiplicadores de 4x4-bits

# Objetivo



- Modifique el multiplicador de 4x4 bits basado en sumadores usando un diseño en forma de árbol y registros de segmentación para reducir el camino crítico.
- Obtener:
  - Minimum period (Max. Frequency)
  - Minimum input arrival time before clock
  - Maximum output required time after clock
- Comparar con los resultados anteriores

# Implementación



# Calificación



- Implementar sobre la FPGA (0,2 puntos)