



Práctica 5

Diseño de un Sistema Algorítmico:
Máquina Tragaperras



Máquina Tragaperras

- Esta sencilla máquina tragaperras tiene dos ruletas que implementaremos utilizando dos contadores módulo 10.
- Inicialmente, la máquina intentará atraer a los clientes iluminando los leds siguiendo una secuencia determinada.
- Al pulsar “inicio”, los contadores empezarán a contar cada uno a una frecuencia diferente y suficientemente rápida para que los números no sean visibles para el ojo humano.
- Al pulsar “fin”, los contadores pararán. Si coincide el número en el que han parado cada uno de ellos, habremos ganado.
- Dependiendo del resultado, los leds realizarán una secuencia determinada durante 10 segundos.
- Después, la máquina vuelve al estado inicial.

Elementos

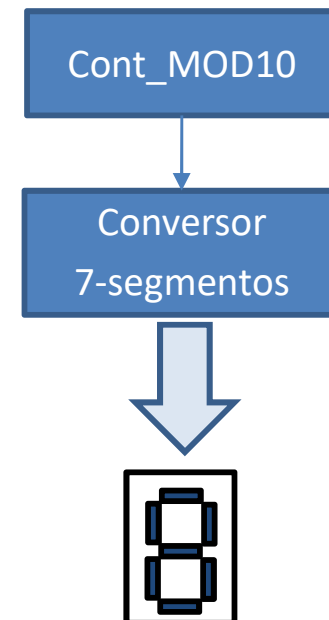
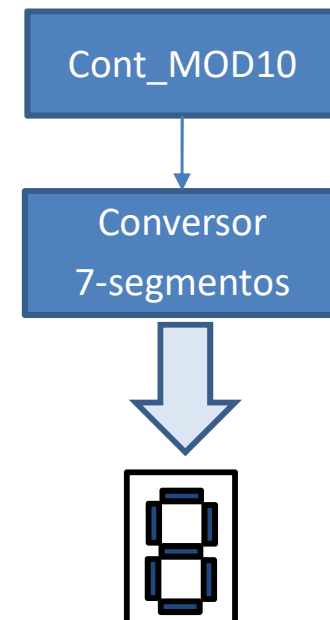
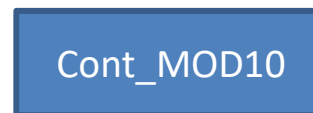
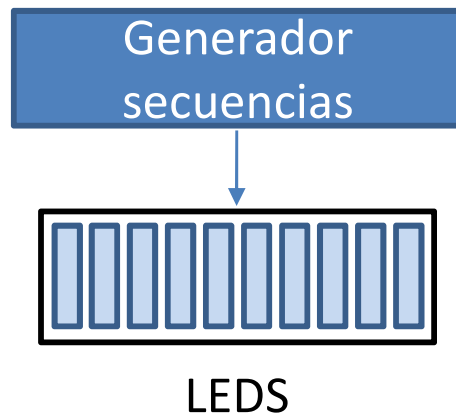
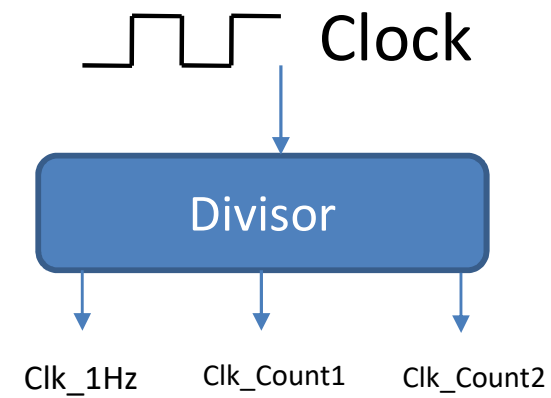
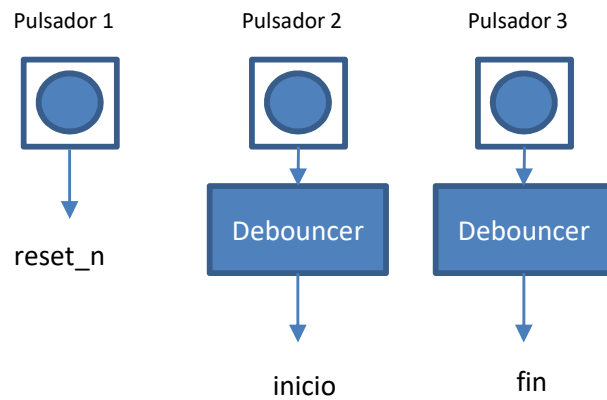


- 3 pulsadores
- Divisor de frecuencias
- Eliminadores de rebotes
- Contadores Módulo 10
- Generador de secuencias
- Unidad de control/Ruta de datos
- 2 displays de 7-segmentos
- 1 barra de 10 leds

Entrada

FPGA

Salida



Esquema de funcionamiento



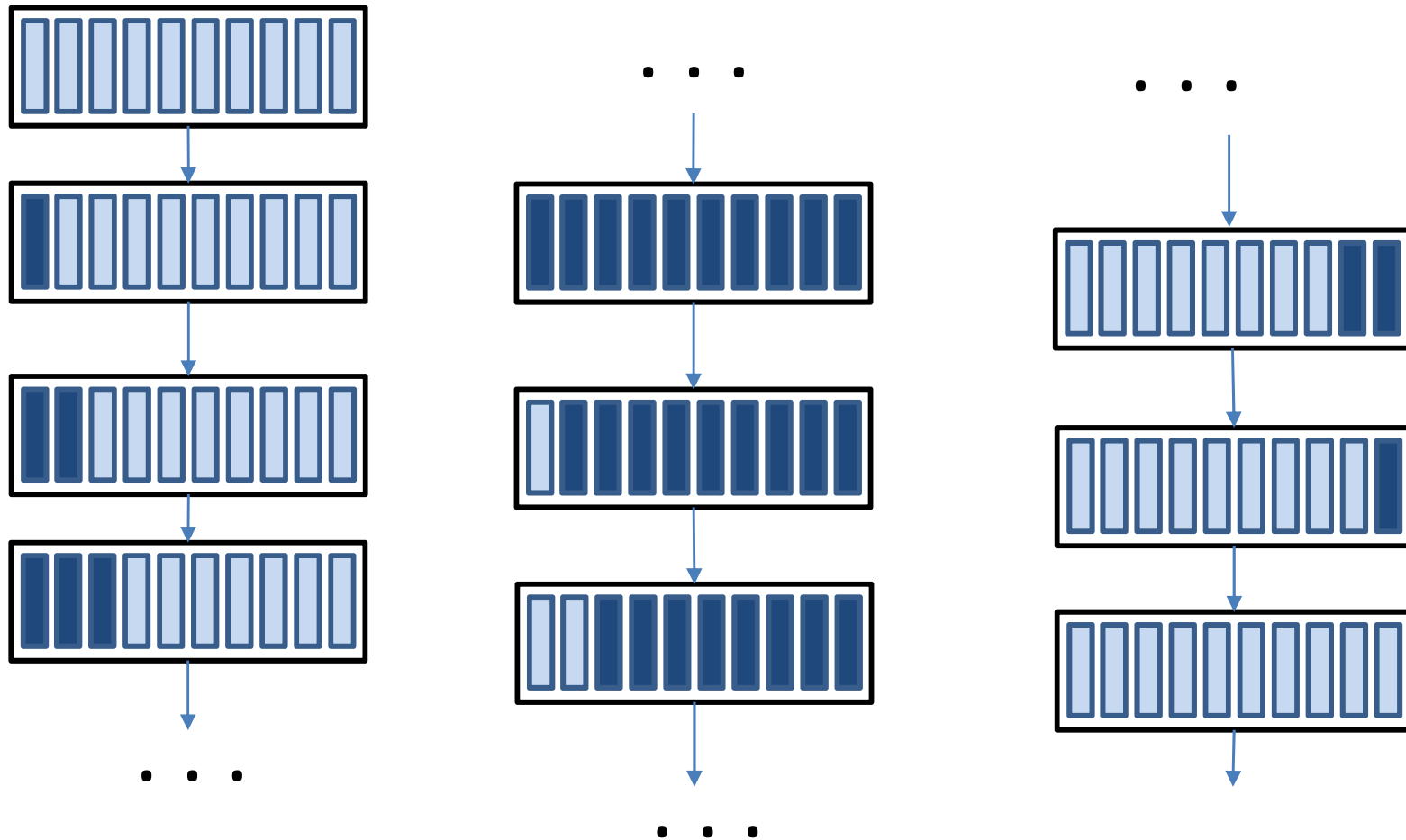
- “Estado 1” (Reset):
 - Contadores a cero.
 - Displays mostrando “00”.
 - Leds: secuencia “atraer cliente”.
- “Estado 2”, tras pulsar *inicio*:
 - Leds apagados.
 - Contadores contando, cada uno a su frecuencia.
 - Displays mostrando el número del contador de forma imperceptible para el ojo humano.
- “Estado 3”, tras pulsar *fin*:
 - Contadores quietos.
 - Displays mostrando el resultado.
 - Leds, dependiendo del valor de los contadores:
 - Secuencia: “Premio”
 - Secuencia: “Mala suerte, prueba otra vez”

NOTA: Para la implementación podéis utilizar el número de estados que se consideren necesarios

Secuencias (I)



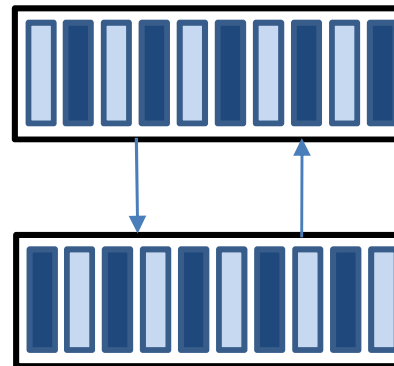
- Secuencia “Atraer clientes”:



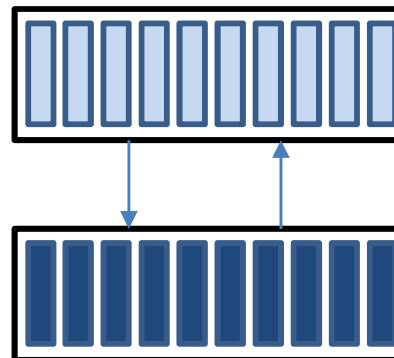


Secuencias (II)

- Secuencia “Mala suerte, prueba otra vez”:



- Secuencia “Premio”:



Tareas



- Al inicio del laboratorio el alumno debe presentar su diseño en papel y el diagrama ASM.
- El alumno debe:
 - Utilizar los archivos “Debouncer” y “Conversor 7-seg”.
 - Modificar el fichero divisor.vhd
 - Codificar:
 - Contador módulo 10
 - Generador de secuencias
 - Unidad de control/Ruta de datos
 - Testbench

Calificación



- El estudiante debe acudir al laboratorio con la práctica estudiada e implementada desde casa
- El estudiante debe hacer funcionar la práctica 5 en el laboratorio en la FPGA y mostrarla al profesor
 - Si funciona, +0.2 puntos
 - En caso de que no funcione, podéis enseñar la simulación, equivalente a la mitad de la nota (+0.1 puntos)
- La práctica 5 presenta una parte avanzada (+0.5 puntos)
- La práctica 5 no se recupera