



Práctica 3

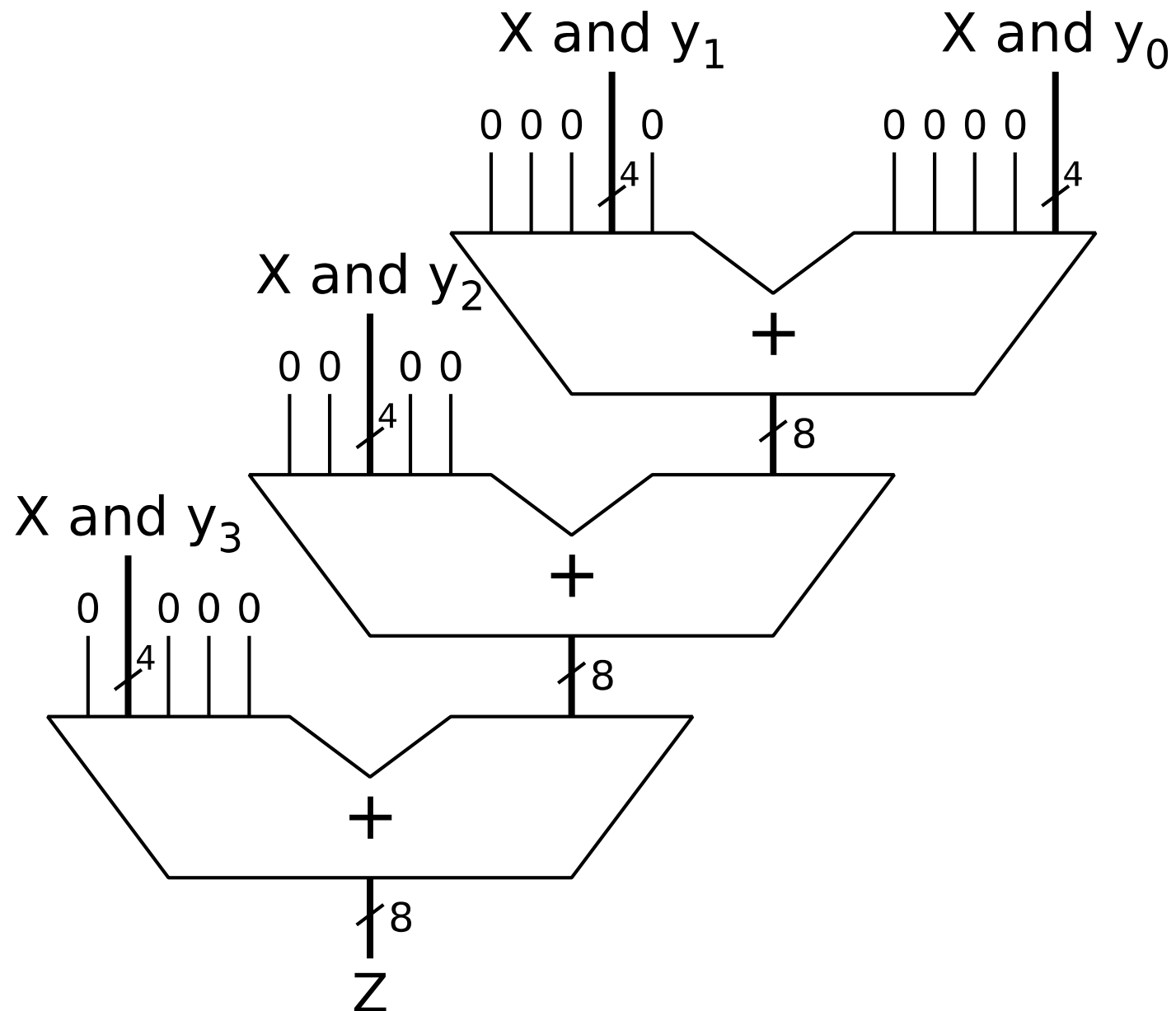
Multiplicadores de 4x4-bits



Objetivo

- Implementar dos multiplicadores diferentes de 4x4-bits:
 - Utilizando el operador '*' de la librería `numeric_std`
 - Utilizando sumadores (de la práctica 1)
- Estudie el informe de síntesis de HDL para encontrar:
 - Los elementos combinacionales instanciados
 - El camino crítico (máximo retardo combinacional)

Sumadores de 8-bit





Calificación

- Debéis acudir al laboratorio con los multiplicadores implementados y simulados desde casa
- Debéis responder el test del CV (0.1 puntos)
- Debéis mostrar el funcionamiento del multiplicador basado en sumadores y debéis comprender la implementación y la funcionalidad:
 - Si funciona correctamente en la FPGA (0.1 pts)
 - En caso de funcionar solamente la simulación (0.05 pts)
- La práctica 3 presenta una parte avanzada (+0.2 puntos)
- La práctica 3 no se recupera