

Plataforma de Hardware Reconfigurable

Luis Alberto Guanuco

Junio 2011

1 Desarrollo

El desarrollo est compuesto por una placa base que contiene todos los recursos/periféricos a ser utilizados por el dispositivo central, esto se puede ver en la Figura 1.

El bloque central posee el dispositivo logico reconfigurable, que puede ser una FPGA o un CPLD. En la misma placa se dispone de el clock externo como tambien memoria de programación, Figura 2.

2 Recursos

El desarrollado del proyecto se realizar integramente en el grupo de investigacin CUDAR. El grupo est compuesto con docentes y estudiantes especializados en el área de robótica como también en la automatización de sistemas físicos empleando nuevas tecnologías. Particularmente se posee un gran conocimiento del lenguaje que permite la descripción de hardware logrando diseñar arquitecturas reconfigurables en FPGA/CPLD. Con el desafo de difundir ésta tecnología, CUDAR gestó la creación de la electiva “Tcnicas Digitales IV” que se encuentra dictando ya hace cinco años con un alto acaparamiento de estudiantes avanzados de la carrera.

3 Recursos

El desarrollado del proyecto se realizar integramente en el grupo de investigacin CUDAR. El grupo est compuesto con docentes y estudiantes especializados en el área de robótica como también en la automatización de sistemas físicos empleando nuevas tecnologías. Particularmente se posee un gran conocimiento del lenguaje que permite la descripción de hardware logrando diseñar arquitecturas reconfigurables en FPGA/CPLD. Con el desafo de difundir ésta tecnología, CUDAR gestó la creación de la electiva “Tcnicas Digitales IV” que se encuentra dictando ya hace cinco años con un alto acaparamiento de estudiantes avanzados de la carrera.

4 Recursos

El desarrollado del proyecto se realizar integramente en el grupo de investigacin CUDAR. El grupo est compuesto con docentes y estudiantes especializados en el área de robótica como también en la automatización de sistemas físicos empleando nuevas tecnologías. Particularmente se posee un gran conocimiento del lenguaje que permite la descripción de hardware logrando diseñar arquitecturas reconfigurables en FPGA/CPLD. Con el desafo de difundir ésta tecnología, CUDAR gestó la creación de la electiva “Tcnicas Digitales IV” que se encuentra dictando ya hace cinco años con un alto acaparamiento de estudiantes avanzados de la carrera.

0pt0.4pt