

MẠCH ĐẾM (COUNTER)

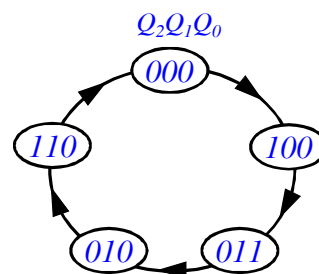
I. Đại cương

- Được tạo thành từ sự kết hợp các FF, mạch có 1 ngõ cho tín hiệu xung clock vào và nhiều ngõ ra.
- Các ngõ ra này thường là ngõ Q của các FF vì Q có một trong hai trạng thái 0 và 1 nên sự sắp xếp các ngõ ra này cho phép ta trình bày kết quả dưới dạng chuỗi số nhị phân n bit với n là số FF và bit là đơn vị của FF.
- Điều kiện để một mạch trở thành mạch đếm: phải có các trạng thái khác nhau mỗi lần có xung clock
- Dung lượng mạch đếm: 2^n (trạng thái tối đa đếm được)

- Nội dung của mạch đếm tại 1 thời điểm gọi là trạng thái của bộ đếm. Khi có xung clock vào bộ đếm sẽ chuyển trạng thái từ 1 trạng thái hiện tại chuyển sang 1 trạng thái kế tiếp. Cứ tiếp tục như vậy sẽ tạo ra 1 vòng đếm khép kín.

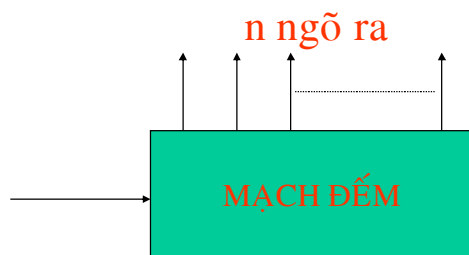
- Giải đồ trạng thái của bộ đếm:

Biểu diễn các trạng thái có trong vòng đếm và hướng chuyển trạng thái của bộ đếm.



- Modulo của bộ đếm:

Là số các trạng thái khác nhau trong vòng đếm: $m \leq 2^n$



Có nhiều cách kết hợp các FF, nên cũng có nhiều loại mạch đếm, ta chỉ đưa ra làm 2 loại mạch cơ bản:

- **Bộ đếm nối tiếp (bộ đếm bất đồng bộ):** là bộ đếm mà ngõ ra của FF trước sẽ là ngõ vào xung clock cho FF sau.
- **Bộ đếm song song (bộ đếm đồng bộ):** là bộ đếm mà ngõ vào xung clock của các FF được nối chung với nhau.

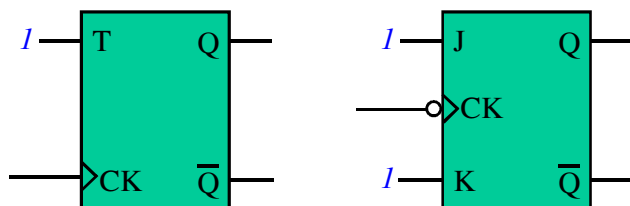
3

2. Bộ đếm nối tiếp (Asynchronous Counter)

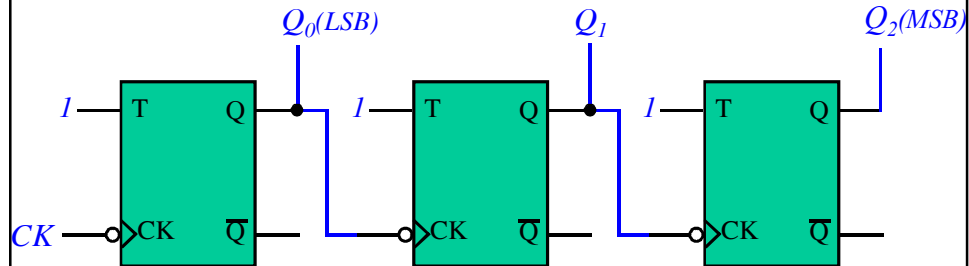
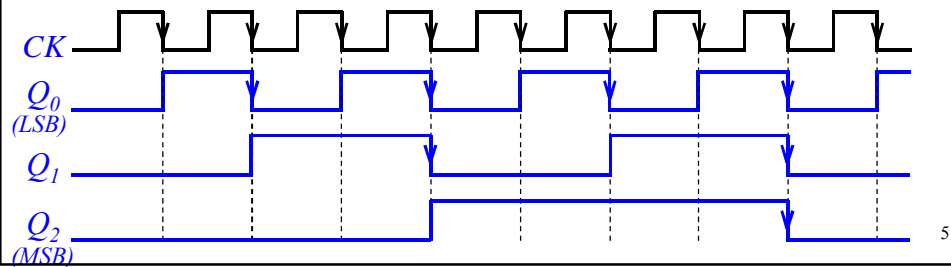
- Bộ đếm nối tiếp thực hiện các vòng đếm lên hoặc xuống:

- **Đếm lên (Count Up):** nội dung bộ đếm tăng thêm 1 khi có xung clock.
- **Đếm xuống (Count Down):** nội dung bộ đếm giảm đi 1 khi có xung clock.

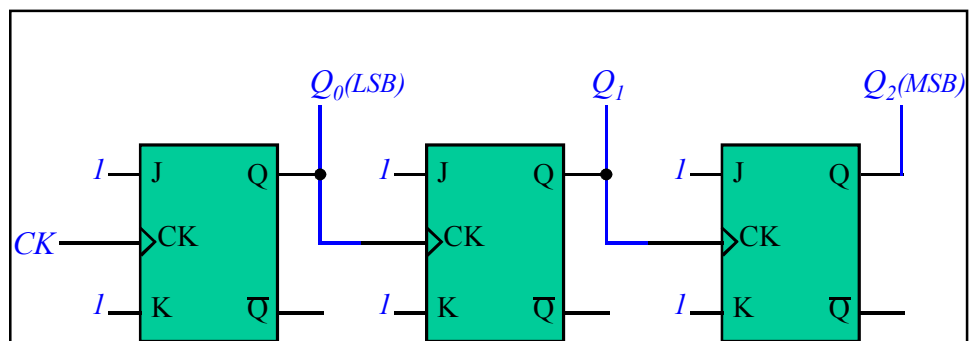
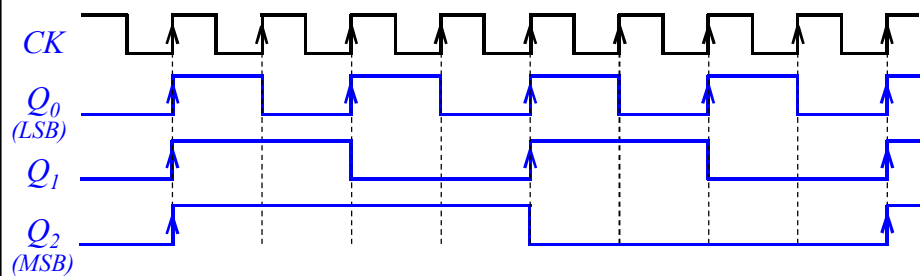
- Bộ đếm được tạo từ các FF đếm 2, ghép nối tiếp với nhau.



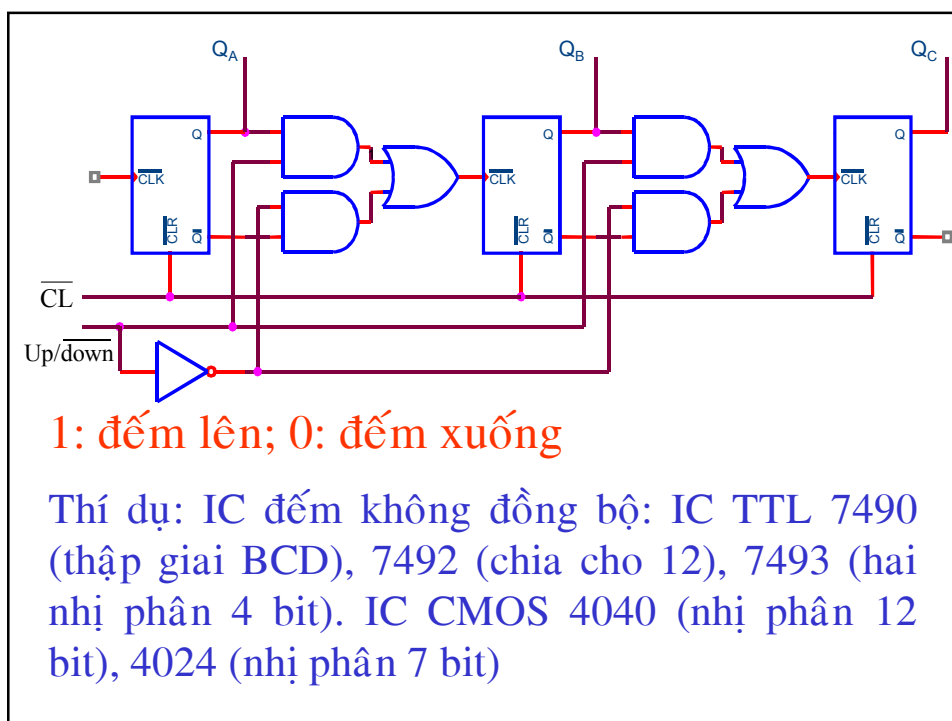
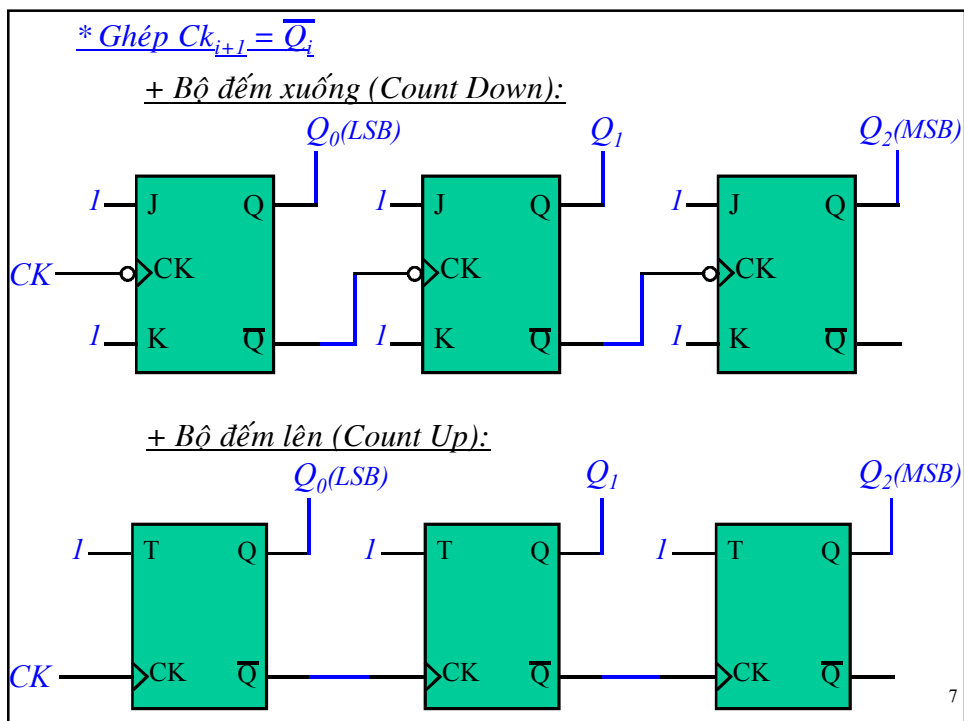
4

a. Bộ đếm đầy đủ ($m = 2^n$)* Ghép $Ck_{i+1} = Q_i$ Khảo sát giản đồ xung: đây là bộ đếm lên (Count Up)

5

Khảo sát giản đồ xung: là bộ đếm xuống (Count Down)

6



b. Bộ đếm không đầy đủ ($m < 2^n$)

- Bộ đếm không đầy đủ thực hiện dựa vào bộ đếm đầy đủ.
Ta cần xác định trạng thái kế tiếp không mong muốn của vòng đếm không đầy đủ.

- Dùng trạng thái này để tạo ra tín hiệu tác động tích cực vào các ngõ vào bất đồng bộ Preset hoặc Clear để đưa bộ đếm trở về trạng thái ban đầu (thường gọi là trạng thái reset).

Vd: Sử dụng T-FF có xung clock cạnh xuống và ngõ vào Preset, Clear tích cực cao; thiết kế bộ đếm lên có $m = 5$ và bắt đầu từ giá trị 0.

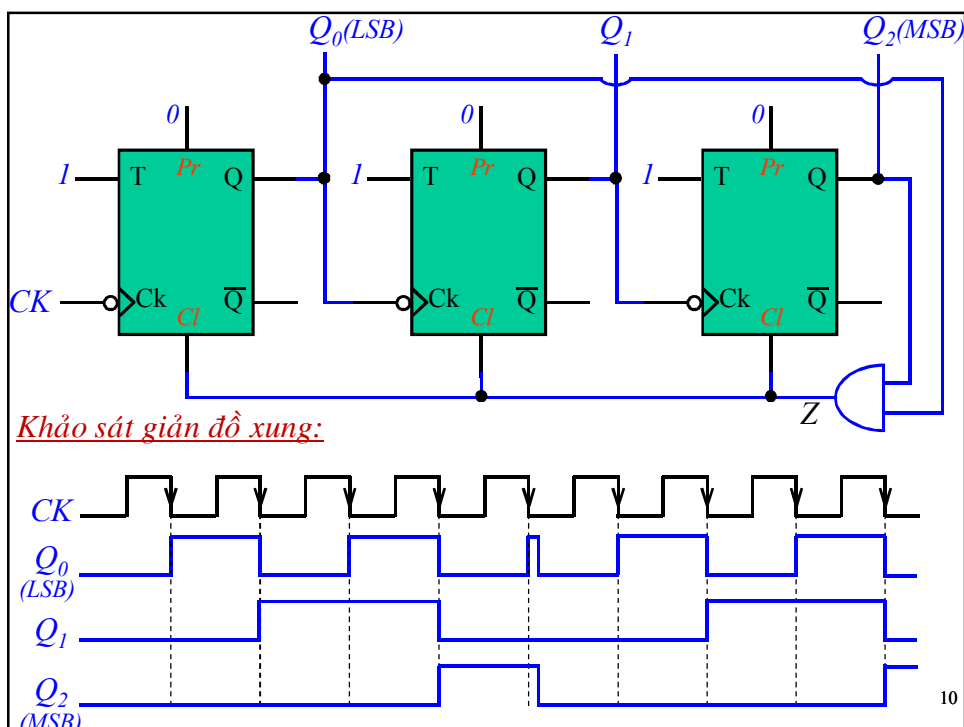
Q_2	Q_1	Q_0	Z
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	X
1	1	1	X

Ta gọi Z là tín hiệu để reset bộ đếm.

$Q_2 \backslash Q_1 \backslash Q_0$	00	01	11	10
0			X	
1			X	1

$$Z = Q_2 Q_0$$

9

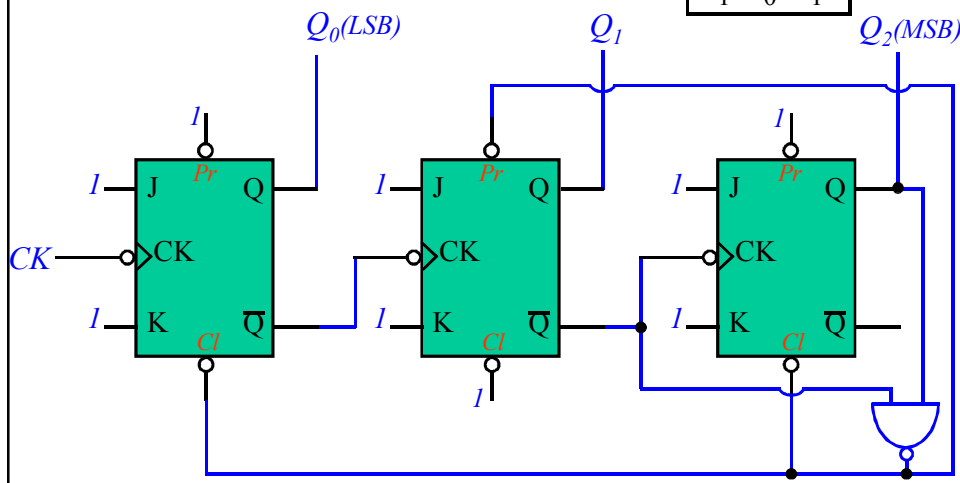


10

Vd: Sử dụng JK-FF có xung clock cạnh xuống và ngõ vào Pr, Cl tích cực thấp; thiết kế bộ đếm xuống có $m = 5$ và bắt đầu từ giá trị 2.

Tín hiệu reset: $Z = \overline{Q_2 Q_1}$ (tích cực thấp)

Q_2	Q_1	Q_0
0	1	0
0	0	1
0	0	0
1	1	1
1	1	0
1	0	1



3. Bộ đếm song song (Synchronous Counter)

- Là bộ đếm mà các FF đều sử dụng chung nguồn xung clock; khi có xung clock vào thì tất cả các ngõ ra FF đều thay đổi.
- Khi thiết kế bộ đếm, chỉ quan tâm đến trạng thái hiện tại và trạng thái kế tiếp của FF, mà không quan tâm đến dạng xung clock (cạnh lên hoặc cạnh xuống).
- Có thể thiết kế bộ đếm có vòng đếm bất kỳ.

Bảng hàm kích thích:

* D-FF:

$$\underline{D = Q^+}$$

* T-FF:

$$\underline{T = Q \oplus Q^+}$$

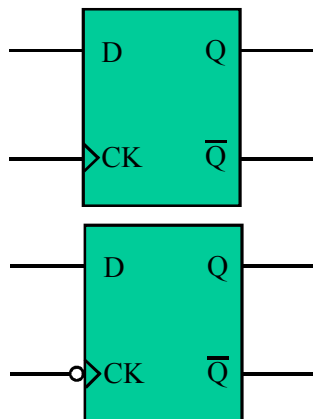
Q	Q^+	*SR-FF		*JK-FF	
		S	R	J	K
0	0	0	X	0	X
0	1	1	0	1	X
1	0	0	1	X	1
1	1	X	0	X	0

12

* **Bảng đặc tính và phương trình đặc tính:** biểu diễn mối quan hệ của ngõ ra kế tiếp Q^+ phụ thuộc vào các ngõ vào và trạng thái ngõ ra hiện tại Q .

* **Bảng kích thích:** biểu diễn giá trị của các ngõ vào cần phải có khi ta cần ngõ ra chuyển từ trạng thái hiện tại Q sang trạng thái kế tiếp Q^+ .

Flip Flop D (D-FF):



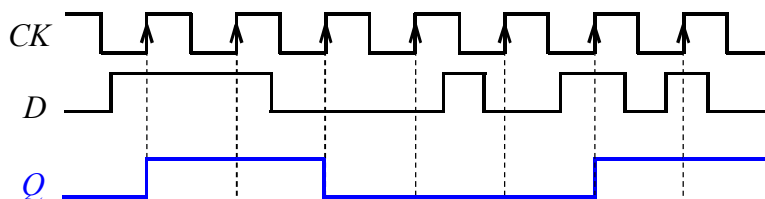
Bảng hoạt động:

CK	D	Q^+	\bar{Q}^+
0, 1,	X	Không thay đổi	
	0	0	1
	1	1	0

CK	D	Q^+	\bar{Q}^+
0, 1,	X	Không thay đổi	
	0	0	1
	1	1	0

13

*** Khảo sát giản đồ xung:**



(Cho Q ban đầu là 0)

*** Bảng đặc tính và phương trình đặc tính:**

D	Q	Q^+
0	0	0
0	1	0
1	0	1
1	1	1

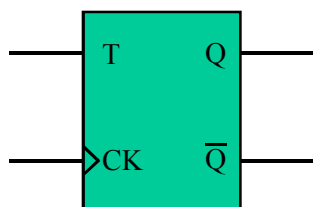
➡ $Q^+ = D$

*** Bảng kích thích:**

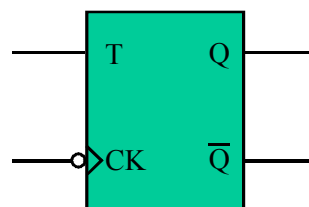
Q	Q^+	D
0	0	0
0	1	1
1	0	0
1	1	1

➡ $D = Q^+$

14

Flip Flop T (T-FF):**Bảng hoạt động:**

T	Q^+
0	Q
1	\overline{Q}



*** Bảng đặc tính và
phương trình đặc tính:**

T	Q	Q^+
0	0	0
0	1	1
1	0	1
1	1	0

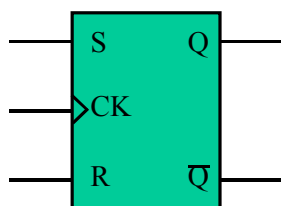
→ $Q^+ = T \oplus Q$

*** Bảng kích thích:**

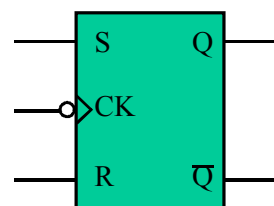
Q	Q^+	T
0	0	0
0	1	1
1	0	1
1	1	0

→ $T = Q \oplus Q^+$

15

Flip Flop SR (SR-FF):*** Bảng hoạt động:**

S	R	Q^+
0	0	Q
0	1	0
1	0	1
1	1	X



*** Bảng đặc tính và
phương trình đặc tính:**

S	R	Q	Q^+
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	X
1	1	1	X

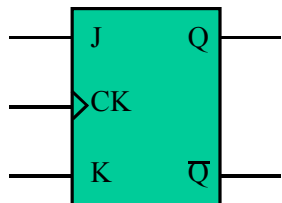
$$Q^+ = \overline{R}S + \overline{R}Q$$

$$SR = 0$$

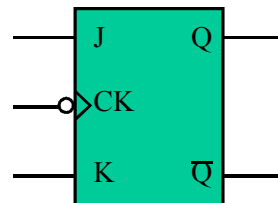
*** Bảng kích thích:**

Q	Q^+	S	R
0	0	0	X
0	1	1	0
1	0	0	1
1	1	X	0

16

Flip Flop JK (JK-FF):*** Bảng hoạt động:**

J	K	Q^+
0	0	Q
0	1	0
1	0	1
1	1	\bar{Q}

*** Bảng đặc tính và phương trình đặc tính:**

J	K	Q	Q^+
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

$$Q^+ = J\bar{Q} + \bar{K}Q$$

*** Bảng kích thích:**

Q	Q^+	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

17

*** Các bước thiết kế:**

- Từ phát biểu bài toán xác định số FF sử dụng và dãy đếm.
- Lập bảng chuyển trạng thái chỉ rõ mối quan hệ giữa trạng thái hiện tại và trạng thái kế tiếp (dựa vào dãy đếm).

T/t hiện tại $Q_{n-1} \dots Q_1 Q_0$	T/t kế tiếp $Q_{n-1}^+ \dots Q_1^+ Q_0^+$	Các ngõ vào FF
0 ... 0 0		
1 ... 1 1		

- Tìm các giá trị ngõ vào FF cần phải có từ giá trị hiện tại Q_i và kế tiếp Q_i^+ của từng FF (dựa vào bảng kích thích của FF).
- Tìm biểu thức rút gọn của mỗi ngõ vào FF phụ thuộc vào các biến trạng thái hiện tại.
- Thực hiện sơ đồ logic.

18

a. Bộ đếm đầy đủ ($m = 2^n$)

Vd: Sử dụng T-FF kích theo cạnh lên, thiết kế bộ đếm có dãy đếm sau: $Q_2Q_1Q_0$: 010, 101, 110, 001, 000, 111, 100, 011, 010, ...

T/t hiện tại			T/t kế tiếp			Các ngõ vào		
Q_2	Q_1	Q_0	Q_2^+	Q_1^+	Q_0^+	T_2	T_1	T_0
0	0	0	1	1	1	1	1	1
0	0	1	0	0	0	0	0	1
0	1	0	1	0	1	1	1	1
0	1	1	0	1	0	0	0	1
1	0	0	0	1	1	1	1	1
1	0	1	1	1	0	0	1	1
1	1	0	0	0	1	1	1	1
1	1	1	1	0	0	0	1	1

$$T_2$$

$Q_2 \backslash Q_1$	00	01	11	10
0	1	1	1	1
1				

$$T_1$$

$Q_2 \backslash Q_1$	00	01	11	10
0	1	1	1	1
1			1	1

$$T_2 = \overline{Q_0}$$

$$T_1 = \overline{Q_0} + Q_2$$

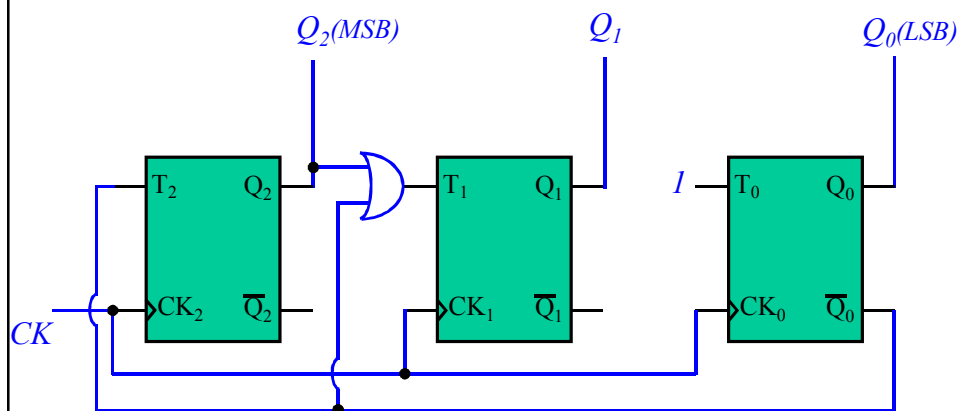
$$T_0 = 1$$

19

$$T_2 = \overline{Q_0}$$

$$T_1 = \overline{Q_0} + Q_2$$

$$T_0 = 1$$



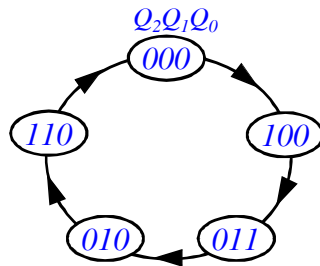
20

b. Bộ đếm không đầy đủ ($m < 2^n$)

Các trạng thái có trong vòng đếm sẽ thiết kế như bộ đếm đầy đủ; còn các trạng thái dư không có trong vòng đếm sẽ giải quyết theo 2 cách sau:

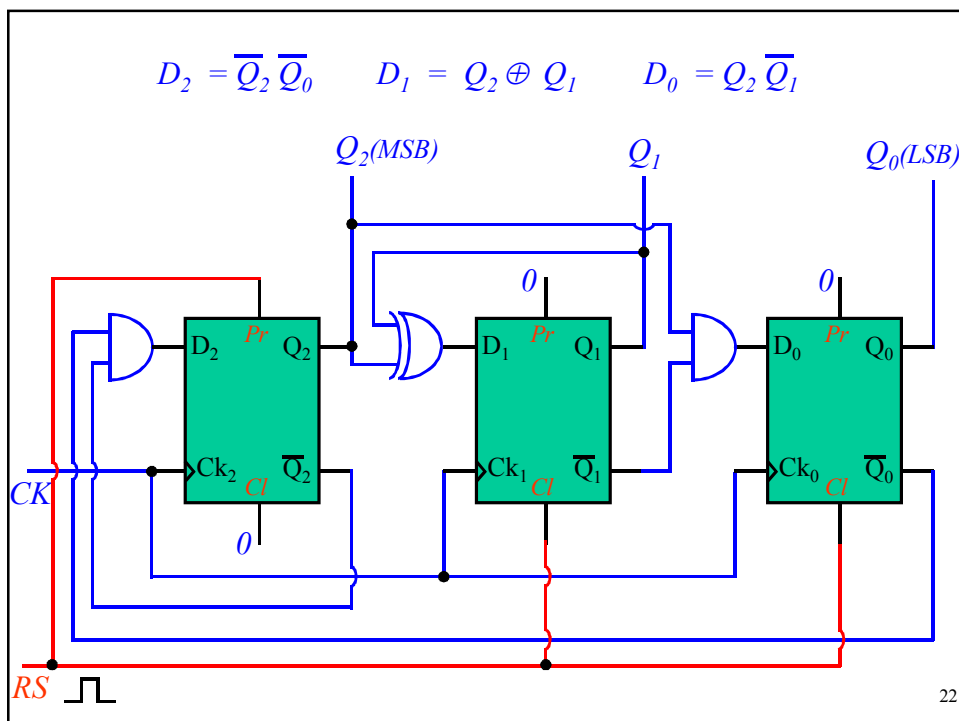
* Cách 1: Các trạng thái dư có trạng thái kế tiếp là tùy định. Khi thiết kế cần khởi động giá trị ban đầu cho bộ đếm; giá trị này phải là 1 trong những trạng thái có trong vòng đếm.

Vd: Thiết kế bộ đếm dùng D-FF cạnh lên, có ngõ vào Pr và Cl tích cực cao, có giản đồ trạng thái sau:

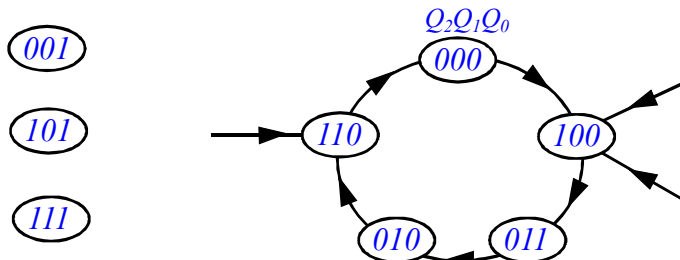


T/t hiện tại			T/t kế tiếp		
Q_2	Q_1	Q_0	Q_2^+	Q_1^+	Q_0^+
0	0	0	1	0	0
0	0	1	X	X	X
0	1	0	1	1	0
0	1	1	0	1	0
1	0	0	0	1	1
1	0	1	X	X	X
1	1	0	0	0	0
1	1	1	X	X	X

$D_2 \ D_1 \ D_0$ 21



*** Cách 2:** Cho các trạng thái dư không có vòng đếm có trạng thái kế tiếp là 1 trong những trạng thái có trong vòng đếm.



<i>T/t hiện tại</i> $Q_2 \ Q_1 \ Q_0$	<i>T/t kế tiếp</i> $Q_2^+ \ Q_1^+ \ Q_0^+$	<i>Các ngõ vào</i> $T_2 \ T_1 \ T_0$
0 0 0	1 0 0	1 0 0
0 0 1	1 1 0	1 1 1
0 1 0	1 1 0	1 0 0
0 1 1	0 1 0	0 0 1
1 0 0	0 1 1	1 1 1
1 0 1	1 0 0	0 0 1
1 1 0	0 0 0	1 1 0
1 1 1	1 0 0	0 1 1

$$T_2 = \overline{Q_0} + \overline{Q_2} \overline{Q_1}$$

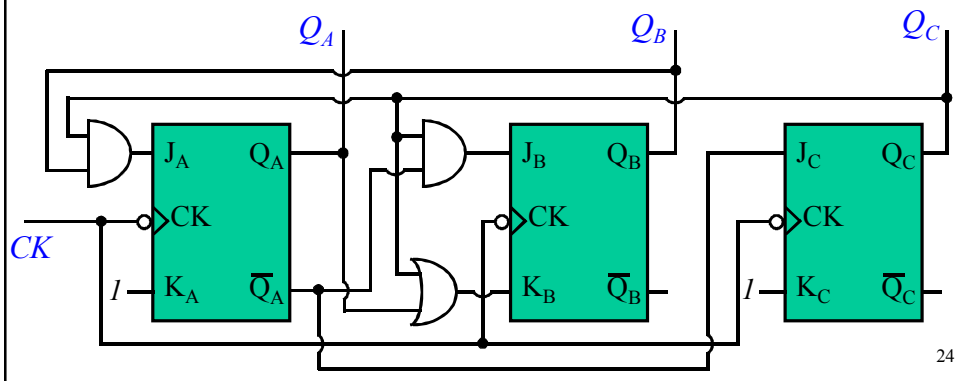
$$T_1 = Q_2 \oplus (\overline{Q_1} Q_0)$$

$$T_0 = Q_0 + Q_2 \overline{Q_1}$$

23

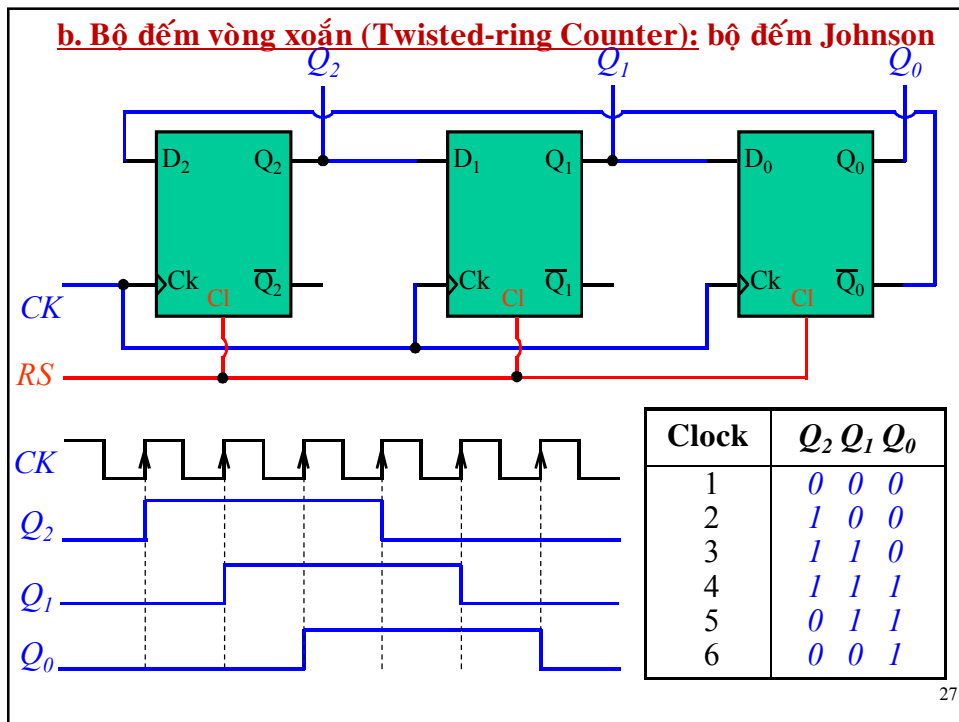
*** Phân tích bộ đếm song song:**

- Từ sơ đồ logic của bộ đếm xác định hàm kích thích (biểu thức của các ngõ vào của từng FF phụ thuộc vào các ngõ ra Q_i)
- Lập bảng trạng thái: từ trạng thái hiện tại Q_i và giá trị ngõ vào ta xác định được trạng thái kế tiếp của FF Q_i^+ .
- Từ bảng chuyển trạng thái xác định được giản đồ trạng thái hoặc khảo sát giản đồ xung của bộ đếm.



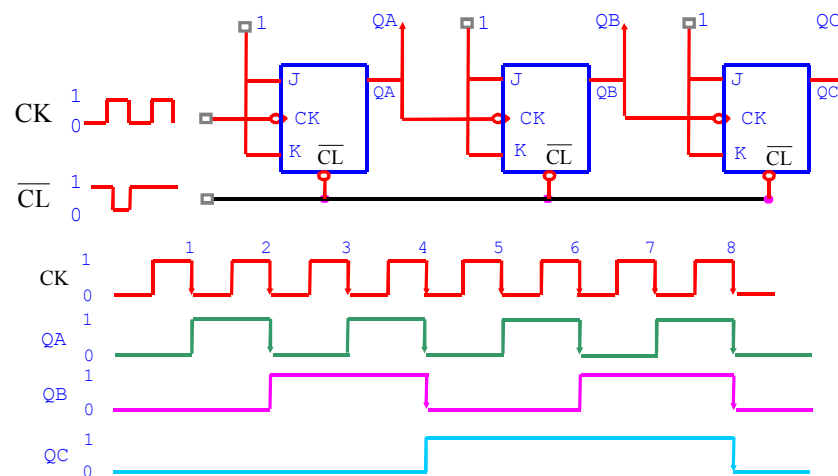
24

25



II. Mạch đếm nhị phân

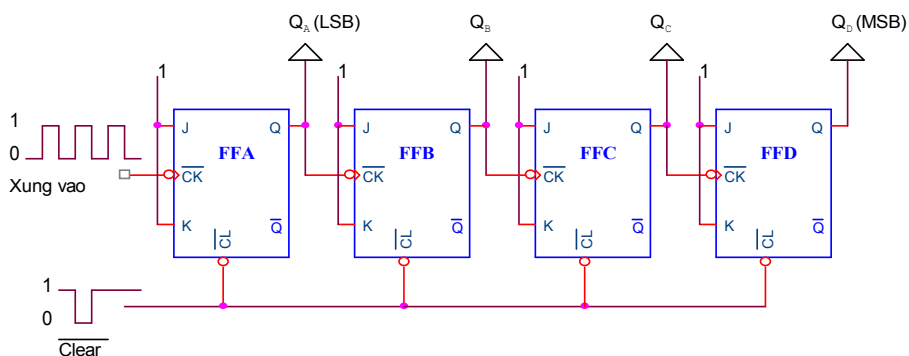
1. Phương pháp không đồng bộ



CK	Q_C	Q_B	Q_A
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1
8	0	0	0

Ta dùng 3 FF dưới dạng FF J-K mắc theo phương pháp không đồng bộ như hình vẽ quan sát bảng trạng thái ta thấy rằng bảng trạng thái là số nhị phân tăng dần có 8 trạng thái với $8 = 2^3$ và 3 là số FF, vì mạch đếm tăng dần nên gọi là mạch đếm lên.

Mạch đếm nhị phân không đồng bộ 4 bit (Mod-16)

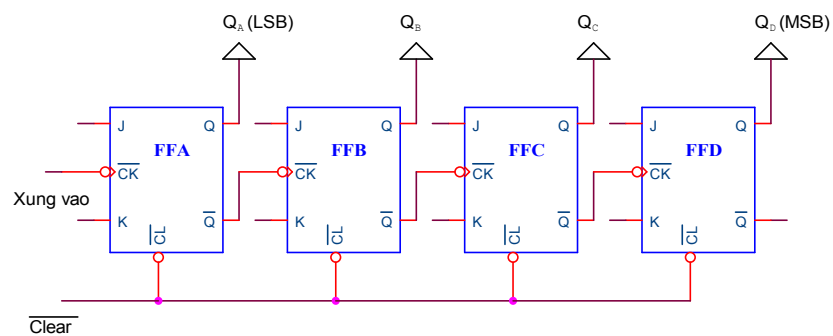


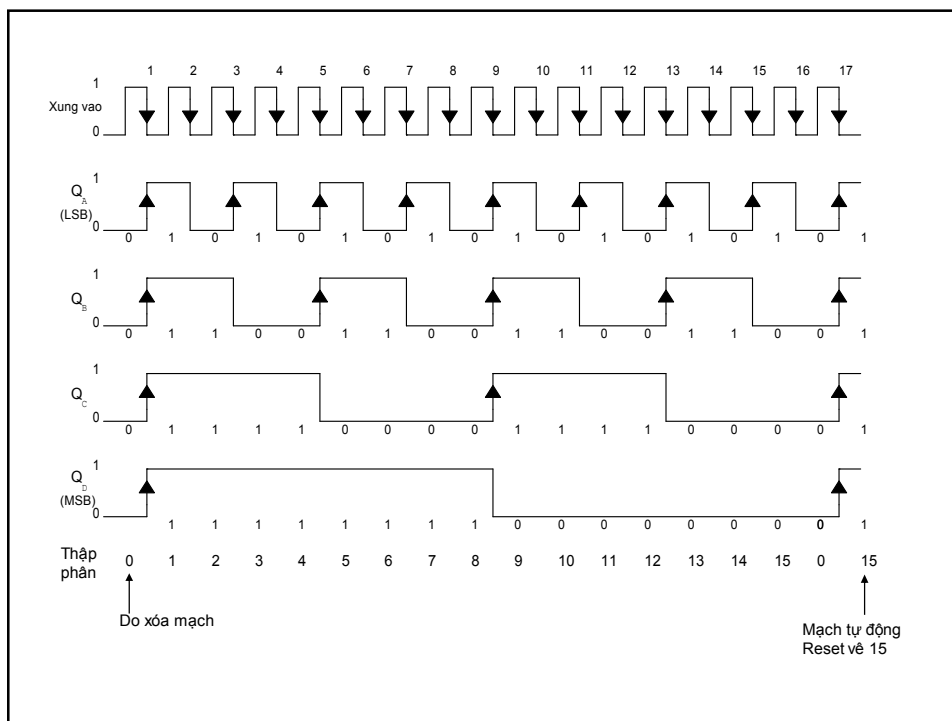
Sự chia đôi tần số ở mạch đếm xảy ra lần lượt từ FF đầu tiên đến FF cuối, tương tự sự truyền sóng nên mạch đếm là mạch đếm dợn sóng. Sự chuyển mạch của các FF không xảy ra đồng thời mà tuần tự nên đây là mạch đếm không đồng bộ. Mặt khác do có sự chia đôi tần số xung lần lượt qua các tầng, với 4 FF số chia tần số là 16, nên đây là mạch đếm chia 16

CK	Q_C	Q_B	Q_A
0	0	0	0
1	1	1	1
2	1	1	0
3	1	0	1
4	1	0	0
5	0	1	1
6	0	1	0
7	0	0	1
8	0	0	0

Ta thêm một số cổng logic để thực hiện mạch đếm lên hay xuống.

Mạch đếm xuống nhị phân 4 bit





Ảnh hưởng của trì hoãn truyền ở mạch đếm không đồng bộ:

Gọi t là chu kỳ xung vào,

n là số tầng FF, t_D là trì hoãn truyền mỗi tầng, thì để mạch đếm dọn sóng cho số đếm đúng phải thỏa

$$T \geq nt_D$$

Tần số xung vào tối đa là:

$$f_{\max} = \frac{1}{T_{\min}} = \frac{1}{nt_D}$$

IC TTL đếm bất đồng bộ nẩy ở cạnh âm của đồng hồ

Nhị phân 4-bit :

7493A(42MHZ) ,	74LS93(42MHz)
74293(42Mhz) ,	74LS293(42Mhz)

Hai nhị phân 4-bit:

74393(35Mhz) ,	74LS393(35MHz)
----------------	----------------

Chia cho 12:

7492A(42MHz) ,	74LS92(42Mhz)
----------------	---------------

Thập giai (BCD):

7490A(42MHz) ,	74LS90(42MHz)
74196(70MHz) ,	74LS196(40MHz)
74290(42MHz) ,	74LS290(742MHz)

Hai thập giai:

74390(35MHz) ,	74LS390(35MHz)
74490(35(Mhz) ,	74LS490(35MHz)

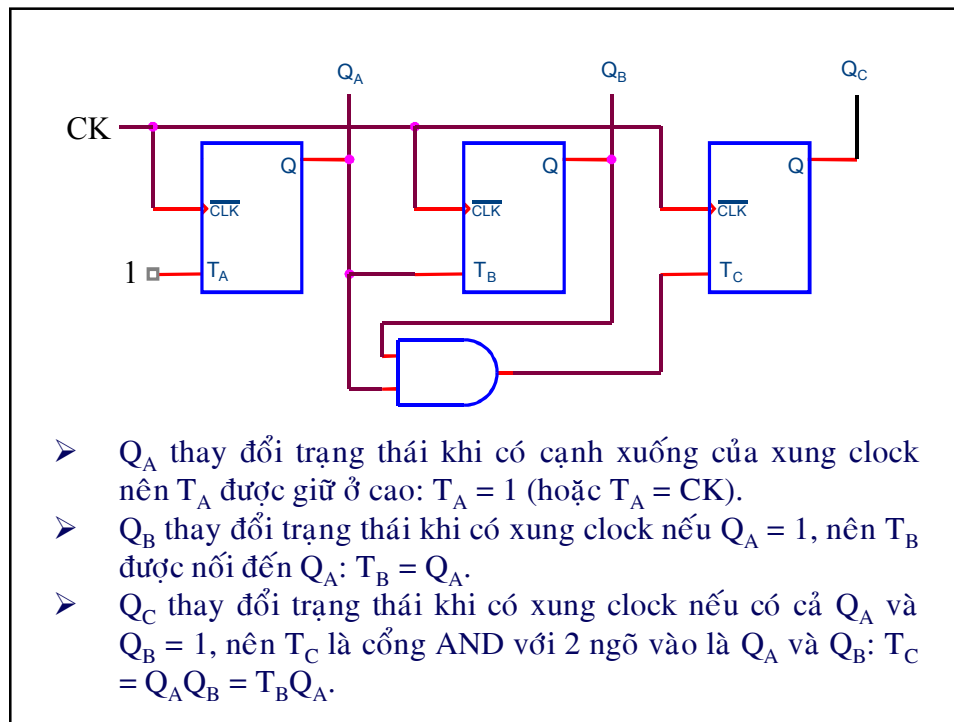
IC CMOS đếm bất đồng bộ nẩy ở cạnh âm của đồng hồ

- HC/HCT4024: nhị phân 7 bit (7 tầng)
- CD4040B: nhị phân 12 bit (12 tầng)

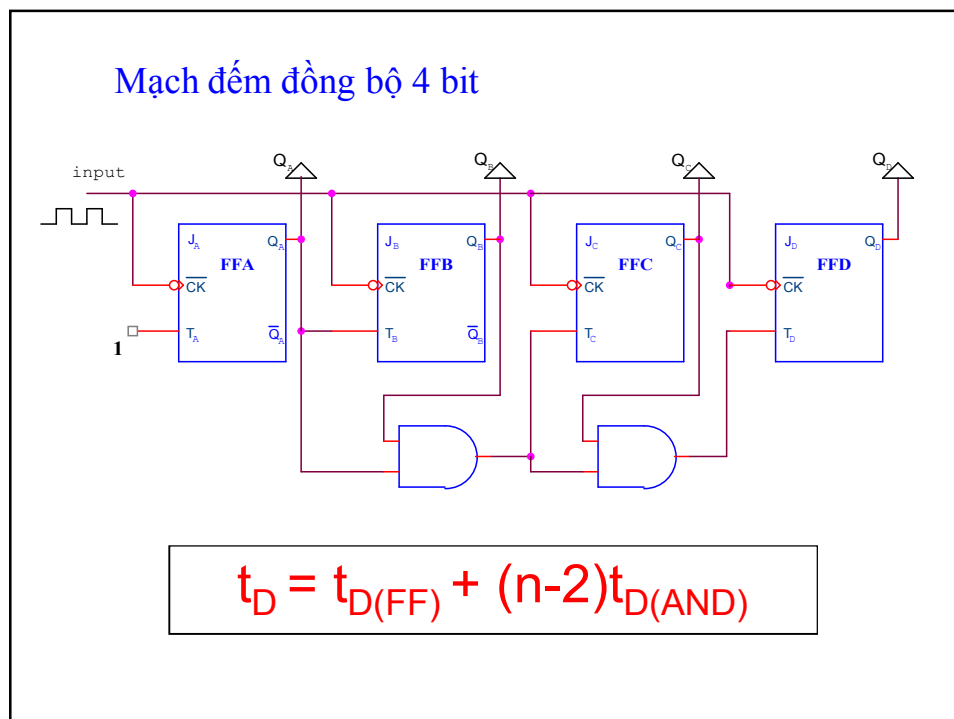
2. Phương pháp đồng bộ

Mạch đếm đồng bộ (Synchronous counter), còn gọi là mạch đếm song song, xung vào được nối thẳng đến ngõ vào đồng hồ của tất cả các FF nên các FF chuyển mạch cùng lúc khiến thời gian trì hoãn của mạch đếm bằng trì hoãn truyền của một FF bất chấp số tầng

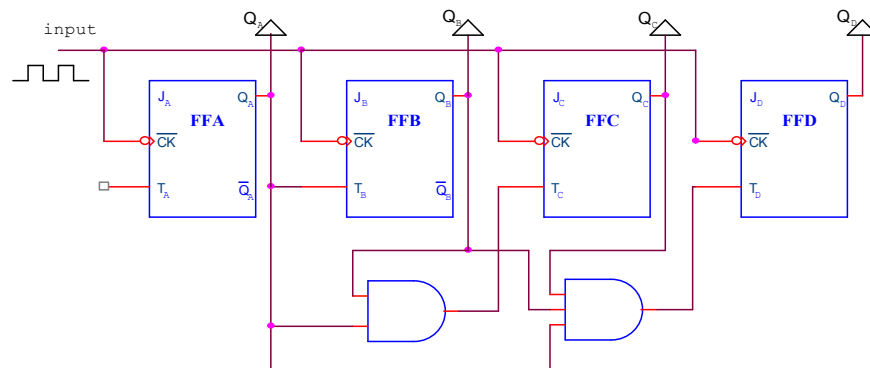
Trong hình vẽ, các ngõ vào J, K của FF được nối chung thành ngõ vào T. Nhìn vào bảng sự thật của mạch đếm nhị phân bất đồng bộ, ta thấy:



Mạch đếm đồng bộ 4 bit

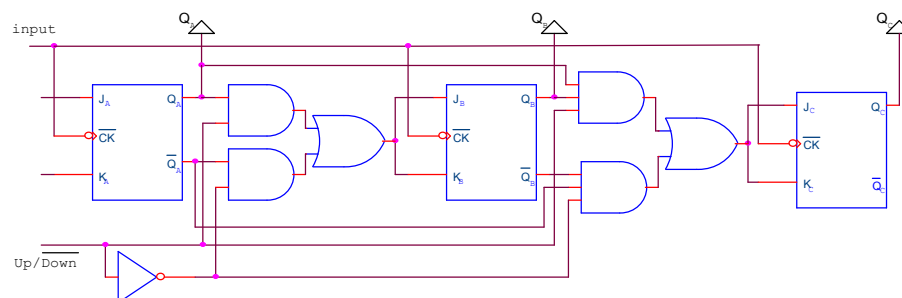


Mạch đếm đồng bộ 4 bit (cải tiến)



$$t_D = t_{D(FF)} + t_{D(AND)}$$

Mạch đếm đồng bộ lên xuống:



$Up/Down = 1$ các ngõ Q được dùng, mạch sẽ đếm lên

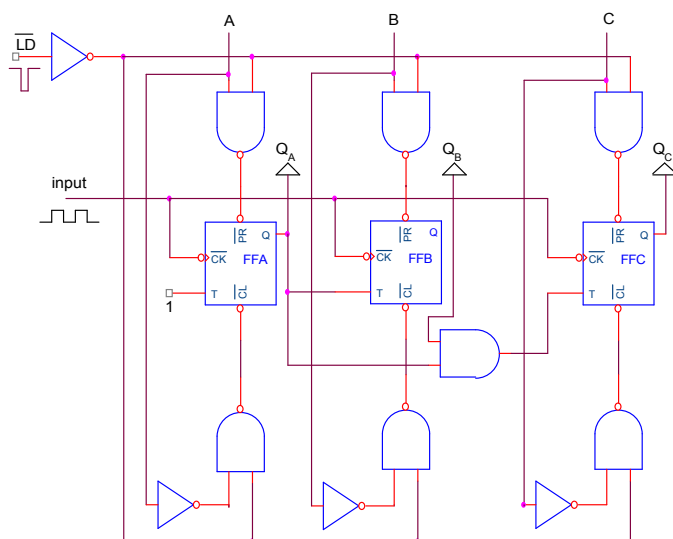
$Up/Down = 0$ các ngõ \overline{Q} được dùng, mạch sẽ đếm xuống

Mạch đếm đặt trước được

Mạch đếm đặt trước được (Presetable counter) là mạch đếm mà số đếm ban đầu có thể đặt trước thay vì là 0.

VD:

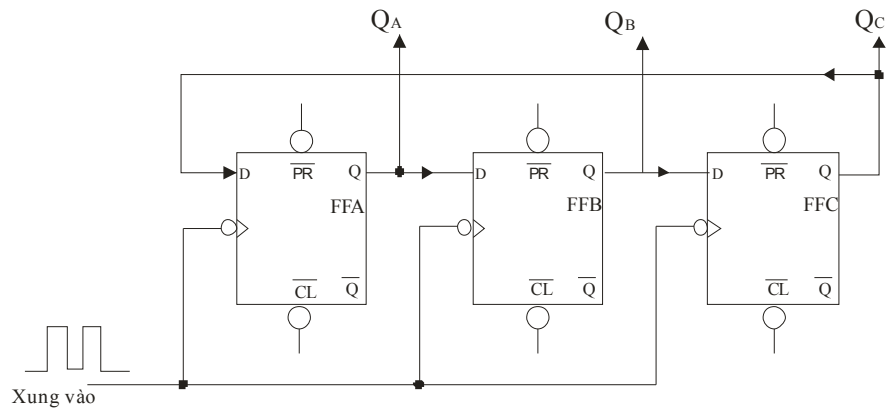
Sự nạp song song ở ghi dịch bằng cách lợi dụng ngõ Clear và Preset (cả 2 ngõ này đều là ngõ bất đồng bộ) của các FF nên ta có thể nạp số đếm nào đó vào mạch đếm để rồi mạch sẽ đếm lên hoặc xuống từ số đếm này.



Mạch đếm đồng bộ đặt trước với Preset bất đồng bộ

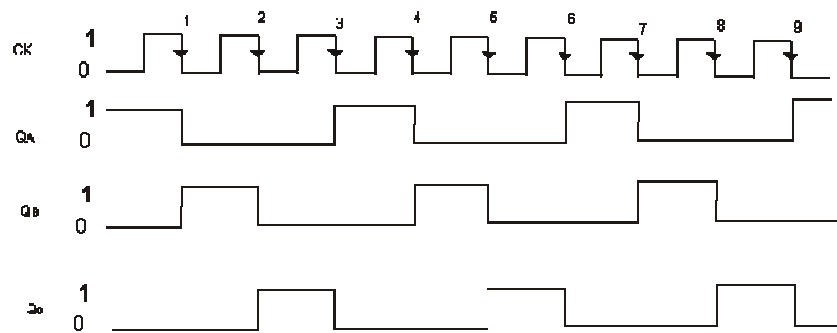
LD: ngõ vào nạp; A,B,C: dữ liệu vào song song (số đếm ban đầu)

•Mạch đếm vòng



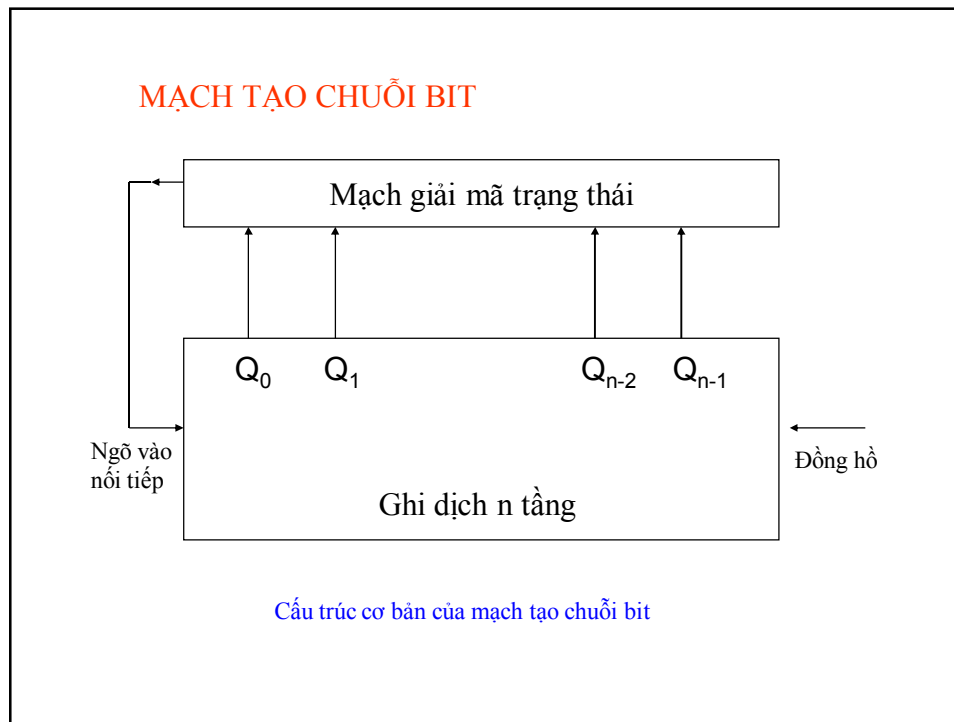
Mạch đếm vòng dùng FF D

Dạng sóng ra (dữ liệu ban đầu là $Q_A=0, Q_B=0, Q_C=0$)



Bảng sự thật

Số Xung Vào	Qa	Qb	Qc	Trị Giá Thập Phân
0	1	0	0	4
1	0	1	0	2
2	0	0	1	1
3	1	0	0	4
4	0	1	0	2



III. Mạch đếm Modulo M

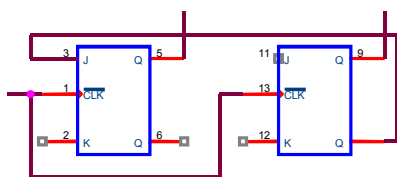
- Chỉ có M trạng thái hay cho một trạng thái xác định trước, sau M xung CK, mạch trở về trạng thái ban đầu.
- $M = 7 \rightarrow n \text{ FF} \rightarrow 2^n > M$, ta phải chọn n nhỏ

Để thực hiện mạch đếm Modulo M ta có 1 số nguyên tắc sau:

- Sau khi xác định được M ta đi tìm số n-FF sao cho $2^n > M$ với n nhỏ nhất.
- Với n-FF ta có tối đa 2^n trạng thái nhưng chỉ sử dụng có M trạng thái nên bỏ đi $2^n - M$ trạng thái.
- Để bỏ đi $2^n - M$ trạng thái ta dùng phương pháp hồi tiếp từ ngõ ra FF cuối về ngõ vào FF đầu (đồng bộ và trực tiếp)

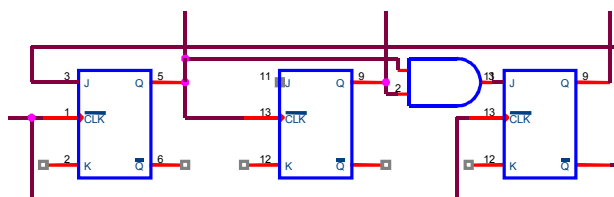
Ví dụ: M = 3, cần 2 FF

M = 3, dùng 2 FF



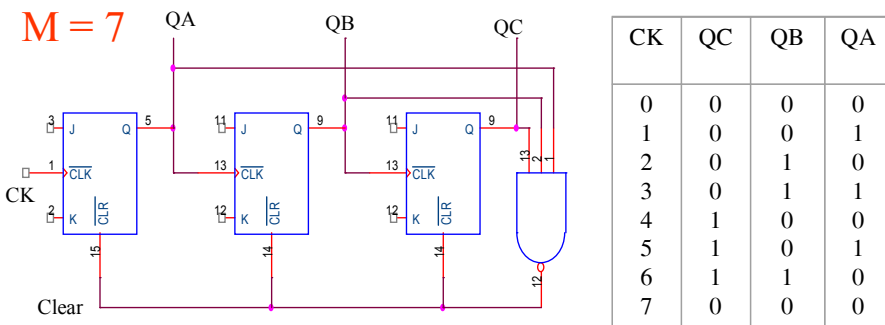
CK	QB	QA
0	0	0
1	0	1
2	1	0
3	0	0

M = 5, dùng 3 FF



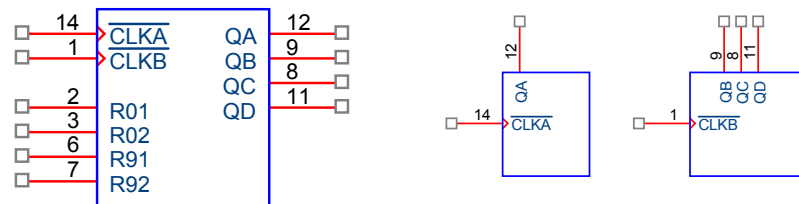
CK	QC	QB	QA
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	0	0	0

Dùng mạch nhị phân không đồng bộ lấy trạng thái cuối hồi tiếp về ngõ điều khiển trực tiếp.



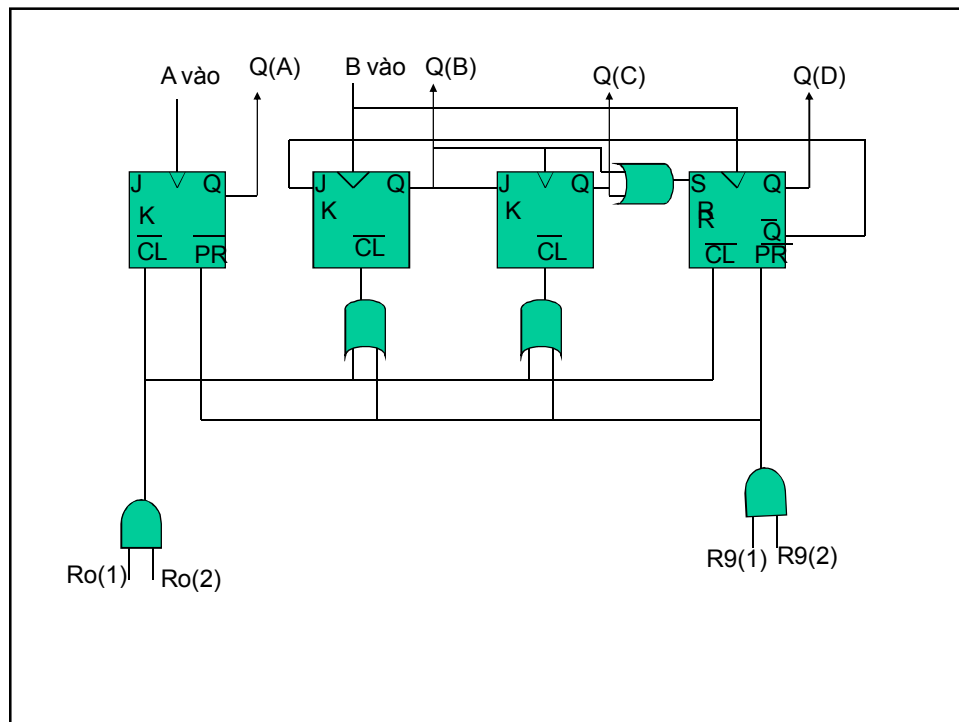
- ✓ Thực hiện mạch đếm Modulo lớn ta ráp nhiều mạch Modulo nhỏ.
- ✓ Thực hiện mạch đếm Modulo nhỏ ta dùng IC đếm Modulo lớn.

IC 74LS90



74LS90

R01	R02	R91	R92	QD	QC	QB	QA
1	1	0	x	0	0	0	0
0	x	1	1	1	0	0	1
0	x	x	0				
0	x	0	x				
x	0	0	x				
x	0	x	0				



Mạch đếm 5x2: mạch 2 trước, mạch 5 sau

