

**BÀI 7: HỆ TỔ HỢP HÀM DÙNG VI MẠCH MSI**

- Dùng Decoder tạo hàm Boole.
- Dùng Multiplexer tạo hàm Boole.

**Bài làm****1. Dùng Decoder tạo hàm Boole:****A. Tạo hàm bằng cổng Logic:**

Vẽ mạch logic thực hiện hàm  $F_1 = \sum x, y, z (0, 2, 3, 5)$ .

- Ta có bảng hoạt động như sau:

Giá trị thập phân	$F_1$	X	Y	Z
0	1	0	0	0
1	0	0	0	1
2	1	0	1	0
3	1	0	1	1
4	0	1	0	0
5	1	1	0	1
6	0	1	1	0
7	0	1	1	1

- Từ bảng hoạt động, ta có bìa Karnaught 3 biến như sau:

$F_1$ $X \backslash YZ$		00		01		11		10	
		0	1	0	1	0	1	0	1
0	1	1			1		1	1	
1	0			1					

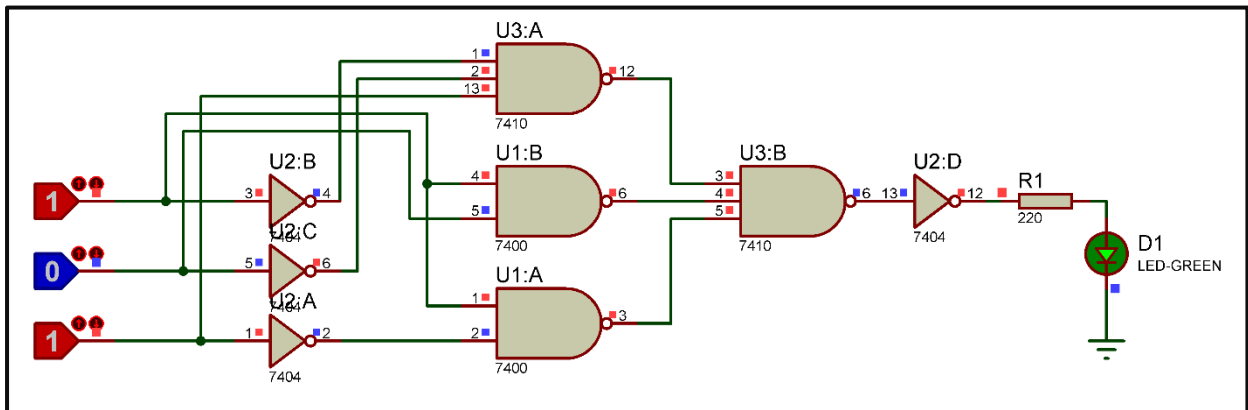
- Từ bìa Karnaught, ta suy ra:  $F_1 = X\bar{Y}Z + \bar{X}\bar{Z} + \bar{X}Y$
- Sơ đồ mạch Logic thực hiện hàm Boole:

# THỰC HÀNH MẠCH ĐIỆN TỬ & KỸ THUẬT SỐ

Báo cáo thực hành – Tuần số 7

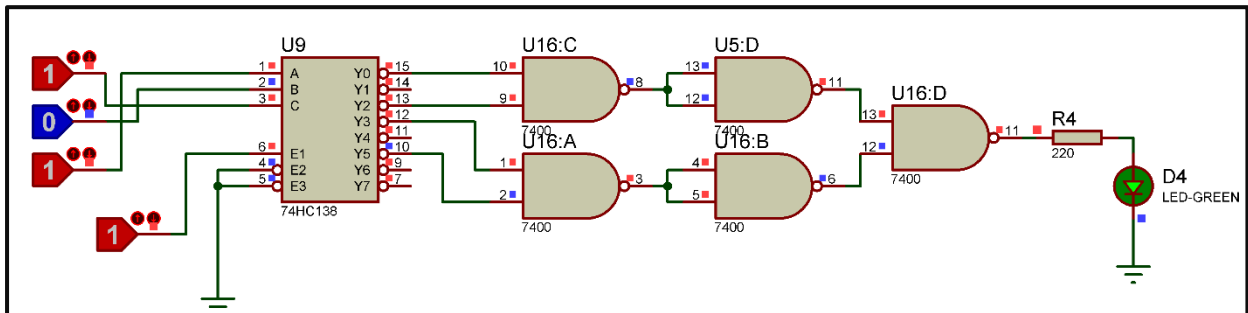
Phan Thanh Tùng

1613240 – 16VLTH



## B. Tạo hàm $F_1$ dùng IC 74138:

Cũng với hàm  $F_1$  như trên, dùng IC 74138 thực hiện, ta được mạch như sau:



## C. Tạo hàm nhiều ngõ ra: dùng IC74138 và 7410.

Vẽ mạch logic tạo 3 hàm ở ngõ ra thực hiện các hàm:

$$F_2 = \sum x, y, z (0, 1, 3) ; F_3 = \sum x, y, z (3, 6, 7) ; F_4 = \sum x, y, z (2, 4, 5)$$

- Ta có bảng hoạt động như sau:

Giá trị thập phân	$F_2$	$F_3$	$F_4$	X	Y	Z
0	1	0	0	0	0	0
1	1	0	0	0	0	1
2	0	0	1	0	1	0
3	1	1	0	0	1	1
4	0	0	1	1	0	0
5	0	0	1	1	0	1

# THỰC HÀNH MẠCH ĐIỆN TỬ & KỸ THUẬT SỐ

## Báo cáo thực hành – Tuần số 7

Phan Thanh Tùng

1613240 – 16VLTH

6	0	1	0	1	1	0
7	0	1	0	1	1	1

- Từ bảng hoạt động, ta có bìa Karnaugh 3 biến như sau:

$F_2$ $X$	$YZ$			
	00	01	11	10
0	1	1	1	
1				

- Từ bìa Karnaugh, ta suy ra:  $F_2 = \bar{X}Z + \bar{X}\bar{Y}$

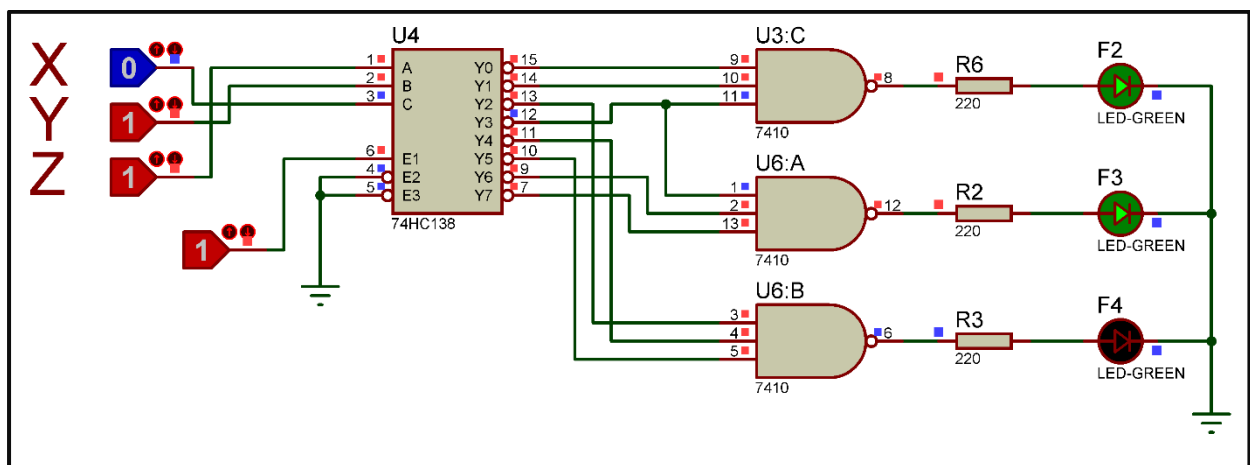
$F_3$ $X$	$YZ$			
	00	01	11	10
0			1	
1			1	1

- Từ bìa Karnaugh, ta suy ra:  $F_3 = YZ + YX$

$F_4$ $X$	$YZ$			
	00	01	11	10
0		1		1
1	1			

- Từ bìa Karnaugh, ta suy ra:  $F_4 = \bar{Y}ZX + \bar{Y}Z\bar{X} + Y\bar{Z}\bar{X}$

- Sơ đồ mạch Logic thực hiện 3 ngõ ra cho 3 hàm Boole trên như sau:



### 2. Dùng Multiplexer tạo hàm Boole:

#### A. Dùng IC74151:

**a1/ Thực hiện hàm 3 biến:**  $F_5 = \sum x, y, z (0, 3, 5, 6)$

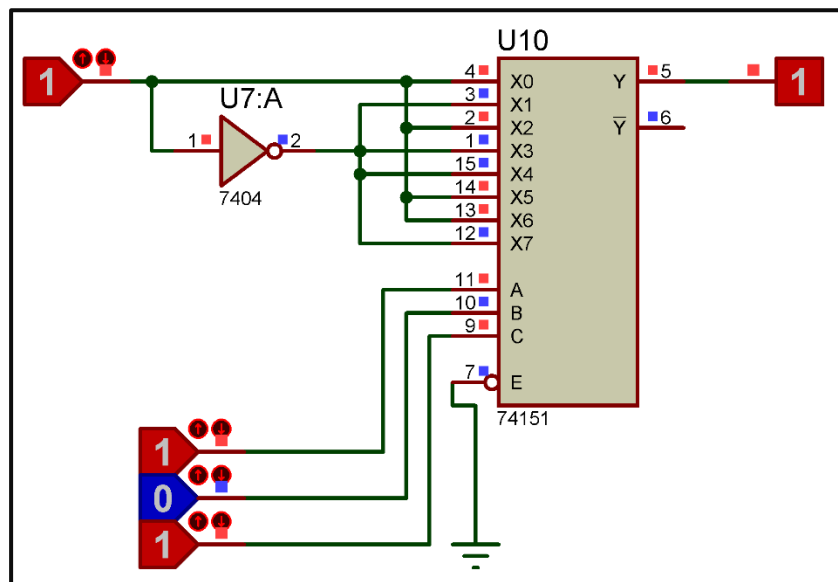
- Ta có bảng hoạt động như sau:

Giá trị thập phân	$F_5$	X	Y	Z
0	1	0	0	0
1	0	0	0	1
2	0	0	1	0
3	1	0	1	1
4	0	1	0	0
5	1	1	0	1
6	1	1	1	0
7	0	1	1	1

- Từ bảng hoạt động, ta có bìa Karnaugh 3 biến như sau:

$F_5$ X \ YZ	YZ			
	00	01	11	10
0	1		1	
1		1		1

- Sơ đồ mạch Logic thực hiện hàm Boole  $F_5$  trên như sau:



# THỰC HÀNH MẠCH ĐIỆN TỬ & KỸ THUẬT SỐ

Báo cáo thực hành – Tuần số 7

Phan Thanh Tùng

1613240 – 16VLTH

**a2/ Thực hiện hàm 4 biến:**  $F_6 = \sum x, y, z, w (1, 2, 3, 5, 7, 11, 13)$

- Ta có bảng hoạt động như sau:

Giá trị thập phân	$F_5$	X	Y	Z	W
0	0	0	0	0	0
1	1	0	0	0	1
2	1	0	0	1	0
3	1	0	0	1	1
4	0	0	1	0	0
5	1	0	1	0	1
6	0	0	1	1	0
7	1	0	1	1	1
8	0	1	0	0	0
9	0	1	0	0	1
10	0	1	0	1	0
11	1	1	0	1	1
12	0	1	1	0	0
13	1	1	1	0	1
14	0	1	1	1	0
15	0	1	1	1	1

- Từ bảng hoạt động, ta có bìa Karnaugh 3 biến như sau:

$F_6$ $XY \backslash ZW$		$ZW$			
		00	01	11	10
00		0	0	0	0
01		1	1	1	0
11		1	1	0	1
10		1	0	0	0

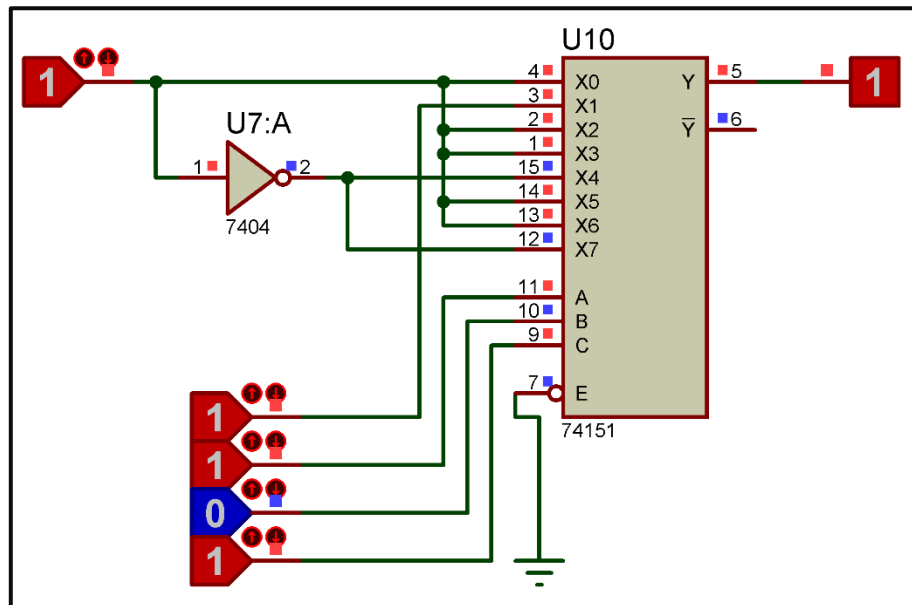
# THỰC HÀNH MẠCH ĐIỆN TỬ & KỸ THUẬT SỐ

Báo cáo thực hành – Tuần số 7

Phan Thanh Tùng

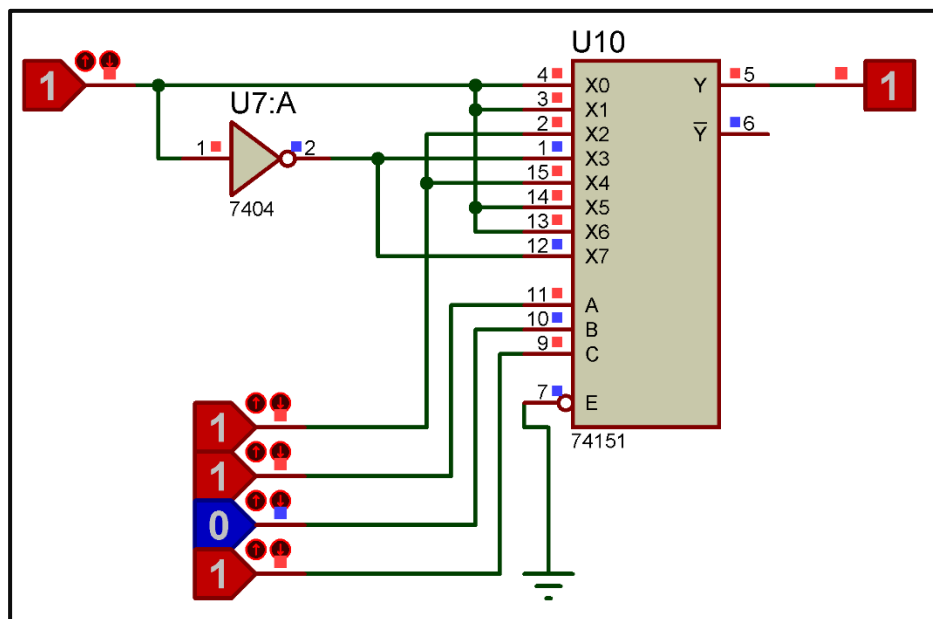
1613240 – 16VLTH

- Sơ đồ mạch Logic thực hiện hàm Boole  $F_6$  trên như sau:



**a3/ Thực hiện hàm 4 biến:**  $F_7 = DC\bar{B}A + CB\bar{A} + \bar{C}BA + \overline{DCBA}$

- Sơ đồ mạch Logic thực hiện hàm Boole  $F_7$  trên như sau:



- Ta có bảng hoạt động của hàm Boole  $F_7$  như sau:

Giá trị thập phân	$F_7$	D	C	B	A
0	0	0	0	0	0

# THỰC HÀNH MẠCH ĐIỆN TỬ & KỸ THUẬT SỐ

Báo cáo thực hành – Tuần số 7

Phan Thanh Tùng

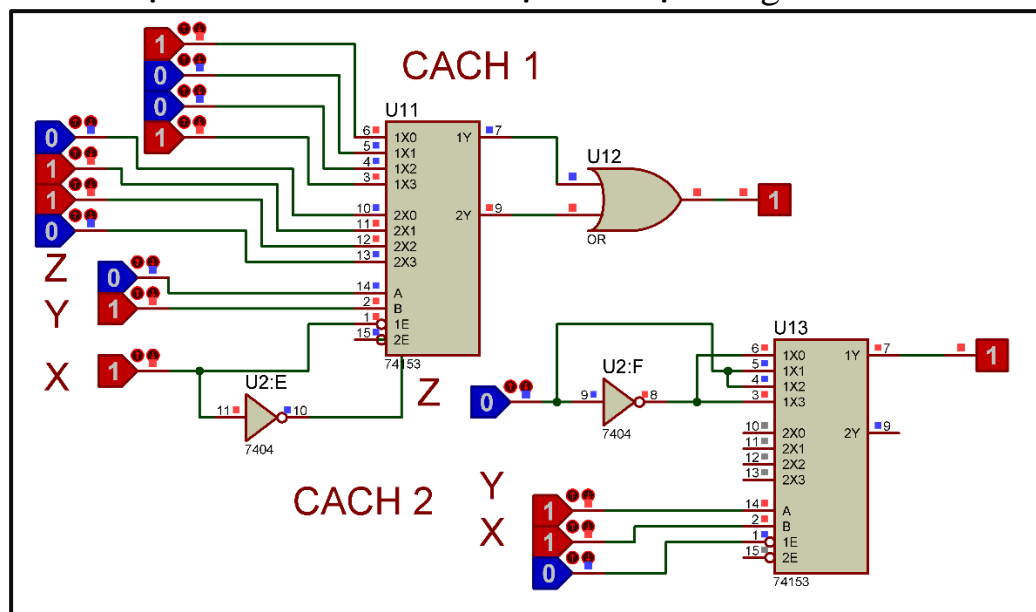
1613240 – 16VLTH

1	1	0	0	0	1
2	0	0	0	1	0
3	1	0	0	1	1
4	0	0	1	0	0
5	0	0	1	0	1
6	1	0	1	1	0
7	0	0	1	1	1
8	0	1	0	0	0
9	0	1	0	0	1
10	0	1	0	1	0
11	0	1	0	1	1
12	0	1	1	0	0
13	1	1	1	0	1
14	0	1	1	1	0
15	0	1	1	1	1

## B. Dùng IC74151:

Vẽ sơ đồ logic thực hiện hàm 3 biến  $F_5 = \sum x, y, z (0, 3, 5, 6)$

Sơ đồ mạch thỏa hàm Boole được thể hiện bằng 2 cách như sau:



# THỰC HÀNH MẠCH ĐIỆN TỬ & KỸ THUẬT SỐ

Báo cáo thực hành – Tuần số 7

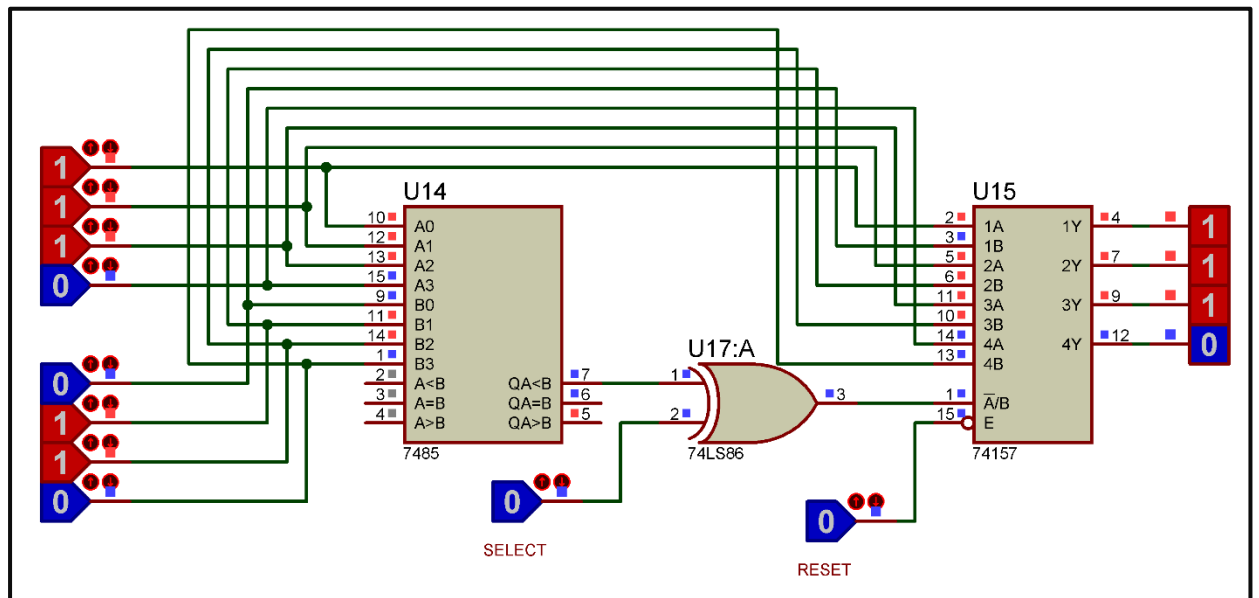
Phan Thanh Tùng

1613240 – 16VLTH

**Nhận xét:** IC 74LS151 hoạt động ở mức tích cực cao còn IC 74LS153 thì hoạt động ở mức tích cực thấp.

## C. Dùng 74LS157 – Kết hợp thêm IC so sánh 74LS85, 74LS86:

Ta thực hiện kết hợp các IC để tạo ra mạch so sánh và xuất kết quả theo ý muốn ở đầu ra như mạch sau:



Khi chân Z (Select) = 0 → đầu ra xuất kết quả MAX của 2 giá trị vào.

Khi chân Z (Select) = 1 → đầu ra xuất kết quả MIN của 2 giá trị vào.

• HẾT •