Câu 1: Thiết kế bộ giải mã:

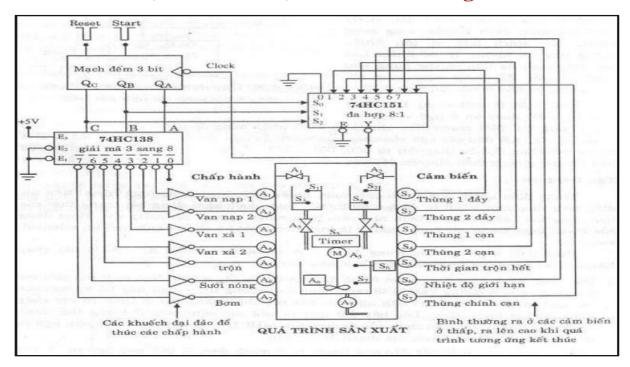
- a) Giải mã 8 → 3.
- b) Giải mã 3 → 8.

Câu 2: Thiết kế các bộ sau:

- a) Đa hợp (MUX) với 8 cổng vào, 3 cổng chọn và 1 cổng ra.
- b) Giải đa hợp (DEMUX) với 1 cổng vào, 3 cổng chọn và 8 cổng ra.

Câu 3:

- a) Thiết kế IC74138 từ các cổng logic.
- b) Mô tả sơ đồ Quy trình sản xuất và dùng mạch đếm 3 bit (IC đếm 7493) với Modulo bằng 8.



Bài làm

<u>Câu 1:</u>

a) Thiết kế bộ giải mã từ 8 ngõ vào và 3 ngõ ra:

Lập bảng hoạt động, ta có:

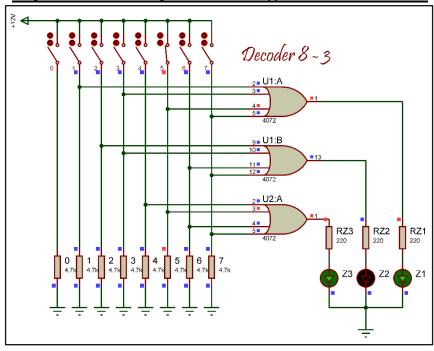
Giá trị thập phân	\mathbf{Y}_7	Y ₆	Y ₅	Y ₄	Y ₃	\mathbf{Y}_2	Y ₁	\mathbf{Y}_0	\mathbb{Z}_3	\mathbb{Z}_2	\mathbf{Z}_1
0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0	1
2	0	0	0	0	0	1	0	0	0	1	0
3	0	0	0	0	1	0	0	0	0	1	1
4	0	0	0	1	0	0	0	0	1	0	0
5	0	0	1	0	0	0	0	0	1	0	1
6	0	1	0	0	0	0	0	0	1	1	0
7	1	0	0	0	0	0	0	0	1	1	1

Từ bảng, ta rút ra được các trạng thái như sau:

$$\mathbf{Z}_1 = \mathbf{Y}_1 + \mathbf{Y}_3 + \mathbf{Y}_5 + \mathbf{Y}_7$$

$$Z_2 = Y_2 + Y_3 + Y_6 + Y_7$$

$$Z_3 = Y_4 + Y_5 + Y_6 + Y_7$$



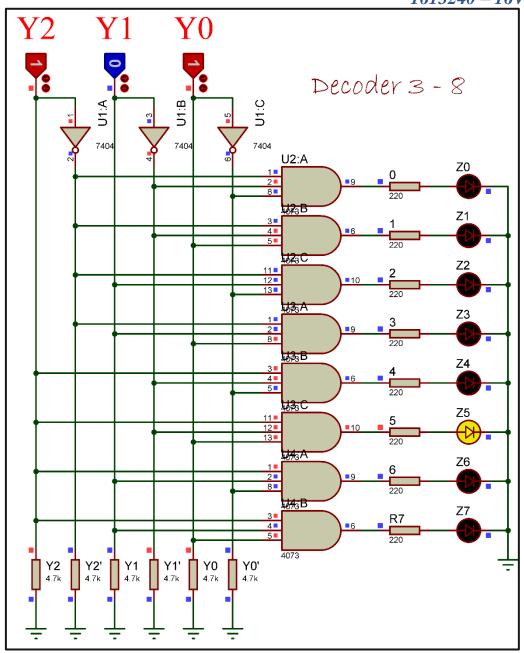
b) Thiết kế bộ giải mã từ 3 ngõ vào và 8 ngõ ra:

Lập bảng hoạt động, ta có:

Giá trị thập phân	\mathbf{Y}_2	Y ₁	\mathbf{Y}_{0}	\mathbb{Z}_7	Z ₆	\mathbb{Z}_5	Z ₄	Z ₃	\mathbb{Z}_2	\mathbf{Z}_1	Z_0
0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	1	0	0	0	0	0	0	1	0
2	0	1	0	0	0	0	0	0	1	0	0
3	0	1	1	0	0	0	0	1	0	0	0
4	1	0	0	0	0	0	1	0	0	0	0
5	1	0	1	0	0	1	0	0	0	0	0
6	1	1	0	0	1	0	0	0	0	0	0
7	1	1	1	1	0	0	0	0	0	0	0

Từ bảng, ta rút ra được các trạng thái như sau:

$Z_0 = \overline{Y_2} \overline{Y_1} \overline{Y_0}$	$\mathbf{Z}_1 = \overline{Y_2} \overline{Y_1} \mathbf{Y}_0$	$\mathbf{Z}_2 = \overline{Y_2} Y_1 \overline{Y_0}$
$\mathbf{Z}_3 = \overline{Y_2} \mathbf{Y}_1 \mathbf{Y}_0$	$\mathbf{Z}_4 = \mathbf{Y}_2 \overline{Y_1} \overline{Y_0}$	$\mathbf{Z}_5 = \mathbf{Y}_2 \overline{\mathbf{Y}_1} \mathbf{Y}_0$
$Z_6 = Y_2 Y_1 \overline{Y_0}$	$\mathbf{Z}_7 = \mathbf{Y}_2 \mathbf{Y}_1 \mathbf{Y}_0$	



Câu 2:

a) Thiết kế bộ đa hợp (MUX) với 8 cổng vào, 3 cổng chọn và 1 cổng ra:

Lập bảng hoạt động, ta có:

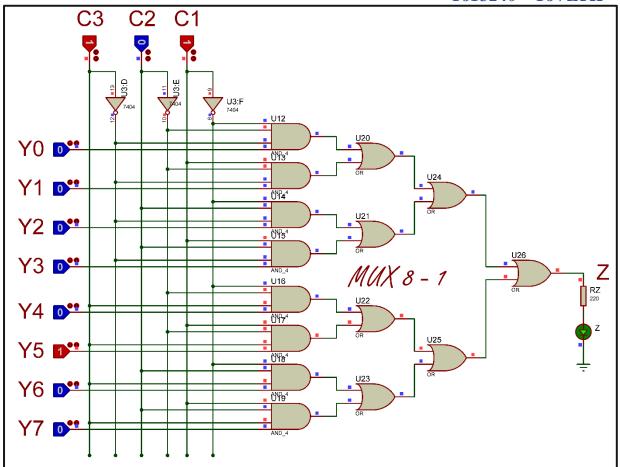
	Các	cổng c	chọn	Các ngõ vào
		m		Y
	C ₃	C_2	C_1	1
m_0	0	0	0	Y_0
m_1	0	0	1	Y_1
m_2	0	1	0	Y_2
m_3	0	1	1	Y ₃
m ₄	1	0	0	Y_4
m_5	1	0	1	Y_5
m_6	1	1	0	Y_6
m ₇	1	1	1	Y ₇

Từ bảng, ta rút ra được trạng thái tổng quát như sau:

$$Z = \Sigma m_i Y_i$$

với:

$$m_0 = \overline{C_3 C_2 C_1}$$
 $m_4 = C_3 \overline{C_2 C_1}$
 $m_1 = \overline{C_3 C_2} C_1$ $m_5 = C_3 \overline{C_2} C_1$
 $m_2 = \overline{C_3} C_2 \overline{C_1}$ $m_6 = C_3 C_2 \overline{C_1}$
 $m_3 = \overline{C_3} C_2 C_1$ $m_7 = C_3 C_2 C_1$



b) Thiết kế bộ giải đa hợp (DEMUX) với 1 cổng vào, 3 cổng chọn và 8 cổng ra:

Lập bảng hoạt động, ta có:

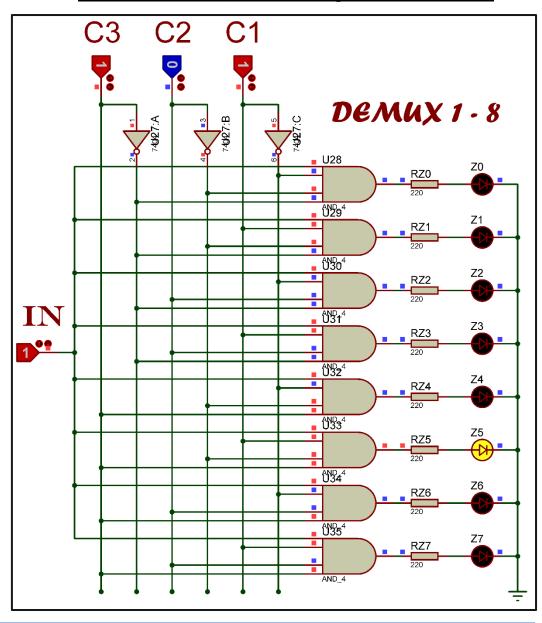
	Các	cổng (chọn	Trạng thái ra tương ứng									
		m			Z								
	C_3	C_2	C_1	\mathbb{Z}_7	Z_6	Z_5	\mathbb{Z}_4	\mathbb{Z}_3	\mathbb{Z}_2	Z_1	Z_0		
m_0	0	0	0	0	0	0	0	0	0	0	Y		
m_1	0	0	1	0	0	0	0	0	0	Y	0		
m_2	0	1	0	0	0	0	0	0	Y	0	0		
m_3	0	1	1	0	0	0	0	Y	0	0	0		
m_4	1	0	0	0	0	0	Y	0	0	0	0		
m_5	1	0	1	0	0	Y	0	0	0	0	0		
m_6	1	1	0	0	Y	0	0	0	0	0	0		
m_7	1	1	1	Y	0	0	0	0	0	0	0		

Từ bảng, ta rút ra được trạng thái tổng quát như sau:

 $Z_i = m_i Y_i$

với:

$m_0 = \overline{C_3 C_2 C_1}$	$m_4 = C_3 \overline{C_2 C_1}$
$m_I = \overline{C_3 C_2} C_I$	$m_5 = C_3 \overline{C_2} C_1$
$m_2 = \overline{C_3}C_2\overline{C_1}$	$m_6 = C_3 C_2 \overline{C_1}$
$m_3 = \overline{C_3}C_2C_1$	$m_7 = C_3 C_2 C_1$



<u>Câu 3:</u>

a) Thiết kế IC74138 từ các cổng logic:

IC74138 là bộ giải mã 3 sang 8 với ngõ ra tích cực thấp.

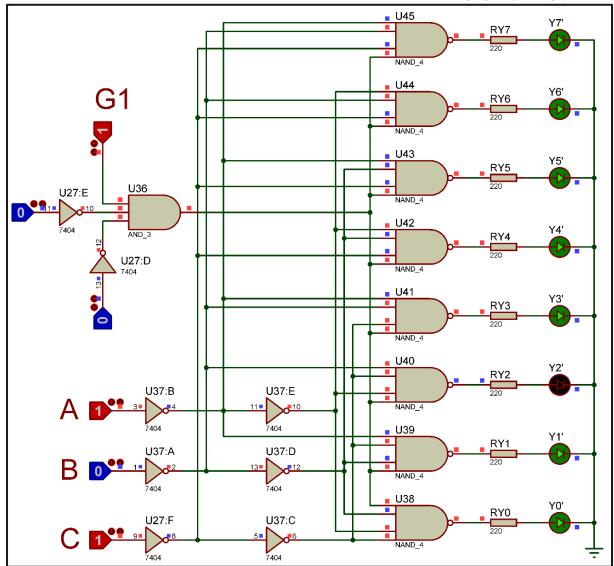
Bảng hoạt động

G_1	$\overline{G_{2A}}$	$\overline{G_{2B}}$	C	В	A	$\overline{Y_7}$	$\overline{Y_6}$	\overline{Y}_{5}	$\overline{Y_4}$	$\overline{Y_3}$	$\overline{Y_2}$	$\overline{Y_1}$	$\overline{Y_0}$
0	X	X	X	X	X	1	1	1	1	1	1	1	1
X	1	X	X	X	X	1	1	1	1	1	1	1	1
X	X	1	X	X	X	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1	0
1	0	0	0	0	1	1	1	1	1	1	1	0	1
1	0	0	0	1	0	1	1	1	1	1	0	1	1
1	0	0	0	1	1	1	1	1	1	0	1	1	1
1	0	0	1	0	0	1	1	1	0	1	1	1	1
1	0	0	1	0	1	1	1	0	1	1	1	1	1
1	0	0	1	1	0	1	0	1	1	1	1	1	1
1	0	0	1	1	1	0	1	1	1	1	1	1	1

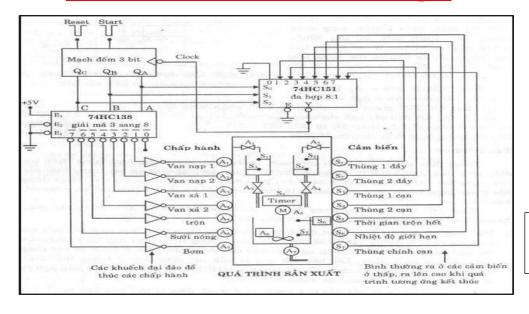
Sơ đồ cấu trúc của IC74138 được mô tả bằng Proteus như sau:

MẠCH ĐIỆN TỬ & KỸ THUẬT SỐ Bài tập về nhà số 4

Phan Thanh Tùng 1613240 – 16VLTH



b) Mô tả sơ đồ Quy trình sản xuất và dùng mạch đếm 3 bit (IC đếm 7493) với Modulo bằng 8.



Quy trình sản xuất (trang 27)

Sơ đồ mô tả mạch thỏa đề được mô tả bằng Proteus như sau:

