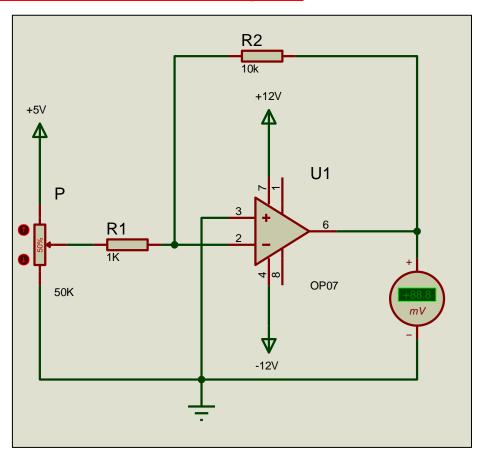
Phan Thanh Tùng 1613240 – 16VLTH

BÀI 2: ÚNG DỤNG KHUẾCH ĐẠI THUẬT TOÁN

- Khuếch đại DC đảo và không đảo.
- Khuếch đại AC đảo và không đảo.
- Mạch làm toán.

<u>Bài làm</u>

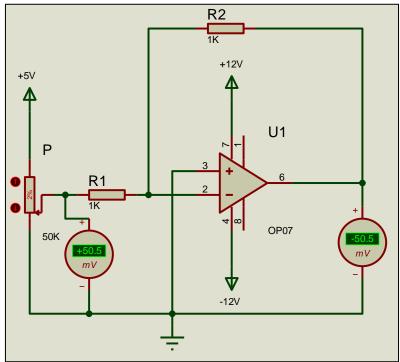
1. Khuếch đại DC đảo và không đảo:



Mạch khuếch đại DC đảo.

1) Mắc mạch khuếch đại DC đảo, cấp điện 12V, -12V, 5V, thay đổi biến trở P để $V_1 = 50 (mV)$. Thay đổi R_2 , đo điện tế ra, tính độ lợi và ghi kết quả vào bảng rồi so sánh độ lợi giữa thực nghiệm và độ lợi lý thuyết $G_V = -\frac{R_2}{R_1}$ (KĐTT lý tưởng). Nhận xét.

Phan Thanh Tùng 1613240 – 16VLTH



$\mathbf{R}_{2}\left(\mathbf{k}\Omega\right)$	1	10	47	100	220
$\mathbf{V_{0}}\left(\mathbf{V}\right)$	- 0,05	- 0,45	- 2,27	- 4,58	- 10,8
$G'v = V_0/V_i$	- 1	- 9	- 45,4	- 91,6	- 216
$G_{V} = - R_2/R_1$	- 1	- 10	- 47	- 100	- 220

Bảng kết quả đo độ lợi của mạch khuếch đại DC đảo khi R2 thay đổi

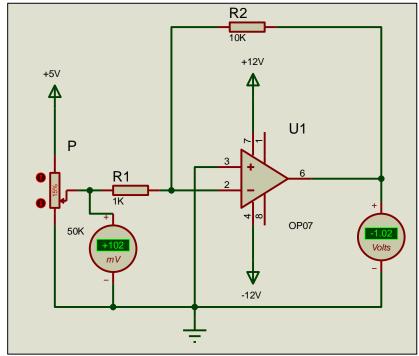
<u>Giải thích:</u> Đây là mạch khuếch đại đảo, V_i vào Op-amp mang giá trị dương thì V_o mang giá trị âm với độ lợi thế bằng - $\frac{R_2}{R_1}$. Kết quả đo thực nghiệm và tính theo lý thuyết khá giống nhau, khác nhau do sai số của thiết bị, hoặc sai sót trong quá trình đo, làm thí nghiệm (chỉnh dòng V_i chưa chuẩn được 50 mV).

2) Cho $R_2=10~(k\Omega)$, thay đổi biến trở P để tăng V_i tăng từ 10mV lên, đo V_o và lập bảng. So sánh kết quả đo độ thực nghiệm và độ lợi lý thuyết. Nhận xét.

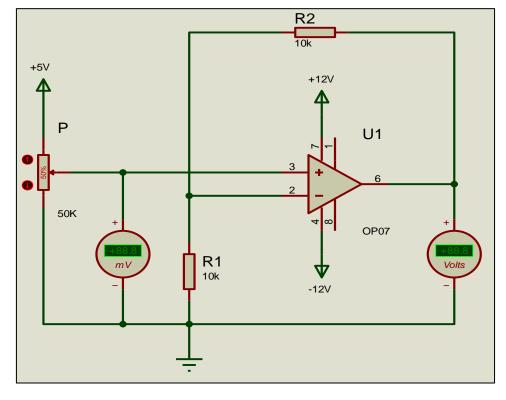
$V_{i}(V)$	~0.01	0.05	0.1	0.2	0.5
$\mathbf{V_{0}}\left(\mathbf{V}\right)$	0	- 0,5	- 1,14	- 1,92	- 5,04
$G'_{V} = V_{0}/V_{i}$		- 10	- 11,4	- 9,6	- 10,08

Bảng kết quả đo độ lợi của mạch khuếch đại DC đảo khi V_i thay đổi

Phan Thanh Tùng 1613240 – 16VLTH

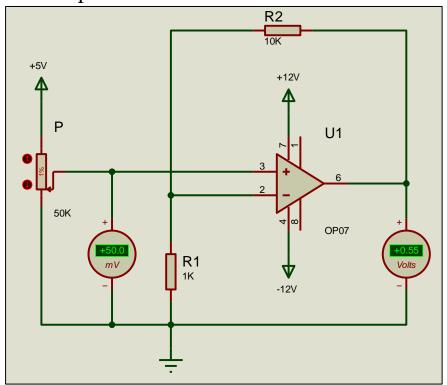


<u>Giải thích:</u> Ở trường hợp này, khi $R_2 = 10$ (kΩ), độ lợi thế của mạch khuếch đại đảo là -10. Với kết quả đo được và ghi nhận từ bảng trên, ta thấy kết quả đo khá chính xác so với lý thuyết. Có sai số do trong quá trình đo, thiết bị chưa chuẩn xác hoặc thao tác đo chưa đúng nên còn chút sai khác so với lý thuyết.



Mạch khuếch đại DC không đảo.

3) Mắc mạch khuếch đại DC không đảo, thay đổi biến trở P để $V_i = 50 mV$. Đo điện thế ra, tính độ lợi, so sánh giữa độ lợi thực nghiệm và độ lợi lý thuyết $G_V = 1 + \frac{R_2}{R_1}$ (KĐTT lý tưởng).



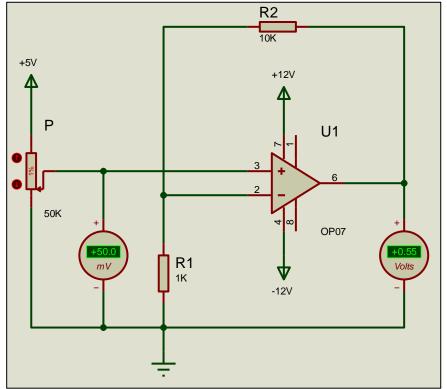
$\mathbf{R}_{2}\left(\mathbf{k}\Omega\right)$	1	10	47	100	220
$V_{0}(V)$	0,1	0,57	2,26	4,83	10,05
$G'_V = V_0/V_i$	2	11,4	45,2	96,6	201
$G_{\rm V}=1+R_2/R_1$	2	11	48	101	221

Bảng kết quả đo độ lợi của mạch khuếch đại DC đảo khi R2 thay đổi

<u>Giải thích</u>: Kết quả tính toán độ lợi thế theo lý thuyết và đo V_0 để tính độ lợi thế thực tế gần giống nhau.

4) Cho $R_2 = 10$ (k Ω), thay đổi biến trở và lập bảng. So sánh kết quả đo độ thực nghiệm và độ lợi lý thuyết. Nhận xét.

Phan Thanh Tùng 1613240 – 16VLTH



$V_{i}(V)$	~ 0,01	0,05	0,1	0,2	0,3
$V_{0}\left(V\right)$	0	0,55	1,07	2,18	3,28
$G'_V = V_0/V_i$		11	10,7	10,9	10,93

Bảng kết quả đo độ lợi của mạch khuếch đại DC đảo khi V_i thay đổi

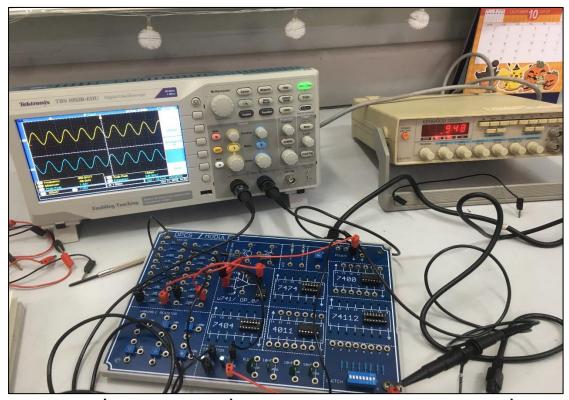
<u>Giải thích:</u> Ở trường hợp này, khi $R_2 = 10$ (kΩ), độ lợi thế của mạch khuếch đại không đảo là 11. Với kết quả đo được và ghi nhận từ bảng trên, ta thấy kết quả đo khá chính xác so với lý thuyết. Có sai số do trong quá trình đo, thiết bị chưa chuẩn xác hoặc thao tác đo chưa đúng nên còn chút sai khác so với lý thuyết.

2. Khuếch đại AC đảo và không đảo:

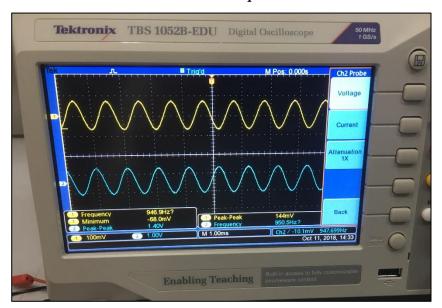
1) Mắc mạch khuếch đại AC đảo, V_s là nguồn tín hiệu sin ở tần số 1KHz do máy phát tần số cung cấp. Dùng dao động nghiệm để quan sát V_o và V_i . Cấp điện cho mạch, quan sát sự đảo pha của tín hiệu. Tăng biên độ của tín hiệu vào cho đến khi tín hiệu ra bắt đầu bị méo hoặc xén ở hai đỉnh, vẽ lại dạng tín hiệu vào, ra.

Phan Thanh Tùng 1613240 – 16VLTH

Thực tập thực tế:

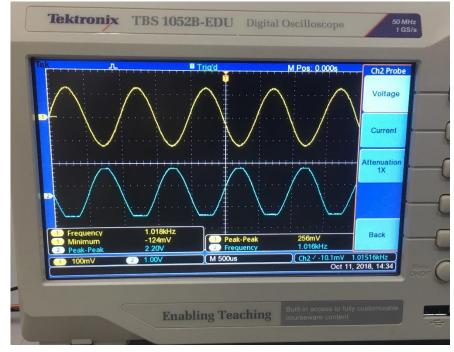


Hình ảnh mắc mạch tạo sóng bằng máy tạo dao động và xem dạng sóng bằng máy Oscilloscope



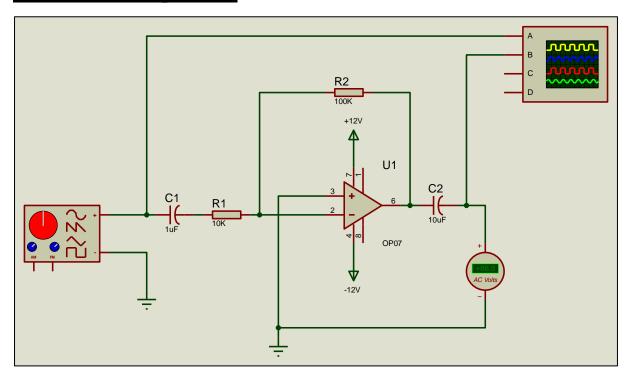
Quan sát máy, ta thấy được dạng sóng vào và ra bị ngược pha nhau, vì ta đang khảo sát mạch khuếch đại đảo.

Phan Thanh Tùng 1613240 – 16VLTH



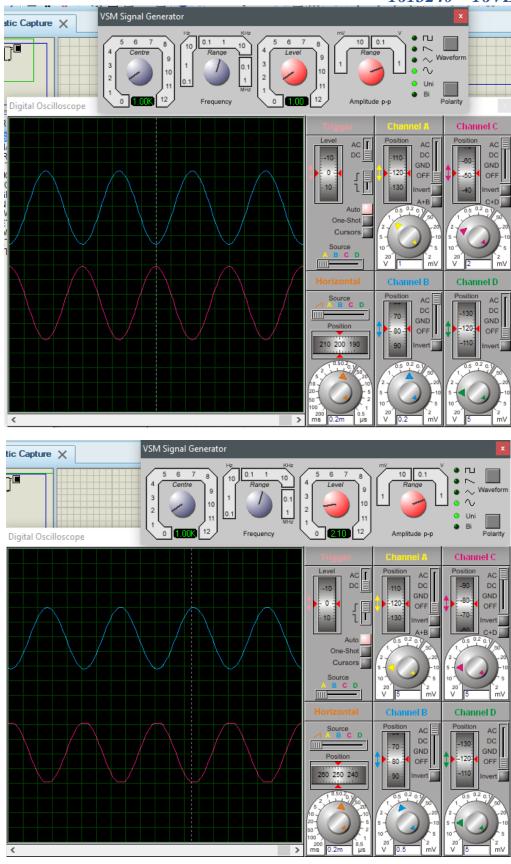
Xoay nút tăng biên độ của tín hiệu vào, ta thấy được tín hiệu ra bị xén 2 đầu.

Thực hành trên proteus:



Mạch khuếch đại AC đảo

Phan Thanh Tùng 1613240 – 16VLTH



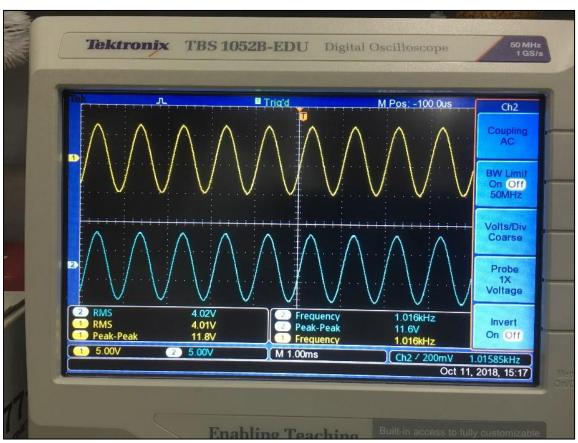
Dạng sóng sau khi xén

2) Tính độ lợi thực nghiệm và so sánh với độ lợi lý thuyết. Nhận xét về biên độ tín hiệu tối đa so với nguồn cấp điện (bằng khoảng bao nhiều phần trăm).

Độ lợi thế trên lý thuyết của mạch khuếch đại AC theo thông số trên cho ta là $\frac{R_2}{R_1} = \frac{100K}{10K} = 10$, đúng như vậy, khi ta khảo sát thực tế, có thể thấy khi $V_i = 144 \text{mV}$ thì $V_o = 1,4V$ \rightarrow Đúng theo lý thuyết, ta có được độ lợi thế là $\frac{V_0}{V_i} = 10$.

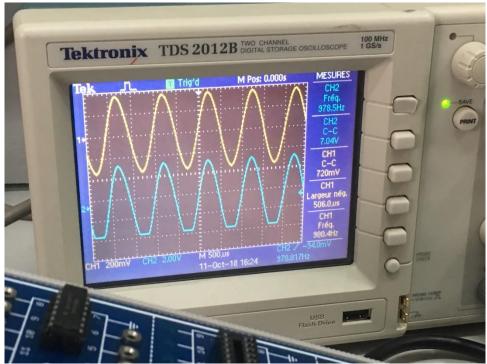
3) Mắc mạch khuếch đại AC không đảo và làm thực hiện tương tự các thao tác trên và nhận xét.

Thực tập thực tế:



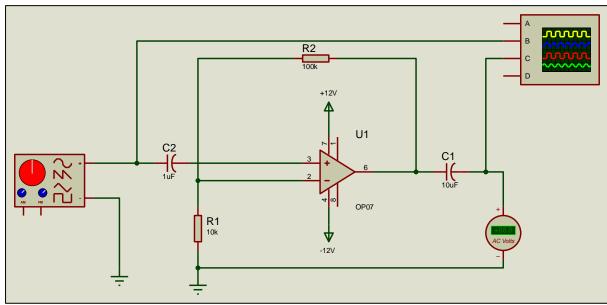
Mạch khuếch đại AC không đảo, nên tín hiệu đặc tuyến vào ra cùng pha như nhau.

Phan Thanh Tùng 1613240 – 16VLTH



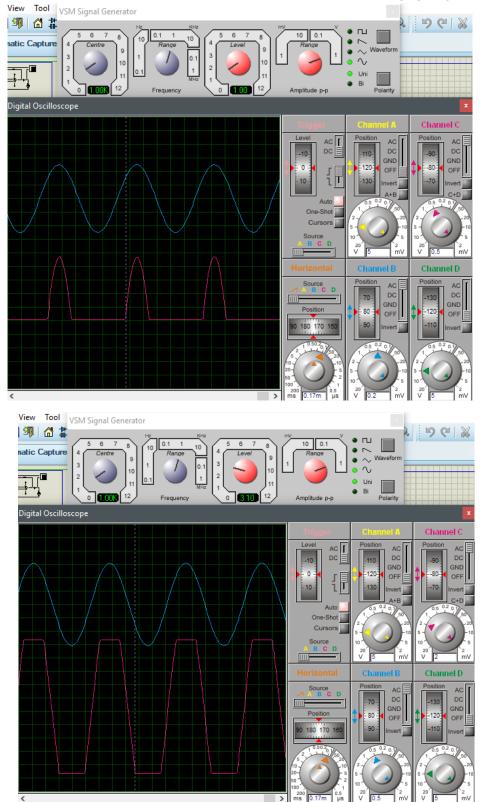
Tương tự, đúng theo lý thuyết, khi ta khảo sát thực tế, có thể thấy khi $V_i = 200 \text{mV}$ thì $V_o = 2V \rightarrow \text{Dúng}$ theo lý thuyết, ta có được độ lợi thế là $\frac{V_0}{V_i} = 10$.

Thực hành trên proteus:



Mạch khuếch đại AC không đảo.

Phan Thanh Tùng 1613240 – 16VLTH

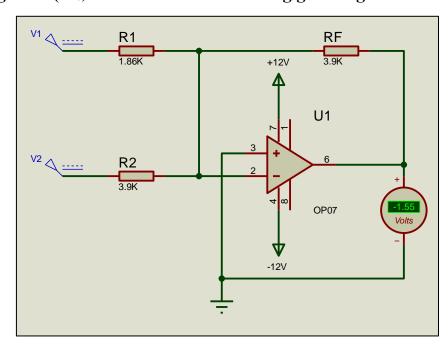


Dạng sóng trước và sau khi xén khi dùng proteus mô phỏng.

- 3. Mạch làm toán:
- a) Mạch cộng và trừ:

Phan Thanh Tùng 1613240 – 16VLTH

Mắc mạch cộng và trừ, đo theo bảng rồi so sánh với lý thuyết. Điện thế offset ngõ vào (V_{io}) của KĐTT có ảnh hưởng gì không?



$V_1(V)$	0,5	1	1,5	2
$V_{2}\left(V\right)$	0,5	1	- 1	- 0,5
$V_{0}\left(V\right)$	- 1,45	- 2.98	- 2,03	- 3,55
V ₀ (V) – lý thuyết	- 1,548	- 3,096	- 2,145	- 3,694

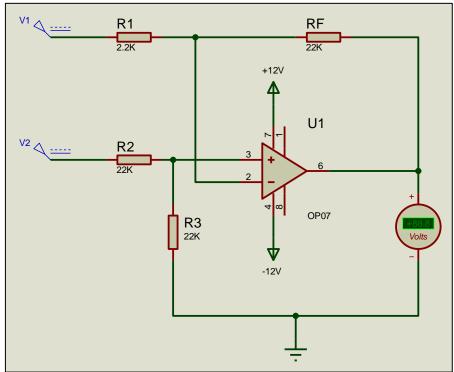
Theo lý thuyết, mạch cộng trừ có điện thế ngõ ra được tính bằng công thức:

$$V_0 = -(\frac{R_F}{R_1}.V_1 + \frac{R_F}{R_2}.V_2)$$

Mắc mạch khảo sát điện thế offset ngõ vào V_{io} , rồi so sánh với lý thuyết:

$$V_0 = \left(-\frac{R_F}{R_1}.V_1 + \frac{R_3}{R_2 + R_3} \left(1 + \frac{R_F}{R_1}\right).V_2\right)$$

Phan Thanh Tùng 1613240 – 16VLTH



$V_1(V)$	0,5	1	1,5	2
$V_{2}(V)$	0,5	1	- 1	- 0,5
$V_{0}\left(V\right)$	- 2,25	- 4,5	- 10	- 10

Mắc mạch khảo sát điện thế V_0 theo V_1 , V_2 và V_3 , theo lý thuyết, điện thế ra $V_0=10V_1+5V_2-2V_3$, trong đó $V_3=\frac{R_8}{R_7+R_8}$. 5V. Đo V_0 và so sánh với lý thuyết.

Ta có
$$V_3 = \frac{R_8}{R_7 + R_8}$$
. $5V = \frac{10}{10 + 150}$. $5V \approx 0,3125$ (V)

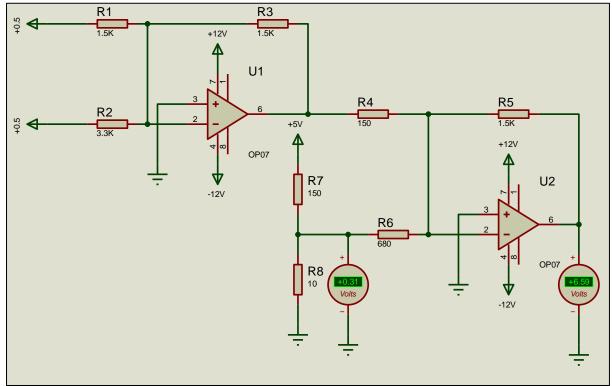
Cho
$$V_1 = V_2 = 0.5 (V)$$

Theo lý thuyết, ta tính được $V_0 = 10.V_1 + 5.V_2 - 2.V_3$

$$= 10.0,5 + 5.0,5 - 2.0,3125 \approx 6,875 \text{ (V)}$$

$V_1(V)$	0,5	1	1,5	2
$V_{2}(V)$	0,5	1	- 1	- 0,5
$V_0(V)$	6,875	14,375	9,375	16,875

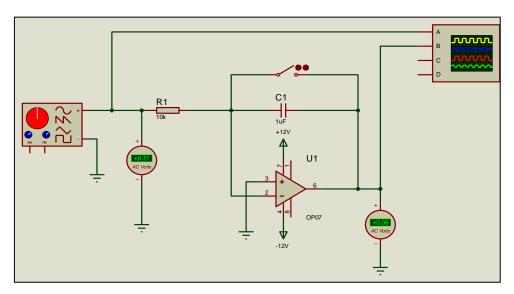
Phan Thanh Tùng 1613240 – 16VLTH



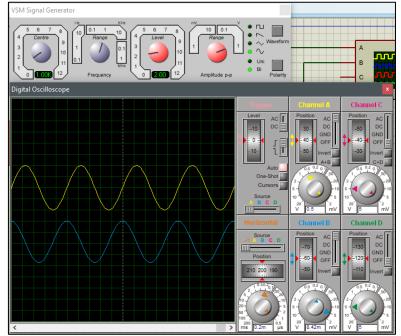
Khi mắc mạch, ta đo được $V_0 = 6,59$ (V), so với lý thuyết ($\approx 6,875$ V) gần giống nhau.

b) Mạch tích phân

Mắc mạch tích phân, dùng dao động nghiệm để quan sát V_i và V_o . Tín hiệu vào là hình sin, tần số tín hiệu là 1KHz. Nhận xét về dạng sóng so với lý thuyết.



Phan Thanh Tùng 1613240 – 16VLTH



Với tín hiệu vào là sóng sin, ta nhận thấy tín hiệu ra của mạch này có sự sai khác pha so với tín hiệu vào $\frac{\pi}{4}$.

Đối với mạch tích phân, ta có mối quan hệ giữa V_o và V_i được liên hệ bởi tích phân theo thời gian:

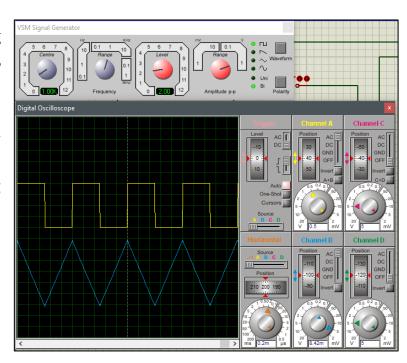
$$V_{0(t)} = -\frac{1}{RC} \cdot \int_0^t V_{i(t)} dt + V_{0(t=0)} \text{ với } V_0 \text{ (t=0) là } V_0 \text{ ban đầu khi khóa S mở.}$$

$$V_0$$
 (t=0) = 0,4 (V)

Đóng khóa S để xả tụ điện.

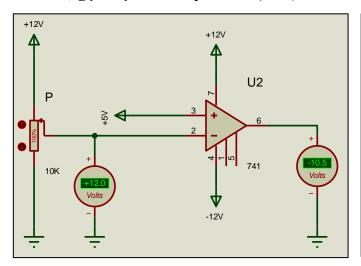
Thay tín hiệu vào là sóng vuông ở tần số 1KHz, sóng vào và sóng ra ta có dạng như sau:

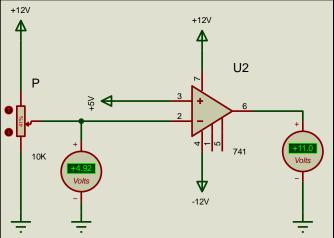
Khi sóng vào được thay bằng tín hiệu sóng vuông, sóng ở tín hiệu ra là dạng sóng tam giác.



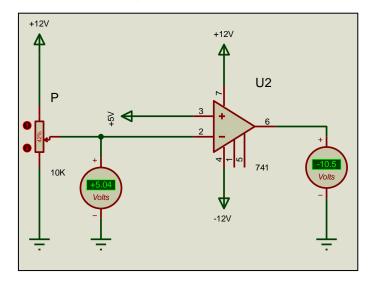
c) Mạch so sánh

Mắc mạch so sánh, bắt đầu với $V_i=12V$, giảm từ từ cho đến khi V_0 vừa lên cao, gọi điện thế này là $V_{\text{chuyển mạch lên}}$. Tiếp tục hạ V_i xuống 0V.





Đặt nguồn cấp cho Op-amp tại chân 3 - $V_{ref} = 5$ (V). Thực hiện thí nghiệm. Ta nhận thấy, ngay thời điểm xoay biến trở P để V_i xuống bằng 4,92 V ($< V_{ref} = 5$ V). V_0 bắt đầu lên cao chuyển từ -10,5V sang +11V.



Ta nhận thấy, ngay thời điểm xoay biến trở P để V_i lên bằng 5,04 V (> V_{ref} = 5V). V_0 bắt đầu lên cao chuyển từ +11V về lại -10,5V.

Tiếp tục tăng V_i từ từ cho đến khi V_0 vừa xuống thấp, điện thế này là $V_{chuyển}$ mạch xuống. Đo và ghi lại các điện thế:

$$V_{o th\acute{a}p}$$
 (tức - V_{sat}): - 11 (V)

$$V_{o cao}$$
 (tức V_{sat}): + 11 (V)

 \rightarrow Độ trễ (hysteresis) của mạch so sánh này là: 5.04 - 4.92 = 0.12 (V)

» • HÉT • م