

NAT-MCH

$\mu$  TCA テレコム MCH モジュール

テクニカル・リファレンスマニュアル V 2.1

Basic-PCB ハードウェア リビジョン 2.1

NAT-MCH は、以下によって設計されました：

N.A.T.社

Kamillenweg 22

D-53757 Sankt Augustin

電話：++49/2241/3989-0

ファックス：++49/2241/3989-10

電子メール：support@nateurope.com

インターネット：<http://www.nateurope.com>

## 免責事項

以下のドキュメンテーションはN.A.T.社(これ以降はN.A.T.と表記)によって編集されており、現段階の製品について説明しています。このドキュメンテーションは、定期的に更新されます。仕様の更新によって必要になる変更も含めて、起こりうる、あらゆる変更は、このドキュメンテーションの最新版で考慮されます。N.A.T.は、どんな人、組織または機関に対してもこれらの変更を通知する義務はありませんし、これらの変更を公表する義務也没有せん。

この出版物には、技術的な誤りまたは印刷上のエラーを含む可能性があることを、我々はあなたに警告しなければなりません。

N.A.T.は、このドキュメンテーションの内容やこの中で記述されている製品について、市場性の保証や任意の目的の製品への適合性を含めて、明示または黙示のいずれの保証もしません。

N.A.T.は、データのいかなる損失に対しても決して責任を負いませんし、この製品またはドキュメンテーションを使うことによる、データ利用や処理から生じるエラーに対しても責任を負いません。特に、N.A.T.は、直接か間接かに関わらず、この製品を使用できないことや関連したドキュメントによって生じるいかなる損害(特別か、付带的か、結果として生じるか、あるいは他の同様な損害を含めて、逸失利益、省力化を失うこと、遅延、事業の流れを妨げることを含みます)について、N.A.T.またはN.A.T.から委任された代理人からそのような損害賠償の可能性について知らされたとしても、なんら責任を負いません。

この出版物の中で使用されている登録商標や商標などは、特に記載しない場合でも、これらの名前が関連した保護法規(特許法、商標法、その他)から免除されていることを意味しませんし、したがって一般的に自由に使用できることを意味しません。このドキュメンテーションに書かれている情報がそのような第三者の権利がないことを示しているのではありません。

このドキュメンテーションはその一部であっても N.A.T.社から事前の書面による同意なしには、コピーしてはいけませんし、翻訳してはいけませんし、要約してもいけません。

この製品(そして、関連するドキュメンテーション)は、N.A.T.全般規定と荷渡しと支払いの期限によって適用されます。

注:

ハードウェア・マニュアルのリビジョンは、表題に示した特定のハードウェアボードのリビジョンに結びついています。表題に示したマニュアルよりも以前のリビジョンのハードウェアについては、対応する過去のリビジョンのハードウェア・マニュアルを N.A.T.までお問い合わせください。

## 目次

免責事項.....	3
目次.....	4
表記法.....	6
1 序文.....	7
2 NAT-MCH Basic-PCB .....	8
3 ボードの機能 .....	10
3.1 ボードの仕様.....	12
3.2 インストール .....	13
3.2.1 安全上の注意.....	13
3.2.2 インストールの必要条件と要求事項 .....	14
3.2.2.1 要求事項 .....	14
3.2.2.2 供給電源 .....	14
3.2.2.3 自動パワーアップ .....	14
3.3 環境保護についての記述.....	15
3.3.1 RoHS 指令の順守.....	15
3.3.2 WEEE 指令への順守 .....	15
3.3.3 CE 指令への順守.....	16
3.3.4 製品の安全性.....	16
4 部品配置の概要.....	17
5 機能ブロック .....	18
5.1 プロセッサ・コア.....	18
5.2 プロセッサ内蔵の I/O.....	18
5.3 メモリー .....	18
5.3.1 SDRAM.....	18
5.3.2 フラッシュ .....	18
5.4 I2C デバイス .....	19
5.5 リアルタイム・クロック .....	19
5.6 イーサネットスイッチ .....	19
5.7 フロントパネル・インターフェース .....	20
5.7.1 イーサネット・アップリンク・ポート.....	20
5.7.2 イーサネット・マネージメント・ポート .....	20
5.7.3 RS232 デバッグポート .....	20
5.7.4 クロック・インターフェース .....	20
6 ハードウェア .....	22

6.1	メモリー・マップ.....	22
6.2	MCF5470 ColdFire の定義.....	23
6.3	割込み構造.....	27
6.4	フロントパネルと LED.....	28
6.5	コネクタ .....	29
6.5.1	コネクタ概要.....	29
6.5.2	MCH コネクタ CON1.....	30
6.5.3	コネクタ CON2 : CLK-PCB へのインターフェース.....	33
6.5.4	コネクタ JP1 : アルテラ FPGA プログラミング・ポート .....	33
6.5.5	コネクタ JP2 : LED モジュールへのインターフェース .....	34
6.5.6	コネクタ JP3 : BDM と JTAG コネクタ .....	35
6.5.7	ホットスワップスイッチ SW1.....	35
6.5.8	多目的 DIL スイッチ SW2.....	35
6.5.9	フロントパネル・コネクタ .....	36
6.5.9.1	RS232 コネクタ S1.....	36
6.5.9.2	イーサネット・コネクタ S2.....	36
6.5.9.3	クロック・コネクタ S3.....	36
6.5.9.4	イーサネット・コネクタ S4.....	37
7	NAT-MCH Basic-PCB のプログラム上の注意.....	38
7.1	シリアル・インターフェースのセットアップ .....	38
7.1.1	フロントパネル・コネクタ S1 の RS232 インターフェース .....	38
7.1.2	I2C インターフェース .....	38
7.2	FPGA インターフェースのプログラム.....	38
7.2.1	PCB の改訂記録.....	38
8	既知のバグ/規制.....	39
付録 A	参考資料 .....	40
付録 B	文書の履歴.....	41

## 表記法

指定されていない場合は、アドレスとメモリー・マップは十六進表記で書かれており、0x で識別されます。

表 1 は、この文書で使われる省略形のリストです：

表 1:使用される省略形のリスト

省略形	説明
AMC	アドバンスドメザニンカード
b	ビット、二進数
B	バイト
ColdFire	MCF5470
CPU	中央処理ユニット
CU	冷却ユニット
DMA	ダイレクト・メモリー・アクセス
E1	2.048 メガビットの G.703 インターフェース
FLASH	プログラマブルROM
FRU	フィールド・リプレイサブル・ユニット
J1	1,544 メガビットの G.703 インターフェース(日本)
K	キロ(16 進法では係数 400、十進法では係数 1024)
LIU	ラインインターフェース・ユニット
M	メガ(16 進法では係数 10,0000、十進法では係数 1,048,576)
MCH	uTCA キャリア・ハブ
MHz	1,000,000 ヘルツ
uTCA	マイクロ・テレコミュニケーション・コンピューティング・アーキテクチャ
PCIe	PCI Express
PCI	ペリフェラル・コンポーネント・インターコネクト
PM	電源マネージャ
RAM	ランダム・アクセス・メモリー
ROM	読出し専用メモリー
SDRAM	シンクロナス・ダイナミック RAM
SSC	スペクトラム拡散クロック
T1	1,544 メガビットの G.703 インターフェース(USA)

## 1 序文

NAT-MCH は Basic-PCB から構成されていて、それは PCB を付加して拡張することができます。Basic-PCB は、マイクロ TCA キャリア・ハブとして、マイクロ TCA 仕様の基本的な要求事項を満たします。Basic-PCB の主な機能は、以下の通りです：

- ・ 最高 12 枚の AMC と、2 台の冷却ユニット(CU)と、1 台以上の電源モジュール(PM)のマネージメント
- ・ ファブリック A(最高 12 枚の AMC)のためと、2 番目(冗長用)の NAT-MCH へのアップデート・ファブリック A のためのギガビットイーサネット・ハブ機能

マイクロ TCA 仕様のオプションの要求事項を満たすために、CLK-PCB と様々な Hub-PCB を用意しています。CLK-PCB を加えることで、以下の機能が使用可能になります：

- ・ 最高 12 枚の AMC のために、同期するクロック信号の生成と分配

Hub-PCB による NAT-MCH の拡張によって、ファブリック D-G のためのハブ機能が使用可能になります。様々なバージョンにより、顧客のアプリケーションに最も適合する Hub-PCB を選べる可能性があります。バージョンの種類は、以下の通りです：

- ・ サポートする AMC の最大数(最高 6 枚/最高 12 枚)
- ・ サポートするプロトコル：
  - o PCI Express
  - o シリアル Rapid IO
  - o 10 ギガビットのイーサネット(XAUI)

それぞれの拡張 PCB の機能は、対応するテクニカル・リファレンスマニュアルで更に詳細に記述されます。

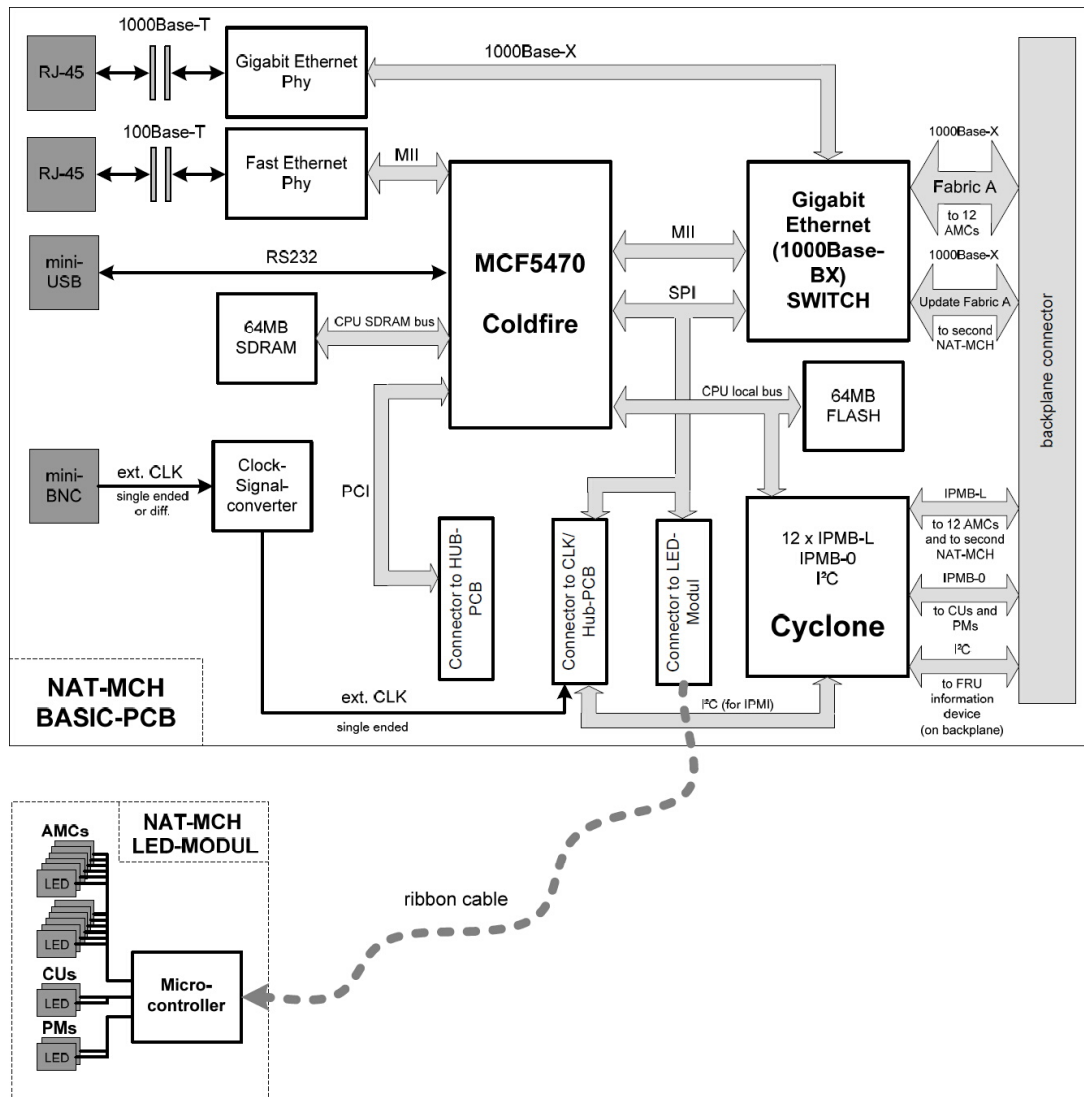
## 2 NAT-MCH Basic-PCB

NAT-MCH Basic-PCB は、以下の主要な機能をオンボードで実装してあります：

- ColdFire MCF5470 32 ビット CPU
- 最高 64MB のメイン・メモリー (SDRAM)
- 最高 64MB のフラッシュ
- リアルタイム・クロック
- フロントパネルのシリアル・デバッグポート
- 以下のためのフロントパネルの 100BaseT イーサネット・インターフェース：
  - 外部シェルフまたはシステム・マネージャとの通信
  - ソフトウェアの更新
- AMC 用の 12 本の IPMB-L インターフェース
- 2 番目の NAT-MCH 用の IPMB-L インターフェース
- CU と PM 用の IPMB-0 インターフェース
- FRU 情報デバイスへの I2C インターフェース
- ファブリック A 用のギガビットイーサネット・ハブ機能
  - 最高 12 台の AMC (バックプレーン経由の 1000BaseX)
  - 2 番目の MCH (バックプレーン経由の 1000BaseX)
  - フロントパネルの 1000BaseT チャンネル
- 外部クロック信号のためのインターフェース (CLK-PCB 使用時のみ)
- AMC ステータス情報のための 12 個の 2 色 LED
- CU ステータス情報のための 2 個の 2 色 LED
- PM ステータス情報のための 2 個の 2 色 LED



図 1: NAT-MCH Basic-PCB と LED モジュールのブロック図



図に示すように、LED モジュールは NAT-MCH の Basic-PCB に付属していて、フロントパネルに取り付けられます。

### 3 ボードの機能

#### •CPU

組み込まれている 32 ビット CPU ColdFire MCF5470 (Freescale) は、200MHz のコア・クロック周波数で動作します。

#### •メモリー

SDRAM: NAT-MCH Basic-PCB は、ボード上に最高 64MB の SDRAM を搭載します。SDRAM は、32 ビット幅です。

フラッシュ PROM: 16 ビット幅のフラッシュ PROM は、最高 64MB の容量を搭載します。

#### •インターフェース

IPMB: NAT-MCH Basic-PCB は、マイクロ TCA 仕様に適合する IPMB インターフェースを実装します。

IPMB-L インターフェースは、最高 12 枚の AMC および 2 番目の NAT-MCH との通信に利用できます。

IPMB-0 インターフェースは、CU および PM との通信に利用できます。

I2C: NAT-MCH Basic-PCB は、専用の FRU 情報デバイス (バックプレーンにあります) にアクセスするために、I2C インターフェースを提供します。

イーサネット: NAT-MCH Basic-PCB は、12 枚の AMC のファブリック A とファブリック A のアップデートチャンネルのために、1000BaseX インターフェースを提供します。これらのインターフェースは、Broadcom BCM5396 ギガビット・イーサネットスイッチに接続しています。

#### • フロントパネル I/O

イーサネット: ColdFire (TSEC1) によって供給される 100 メガビットのイーサネット・インターフェースは、インテル LXT972A 物理層デバイスによって、100BaseT インターフェースに接続しています。

Broadcom の 16 ポートギガビットイーサネット (1000BaseX) インターフェーススイッチは、Broadcom BCM5461 物理層デバイス (GBIC モード) によって、1000BaseT インターフェースに接続しています。

RS232: NAT-MCH Basic-PCB で利用できるフロントパネルの RS232 インターフェースは、ColdFire MCF5470 の PSC0 UART に接続しています。

- 機能拡張用の PCB へのインターフェース

CLK-PCB: CLK-PCB は、I2C バス経由で ColdFire MCF5470 にアクセスすることができます。

Hub-PCB: Hub-PCB は、CLK-PCB に接続するのと同じコネクタで Basic-PCB に接続しています。 Hub-PCB は、I2C バス経由で ColdFire にアクセスすることもできます。

Hub-PCB へのインターフェースには、SPI インターフェースも利用できます。ColdFire の SPI インターフェースが、この目的のために使われます。

### 3.1 ボードの仕様

表 2:NAT-MCH Basic-PCB の機能

プロセッサ	ColdFire MCF5470 (200MHz)
MCH-モジュール	マイクロ TCA 規格 MCH-モジュール、シングル幅、ダブルハイト
フロント I/O	RJ45 コネクタ 2 個、SMA 1 個、ミニUSBコネクタ 1 個
メイン・メモリー	32/64 メガバイトの SDRAM
フラッシュ PROM	16/32/64 メガバイトのフラッシュ PROM (プログラム可能、オンボード)
ファームウェア	Linux
消費電力値	12V 700mA typ. (Basic-PCB のみ)
環境条件	温度 (動作時): 0° C ~ +50° C (強制空冷) 温度 (保存時): -40° C ~ +85° C 相対湿度: 10% ~ 90% (結露なきこと)
適合規格	PICMG AMC.0 Rev. 2.0 PICMG AMC.2 Rev. 1.0 PICMG SFP.0 Rev. 1.0 (システム・ファブリック・プレーン・フォーマット) IPMI Specification V1.5 Rev. 1.0 PICMG uTCA.0 Rev. 1.0

## 3.2 インストール

### 3.2.1 安全上の注意

その通常の製品寿命の間、NAT-MCH Basic-PCB が正常に機能することを確実にするために、ボードを取り扱うときには以下の注意点を守ってください。

#### 注意

静電破壊やボードの間違った取付けと取り外しは、回路に損害を与えたり、製品寿命を縮めたりすることがあります。

- NAT-MCH Basic-PCB を取り付けたり取り外したりする前に、このインストールの節を読んでください。
- NAT-MCH Basic-PCB を取り付けたり取り外したりする前に、使用するキャリアカードまたはマイクロ TCA システムのインストール・ガイドとユーザーマニュアルを読んでください。
- NAT-MCH Basic-PCB をバックプレーンに取り付けたり取り外したりする前に：
  - 取り付けられているすべてのボードとモジュールについて、電源をオンまたはオフにする前に行う必要のある作業を確認してください。
  - それらの必要な作業を行ってください。
  - 最終的に、必要に応じて電源をオンまたはオフにしてください。
  - もし電源をオフにしない場合は、取り付けまたは取り外しするパーツがホットスワップに対応していることを確認してください。
- 集積回路に触れる前に、静電デバイスを取り扱うために必要な注意点を確認してください。
- NAT-MCH Basic-PCB が完全にコネクタを挿入されてマイクロ TCA のバックプレーンに接続されていることを確認してください。
- 強い電磁放射がある場所でボードを使用する場合は、モジュールについて以下の点を確認してください。
  - フロントパネルやラックにボルトで取り付けます。
  - さらに密閉した筐体によってシールドします。

### 3.2.2 インストールの必要条件と要求事項

#### 重要

電源を入れる前に

- このインストールの必要条件と要求事項のための節を確認してください。

#### 3.2.2.1 要求事項

インストールの要求事項は以下だけです。

- NAT-MCH Basic-PCB をつなぐための uTCA バックプレーン
- 供給電源
- 冷却デバイス

#### 3.2.2.2 供給電源

NAT-MCH Basic-PCB のための供給電源は、以下の仕様を満たさなければなりません：

- モジュールの必要電源：  
+12 V/700mA typ. (Basic-PCB のみ)

#### 3.2.2.3 自動パワーアップ

以下の状況では NAT-MCH Basic-PCB は、自動的にリセットされて、通常の電源オンへと進みます。

#### 電圧センサー

電圧センサーは、以下のときにリセットを生成します。

- +12 V の電圧レベルが 8V 以下に下がるとき、

### 3.3 環境保護についての記述

#### 3.3.1 RoHS 指令の順守

「電気電子機器に含まれる特定有害物質の使用制限」(RoHS)に関する欧州委員会の指令 2002/95/EC は、2006 年 6 月 30 日以降のヨーロッパの市場に置かれているすべての電気電子機器について、均質材に含まれる鉛、水銀、六価クロム、ポリ臭化ビフェニル (PBB)、ポリ臭素化ジフェニル・エーテル (PBDE) およびカドミウムの濃度が、カドミウムでは最大 0.01 重量%、その他の物質では最大 0.1%の濃度と予測しています。

これらの有害物質は半導体やプラスチック(すなわち半導体パッケージ、コネクタ)および半田のスズに現在使われているため、それが RoHS 指令から免除される製品グループの 1 つに属していない場合は、どんなハードウェア製品でも RoHS 指令の影響を受けます。

N.A.T.のハードウェア製品の多くは RoHS 指令から免除されますが、すべての製品をできるだけ早く RoHS 指令に完全に対応させることは N.A.T.の方針として宣言しています。

このために 2005 年 1 月 31 日から、N.A.T.は RoHS に対応した納入をその供給元に要請しています。使用可能な RoHS 部品はすでに N.A.T.ハードウェア製品で使われているため、特別な注意と管理を生産サイクルにまで払いました。

#### 3.3.2 WEEE 指令への順守

「電気・電子機器の廃棄」(WEEE)に関する欧州委員会の指令 2002/95/EC は、ヨーロッパの市場に置かれる電気電子機器のあらゆるメーカーが、廃棄処分を減らすために再利用とリサイクルおよびその他の廃棄を再生する方法に貢献しなければならないことを予測します。

さらに、この指令は、「電気電子機器に含まれる特定有害物質の使用制限」(RoHS)において、欧州委員会の指令 2002/95/EC を参照します。

個人と家庭で使用する電気電子機器を主要な目的にしているこの指令は、企業対企業の関係にも影響を及ぼします。この指令は、個人と家庭のそのような廃棄がどのように供給元やメーカーによって取り扱われなければならないかについて、きわめて制限的ですが、企業対企業の関係ではより大きな柔軟性を許容します。これは工業的用途の電気電子製品が一般的に大きく複雑な環境やシステムに組み込まれて、製品寿命がきたときの廃棄に関して容易に分別できないという事実を配慮しています。

N.A.T.製品が単に工業用の顧客に売られることにより、購入の際の特別な取り決めによって顧客は使用済みの N.A.T.製品の WEEE に対応した処分に対する責任をとることに同意しました。さらに、すべての N.A.T.製品は、欧州共同体内においてこれらの製品が普通の廃棄物として廃棄さ

れてはならないことを示すために、指令に従って、線を引いて消されたごみ箱のマークを付けています。

「電気電子機器に含まれる特定有害物質の使用制限」(RoHS)に関する欧州委員会の指令 2002/95/EC、または「電気・電子機器の廃棄」(WEEE)に関する欧州委員会の指令 2002/95/EC において、N.A.T.の方針についての質問がある場合は電話または電子メールで N.A.T.に連絡してください。

### 3.3.3 CE 指令への順守

CE 指令への順守は公表しています。

『CE』標識は、PCB に『ce』を表示しています。

### 3.3.4 製品の安全性

このボードは、EN60950 と UL1950 を遵守しています。

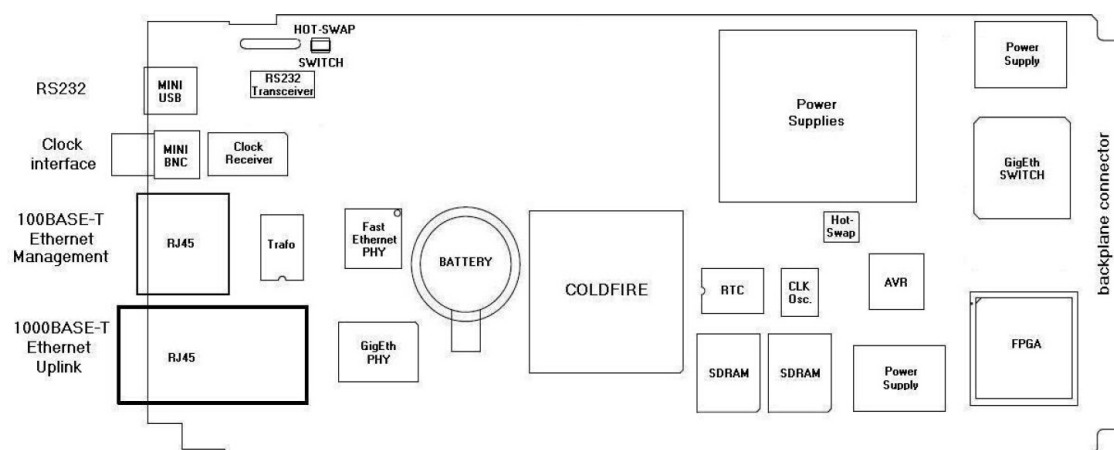


#### 4 部品配置の概要

図 3『NAT-MCH Basic-PCB 部品配置図』は、重要な部品の位置を示します。

ボードの種類によって、部品配置図で示された部品がボードに搭載されていないことがあります。

図 2:NAT-MCH Basic-PCB(上面図)の部品配置図



## 5 機能ブロック

NAT-MCH Basic-PCB は、次項で説明するようにいくつかの機能ブロックに分けることができます。

### 5.1 プロセッサ・コア

MCF5470 マイクロプロセッサは、V4e ColdFire コアをベースにしています。MCF5470 は、メモリー管理機構(MMU)、倍精度浮動小数点ユニット(FPU)と拡張積和ユニット(EMAC)を搭載しており、200MHz において 308MIPS (Dhrystone 2.1)を与えます。

プロセッサは、32KB の命令キャッシュと32KB のデータ・キャッシュ、および32KB のオンチップ・システム SRAM を集積しました。MCF5470 は、32 ビット 133MHz の DDR/SDR-SDRAM コントローラを備えています。

### 5.2 プロセッサ内蔵の I/O

MCF5470 ColdFire は、以下のインターフェースを内蔵しています：

- 10/100 イーサネット・コントローラ(FEC) 2 個
- 32 ビット PCI インターフェース
- DSPI – SPI (DMA 対応)
- I2C インターフェース
- 16 チャンネル DMA コントローラ
- UART インターフェース

### 5.3 メモリー

#### 5.3.1 SDRAM

ボードに搭載する SDRAM メモリーは 32 ビット幅で、サイズは 32MB または 64MB (アセンブリ・オプション)です。SDRAM へのインターフェースは、ColdFire MCF5470 に実装されています。いくつかのレジスタをプログラムすることによって、SDRAM コントローラは、異なる RAM アーキテクチャに適応させることができます。

#### 5.3.2 フラッシュ

フラッシュメモリは、デマルチプレクスされたローカル・バスの D0 – 15 のデータビットと、ラッチしたアドレス線に接続しています。フラッシュメモリのサイズは、16、32 または 64MB (アセンブリ・オプション)です。NAT-MCH Basic-PCB の上のフラッシュは、CPU (適切なソフトウェアによって)、または、BDM ポート経由でプログラムすることができます。

## 5.4 I2C デバイス

MCF5470 I2C バスに接続された 3 台の I2C デバイスが NAT-MCH Basic-PCB に搭載されており、1 つはボード特定情報を保存するための EEPROM です。24C08 デバイスがこの目的のために使われており、そのアドレスは 0x50 です。

もう 1 つは LM75 (ボードの温度を検出するために設置されて、I2C バスに接続されています) で、LM75 のアドレスは 0x4A です。

3 番目のデバイスはアドレス 0x68 のリアルタイム・クロックで、次章でさらに詳しく説明します。

## 5.5 リアルタイム・クロック

DS1374 リアルタイム・クロックは、秒単位で連続的に時間をカウントするように設計された 32 ビットのバイナリ・カウンタです。付加されているカウンターは周期的なアラームを生成したり、ウォッチドッグタイマーとして動作したりします。

割り込み出力と矩形波出力が独立した出力として用意されていて、両方とも FPGA に接続されています。

このデバイスは I2C インターフェースを通してプログラム可能で、詳細は DS1374 のデータシートを参照してください。

## 5.6 イーサネットスイッチ

Broadcom BCM5396 ギガビット・イーサネットスイッチは、レイヤ 2・ノンブロッキング・低レイテンシのギガビット・イーサネットスイッチを提供しており、ポート毎の速度制御に加えて VPN もサポートします。BCM5396 は、MicroTCA.0 R1.0 と PICMG SFP.1 R1.0 に準拠したファブリック A のスイッチをサポートしており、冗長環境における 2 番目の NAT-MCH からのアップデート・チャネルに加えて最高 12 台の AMC に対応します。さらに、他のキャリアまたはシェルフまたはシステムとインターコネクトするための、NAT-MCH のフロントパネルのアップリンク・ポートにも接続されています。アップリンク・ポートに関しては 5.7.1 節を参照してください。

BMC5396 の設定レジスタは、MCF5470 の PHY メッセージ・チャネル・インタフェースを通してアクセスすることができます。

フレーム・マネージメントのために、BMC5396 は MII インターフェースを通して MCF5470 の TSEC0 に接続しています。

## 5.7 フロントパネル・インターフェース

NAT-MCH Basic-PCB は、以下の節で説明するように各種のインターフェースを備えています。

### 5.7.1 イーサネット・アップリンク・ポート

BCM5396 ギガビット・イーサネットスイッチの 16 本のポートは、Broadcom BCM5461 1000BaseT 物理層チップを通してコネクタ S2 配線されています。この外部デバイスによって、ファブリック A にアクセスすることができますし、フロントパネルからもアクセスすることができます。

BCM5461 の設定は、CPU ポートによって行います。ポートのピンの割り当てについては表 5 を参照してください。BCM5461 PHY は、GBIC モード (1000BaseT ~ 1000BaseX 変換) に設定する必要があります。他の全ての I/O デバイスの同様に、BCM5461 PHY は、FPGA のレジスタをプログラムすることによって、ソフトウェアでリセットすることができます。

### 5.7.2 イーサネット・マネージメント・ポート

インテル LXT972 イーサネット PHY は、MII インターフェースによって MCF5470 の TSEC1 に接続しています。これはフロントパネルのコネクタ S4 につながります。このラインインターフェースは、100BaseT です。

LXT972 の設定は、CPU ポートのピンによって行います。これは、MDINT と PAUSE と PWRDN と TxSLEW0 および TxSLEW1 の信号に適用されます。LXT972 PHY は、(他の全ての I/O デバイスと同様に) FPGA のレジスタをプログラムすることによって、ソフトウェアでリセットすることができます。

### 5.7.3 RS232 デバッグポート

NAT-MCH Basic-PCB で使用可能なフロントパネルの RS232 インターフェースは、ColdFire MCF5470 の PSC0 UART に接続しています。これはデバッグ目的で使うことができます。

### 5.7.4 クロック・インターフェース

SMA コネクタ S3 は、外部リファレンス・クロックの入力として使うことができますし、リファレンス・クロック信号の出力として使うこともできますし、あるいはトライステートにすることもできます。これらの機能は、CLK-PCB を取り付けているときにだけ利用可能です。

コネクタ S3 は、差動入力とシングルエンド入力のどちらの信号にも対応したレシーバー回路に接続しています。このレシーバーは、低電圧の信号 (例えば LVDS 信号) だけでなく高電圧の信号 (例えば 5V TTL) も、シングルエンドの 3.3V の信号に変換します。より詳細な仕様については、表 3 を参照してください。その回路の出力は、CLK-PCB によって AMC へのクロック信号を同期さ

せるために使用することができます。クロック・インターフェースが、出力として使われているか、入力として使われているか、トライステートになっているかにかかわらず、クロック・インターフェースは FPGA のレジスタをプログラムすることによって選択することができます。デフォルトでは、インターフェースはトライステートです。

表 3: 外部クロック・レシーバ回路の仕様

パラメータ	規定	MIN	TYP	MAX	単位
入力周波数	デューティサイクル: 40/60 以上	8		30 000	kHz
入力電圧 (ピーク・トゥ・ピーク)	—	0.2		5	V
入力インピーダンス	—		50		オーム

## 6 ハードウェア

### 6.1 メモリー・マップ

すべてのアドレスは、ColdFire プロセッサに付随したチップ・セレクト・デコーダーをプログラムすることによって設定されます。

表 4: メモリー・マップ

デバイス	CS 線	アドレス	機能	メモ
フラッシュ	FBCS0	programmable	起動、ユーザコード	16 ビット幅
レジスタ	FBCS1	programmable	FPGA レジスタ	32 ビット幅
未使用	FBCS2 — FBCS5	未使用		FBCS2 は I/O として使用
SDRAM	MCS0	programmable	SDRAM	32 ビット幅
未使用	MCS1 — MCS3	未使用		

FBCSx は FlexBus を参照して、MCSx は SDRAM コントローラを参照します。

## 6.2 MCF5470 ColdFire の定義

MCF5470 のたくさんのポート・ピンは、いくつかのボード設定を行うために使用されます。

詳細は:

表 5:MCF5470 ColdFire のポート・ピン使用法

MCF5470 ColdFire 信号機能	MCF5470 ColdFire ポート・ピン	使用目的	説明	使用デバイス
FBCS5-2	PFBCS5-2	not used	FlexBus CS	none
FBCS1	PFBCS1	FBCS1	FlexBus CS	FPGA
ALE	PFBCTL0	ALE	FlexBus ALE	FPGA, FLASH
TA	PFBCTL1	TA	FlexBus TA	none
R/W	PFBCTL2	R/W	FlexBus R/W	FPGA, FLASH
OE	PFBCTL3	OE	FlexBus OE	FPGA, FLASH
BWE3-0	PFBCTL7	not used	FlexBus R/W	none
PCIBG4	PPCIBG4	PPCIBG4	TxSL1	LXT972 PHY
PCIBG3	PPCIBG3	PPCIBG3	TxSL0	LXT972 PHY
PCIBG2	PPCIBG2	PPCIBG2	QUAL	BCM5461 PHY
PCIBG1	PPCIBG1	not used	not used	none
PCIBG0	PPCIBG0	PCIBG0	not used	none
PCIBR4	PPCIBR4	PPCIBR4	PAUSE	LXT972 PHY
PCIBR3	PPCIBR3	PPCIBR3	PWRDN	LXT972 PHY
PCIBR2	PPCIBR2	PPCIBR2	Reset Hub-PCB	AVR Controller Hub-PCB (CON2)
PCIBR1	PPCIBR1	PPCIBR1	Reset Clock-PCB	AVR Controller Clk-PCB (CON2)
PCIBR0	PPCIBR0	PCIBR0	not used	none
PCS0TXD	PPSC1PSC00	PCS0TXD	UART TXD	RS232 driver
PCS0RXD	PPSC1PSC01	PCS0RXD	UART RXD	RS232 driver
PCS0CTS	PPSC1PSC03	PCS0CTS	UART CTS	RS232 driver

MCF5470 ColdFire 信号機能	MCF5470 ColdFire ポート・ピン	使用目的	説明	使用デバイス
PCS0RTS	PPSC1PSC02	PCS0RTS	UART RTS	RS232 driver
PCS1TXD	PPSC1PSC04	PPSC1PSC04	AUTO_POLL_DIS	BCM5396 Switch
PCS1RXD	PPSC1PSC05	PPSC1PSC05	MEM_CLK_FREQ0	BCM5396 Switch
PCS1CTS	PPSC1PSC07	PPSC1PSC07	MEM_CLK_FREQ1	BCM5396 Switch
PCS1RTS	PPSC1PSC06	PPSC1PSC06	ENFDXFLOW	BCM5396 Switch
PCS2TXD	PPSC1PSC20	PPSC1PSC20	ENHDXFLOW	BCM5396 Switch
PCS2RXD	PPSC1PSC21	PPSC1PSC21	EEPROM_EXT0	BCM5396 Switch
PCS2CTS	PPSC1PSC23	PPSC1PSC23	EEPROM_EXT1	BCM5396 Switch
PCS2RTS	PPSC1PSC22	PPSC1PSC22	HW_FWDG_EN	BCM5396 Switch
PCS3TXD	PPSC1PSC24	PPSC1PSC24	QoS_EN	BCM5396 Switch
PCS3RXD	PPSC1PSC25	PPSC1PSC25	QoS_FC_OFF	BCM5396 Switch
PCS3CTS	PPSC1PSC27	PPSC1PSC27	RXC_DELAY	BCM5396 Switch
PCS3RTS	PPSC1PSC26	PPSC1PSC26	TXC_DELAY	BCM5396 Switch
DSPISOUT	PDSPi0	DSPISOUT	SPI MOSI	all SPI devices
DSPISIN	PDSPi1	DSPISIN	SPI MISO	all SPI devices
DSPISCK	PDSPi2	DSPISCK	SPI Clock	all SPI devices
DSPICS5	PDSPi6	DSPICS5	SPI Select	AVR Controller Basic-PCB
DSPICS3	PDSPi5	DSPICS3	SPI Select/Reset Clock-PCB	AVR Controller Clk-PCB (CON2)
DSPICS2	PDSPi4	DSPICS2	SPI Select	AVR Controller Hub-PCB (CON2)
DSPICS0	PDSPi3	DSPICS0	SPI Select	AVR Controller LED-PCB (JP2)
E0MDIO	PFECi2C3	E0MDIO	ETH CH. 0 MII	BCM5396 Switch
E0MDC	PFECi2C2	E0MDC	ETH CH. 0 MII	BCM5396 Switch
E0TXCLK	PFEC0H7	E0TXCLK	ETH CH. 0 MII	BCM5396 Switch
E0TXEN	PFEC0H6	E0TXEN	ETH CH. 0 MII	BCM5396 Switch
E0TXD0	PFEC0H5	E0TXD0	ETH CH. 0 MII	BCM5396 Switch
E0COL	PFEC0H4	E0COL	ETH CH. 0 MII	BCM5396 Switch



MCF5470 ColdFire 信号機能	MCF5470 ColdFire ポート・ピン	使用目的	説明	使用デバイス
E0RXCLK	PFEC0H3	E0RXCLK	ETH CH. 0 MII	BCM5396 Switch
E0RXDV	PFEC0H2	E0RXDV	ETH CH. 0 MII	BCM5396 Switch
E0RXD0	PFEC0H1	E0RXD0	ETH CH. 0 MII	BCM5396 Switch
E0CRS	PFEC0H0	E0CRS	ETH CH. 0 MII	BCM5396 Switch
E0TXD3	PFEC0L7	E0TXD3	ETH CH. 0 MII	BCM5396 Switch
E0TXD2	PFEC0L6	E0TXD2	ETH CH. 0 MII	BCM5396 Switch
E0TXD1	PFEC0L5	E0TXD1	ETH CH. 0 MII	BCM5396 Switch
E0TXER	PFEC0L4	E0TXER	ETH CH. 0 MII	BCM5396 Switch
E0RXD3	PFEC0L3	E0RXD3	ETH CH. 0 MII	BCM5396 Switch
E0RXD2	PFEC0L2	E0RXD2	ETH CH. 0 MII	BCM5396 Switch
E0RXD1	PFEC0L1	E0RXD1	ETH CH. 0 MII	BCM5396 Switch
E0RXER	PFEC0L0	E0RXER	ETH CH. 0 MII	BCM5396 Switch
E1MDIO	None	E1MDIO	ETH CH. 1 MII	LXT972 PHY
E1MDC	None	E1MDC	ETH CH. 1 MII	LXT972 PHY
E1TXCLK	PFEC1H7	E1TXCLK	ETH CH. 1 MII	LXT972 PHY
E1TXEN	PFEC1H6	E1TXEN	ETH CH. 1 MII	LXT972 PHY
E1TXD0	PFEC1H5	E1TXD0	ETH CH. 1 MII	LXT972 PHY
E1COL	PFEC1H4	E1COL	ETH CH. 1 MII	LXT972 PHY
E1RXCLK	PFEC1H3	E1RXCLK	ETH CH. 1 MII	LXT972 PHY
E1RXDV	PFEC1H2	E1RXDV	ETH CH. 1 MII	LXT972 PHY
E1RXD0	PFEC1H1	E1RXD0	ETH CH. 1 MII	LXT972 PHY
E1CRS	PFEC1H0	E1CRS	ETH CH. 1 MII	LXT972 PHY
E1TXD3	PFEC1L7	E1TXD3	ETH CH. 1 MII	LXT972 PHY
E1TXD2	PFEC1L6	E1TXD2	ETH CH. 1 MII	LXT972 PHY
E1TXD1	PFEC1L5	E1TXD1	ETH CH. 1 MII	LXT972 PHY
E1TXER	PFEC1L4	E1TXER	ETH CH. 1 MII	LXT972 PHY
E1RXD3	PFEC1L3	E1RXD3	ETH CH. 1 MII	LXT972 PHY
E1RXD2	PFEC1L2	E1RXD2	ETH CH. 1 MII	LXT972 PHY
E1RXD1	PFEC1L1	E1RXD1	ETH CH. 1 MII	LXT972 PHY
E1RXER	PFEC1L0	E1RXER	ETH CH. 1 MII	LXT972 PHY

MCF5470 ColdFire 信号機能	MCF5470 ColdFire ポート・ピン	使用目的	説明	使用デバイス
SDA	PFECI2C1	SDA	I2C data	all I2C devices
SCL	PFECI2C0	SCL	I2C clock	all I2C devices
IRQ7	PIRQ7	not used	IRQ7	none
IRQ6	PIRQ6	not used	IRQ6	none
IRQ5	PIRQ5	IRQ5	INT_FPGA	all FPGA sources
DACK1	PDMA3	PDMA3	GFDX	BCM5461 PHY
DACK0	PDMA2	PDMA2	GF1000	BCM5461 PHY
DREQ1	PDMA1	PDMA1	GANEN	BCM5461 PHY
DREQ0	PDMA0	PDMA0	GSPD0	BCM5461 PHY
TIN3/IRQ3	PTIM7	IRQ3	GINTR	BCM5461 PHY
TIN2/IRQ2	PTIM5	IRQ2	MIL_MDINT	LXT972 PHY

### 6.3 割込み構造

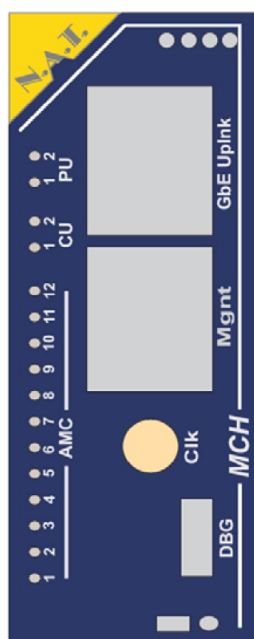
NMCH は、以下の割込み構造を持ちます：

表 6:割込み構造

割込みソース	MCF5470 ColdFire 割込みレベル
NC	IRQ-Level 7 (最高レベル)
Router PCB (PCB 4)	IRQ-Level 6
FPGA (例えば Clock PCB (PCB 2) など、いろいろなソースから)	IRQ-Level 5
NC	IRQ-Level 4 (I/O ポート・ピンとして使用)
BCM5461 PHY	IRQ-Level 3
LXT972 PHY	IRQ-Level 2
NC	IRQ-Level 1 (最も低いレベル、I/O ポート・ピンとして使用)

## 6.4 フロントパネルとLED

NAT-MCH Basic-PCB モジュールは 4 個の LED を備えていて、そして RJ45 コネクタに組み込まれています。さらに、フロントパネルに 12 台の AMC と 2 台の CU および 2 台の PM のステータスを示すための LED もあります(LED-モジュールで搭載しています)。これらのすべての LED は、完全にソフトウェアでプログラム可能です。



コネクタ:

**GbE Uplnk** RJ45 コネクタ S2 は、1000BaseT イーサネット・ネットワーク(PHY チップ経由)をギガビット・イーサネットスイッチに接続します。このスイッチは、ネットワークをファブリック A に接続します。

**Mgmt** RJ45 コネクタ S4 は、100BaseT イーサネット・ネットワークを ColdFire に接続します。このポートは、ColdFire ソフトウェアをアップデートするために使うことができますし、外部シェルフまたはシステム・マネージャとの通信を可能にするために使うこともできます。

**Clk** SMA コネクタ S3 は、変換回路を経由して、CLK-PCB のインターフェースコネクタの EXTREF\_IN ピンまたは EXTREF\_OUT ピンに接続します。

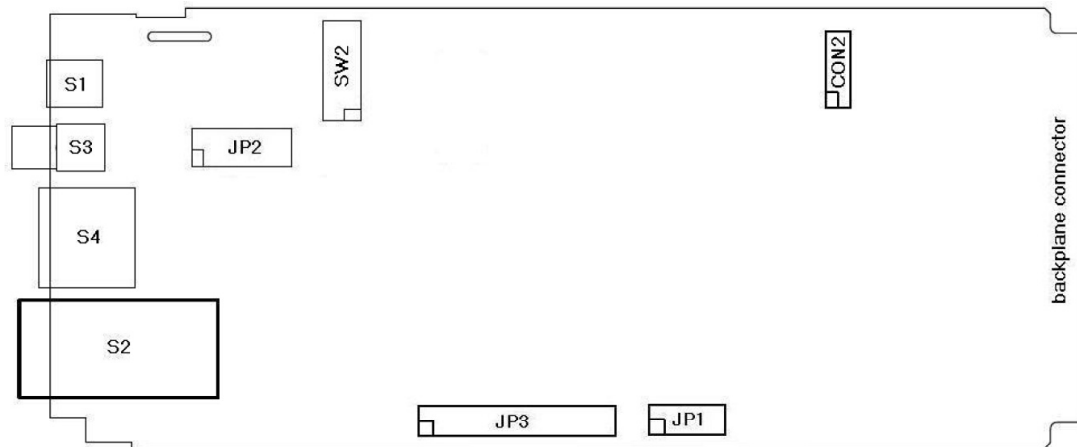
**DBG** ミニUSBコネクタ S1 は、ColdFire の RS232 デバッグ・インターフェースに接続します。

フロントパネルのコネクタの詳細については 6.5.9 章を参照してください。

## 6.5 コネクタ

### 6.5.1 コネクタ概要

図 3:NAT-MCH Basic-PCB のコネクタ



NAT-MCH Basic-PCB のピン配置を調べるには、以下の表を参照してください。

## 6.5.2 MCH コネクタ CON1

表 7:MCH エッジコネクタ CON1

ピン番号	MCH-信号	MCH-信号	ピン番号
1	GND	PWR_ON	170
2	PWR	NC	169
3	/PS1	NC	168
4	MP	NC	167
5	GA0	NC	166
6	RESVD	NC	165
7	GND	GND	164
8	RESVD	TxFA-1+	163
9	PWR	TxFA-1-	162
10	GND	GND	161
11	TxFUA+	RxFA-1+	160
12	TxFUA-	RxFA-1-	159
13	GND	GND	158
14	RxFUA+	TxFA-2+	157
15	RxFUA-	TxFA-2-	156
16	GND	GND	155
17	GA1	RxFA-2+	154
18	PWR	RxFA-2-	153
19	GND	GND	152
20	TxFA-3+	TxFA-4+	151
21	TxFA-3-	TxFA-4-	150
22	GND	GND	149
23	RxFA-3+	RxFA-4+	148
24	RxFA-3-	RxFA-4-	147
25	GND	GND	146
26	GA2	TxFA-6+	145
27	PWR	TxFA-6-	144
28	GND	GND	143
29	TxFA-5+	RxFA-6+	142

ピン番号	MCH-信号	MCH-信号	ピン番号
30	TxFA-5-	RxFA-6-	141
31	GND	GND	140
32	RxFA-5+	TxFA-8+	139
33	RxFA-5-	TxFA-8-	138
34	GND	GND	137
35	TxFA-7+	RxFA-8+	136
36	TxFA-7-	RxFA-8-	135
37	GND	GND	134
38	RxFA-7+	/TMREQ	133
39	RxFA-7-	RSVD	132
40	GND	GND	131
41	/ENABLE	I2C_SCL	130
42	PWR	I2C_SDA	129
43	GND	GND	128
44	TxFA-9+	IPMB0-SCL-A	127
45	TxFA-9-	IPMB0-SDA-A	126
46	GND	GND	125
47	RxFA-9+	IPMB0-SCL-B	124
48	RxFA-9-	IPMB0-SDA-B	123
49	GND	GND	122
50	TxFA-10+	IPMBL-SCL-1	121
51	TxFA-10-	IPMBL-SDA-1	120
52	GND	GND	119
53	RxFA-10+	IPMBL-SCL-2	118
54	RxFA-10-	IPMBL-SDA-2	117
55	GND	GND	116
56	SCL_L	IPMBL-SCL-3	115
57	PWR	IPMBL-SDA-3	114
58	GND	GND	113
59	TxFA-11+	IPMBL-SCL-4	112
60	TxFA-11-	IPMBL-SDA-4	111
61	GND	GND	110
62	RxFA-11+	IPMBL-SCL-5	109

ピン番号	MCH-信号	MCH-信号	ピン番号
63	RxFA-11-	IPMBL-SDA-5	108
64	GND	GND	107
65	TxFA-12+	IPMBL-SCL-6	106
66	TxFA-12-	IPMBL-SDA-6	105
67	GND	GND	104
68	RxFA-12+	IPMBL-SCL-7	103
69	RxFA-12-	IPMBL-SDA-7	102
70	GND	GND	101
71	SDA_L	IPMBL-SCL-8	100
72	PWR	IPMBL-SDA-8	99
73	GND	GND	98
74	XOVER0+	IPMBL-SCL-9	97
75	XOVER0-	IPMBL-SDA-9	96
76	GND	GND	95
77	XOVER1+	IPMBL-SCL-10	94
78	XOVER1-	IPMBL-SDA-10	93
79	GND	GND	92
80	XOVER2+	IPMBL-SCL-11	91
81	XOVER2-	IPMBL-SDA-11	90
82	GND	GND	89
83	/PS0	IPMBL-SCL-12	88
84	PWR	IPMBL-SDA-12	87
85	GND	GND	86



### 6.5.3 コネクタ CON2:CLK-PCB へのインターフェース

コネクタ CON2 は、NAT-MCH Basic-PCB を CLK-PCB や HUB-PC に接続します。

表 8:CLK/Hub-PCB へのコネクタ CON2

ピン番号	信号	信号	ピン番号
1	+12V	+12V	2
3	+12V	+12V	4
5	EXTREF_OUT_P	+3.3V MP	6
7	EXTREF_OUT_N	SPICLK	8
9	GND	EXTREF_IN	10
11	MOSI	MISO	12
13	GND	/SPISEL_Hub-PCB	14
15	SCL	/Reset_Clk-PCB	16
17	SDA	/Reset_Hub-PCB	18
19	GND	GND	20

コネクタ CON2 の I2C-と SPI-のインターフェースは、ローカルの Coldfire CPU のそれぞれのインターフェースに接続しています。

### 6.5.4 コネクタ JP1:アルテラ FPGA プログラミング・ポート

コネクタ JP1 は、アルテラFPGA デバイスの JTAG-またはプログラミング・ポートに接続しています。

表 9:コネクタ JP1:アルテラ FPGA プログラミング・ポート

ピン番号	信号	信号	ピン番号
1	DCLK	GND	2
3	CONF_DONE	+3.3V	4
5	/CONFIG	/CECONF	6
7	DATA0	/CS0	8
9	ASDI	GND	10

### 6.5.5 コネクタ JP2:LED モジュールへのインターフェース

コネクタ JP2 は、リボン・ケーブルによって LED-モジュールに接続しています。

表 10:LED-モジュール・インターフェース

ピン番号	信号	信号	ピン番号
1	nRESET_LED	+3.3V	2
3	nSPISEL_LED	+3.3V	4
5	MOSI	NC	6
7	MISO	NC	8
9	SPICLK	NC	10
11	NC	NC	12
13	NC	NC	14
15	NC	GND	16
17	NC	GND	18
19	NC	GND	20

### 6.5.6 コネクタ JP3:BDM と JTAG コネクタ

BDM ポート(あるいは COP ヘッダとも呼ばれる)は、デバッグのために使うことができます。それは、主要なデバッグツール・メーカーによってサポートされています。

表 11:開発ポート/BDM コネクタのピン出力

ピン番号	信号	信号	ピン番号
1	NC	/BKPT	2
3	GND	/DSCLK	4
5	GND	TCK	6
7	/HRESET	DSI	8
9	+3.3V	DSO	10
11	GND	PST_D7	12
13	PST_D6	PST_D5	14
15	PST_D4	PST_D3	16
17	PST_D2	PST_D1	18
19	PST_D0	GND	20
21	NC	NC	22
23	GND	PST_CLK	24
25	NC	/TA	26

### 6.5.7 ホットスワップスイッチ SW1

スイッチ SW1 が、モジュールのホットスワップをサポートするために使われます。

それは、PICMG AMC.0 仕様に適合します。

### 6.5.8 多目的 DIL スイッチ SW2

スイッチ SW2 は、多目的の設定のために使われます。それは8進の DIL スイッチで、将来使うために実装されました。SW2 は FPGA に接続しており、FPGA でステータスを読むことができます。

## 6.5.9 フロントパネル・コネクタ

### 6.5.9.1 RS232 コネクタ S1

表 12:ミニUSBコネクタ S1 に配線される RS232 インターフェースの信号のピン配置を示します。

表 12:フロントパネルのコネクタ S1 (RS232) のピン配置

ピン番号	信号	信号	ピン番号
1	PSC0 RTS	PSC0 RXD	2
3	PSC0 TXD	PSC0 CTS	4
5	GND		

フロントパネル・コネクタ S1 は、MCF5470 UART の PSC0 に接続しています。

### 6.5.9.2 イーサネット・コネクタ S2

表 13:RJ45 コネクタ S2 のピン配置を示します。

このコネクタは、ギガビット・イーサネットスイッチのイーサネット・インターフェースの 1000BaseT 信号を伝達します。

表 13:前面パネルのコネクタ S2(イーサネット)のピン配置

ピン番号	信号	信号	ピン番号
1	MDI0+	MDI0-	2
3	MDI1+	MDI2+	4
5	MDI2-	MDI1-	6
7	MDI3+	MDI3-	8

### 6.5.9.3 クロック・コネクタ S3

表 14:外部リファレンス・クロック・インターフェースの信号のピン配置を示します。

表 14:クロック・コネクタ S3 のピン配置

ピン番号	信号	信号	ピン番号
センター	EXTREF_P	EXTREF_N	シールド

#### 6.5.9.4 イーサネット・コネクタ S4

表 15:RJ45 コネクタ S4 のピン配置を示します。このコネクタは、ColdFire のイーサネット・インターフェースの 100BaseT 信号を伝達します。終端は、ピン 4、5、7、8 に使われる 100BaseT の終端です。

表 15:フロントパネルのコネクタ S4(イーサネット)のピン配置

ピン番号	信号	信号	ピン番号
1	TX+	TX-	2
3	RX+	終端	4
5	終端	RX-	6
7	終端	終端	8

## 7 NAT-MCH Basic-PCB のプログラム上の注意

### 7.1 シリアル・インターフェースのセットアップ

#### 7.1.1 フロントパネル・コネクタ S1 の RS232 インターフェース

RS232 シリアル・インターフェースのプログラミングは、UART PSC0 を通して実行されます。

#### 7.1.2 I2C インターフェース

MCF5470 CPU の I2C インターフェースは、8k ビットサイズの EEPROM につながります。ボードに特有のパラメータを記憶するために使われるこの EEPROM のアドレスは、0x0 です。24C08 EEPROM のためのコントロール・コード(7 ビットのアドレスの 1 番目の 4 ビット)は 1010b で、それはパラメータ EEPROM のためにアドレス 0x50 に結びつきます。

注意:

この章は、ユーザーズ・マニュアルの今後の版で完成する予定です。しばらくの間、NAT-MCH Basic-PCB デバイスのプログラムについては、N.A.T.にご連絡ください。

### 7.2 FPGA インターフェースのプログラム

#### 7.2.1 PCB の改訂記録

注意:

この章は、ユーザーズ・マニュアルの今後の版で完成する予定です。しばらくの間、NAT-MCH Basic-PCB の改訂記録については、N.A.T.にご連絡ください。

8        既知のバグ/規制  
ありません。

## 付録A 参考資料

- [1] Freescale, MCF5470 ColdFire(R) CF4e Core Users Manual, 06/2001, Rev. 0
- [2] Altera, Cyclone Device Handbook, 02/2005
- [3] Micron, MT48LC8M32B2 SDRAM Data Sheet, Rev. B, 10/2004
- [4] Intel(R), LXT972A Single-Port 10/100 Mbps PHY Transceiver, 10/2005
- [5] Broadcom, BCM5461S 10/100/1000Base-T Gigabit Ethernet Transceiver, 12/2005
- [6] Maxim, DS1374 RTC, Rev. 3 01/2006
- [9] Traco Power DC/DC Converters, TOS Series, POL Converter, Rev. 10/2005



## 付録B 文書の履歴

改訂	日付	説明	著者
1.0	08.12.2006	initial revision	ks, ga
1.1	16.01.2007	reworked, adapted to HW Rev. 1.1	ga
1.2	20.03.2007	Reworked, adapted to CLK-PCB Rev. 1.2 and HUB- PCB Rev. 1.1	ks
2.0	04.05.2007	adapted to Basic-PCB Rev. 2.0, description reduced to Basic-PCB	ga
2.1	12.08.2008	Added specification of the external clock input circuit	ks