

การทดลองที่ 2 การลดรูปสมการบูลีน (Boolean Simplification) วงจร Combinational Logic และการ Debug

วัตถุประสงค์

1. เพื่อให้นักศึกษาสามารถลดรูปสมการบูลีนโดยใช้ Boolean Algebra และ K-Map ได้
2. เพื่อให้นักศึกษาสามารถแก้ไขวงจรเบื้องต้นได้
3. เพื่อให้นักศึกษาเข้าใจขั้นตอนการออกแบบวงจร Combinational logic
4. เพื่อให้นักศึกษาเข้าใจขั้นตอนการ Debug วงจร

การทดลอง

1. $f(a, b, c, d) = \sum m(1, 3, 4, 6, 8, 10, 12, 13) + \sum d(0, 2, 5, 7)$ จากสมการบูลีนให้นักศึกษา

1.1 เขียน Truth Table ของสมการ

Dec	A	B	C	D	Σm	Σd	$\Sigma m + \Sigma d$	Σ
0	0	0	0	0	0	1	1	X
1	0	0	0	1	1	0	1	1
2	0	0	1	0	0	1	1	X
3	0	0	1	1	1	0	1	1
4	0	1	0	0	1	0	1	1
5	0	1	0	1	0	1	1	X
6	0	1	1	0	1	0	1	1
7	0	1	1	1	0	1	1	X
8	1	0	0	0	1	0	1	1
9	1	0	0	1	0	0	0	0
10	1	0	1	0	1	0	1	1
11	1	0	1	1	0	0	0	0
12	1	1	0	0	1	0	1	1
13	1	1	0	1	1	0	1	1
14	1	1	1	0	0	0	0	0
15	1	1	1	1	0	0	0	0

1.2 แสดงการลดรูปด้วยวิธีพีชคณิตบูลีน (Boolean Algebra) โดยแสดงวิธีการลดรูปบรรทัดละ 1 ขั้นตอน

$$\bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}C\bar{D} + \bar{A}\bar{B}CD + \bar{A}B\bar{C}\bar{D} + \bar{A}B\bar{C}D + \bar{A}B\bar{C}\bar{D} + \bar{A}B\bar{C}D + \bar{A}BC\bar{D} + \bar{A}BCD + A\bar{B}\bar{C}\bar{D} + A\bar{B}\bar{C}D + A\bar{B}C\bar{D} + A\bar{B}CD + AB\bar{C}\bar{D} + ABC\bar{D} + ABCD$$

$$\bar{A}(\bar{B}\bar{C}\bar{D} + \bar{B}\bar{C}D + \bar{B}C\bar{D} + \bar{B}CD + B\bar{C}\bar{D} + B\bar{C}D + BC\bar{D} + BCD) + A(\bar{B}\bar{C}\bar{D} + \bar{B}\bar{C}D + \bar{B}C\bar{D} + \bar{B}CD)$$

$$\bar{A}(\bar{B}\bar{C}(\bar{D}+D) + \bar{B}C(\bar{D}+D) + B\bar{C}(\bar{D}+D) + BC(\bar{D}+D)) + A(\bar{B}\bar{D}(\bar{C}+C) + \bar{B}C(\bar{D}+D))$$

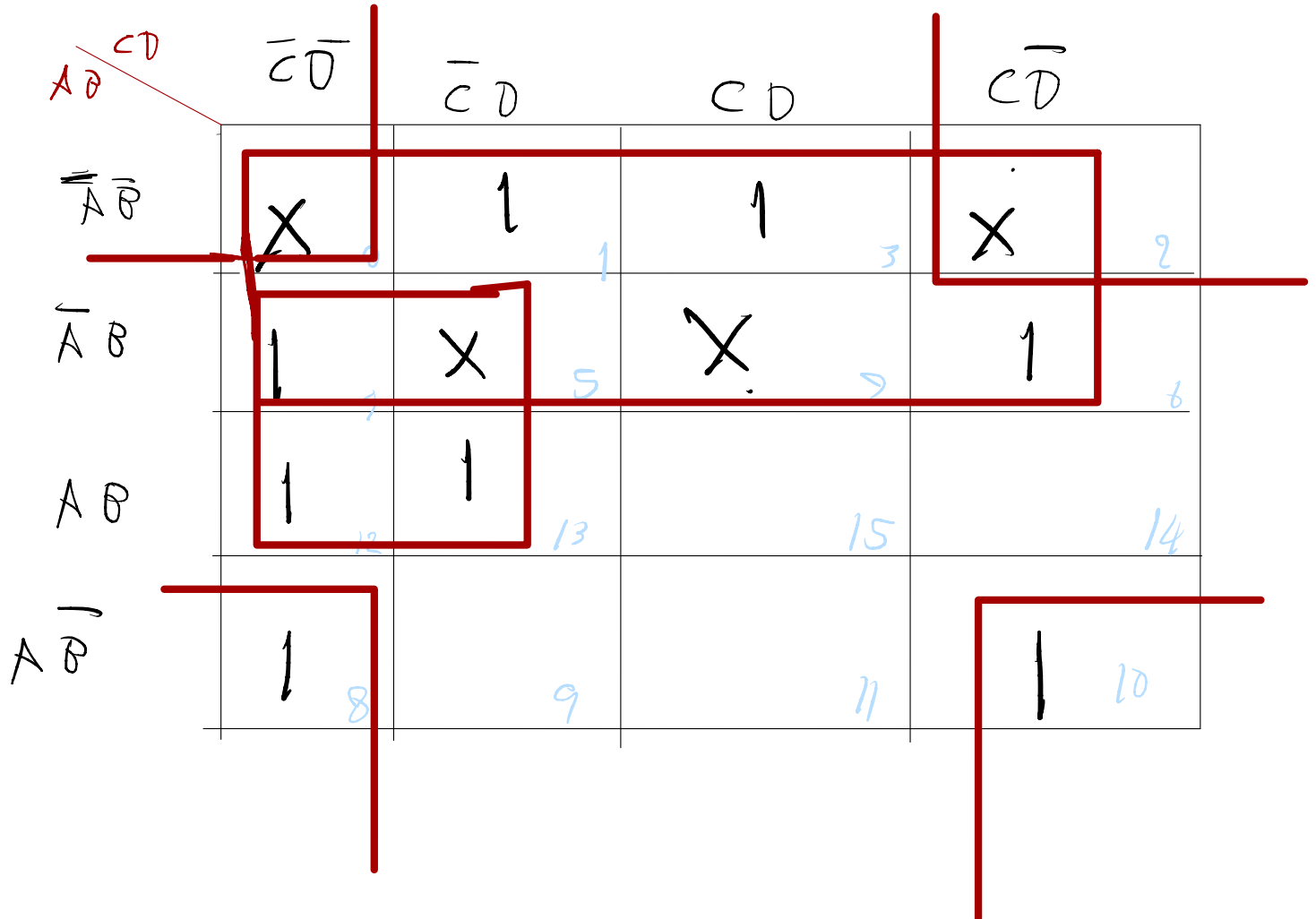
$$\bar{A}(\bar{B}(\bar{C}+C) + B(\bar{C}+C)) + A(\bar{B}\bar{D} + \bar{B}C)$$

$$\bar{A}(\bar{B} + B) + A(\bar{B}\bar{D} + \bar{B}C)$$

$$\bar{A} + \bar{B}\bar{D} + \bar{B}C$$

16 → 8 → 4 → 2

1.3 แสดงการลดรูปโดยใช้ K-Map



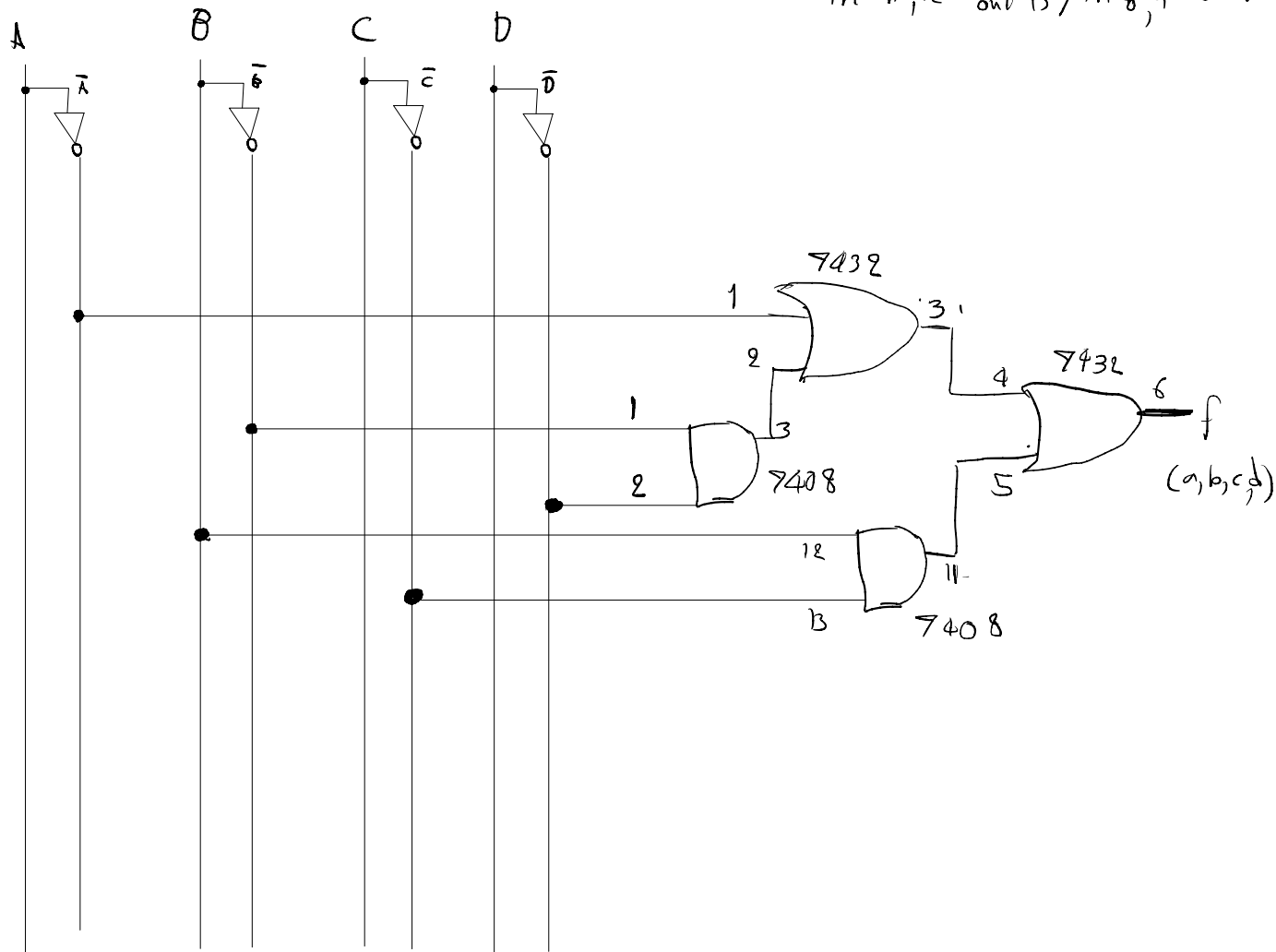
$$\bar{A} + B\bar{C} + \bar{B}\bar{D}$$

nor 7402

in 1,3 out 1 / in 5,6 out 4

1.4 วาด Logic Diagram ของวงจรภายใต้การลดรูปพร้อมระบุ IC และเบอร์ IC ที่ใช้ทุกตัวทุกเกต

in 11,12 out 13 / in 8,9 out 10



2. ให้ต่อวงจรจาก Logic Diagram ตามข้อ 1.4 ในโปรแกรม Logisim และเรียกผู้คุมการทดลองตรวจ

[illegible]

3. เมื่อผ่านการตรวจข้อ 2. แล้วให้เขียนดังต่อไปนี้

3.1 กรณีที่ออกแบบวงจรมาแล้วไม่มีปัญหา ให้เขียนว่า “วงจรที่ทำไม่มี Bugs เกิดขึ้น”

3.2 กรณีที่ผู้คุมการทดลองตรวจแล้วพบข้อผิดพลาดให้นักศึกษาทำการบันทึก Bugs ทั้งหมดที่มี พร้อมวิธีแก้ไข

The screenshot displays the Logisim software interface. On the left is a component palette with categories like main, Wiring, Gates, Parsers, Arithmetic, Memory, Input/Output, and Base. The main workspace shows a combinational logic circuit with four inputs (A, B, C, D) and one output (X). The circuit consists of two 3-input AND gates, two 2-input AND gates, and one 4-input OR gate. The truth table for this circuit is shown in a window titled 'Combinational Analysis'.

A	B	C	D	X
0	0	0	0	x
0	0	0	1	1
0	0	1	0	x
0	0	1	1	1
0	1	0	0	1
0	1	0	1	x
0	1	1	0	1
0	1	1	1	x
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1

ใบตรวจการทดลองที่ 2

วัน/เดือน/ปี _____ ☐ กลุ่ม 101 ☐ กลุ่ม 102 ☐ กลุ่ม 103 ☐ กลุ่ม 153

รหัสนักศึกษา _____ ชื่อ-นามสกุล _____

การตรวจการทดลอง

☐ บันทึกคะแนนแล้ว

ลายเซ็นผู้ควบคุมการทดลอง _____