

Trabajo Práctico Número 2

Peaking Current Source

Grupo 2

AUTORES:

Francisco Daniel LEDESMA (57568)

Franco SCAPOLLA (58465)

Philippe DUTRIEZ (59009)

PROFESORES:

Fernando ALCOCER

Eduardo Víctor OREGLIA

Pablo Jesús GARDELLA

CIUDAD AUTÓNOMA DE BUENOS AIRES

Noviembre 2020

Contenido

1. Introducción	1
2. Análisis Teórico	2
2.1. Impedancia de salida	3
2.2. Análisis incremental	4
2.2.1. Comparación con fuente espejo	5
2.3. Análisis en altas frecuencias - Polo de altas	6
2.3.1. Análisis de alta frecuencia para la Peak Current Source	7
2.3.2. Análisis de alta frecuencia para la fuente espejo	8
3. Respuesta a variaciones de la corriente de entrada	9
3.1. Diseño	9
3.2. Simulaciones	11
3.3. Mediciones	13
3.3.1. Comparación con la fuente espejo	15
3.3.2. Dispersión en los valores de la corriente de salida debido a transistores no emparejados	17
4. Impedancia de salida y resistencia interna de la fuente	18
4.1. Impedancia de salida	18
4.1.1. Simulaciones	18
4.1.2. Mediciones	19
4.2. Resistencia interna de la fuente	19
4.2.1. Simulación y medición	20
5. Respuesta en frecuencia y PSRR	22
5.1. Respuesta en frecuencia	22
5.2. Power Supply Rejection Ratio - PSRR	23
5.2.1. Mediciones y simulaciones	23
6. Fuente Wyatt	27
6.1. Análisis teórico	27
6.2. Simulaciones	28
6.2.1. Respuesta en frecuencia	28
7. Conclusiones finales	30

1. Introducción

El presente trabajo tiene como objetivo estudiar el funcionamiento de una fuente de corriente referencial denominada 'Peak Current Source'. Un esquema de la misma implementada con transistores BJTs puede consultarse en la figura 1.1. Se observa que la topología es similar a la de una fuente espejo convencional, con el agregado de una resistencia entre la base y el colector del transistor Q_1 . El efecto de esta resistencia sobre el circuito se analizará en la próxima sección. Asimismo, es otro de los objetivos de este trabajo diseñar e implementar una fuente de este tipo en una placa Electronics Explorer de Digilent.

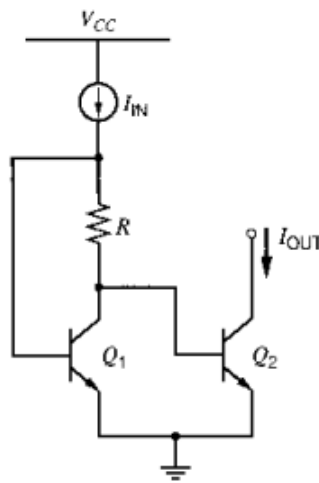


FIGURA 1.1: Implementación de la Peak Current Source con BJTs

La fuente también puede armarse utilizando transistores MOSFET. La topología es esencialmente la misma; la ventaja de utilizar MOSFETs es que la corriente de Gate es nula, mientras que en el caso de los BJTs, si bien la corriente de base es pequeña frente a la del colector, en particular si el β del transistor es alto, la misma no es cero.

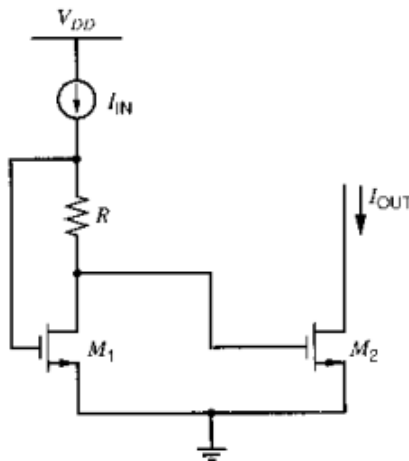


FIGURA 1.2: Peak Current Source con MOSFETS

2. Análisis Teórico

Para este primer análisis, se considerará la fuente implementada con BJTs de la figura 1.1. Asimismo, se considerará que el β de ambos transistores es lo suficientemente grande para despreciar las corrientes de base frente a las de colector y aproximar $I_C \approx I_E$.

Por inspección del circuito, se tiene

$$V_{BE1} - I_{IN}R = V_{BE2} \quad (2.1)$$

La corriente de colector del BJT se relaciona con la tensión Base-Emisor a través de la ya conocida ecuación

$$I_C = I_S e^{\frac{V_{BE}}{V_T}} \left(1 + \frac{V_{CE}}{V_A} \right) \quad (2.2)$$

con I_S la corriente de saturación inversa.

En particular, si se considera $V_A \rightarrow \infty$, la ecuación anterior se reduce a

$$I_C = I_S e^{\frac{V_{BE}}{V_T}} \quad (2.3)$$

De donde es fácil encontrar

$$V_{BE} = V_T \ln \left(\frac{I_C}{I_S} \right) \quad (2.4)$$

Reemplazando ésta en 2.1, se tiene

$$V_{T1} \ln \left(\frac{I_{IN}}{I_{S1}} \right) - V_{T2} \ln \left(\frac{I_{OUT}}{I_{S2}} \right) = I_{IN}R \quad (2.5)$$

Donde por la primera aproximación se tomó $I_{IN} \approx I_{C1}$ e $I_{OUT} \approx I_{C2}$.

Se hará ahora la suposición de que los transistores Q_1 y Q_2 son idénticos y están operando a la misma temperatura. A partir de estas suposiciones, se tiene entonces $I_{S1} = I_{S2}$ y que $V_{T1} = V_{T2} = V_T$. La ecuación 2.5 ahora puede reducirse a la siguiente

$$V_T \ln \left(\frac{I_{IN}}{I_{OUT}} \right) = I_{IN}R \quad (2.6)$$

Y despejando R ,

$$R = \frac{V_T}{I_{IN}} \ln \left(\frac{I_{IN}}{I_{OUT}} \right) \quad (2.7)$$

En general, debido a la forma trascendente de la ecuación 2.7, una forma de diseño consiste en partir de un valor de I_{IN} determinado, y a partir del mismo y la relación $\frac{I_{IN}}{I_{OUT}}$ buscada, despejar el valor de R [4]. Nótese que I_{OUT} necesariamente debe ser menor que I_{IN} , por la ubicación de

R en el circuito. De no serlo, el valor de R obtenido sería negativo, lo cual implicaría trabajar con algún elemento activo que simule impedancias negativas. Siendo que hay otras fuentes (como la Widlar) que permiten implementar $I_{OUT} > I_{IN}$ sin necesidad de usar dichos elementos activos, se concluye que en los diseños que utilicen Peak Current Source, en general se tendrá $I_{OUT} < I_{IN}$.

Hay dos características que distinguen a la Peak Current Source. Por un lado, permite lograr corrientes de salida muy bajas con valores de resistencias y corrientes de entrada moderados, similar a la fuente Widlar. Esto puede verse en primera instancia en el hecho de que el cociente $\frac{I_{IN}}{I_{OUT}}$ se encuentra dentro de un logaritmo. La segunda característica especial, y la que le da su nombre a la fuente, es que existe un determinado valor de I_{IN} para el cual, en un entorno de dicho valor, I_{OUT} permanece casi constante frente a las variaciones de I_{IN} . Gráficamente este entorno es un pico en el gráfico de I_{OUT} vs I_{IN} , y es, como ya se mencionó, lo que le da su nombre a la fuente. La forma del gráfico puede explicarse, antes de realizar el desarrollo matemático, de la siguiente forma: mientras I_{IN} sea tal que la tensión que cae sobre R es despreciable, se tendrá (suponiendo nuevamente transistores idénticos a la misma temperatura) $V_{BE1} \approx V_{BE2}$, lo que implica, $I_{IN} \approx I_{OUT}$. A medida que I_{IN} aumenta, la tensión que cae en R crece linealmente con I_{IN} , mientras que V_{BE1} lo hace con el logaritmo de I_{IN} . De 2.1, se observa que para un determinado valor de I_{IN} , la tensión V_{BE2} comenzará a disminuir, lo cual implicar una disminución de I_{OUT} . El valor de corriente de entrada para el cual V_{BE2} (y como consecuencia I_{OUT}) es máximo, representa el pico del gráfico. Naturalmente, la ubicación de ese pico depende del valor de R .

El valor exacto del pico para un diseño con un R determinado puede encontrarse analizando la ecuación 2.6, reescribiendo la misma como:

$$I_{OUT} = I_{IN} e^{-\frac{I_{IN}R}{V_T}} \quad (2.8)$$

Tomando la derivada con respecto a I_{IN} e igualándola a cero se obtiene el valor de I_{IN} para el cual I_{OUT} es máximo que, como ya se mencionó, representa el pico del gráfico.

$$\frac{dI_{OUT}}{dI_{IN}} = e^{-\frac{I_{IN}R}{V_T}} - I_{IN} \frac{R}{V_T} e^{-\frac{I_{IN}R}{V_T}} = 0 \quad (2.9)$$

De donde se obtiene

$$I_{IN_{Peak}} = \frac{V_T}{R} \quad (2.10)$$

2.1. Impedancia de salida

Para encontrar la impedancia de salida se estudia el modelo incremental para pequeñas señales, pasivando la fuente de señal de la entrada (i.e. reemplazándola por su impedancia interna). Dicho modelo se presenta en la figura 2.1.

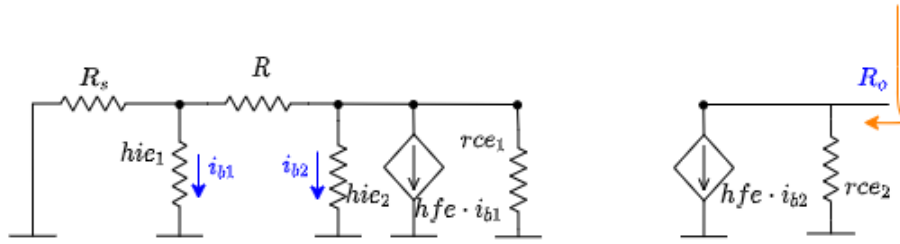


FIGURA 2.1: Circuito incremental para cálculo de impedancia de salida

Se observa que sin señal de entrada, $ib2 \approx 0$, de donde la fuente $hfe * ib2$ en la segunda malla queda abierta, y por simple inspección se halla la impedancia de salida R_{of} según

$$R_{of} = r_{ce2} \quad (2.11)$$

2.2. Análisis incremental

En esta sección se estudiará el comportamiento en frecuencia de la fuente frente a una perturbación de pequeña señal superpuesta en la corriente de entrada y suponiendo una polarización en continua tal que la salida esté en la zona del pico del gráfico. Se espera evidenciar una inmunidad alta al ruido de entrada, ya que en un entorno del pico la derivada de I_{OUT} con respecto a I_{IN} es muy cercana a cero.

Para comenzar el análisis, se considera en primer lugar que se trabaja a frecuencias 'medias', entendiendo esto como frecuencias tales que las impedancias de los capacitores internos del transistor son lo suficientemente grandes para frente al resto de las impedancias para tratarse como circuitos abiertos, y que las impedancias de los capacitores externos, de haberlos, son lo suficientemente pequeñas en comparación con el resto para tratarlas como cortocircuitos. En base a esto, y considerando una perturbación pequeña, puede utilizarse el modelo de pequeña señal híbrido para BJTs. A continuación se presenta un esquema del mismo aplicado al circuito.

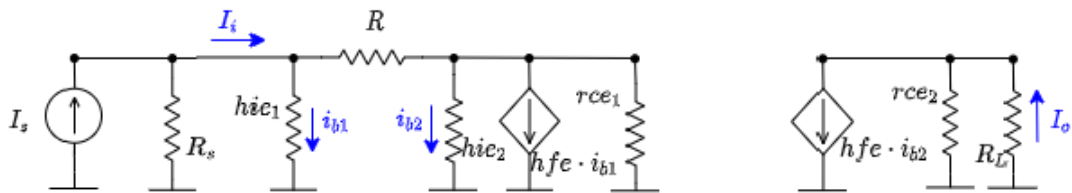


FIGURA 2.2: Circuito incremental para el análisis de pequeña señal

Se busca hallar la respuesta de la corriente incremental de la salida, I_o , frente a una excitación de pequeña señal de corriente I_i . Para ello se busca en el circuito de arriba la ganancia de corriente $\frac{I_o}{I_i}$.

Despreciando las resistencias colector-emisor, por inspección se tiene $I_o = hfe \cdot ib2$. Además, se observa que:

$$I_i = (1 + hfe)ib1 + ib2 \quad (2.12)$$

Recorriendo la malla, se obtiene

$$hie1 \cdot ib1 - (hfe \cdot ib1 + ib2) \cdot R - hie2 \cdot ib2 = 0 \quad (2.13)$$

De donde se encuentra la relación entre las corrientes de base como:

$$\frac{ib2}{ib1} = \frac{hie1 - hfe \cdot R}{hie2 + R} \quad (2.14)$$

Reemplazando esta relación en la ecuación anterior, se encuentra I_i en función de $ib2$ como:

$$I_i = \left(1 + (1 + hfe) \cdot \frac{hie2 + R}{hie1 - hfe \cdot R} \right) ib2 \quad (2.15)$$

Finalmente, se halla la ganancia de corriente como:

$$\frac{I_o}{I_i} = \frac{hfe}{1 + (1 + hfe) \cdot \frac{hie2 + R}{hie1 - hfe \cdot R}} \approx \frac{hie1 - hfe \cdot R}{hie2 + R} \quad (2.16)$$

Donde para la última aproximación se considera que $hfe \gg 1$, y que como la corriente de salida es siempre menor a la de entrada, $hie2 > hie1$.

Se observa que, si la fuente esté polarizada en el pico, $R = \frac{I_{Peak}}{V_T} \approx \frac{I_{C1}}{V_T} \approx \frac{hie1}{hfe}$, de donde la transferencia de corriente es muy cercana a cero, es decir, hay una gran atenuación de la pequeña señal de entrada en la salida. Ésta capacidad de rechazo de ruido es una de las razones por la que la fuente Peak es muy utilizada cuando se trabaja con corrientes de referencia que pueden tener componentes de ruido importantes superpuestas [1].

2.2.1. Comparación con fuente espejo

Una forma de apreciar la gran ventaja de la fuente Peak en cuanto a la inmunidad a pequeñas señales de ruido es comparar la respuesta de la misma con la de otra fuente referencial, como por ejemplo la fuente espejo. Para ello se busca la ganancia de corriente de la fuente espejo. Nuevamente, asumiendo que se trabaja a frecuencias medias puede utilizarse el modelo híbrido de pequeña señal. Un esquema de cómo queda el mismo en este caso se presenta en la figura 2.3.

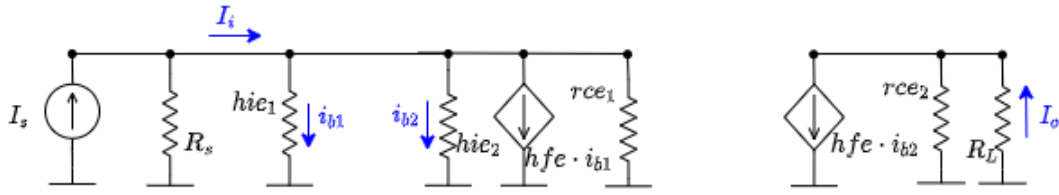


FIGURA 2.3: Circuito incremental para el análisis de pequeña señal en fuente espejo

Se observa que la corriente incremental de salida nuevamente está dada por $I_o = hfe \cdot ib2$ (despreciando resistencias colector-emisor). Como las resistencias $hie1$ y $hie2$ están en paralelo, se tiene que:

$$hie1 \cdot ib1 = hie2 \cdot ib2 \quad (2.17)$$

Como se supone que los transistores son iguales, y que hfe es lo suficientemente grande para despreciar las corrientes de base en el análisis de continua, se cumple que $hie1 \approx hie2$, de donde la ecuación anterior se reduce a

$$ib1 \approx ib2 \quad (2.18)$$

Por inspección del circuito:

$$I_i = (1 + hfe) \cdot ib1 + ib2 \approx (2 + hfe) \cdot ib2 \quad (2.19)$$

Finalmente, se halla la ganancia de corriente como:

$$\frac{I_o}{I_i} \approx \frac{hfe}{2 + hfe} \approx 1 \quad (2.20)$$

Se observa que la fuente espejo mantiene la relación de copia de aproximadamente 1:1 para señales incrementales, de donde cualquier ruido en la corriente de entrada será copiado en la de salida.

2.3. Análisis en altas frecuencias - Polo de altas

Complementando el análisis de la sección anterior, se busca estudiar el comportamiento de la fuente a altas frecuencias, donde las impedancias de los capacitores internos del transistor ya no pueden tratarse como circuitos abiertos. Para ello se considera nuevamente el modelo de pequeña señal, pero se agregan las capacidades entre base y emisor y entre base y colector.

2.3.1. Análisis de alta frecuencia para la Peak Current Source

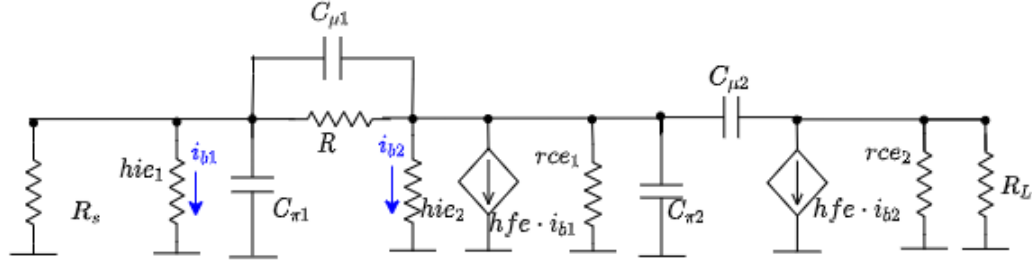


FIGURA 2.4: Circuito incremental para altas frecuencias

Partiendo del dibujo de la figura, se analiza el efecto de los distintos capacitores utilizando el método de las constantes de tiempo. En primer lugar, se reflejan los capacitores $C_{\mu 1}$ y $C_{\mu 2}$ y la resistencia R utilizando el Teorema de Miller. Se obtiene el circuito de la figura 2.5, donde $C'_{\mu 1} = C_{\mu 1}(gm_1 R)$, $C''_{\mu 1} = C_{\mu 1} \frac{gm_1 R - 1}{gm_1 R}$, $C'_{\mu 2} = C_{\mu 2}(1 + gm_2 R_L)$ y $C''_{\mu 2} = C_{\mu 2} \frac{1 + gm_2 R_L}{gm_2 R_L}$.

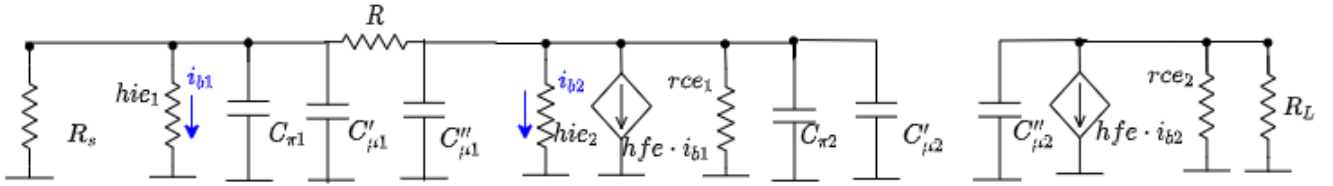


FIGURA 2.5: Circuito incremental para altas frecuencias

Para estimar la frecuencia del polo de alta, se busca la constante de tiempo asociada a cada capacitor. Para $C_1 = C_{\pi 1} + C'_{\mu 1}$, se tiene $\tau_1 = C_1 \cdot (R_s // hie_1 // (gm_1 R^2))$. Para $C_2 = C_{\pi 2} + C'_{\mu 2} + C''_{\mu 1}$, se tiene $\tau_2 = C_2 \cdot (hie_2 // rce_1 // R)$. Para $C_3 = C''_{\mu 2}$, se tiene $\tau_3 = C_3 \cdot (R_L // rce_2)$.

Finalmente, se estima el polo de altas como:

$$f_H \approx \frac{1}{2\pi(\tau_1 + \tau_2 + \tau_3)} \quad (2.21)$$

2.3.2. Análisis de alta frecuencia para la fuente espejo

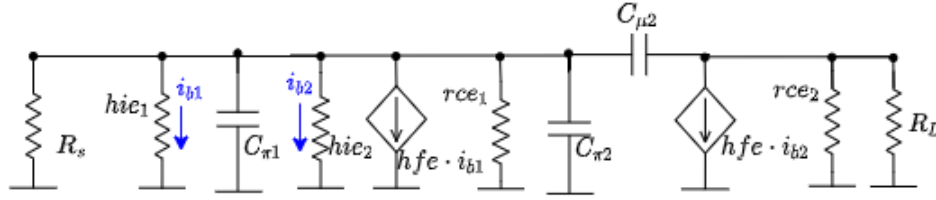


FIGURA 2.6: Circuito incremental para altas frecuencias

Nuevamente se hace uso del método de las constantes de tiempo. Por Miller, puede reflejarse la impedancia $\frac{1}{sC_{\mu2}}$ de ambos lados, obteniendo el circuito de la figura 2.7, donde $C'_{\mu2} = C_{\mu2}(1 + g_m R_L)$, y $C''_{\mu2} = C_{\mu2} \frac{1+g_m R_L}{g_m R_L}$. Por lo tanto, la fuente sufre del efecto Miller, evidenciado en la multiplicación de $C_{\mu2}$ por $(1 + g_m R_L)$. A partir de este circuito, pueden asociarse en paralelo los capacitores $C'_{\mu2}$ y $C_{\pi1}$, obteniendo el circuito de la figura 2.8.

A partir de aquí, es sencillo hallar la resistencia total que ve el capacitor C_{eq} como $R_{eq} = R_s // r_{ce1} // h_{ie1} // h_{ie2} // \frac{h_{ie1}}{h_{fe}}$, de donde $\tau_1 = C_{eq} R_{eq}$. De forma similar, la resistencia que ve el capacitor $C''_{\mu2}$ es $R_L // r_{ce2}$, de donde $\tau_2 = C''_{\mu2} R_L$. Finalmente, el polo de alta se estima como

$$f_H \approx \frac{1}{2\pi(\tau_1 + \tau_2)} \quad (2.22)$$

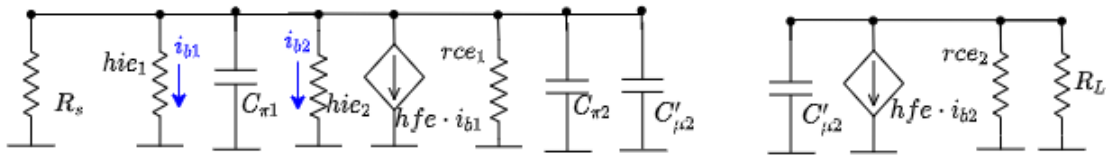


FIGURA 2.7: Circuito incremental para altas frecuencias

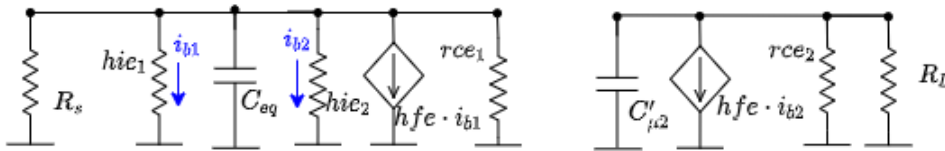


FIGURA 2.8: Circuito incremental para altas frecuencias

3. Respuesta a variaciones de la corriente de entrada

Como primer ensayo, se busca medir la respuesta de la corriente de salida al variar la corriente de entrada en un amplio rango, es decir, no sólo en un entorno del pico. De esta forma se busca observar la curva característica de esta fuente, la cual se describió en la sección teórica.

3.1. Diseño

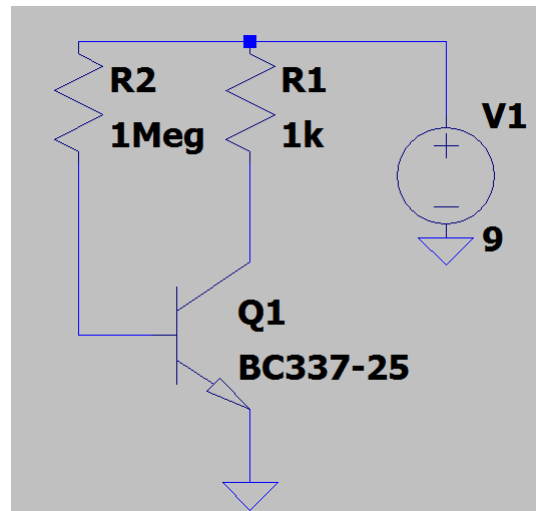
Se propone un diseño que permita obtener $I_{OUT} = 100\mu A$ a la salida, y que además dicha corriente de salida caiga en el pico del gráfico de I_{IN} vs I_{OUT} . Combinando las ecuaciones 2.8 y 2.10, se obtiene la siguiente relación:

$$I_{OUT} = I_{IN_{Peak}} e^{-1} \quad (3.1)$$

Luego, de la ecuación 3.1 se obtiene $I_{IN_{Peak}} = 271,83\mu A$. Con este valor, puede calcularse el valor de la resistencia R de 2.10, obteniendo $R = 95,28\Omega$ (tomando $V_T = 0,0259V$).

Para generar la corriente de entrada (o corriente de referencia), se utiliza la fuente de tensión que ofrece el Digilent, con una resistencia en serie R_{ref} lo suficientemente grande. Ésta configuración tiene la ventaja de que introducir cambios en la corriente de referencia es relativamente sencillo, ya sea modificando el valor de la fuente, o utilizando un Preset en serie con la resistencia R_{ref} . En un principio, para generar la corriente $I_{IN} = I_{IN_{Peak}} = 271,83\mu A$ con una fuente de tensión de valor V , se precisa un valor de resistencia $R_{ref} = \frac{V - V_{BE1}}{I_{IN}}$. Si se toma un valor de $V_{BE1} \approx 0,6V$ (que fue el valor medido), y una alimentación de $V = 5V$, se obtiene $R_{ref} \approx 15,82k\Omega$.

Por otro lado, se decidió utilizar transistores BC337.25, pues eran los únicos con los que se contaba al momento de la realización de la experiencia. De la hoja de datos del mismo se encuentra que el hfe puede variar entre 100 y 630. Dado que todo el desarrollo teórico se hizo suponiendo que los transistores estaban matcheados, idealmente se utilizaría algún array de transistores al momento de armar la fuente, de forma de garantizar el mejor matcheo posible de todas las características. Como no se disponen de componentes de este tipo, se decidió medir, aunque sea de forma aproximada, el hfe y el V_{BE} de cada uno de los BC337 disponibles, y elegir los dos pares que presentaran la mayor similitud entre ellos. Para realizar esta medición se construyó el circuito de la figura 4.2. Para estimar hfe , se mide la corriente de base de forma indirecta a través de la tensión que cae en la resistencia de $1M\Omega$. Lo mismo se hace para la corriente de colector, midiendo la tensión que cae en la resistencia de $1k\Omega$. Con estos dos valores se estima $hfe \approx \frac{I_C}{I_B}$. Realizadas las mediciones para todos los transistores, se halló el mejor par con $hfe1 \approx 297.915$ y $hfe2 \approx 292.483$. En cuanto a V_{BE} , para los dos transistores seleccionados se midió en las mismas condiciones, $V_{BE1} \approx 0.615V$ y $V_{BE2} \approx 0.62V$.

FIGURA 3.1: Circuito para medir h_{fe} y V_{BE}

Por ultimo, para poder medir la corriente de salida de manera indirecta (ya que no se contaba con un amperímetro) se agrego una resistencia de $R_s = 20k\Omega$ en el colector de Q2, de forma de poder medir la caída de tensión en la misma y así calcular la corriente.

A continuación se presenta una tabla con los valores calculados en forma teórica, los elegidos para el armado físico, y el error porcentual asociado a la discrepancia entre los valores teóricos y los nominales utilizados.

Componente	Valor teórico	Valor normalizado	Error porcentual
R	$95,28\Omega$	$(120//470)\Omega$	0,33 %
R_{ref}	$15,82k\Omega$	$(22//56)k\Omega$	0,16 %
R_s	$20k\Omega$	$20k\Omega$	0 %

Si bien el error asociado a la elección de componentes reales es pequeño, la diferencia de componentes necesariamente causará un desplazamiento en el valor del pico, el cual a su vez podrá ser mayor al considerar la tolerancia de cada componente y las diferencias en características eléctricas de los dos transistores. Dicho desplazamiento a su vez causará que los $100\mu A$ buscados a la salida ya no estén en el pico, sino en algún entorno del mismo. Mientras la diferencia sea relativamente pequeña, la corriente de salida mantendrá las propiedades de rechazo al ruido en la corriente de referencia. No obstante, si el objetivo es estudiar el comportamiento de la fuente de corriente en sí, puede resultar más acertado partir en lo concerniente al diseño especificando un valor de la fuente de tensión y de resistencia de referencia, de forma de que quien realiza el ensayo fije el valor de la corriente del pico, y no que el mismo quede fijado por una especificación de corriente de salida. Dado que en este ensayo en particular el objetivo era hacer un barrido en un rango muy amplio de valores de corriente de referencia, no se modificó el diseño.

Resulta de interés cuantificar esta sensibilidad del pico a variaciones en R , R_{ref} , en la tensión de

alimentación V , y en V_{BE} , que es una de las características propias del transistor. La sensibilidad de relativa de un parámetro $y(x)$ con respecto a la variable x es $s_x^y = \frac{x_0}{y(x_0)} \frac{\partial y}{\partial x}$. Derivando las expresiones en la sección teórica se obtiene

x (Variable)	$\frac{\partial I_{Peak}}{\partial x}$	$S_x^{I_{Peak}}$
R	$\frac{V_T}{R^2}$	-1
R_{ref}	$-\frac{V - V_{BE}}{R_{ref}^2}$	-1
V	$\frac{1}{R_{ref}}$	1, 17
V_{BE}	$\frac{1}{R_{ref}}$	-1, 17

Se observa una sensibilidad apreciable en todos los casos. Luego se debe tener especial cuidado al momento del diseño, de que los valores nominales utilizados no varíen mucho con respecto a los teóricos. Asimismo, se observa que tanto las variaciones de V por la fuente como las de V_{BE} por el propio transistor tienen sensibilidades no despreciables, de donde se resalta la importancia del ensayo previo para asegurar que los V_{BE} de ambos transistores sean lo más parecidos posible.

3.2. Simulaciones

Junto con las mediciones se realizaron distintas simulaciones en LTSpice. Para estos primeros ensayos se simuló el circuito de la figura 3.2. Para el mismo se usaron los modelos del BC337-25 de la librería que incluye LTSpice.

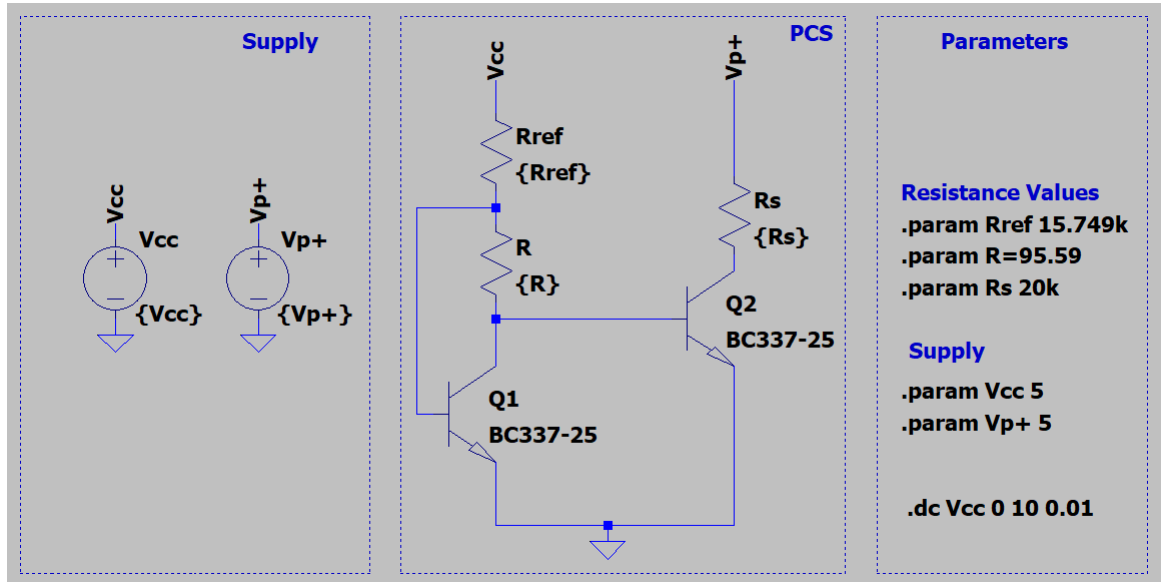


FIGURA 3.2: Simulacion en LTSpice

En primer lugar, se simuló la variación de la corriente de referencia y la de salida frente a grandes variaciones en la tensión de alimentación. Para esto se optó por hacer un barrido lineal de la tensión de alimentación, entre 0 y 10 V. Los resultados se presentan a continuación.

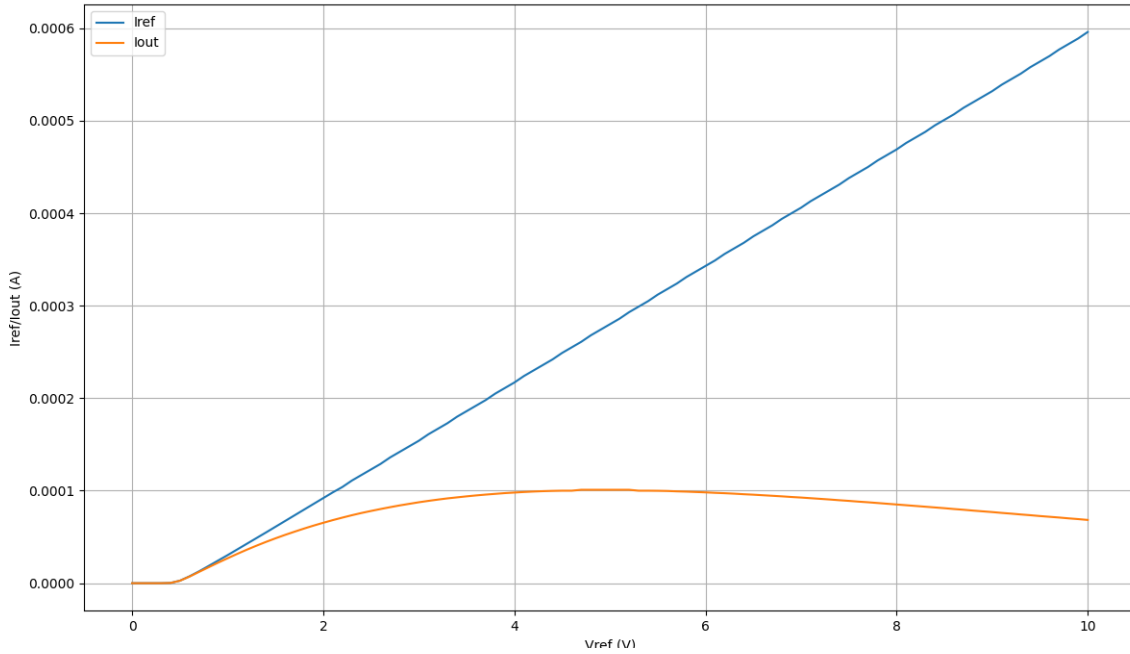
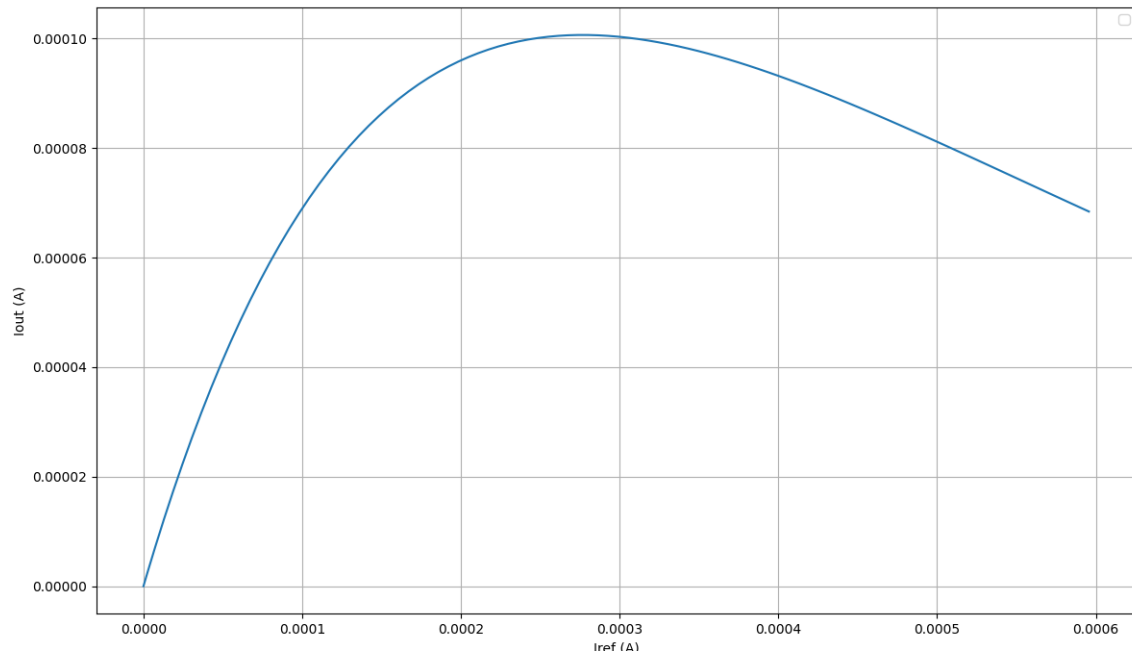


FIGURA 3.3: Variación de I_{ref} e I_{out} frente a V_{ref}

En primer lugar, se observa un pequeño rango en el que ambas corrientes son prácticamente cero. Esto corresponde a tensiones para las cuales todavía no se polariza la juntura emisor base de Q_1 , por lo que el transistor no conduce y ambas corrientes son nulas. A medida que continúa aumentando la tensión de referencia, la corriente I_{ref} tiene el crecimiento lineal esperado, evidenciado en la ecuación $I_{ref} = \frac{V_{ref} - V_{BE1}}{R_{ref}}$. Como se mencionó en el desarrollo teórico, y como ahora se observa en las simulaciones, para pequeños valores de V_{ref} (y como consecuencia de I_{ref}), la caída de tensión en la resistencia R es lo suficientemente pequeña para que la misma sea despreciable y prácticamente la salida copia a la entrada. A partir de ahí, la corriente de referencia continúa creciendo linealmente con la tensión de entrada, mientras que la de salida lo hace hasta alcanzar un máximo para luego decaer.

A partir de los datos de la simulación anterior, puede graficarse la corriente de salida en función de la de entrada para observar con mayor detalle la curva.

FIGURA 3.4: I_{out} vs I_{ref}

Se observa que efectivamente el pico del gráfico se encuentra alrededor de los $100\mu A$ de corriente de salida. Asimismo, es interesante observar que en un entorno de aproximadamente $5\mu A$ alrededor del pico la pendiente se mantiene relativamente pequeña. Se concluye que, en un principio, el desplazamiento del pico producto del pasaje de valores ideales a nominales no debería afectar seriamente la respuesta en las mediciones.

3.3. Mediciones

Se construyó el circuito en la placa Electronics Explorer de Digilent, y haciendo uso del Software de Waveforms se prosiguió a realizar algunas mediciones de interés. Dos imágenes del circuito armado pueden verse a continuación:

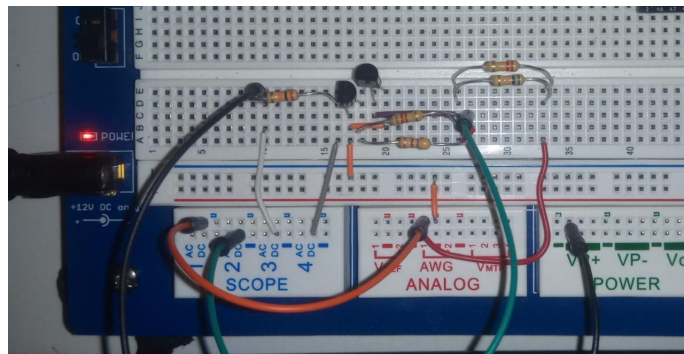


FIGURA 3.5: Circuito armado en la placa Digilent

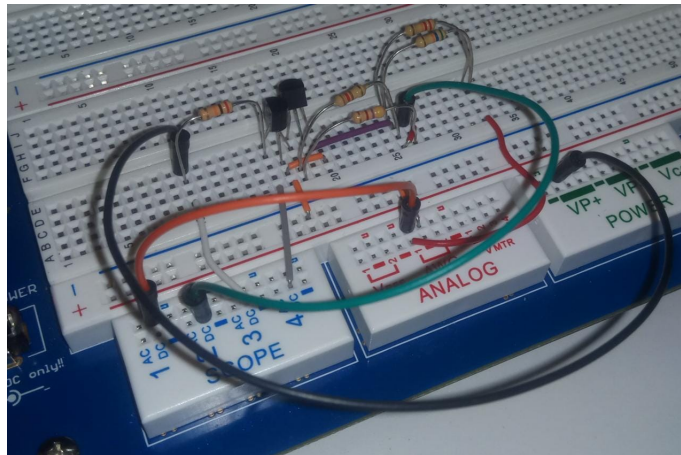


FIGURA 3.6: Circuito armado en la placa Digilent

En primer lugar, se repitió el ensayo simulado en la sección anterior, excitando a la fuente con una rampa de tensión entre 0 y 9 V.

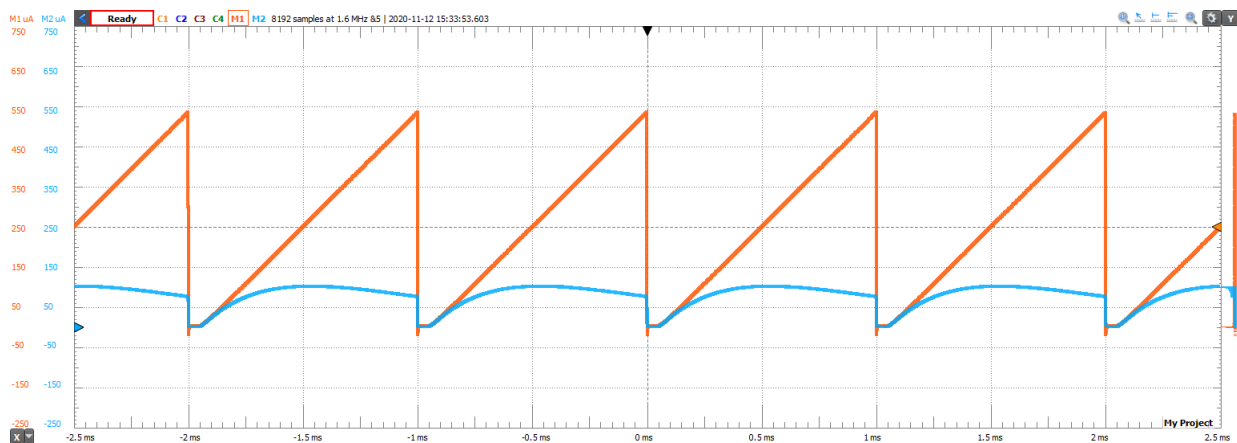


FIGURA 3.7: I_{out} vs I_{ref}

Con estos datos, se grafica la corriente de salida en función de la de referencia, y se comparan los resultados con lo simulado. En la figura 3.8 se observa dicha comparación, graficada en Python.

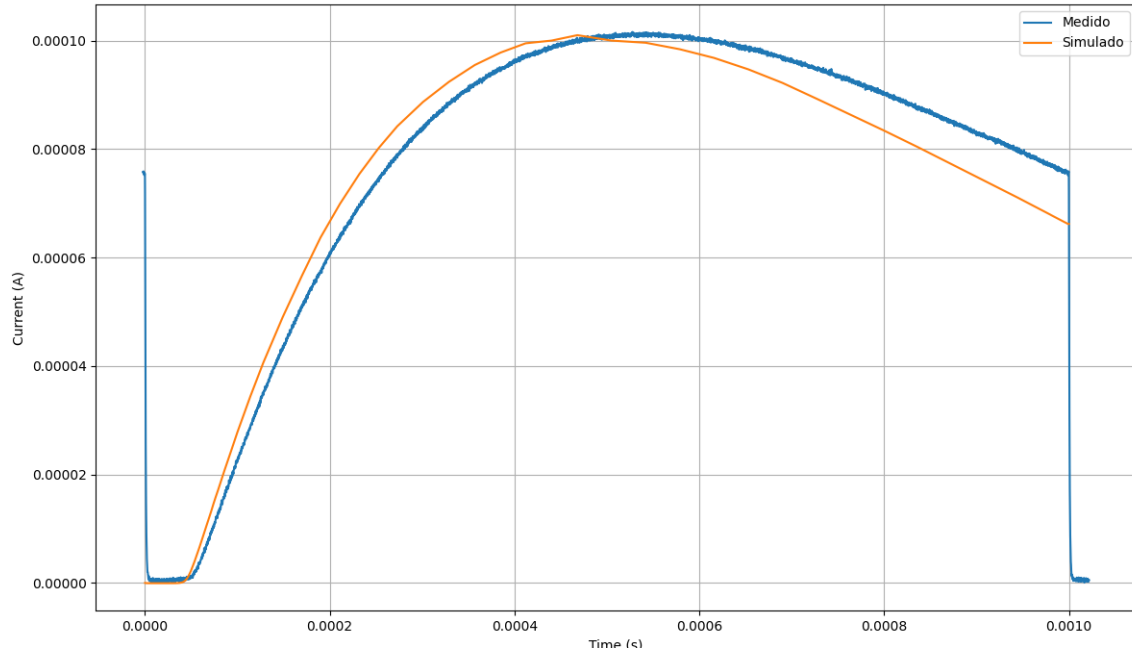


FIGURA 3.8: I_{out} vs I_{ref}

Se observa una similitud en la forma y valores de los gráficos, en particular para corrientes anteriores al pico. Como era esperable, la posición del pico se encuentra desplazada, producto de las variaciones por tolerancias de los componentes y de la fuente de Digilent. El máximo de los valores medidos se encontró en los $104\mu A$, un error del 4 % con el especificado en el diseño.

3.3.1. Comparación con la fuente espejo

A continuación, y antes de estudiar la respuesta en frecuencia, se repitió el ensayo anterior pero armando la fuente espejo, simplemente reemplazando la resistencia R por un cortocircuito. Idealmente, la fuente espejo copiaría 1:1 la corriente de referencia a la salida en todo el rango de valores. En particular, si se comparan valores de corrientes alrededor del pico, se esperará observar una respuesta lineal para la espejo, y una con pendiente casi nula para la Peak.

Variando la corriente de referencia linealmente en aproximadamente $\pm 5\%$ alrededor del valor pico (fig 3.9), se observa cómo la corriente de salida de la fuente espejo (curva de color naranja) copia dichas variaciones linealmente, mientras que la Peak Current Source (curva azul) permanece prácticamente constante.

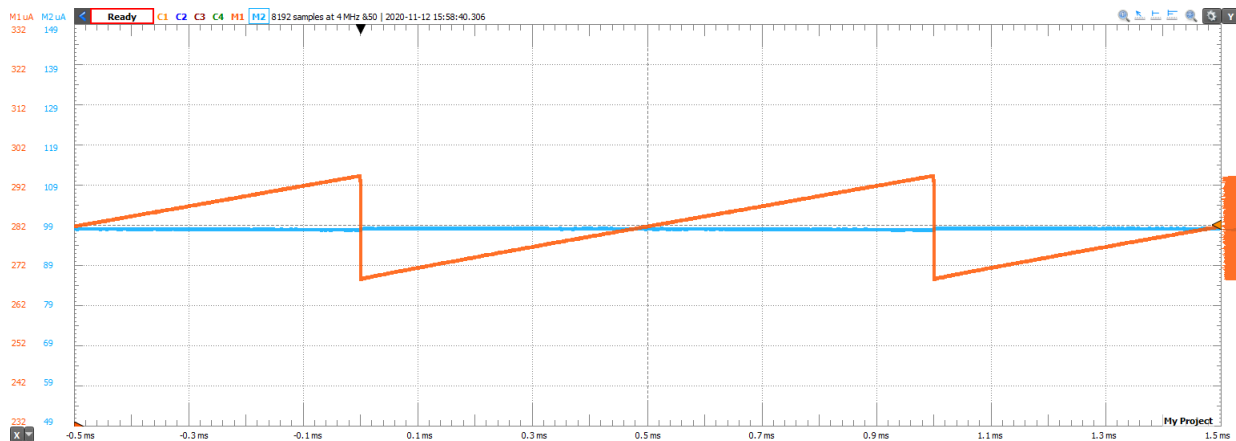


FIGURA 3.9: Comparación Espejo-Peak. Naranja=Espejo, Azul=Peak

Introduciendo variaciones del $\pm 25\%$ del valor pico (fig 3.10), nuevamente se observa una respuesta lineal para la fuente espejo, mientras que la Peak mantiene variaciones pequeñas aunque ya comienza a notarse la caída relacionada con la salida de la zona del pico.

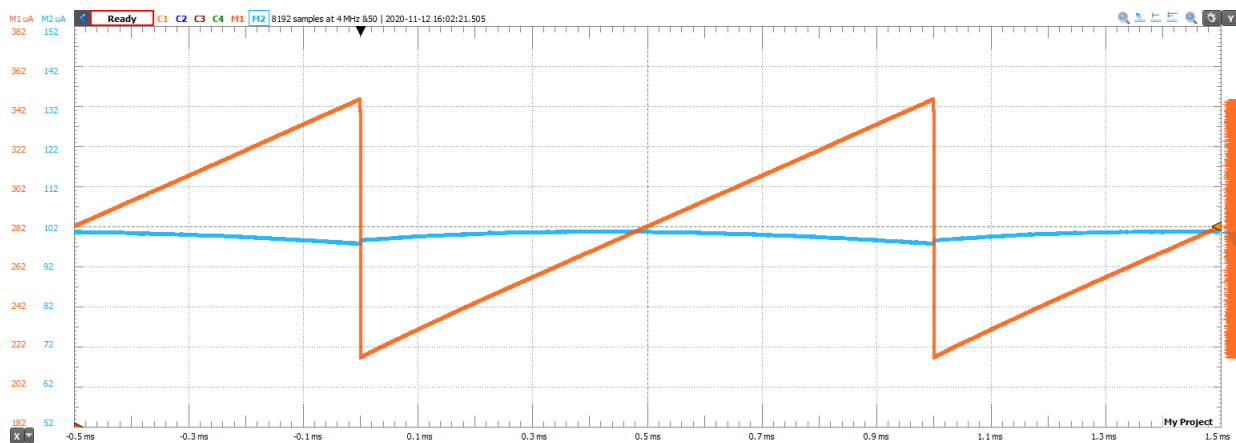


FIGURA 3.10: Comparación Espejo-Peak. Naranja=Espejo, Azul=Peak

Las comparaciones quedan descritas cuantitativamente en la siguiente tabla:

Variaciones introducidas en I_{ref}	Variaciones en I_{OUT} para la espejo	Variaciones en I_{OUT} para la Peak
$\pm 5\%$	$\approx \pm 5\%$	0,6 %
$\pm 25\%$	$\approx \pm 25\%$	3,3 %

Donde se observa cómo en los entornos del pico la salida de la Peak permanece casi inmune frente a variaciones de la entrada de hasta 25 %.

3.3.2. Dispersión en los valores de la corriente de salida debido a transistores no emparejados

En las fuentes de corriente referenciales resulta de gran importancia que los transistores se encuentren emparejados (Matched Transistors). No cumplir con esta condición puede provocar diferencias importantes en las corrientes de salida, debido a que cuando se realizan los cálculos teóricos que luego se utilizan para realizar el diseño se asume que ambos transistores poseen las mismas características eléctricas, tales como el HFE , $V_{be_{on}}$ y la corriente I_S .

Para poder apreciar esto mismo se realizó un análisis de Montecarlo sobre las simulaciones de la fuente espejo y la Peak. En dichas simulaciones se aplicó una tolerancia del 10 % a la tensión de la juntura base emisor, 50 % a la ganancia HFE y un 5 % a la corriente I_S .

Los resultados de dicho Montecarlo pueden observarse en la figura 3.11 donde la varianza de la corriente de la fuente Peak es de 2.88uA, 3 veces menor que la varianza de la fuente espejo que es de 7.81uA. Esta diferencia en las dispersiones resultan coherente con el hecho de tener una relación logarítmica entre las corrientes, otorgándole a la fuente una mayor precisión. [3]

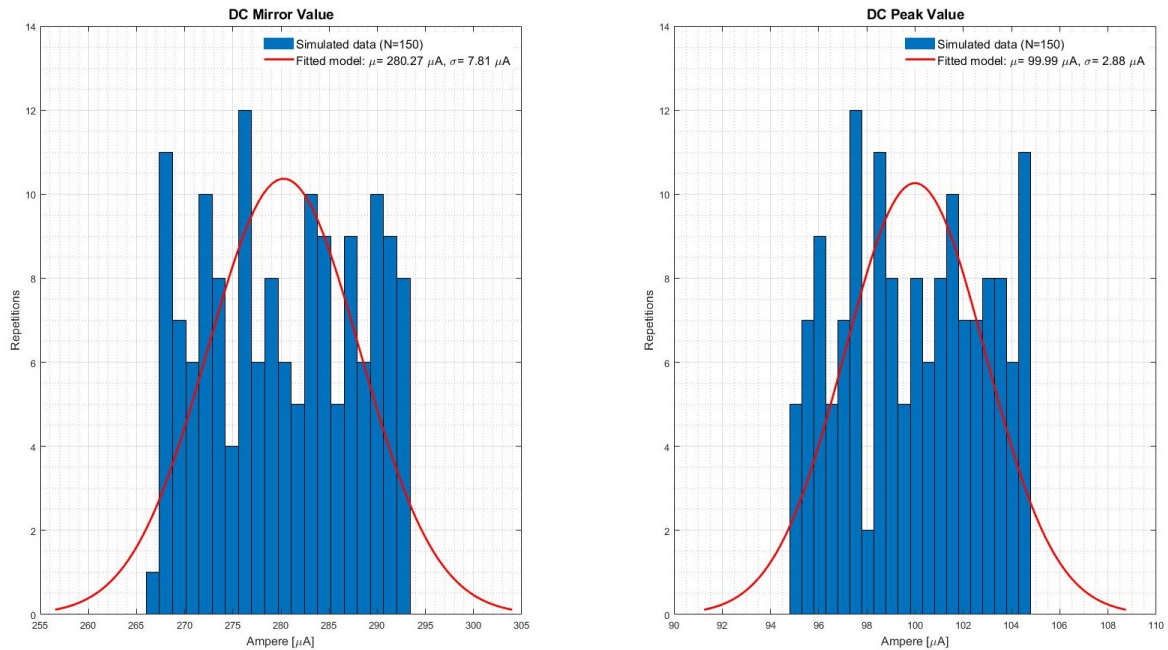


FIGURA 3.11: Montecarlo Peak and Mirror current source

4. Impedancia de salida y resistencia interna de la fuente

4.1. Impedancia de salida

En la sección teórica se realizó el cálculo de la impedancia de salida incremental del circuito; dicha impedancia es la que 've' la carga hacia la fuente de corriente al haber variaciones incrementales. Del modelo de LTSpice utilizado para las simulaciones, se encuentra que la tensión de Early es $V_A \approx 145V$. Suponiendo una polarización en el pico, con una corriente de salida de $100\mu A$, la impedancia de salida sería $R_o = r_{ce2} = 1,45M\Omega$.

Dado que la impedancia de salida es una característica incremental, para poder estimar su valor a través de la simulación en LTSpice, se decidió proseguir como sigue: se introdujo una pequeña señal senoidal en la malla de salida, y se observó cómo tanto la corriente de salida como la tensión entre colector y emisor de Q2 variaban senoidalmente en torno a sus valores de continua. En la aproximación de primer orden utilizada para modelar las características incrementales de pequeña señal del transistor, se tiene que $\frac{1}{R_o} = \frac{\partial I_C}{\partial V_{CE}}$. Por lo tanto, midiendo los pequeños incrementos de la corriente de salida y de la tensión colector-emisor y haciendo el cociente de ambos se podría lograr una buena estimación. Esta misma idea puede replicarse para intentar medir la resistencia de salida del circuito armado en la Digilent; se usa al mismo para introducir la pequeña señal y los canales matemáticos del osciloscopio para recuperar las variaciones incrementales y realizar el cociente.

4.1.1. Simulaciones

En primer lugar, se realizó en LTSpice el procedimiento detallado en la sección de arriba para estimar la impedancia de salida. A continuación se presenta una imagen con el esquemático, en el cual se obtuvo una impedancia de salida de $R_o = 1.3795M\Omega$.

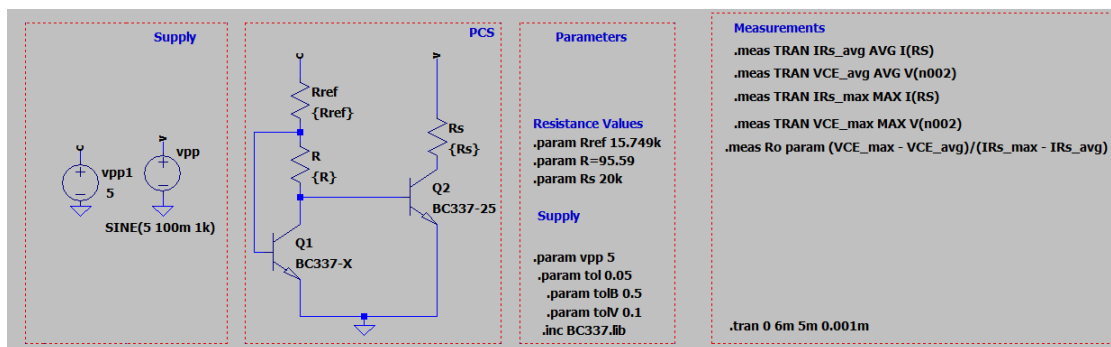


FIGURA 4.1: Simulación de LTSPice Impedancia de Salida

Alternativamente, puede graficarse la tensión incremental en función de la corriente incremental, gráfico que, al tratarse de pequeños incrementos, representará una recta. La pendiente de esa recta es, por definición, el cociente incremental mencionado antes y su valor coincide con el de la impedancia de salida. Efectivamente, simulando esto se obtienen resultados prácticamente iguales a los de la primera simulación.

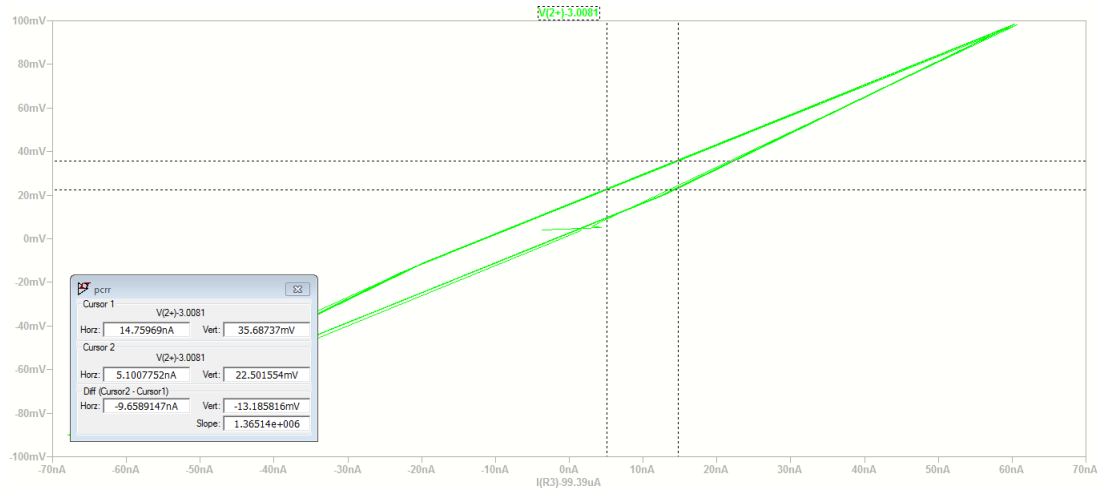


FIGURA 4.2: Estimación de R_o a través de LTSpice

4.1.2. Mediciones

Se realizó la medición utilizando el software de Waveform sobre la placa Digilent. Con el mismo se excitó al circuito de igual manera que en la simulación, alimentando el circuito con 5V e introduciendo una señal adicional de 100mV a 1kHz en la malla de salida. Luego, se hizo un promedio de 20 mediciones dando como resultado un valor de $R_o = r_{ce2} = 1.03M\Omega$.

A partir de este resultado, se puede inferir que la tensión de Early del transistor utilizado es de aproximadamente 100V. El fabricante no aporta ningún dato que permita obtener información sobre la tensión de Early en este transistor pero respecto del modelo de LTSpice difiere en 45V y esto explica la diferencia con la simulación.

4.2. Resistencia interna de la fuente

Por el Teorema de Norton, puede modelarse al circuito sin la carga como una fuente de corriente con una impedancia R_N en paralelo, siendo R_N la resistencia interna de la fuente. Un esquema circuital de esto último se puede observar a continuación.

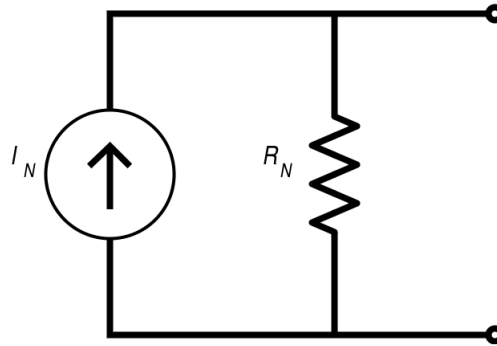


FIGURA 4.3: Equivalente de Norton para el circuito

Si ahora se coloca una resistencia de carga R_s entre los bornes del equivalente, a través de la misma circulará una corriente $I_o < I_N$. En particular, si esta hipotética carga fuera cero, la corriente que circularía por esa rama sería $I_{sc} = I_N$. Aplicando la fórmula del divisor de corriente, se tendrá la siguiente relación:

$$I_o = I_{sc} \frac{R_N}{R_s + R_N} \quad (4.1)$$

De donde se despeja R_N como:

$$R_N = \frac{R_s}{\frac{I_{sc}}{I_o} - 1} \quad (4.2)$$

4.2.1. Simulación y medición

Para simular y medir la resistencia interna de la fuente se procedió a medir la corriente de salida I_o para distintos valores de R_s , y para cada una de esas mediciones se aplicó la fórmula 4.2. En cuanto a la corriente I_{sc} , la misma fue de aproximadamente $105 \mu A$. Los resultados obtenidos se presentan a continuación.

Valor medido R_s [kΩ]	Corriente [μA]	Rout[kΩ]
46.5	104.8	1710
55.0	90.0	280.34
81.2	61.3	107.38
98.6	50.5	87.26
118.6	42.0	76.02
149.0	33.5	67.27
217.0	23.0	59.01
326.0	15.3	54.10
680.0	7.3	49.84
996.0	5.0	48.70

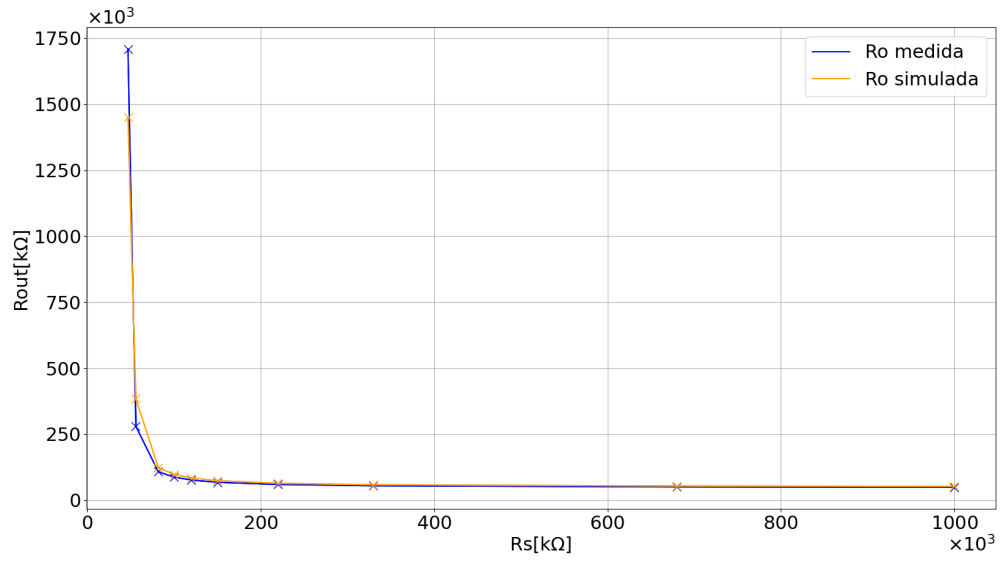


FIGURA 4.4: Resistencia de salida

Con los resultados de las mediciones se realiza una interpolación lineal el cual se observa en la fig. 4.4, obteniendo un valor medio de R_N de $83,3 k\Omega$.

5. Respuesta en frecuencia y PSRR

En esta sección se busca realizar un análisis en frecuencia de la Peak Current Source. Asimismo, se busca medir el Power Supply Rejection Ratio de esta fuente.

5.1. Respuesta en frecuencia

En un principio se buscó estudiar la respuesta en frecuencia de la corriente de salida ante pequeñas variaciones de la corriente de entrada. Partiendo de 2.16, y suponiendo una polarización de $I_{ref} = I_{C1} = 200\mu A$ en el pico e $I_{OUT} = I_{C2} = 73,4\mu A$ en la salida, se procede a encontrar la transferencia a frecuencias medias. Para hallar gm_1 y gm_2 se utilizan los valores de hfe_1 y hfe_2 medidos, y se asume una tensión $V_T = 0,0259V$ para ambos transistores. De aquí se obtiene $gm_1 = \frac{I_{ref}}{V_T} \approx 10,46 \frac{mA}{V}$ y $gm_2 \approx 3,86 \frac{mA}{V}$. Con estos datos, se estiman los hie de ambos transistores, obteniendo $hie_1 = \frac{hfe_1}{gm_1} \approx 28,69k\Omega$, y $hie_2 \approx 77,7k\Omega$. Finalmente, reemplazando en 2.16, se obtiene $\frac{I_o}{I_i} \approx -0,0042 \approx -47dB$.

Se observa que la atenuación es extremadamente grande. Esto ya se intuía, pues al estar polarizada en un entorno del pico la derivada de la corriente de salida con respecto a la de entrada era muy pequeña. Comparando con la fuente espejo, que se encontró tenía $\frac{I_o}{I_i} \approx 1$ a frecuencias medias, se observa la gran ventaja que presenta la fuente Peak: polarizándola bien, la misma se vuelve casi inmune al ruido superpuesto en las corrientes de entrada. Por otro lado, de la hoja de datos del BC337-25 se encuentra que C_μ tiene un valor típico de $15pF$ y f_T uno de $210MHz$. Sin embargo, esos dos valores se midieron en condiciones que no son en las que se encuentran los transistores en el circuito armado; sin embargo, se procede a estimar la capacidad c_π de cada transistor a través de

$$f_t = \frac{gm_i}{C + c_{\pi_i}} \quad (5.1)$$

Con estas ecuaciones, y los valores de impedancias para hie y r_{ce} calculadas en el inciso anterior, se procede a estimar el polo de altas, obteniendo $f_H \approx 655kHz$.

Realizando las simulaciones, se encuentra que el polo de alta calculado dista bastante del verdadero. Asimismo, la medición de la transferencia debió hacerse de forma indirecta, ya que la placa de Digilent es incapaz de medir atenuaciones del orden de los 47 dB o 227 veces que presenta la fuente. Para ello, partiendo de la figura 2.1 y de la ecuación 2.16, se encuentra la siguiente relación:

$$\frac{I_o}{I_i} = -\frac{V_o}{V_i} \frac{R_i}{R_L} \quad (5.2)$$

Donde R_i es la impedancia de entrada, y se calcula $R_i = \frac{hie_1(R_2 + r_{ce1})}{hie_1 + R_2 + r_{ce1} + hie_1 gm_1 r_{ce1}}$. Por lo tanto, midiendo la transferencia de tensión, y luego multiplicando cada valor por $-\frac{R_i}{R_L}$, puede hallarse el nuevo conjunto de datos que representa la ganancia de corriente. Procediendo de esa forma, se

obtiene los siguientes resultados al comparar con lo simulado:

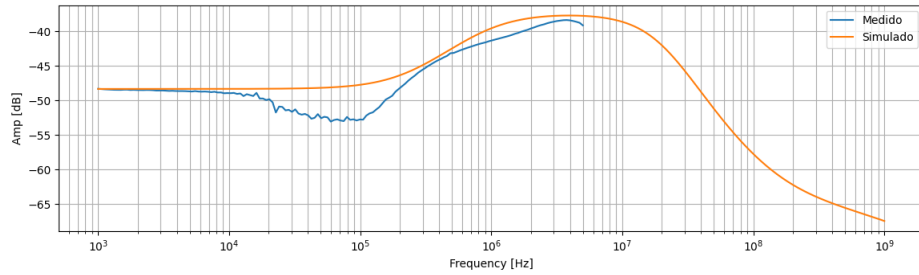


FIGURA 5.1: Comparación de la transferencia de corriente medida y simulada

Se observa que los resultados obtenidos no son óptimos. Por un lado, se encuentra el problema que la placa de Digilent sólo puede medir hasta los 10MHz , y ya a partir de los 5MHz la misma placa informa que las mediciones tienen poca precisión. Por lo tanto, no se logra 'ver' la frecuencia del polo de alta que se ve en la simulación. Asimismo, para frecuencias menores a 1MHz , hay bandas de frecuencia para las cuales no se observa la atenuación esperada de -47dB , sino una menor.

5.2. Power Supply Rejection Ratio - PSRR

Dado que no fue posible medir la respuesta en frecuencia de forma satisfactoria, se optó por estudiar otra característica de interés: el factor de rechazo a la fuente de alimentación (o PSRR por sus siglas en inglés). La misma se define como la relación entre las variaciones en la tensión de salida (la tensión del colector de Q_2 en 1.1) frente a pequeñas variaciones en la fuente de alimentación. Idealmente, se buscaría que la tensión de salida fuera inmune a cualquier ruido superpuesto en la fuente de alimentación. En particular, en el circuito armado, la misma fuente (la de la Diligent) alimenta tanto a la entrada como a la salida; por lo tanto, para estudiar el PSRR se introduce una señal de ruido sobre la fuente de alimentación con la misma Digilent, y se observa la salida.

Más formalmente, el PSRR se define como:

$$PSRR_{(dB)} = 20 \log \left(\frac{V_i}{V_o} \right) \quad (5.3)$$

Donde V_i representa la amplitud de la tensión de ruido en la fuente, y V_o la tensión producto de dicho ruido en la salida. Se observa que mientras mayor sea el PSRR, mayor será el rechazo al ruido.

5.2.1. Mediciones y simulaciones

Antes de realizar las mediciones, se simula la respuesta del PSRR al variar la frecuencia con LTSpice. Para ello se parte del circuito de la figura 5.2, donde se agrega la componente de señal sobre la fuente de alimentación.

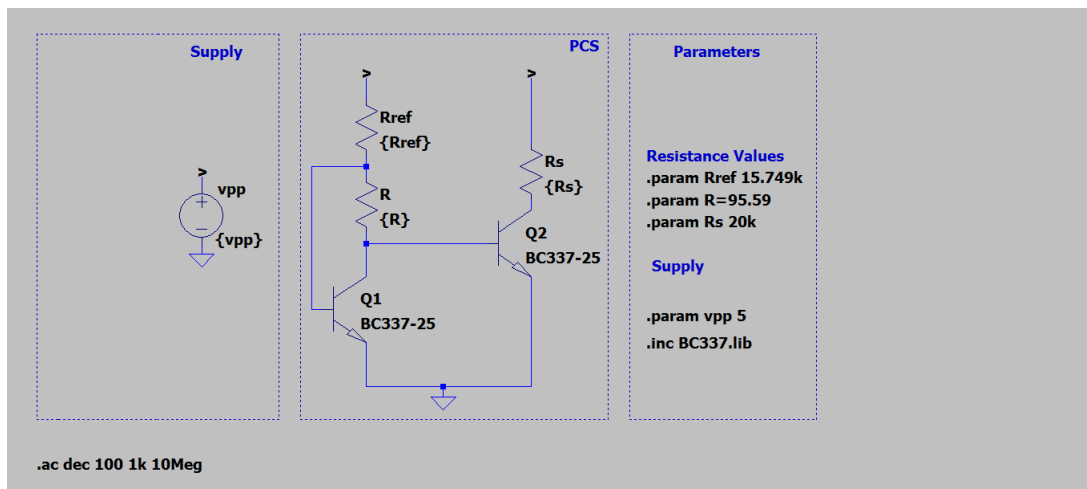


FIGURA 5.2: Circuito simulado para medición de PSRR

La simulación arroja el siguiente resultado, donde se observa que el rechazo es de prácticamente $0dB$ hasta frecuencias cercanas a $1MHz$, donde comienza a aumentar. Una observación de interés es cómo, si bien la corriente de salida es muy poco sensible a variaciones de la corriente de entrada, la tensión de salida tiene prácticamente cero rechazo al ruido de la tensión de alimentación, lo cual es una desventaja de esta fuente y debe tenerse en cuenta en el diseño de circuitos que la utilicen.

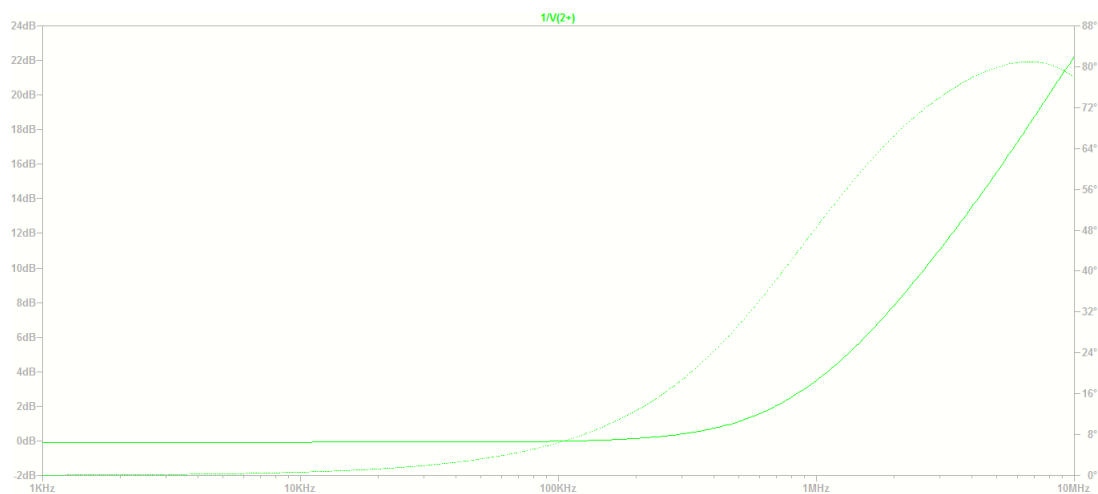


FIGURA 5.3: Transferencia de tensión de la salida frente a ruido en la entrada

A continuación se construye el circuito en la Digilent nuevamente, y se prosiguen a medir la variación del PSRR en frecuencia, usando las funcionalidades de la misma placa para introducir el ruido en la alimentación. Los resultados de esta medición, junto con una comparación con lo simulado, se presentan a continuación:

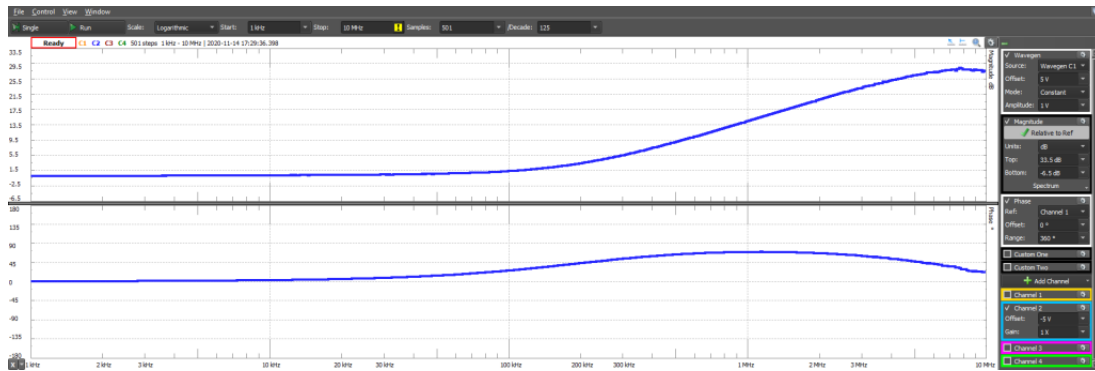


FIGURA 5.4: PSRR en función de la frecuencia medido

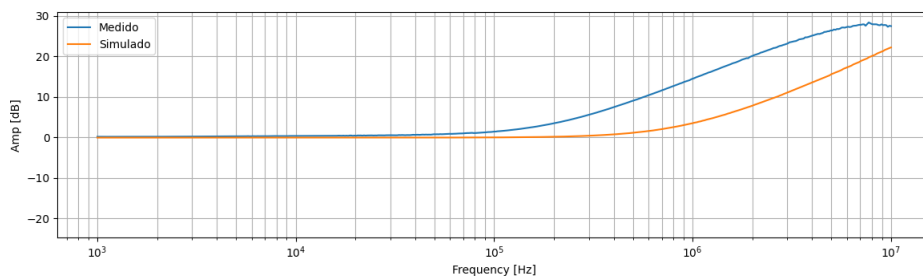


FIGURA 5.5: Comparación del PSRR medido y simulado (Magnitud)

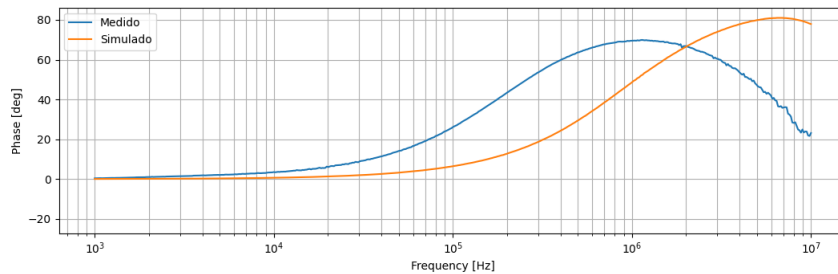


FIGURA 5.6: Comparación del PSRR medido y simulado (Phase)

Se observa una diferencia de alrededor de una década entre las frecuencias de corte de ambas respuestas. Buscando explicar esta discrepancia, se estudió la posibilidad de que la misma se deba a las capacidades parásitas propias de la placa Digilent. Para ello, se simuló la variación del PSRR con la frecuencia nuevamente, pero introduciendo un capacitor externo que simule dichas capacidades parásitas. De trabajos anteriores, se sabe que las capacidades parásitas entre riel y riel de la placa son de alrededor de 35pF . Introduciendo este capacitor en el modelo se obtiene el circuito de la figura 5.7.

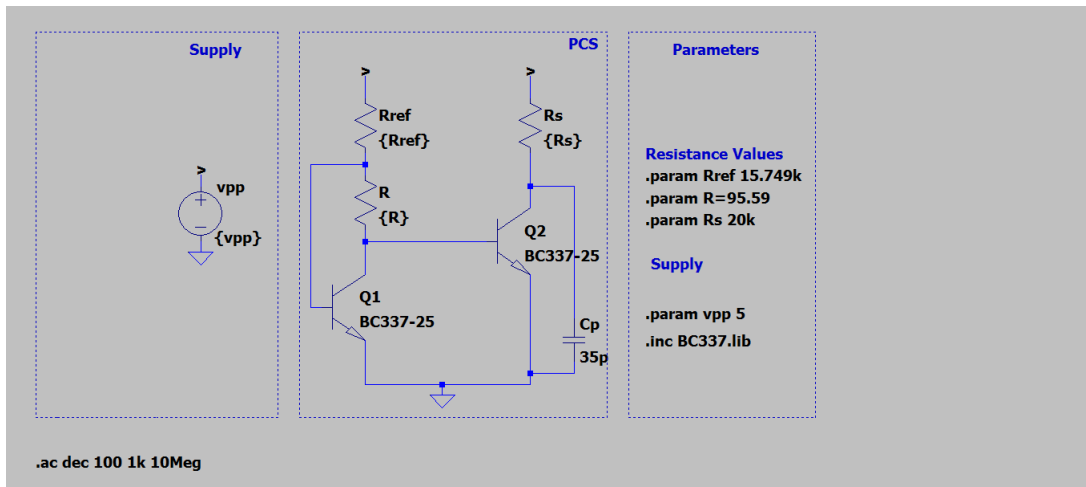


FIGURA 5.7: Circuito de LTSpice para medición de PSRR con capacidades parásitas de la placa

Utilizando los datos de la medición anterior, se grafican junto con los datos de la nueva simulación, obteniendo los siguientes resultados:

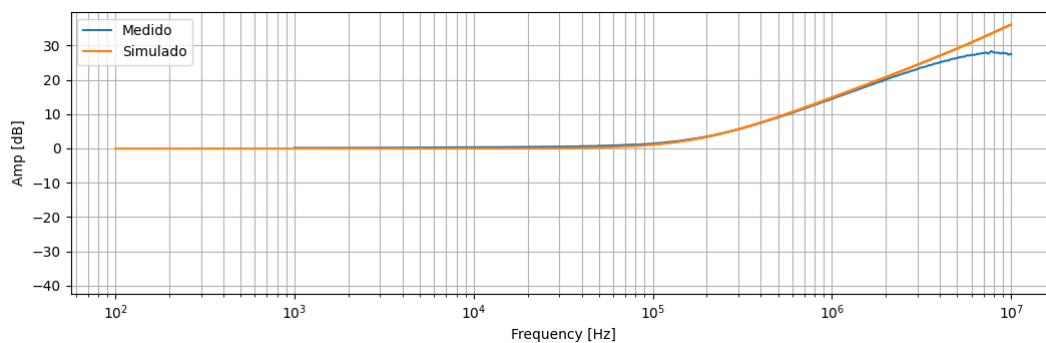


FIGURA 5.8: Comparación del PSRR medido y simulado con capacidades parásitas - magnitud

Se observa cómo ahora las respuestas son mucho más similares, en prácticamente todo el rango de frecuencias medidos. Es también muy importante mencionar que el límite de medición de la placa Digilent es de 10MHz , y ya a partir de los 5MHz la misma placa informa que las mediciones pueden estar perdiendo precisión; ésta es muy posiblemente la razón por la cual se observa ese decaimiento en la curva medida cerca de esa frecuencia. Más allá de eso, los resultados obtenidos permiten confirmar la suposición de que eran las capacidades parásitas de la placa las que causaban las discrepancias entre las simulaciones y mediciones anteriores.

6. Fuente Wyatt

Finalmente, se estudia una modificación de la Peaking Current Source que permite ampliar el rango para el cual la corriente de salida es poco sensible a las variaciones en la corriente de entrada. La fuente recibe el nombre de Fuente Wyatt, en honor a su inventor Michael Wyatt; también se la conoce como Cascade Peaking Current Source, porque para armar la misma se conectan dos fuentes Peaking en cascada [2].

6.1. Análisis teórico

El análisis teórico es muy similar al de una fuente Peaking individual. Como se observa en la figura 6.1, la fuente se construye conectando en cascada una primer fuente Peaking con transistores NPN con una segunda fuente Peaking hecha con transistores PNP. Esta segunda toma la corriente de salida de la primera (que como se vio en la primer sección es e^{-1} veces la corriente de referencia, si está polarizada en el pico) como corriente de entrada, y a su salida da una corriente e^{-1} veces ésta (con la segunda también polarizada en el pico). De esta forma se obtiene la primer característica de esta fuente: permite obtener corrientes todavía más bajas que una fuente Peaking sola.

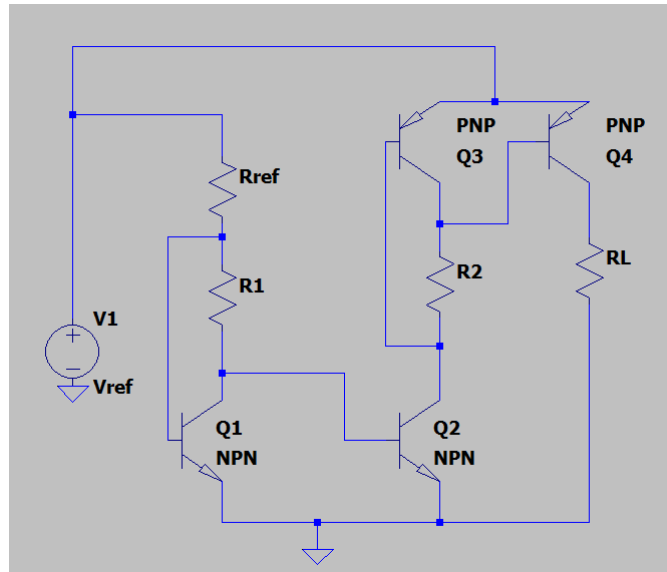


FIGURA 6.1: Wyatt Current Source

En segundo lugar, procediendo de la misma forma que en el análisis teórica de la fuente individual, y suponiendo nuevamente que todos los transistores están matcheados, se obtiene la siguiente relación entre la corriente de salida (la del colector de Q_4) y la de entrada (la que atraviesa R_{ref})

$$I_{OUT} = I_{ref} e^{\left(-\frac{I_{ref}}{V_T}\right) \cdot \left(R_1 + R_2 e^{-\frac{R_1 I_{ref}}{V_T}}\right)} \quad (6.1)$$

Derivando e igualando a cero, se encuentra que para que la salida esté en el pico del gráfico, $R_1 = \frac{V_T}{I_{ref}}$, y $R_2 = \frac{V_T}{I_{C2}}$.

6.2. Simulaciones

Simulando la fuente en LTSpice, se procede a comparar la corriente en el colector Q_2 , que representaría la salida de la primer fuente Peak, con la del colector Q_4 , que sería la de salida de la fuente Wyatt.

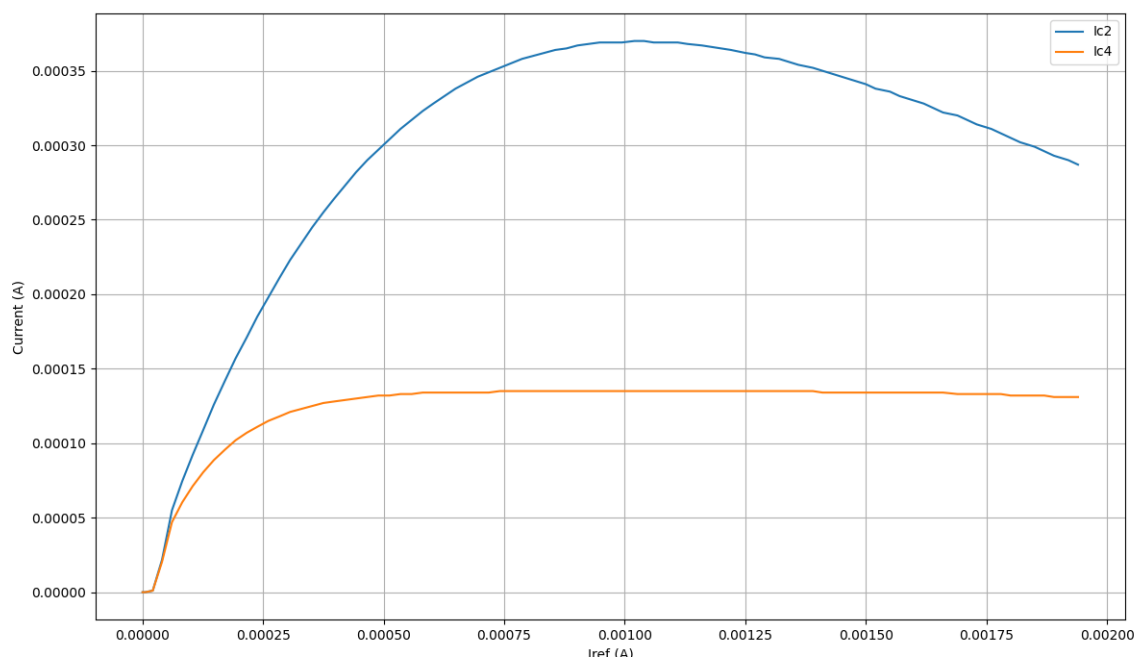


FIGURA 6.2: Comparación de corrientes en Fuente Wyatt

Se observa las dos características antes mencionadas: la corriente de salida es todavía menor a la de salida de una única fuente, y la misma es estable en un rango mucho mayor de variaciones en la referencia. En particular, la salida de la fuente Wyatt permanece estable ante variaciones de más de 5V en la fuente de alimentación, de donde en cuanto a inmunidad ante cualquier posible ruido en la corriente de referencia, esta fuente supera ampliamente a la fuente Peak individual, y para aplicaciones en las que la fuente de referencia pudiera tener ruido superpuesto importante, ésta se preferiría.

6.2.1. Respuesta en frecuencia

Finalmente, se estudia la respuesta en frecuencia de la fuente Wyatt. Dado que el rango para el cual la corriente de sensibildad permanece invariante frente a las varaciones en la corriente de entrada aumentó considerablemente con respecto a la fuente Peaking normal, al polarizarse en el pico se espera la transferencia de corriente sea todavía menor. Partiendo del modelo de LTSpice, se simula la respuesta en frecuencia de ambas fuentes. Los resultados se presentan a continuación.

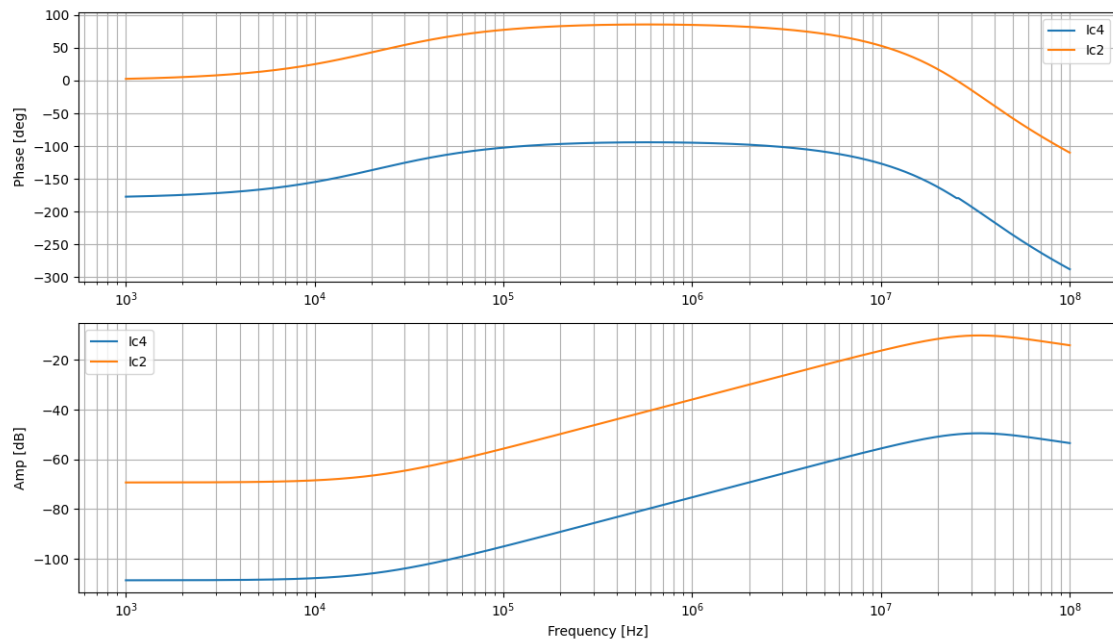


FIGURA 6.3: Respuesta en frecuencia

Se nota cómo en efecto la atenuación en el colector de Q_4 , que representa la salida del circuito, es mayor para todo el rango de frecuencias a la del colector de Q_2 , que representa la salida de una fuente Peak individual, llegando a ser mayor a los 100dB para frecuencias bajas. Se concluye que la fuente Wyatt presenta un rechazo al ruido en la entrada todavía mayor que la fuente Peak normal.

Dado que no se logró medir en la sección anterior la respuesta para atenuaciones de 47dB con la Digilent, y que aquí se tienen atenuaciones de más del doble de eso, se decidió no incluir mediciones en esta sección del informe.

7. Conclusiones finales

El objetivo de la presente sección es, por un lado, hacer una breve resumen de los resultados más importantes obtenidos a lo largo del trabajo, y por otro, hacer mención de diversos puntos que los autores creen podrían mejorarse en trabajos futuros.

En la primera parte, se pudo comprobar la forma de la curva de corriente de salida ante variaciones de la corriente de entrada, observando el pico que le da su nombre a la fuente. Se comprobó cómo en regiones alrededor del pico las variaciones son muy pequeñas, y se comparó su funcionamiento con el de la fuente espejo. Como primer punto para mejorar en trabajos futuros, se recuerda que en el armado de la fuente no se utilizaron transistores matcheados totalmente. Si bien se midió el hfe y el V_{BE} para varios transistores y se eligieron los que presentaban las características más similares, idealmente trabajar con un array de transistores matcheados permitiría obtener resultados aún mejores. También, se recuerda que en el diseño de esta experiencia se partió de querer un valor de $100\mu A$ a la salida. Este punto de partida no resulta el más óptimo por varias razones: en primer lugar, el mismo implica que tanto el valor de la resistencia de referencia como de la tensión de alimentación requeridos deberán ser aproximados, ya que los valores 'teóricos' no son nominales. Si bien el error introducido es menor al 1 %, el mismo sumado a los errores de las tolerancias de los componentes y de la fuente pueden ocasionar que el pico, que resulta sensible a esos dos parámetros, tenga un cambio de posición apreciable. Dicho cambio se observó al comparar la simulación con la medición. En trabajos futuros, se sugiere partir de una tensión de alimentación y una resistencia de referencia de valor nominal para lograr la corriente de entrada deseada.

En lo concerniente a la impedancia de salida incremental, se propuso una forma de medición a través de la introducción de una pequeña señal senoidal en la malla de salida y la estimación de la impedancia como un cociente incremental entre las variaciones incrementales de tensión y de corriente. Las discrepancias obtenidas con la simulación se explican en el hecho de que la tensión de Early del transistor usado en el armado muy posiblemente no era igual a la del modelo de LTSpice. Una forma de verificar esto hubiese sido volver a realizar la simulación, modificando los parámetros del modelo para tener una tensión de Early de aproximadamente $100V$, que es la que se calcula a través de las mediciones hechas. Por otro lado, se buscó medir la resistencia interna estática de la fuente basándose en el equivalente de Norton del circuito. Con las mediciones se estimó un valor de resistencia interna de $83k\Omega$, considerablemente menor a la impedancia de salida dinámica. Luego, debe considerarse este valor al conectar una carga en la fuente si se utiliza a la misma en alguna aplicación. Como punto de mejora en esta parte, se podría buscar alguna forma de contrarrestar las mediciones de resistencia interna con simulaciones o cálculos teóricos.

La sección de respuesta en frecuencia es sobre la que más se puede trabajar a futuro, pues es la que presentó mayores errores. En el análisis teórico se pudo comprobar en forma matemática la gran inmunidad de la corriente de salida frente a variaciones de la entrada, siempre y cuando la misma esté polarizada en un entorno del pico. Se estimó la atenuación a frecuencias bajas en

$-47dB$. Este gran valor de atenuación, sin embargo, dificultó la realización de las mediciones. Se intentó medir la transferencia de corriente indirectamente, a través de la ganancia de tensión y la impedancia de entrada calculada, sin embargo, si bien a muy bajas frecuencias los resultados coincidieron con la simulación, para frecuencias medias y altas las discrepancias eran significativas. Esto, sumado al hecho de que a partir de $5MHz$ las mediciones del Digilent pierden precisión, y que el máximo de frecuencia que mide es $10MHz$, dificultaron aún más la medición. La estimación del polo de alta también arrojó resultados insatisfactorios: se estimó al mismo en un valor mucho menor al simulado. La razón principal de esta diferencia posiblemente se deba a una estimación incorrecta de las capacidades C y C_{μ} ; las mismas se tomaron de la hoja de datos, pero al ser distintas las condiciones de operación frente a las de medición, el valor de las mismas posiblemente no era representativo de la fuente Peak. Lo correcto sería intentar medir las mismas en el circuito propio.

En la sección del PSRR se obtuvieron resultados satisfactorios. Se observó cómo la fuente no tiene un buen rechazo al ruido de la fuente de alimentación. En un principio, la simulación y las mediciones arrojaron resultados muy distintos. Se intuyó que las diferencias podían deberse a las capacidades parásitas de la Digilent, y tras introducir un modelo de dichas capacidades en Spice, se logró una gran correspondencia entre medición y simulación y teoría.

Finalmente, el estudio de la fuente Wyatt permitió observar cómo se pueden juntar dos fuentes Peak en cascada para lograr corrientes menores y aumentar la región en la que la corriente de salida permanece insensible a las variaciones de la entrada. En esta sección sólo se hizo el desarrollo teórico y la simulación, de donde para trabajos futuros podría construirse la fuente y comparar los resultados con los de la fuente Peak individual.

Referencias

- [1] A. Paul Brokaw. *Analog Circuit Designs - Ch. 16: Building Blocks for the linear IC Designer*. Elsevier, 1998. ISBN: 978-0-7506-7062-3.
- [2] Linden T. Harrison. *Current Sources and Voltage Reference*. Elsevier, 2005. ISBN: 978-0-7506-7752-3.
- [3] Texas Instruments. [*AN-222 Super Matched Bipolar Transistor Pair Sets New Standards for Drift and Noise*](#). 2009.
- [4] Gray, Hurst, Lewis, Meyer. *Analysis and Design of Analog Integrated Circuits*. John Wiley Sons Inc., 2009. ISBN: 978-0470245996.