

# Trabajo Práctico Número 2

## Amplificadores Operacionales Efectos en DC y AC

**Grupo 5**

**AUTORES:**

Franco SCAPOLLA (58465)  
Franco MORICONI (58495)  
Carola PEDROSA (59059)  
Federico TONDI (59341)  
Alan VEKSELMAN (59378)

**PROFESORES:**

Daniel JACOBY  
Carlos BELAUSTEGUI GOITIA

## Contenido

<b>1. Introducción</b>	<b>3</b>
1.1. Caracterización de amplificadores operacionales . . . . .	3
<b>2. Respuesta en frecuencia</b>	<b>3</b>
2.1. Cálculo Teórico . . . . .	3
2.2. Simulación . . . . .	5
2.3. Medición experimental . . . . .	6
<b>3. Impedancia de entrada</b>	<b>7</b>
3.1. Cálculo teórico . . . . .	7
3.2. Simulación . . . . .	7
<b>4. Influencia del GBP</b>	<b>8</b>
<b>5. Comparación de resultados</b>	<b>9</b>
<b>6. Mejoras para el circuito</b>	<b>9</b>
<b>7. Medición de bias</b>	<b>10</b>
7.1. Análisis teórico . . . . .	10
7.2. Análisis de estabilidad del circuito de medición . . . . .	13
7.3. Circuito de compensación externo . . . . .	14
7.4. Mediciones . . . . .	14
<b>8. Circuitos integradores y derivadores</b>	<b>17</b>
8.1. Cálculo de transferencia . . . . .	17
8.1.1. Circuito integrador . . . . .	17
8.1.2. Circuito derivador . . . . .	19
8.2. Impedancia de entrada . . . . .	21
8.2.1. Circuito integrador . . . . .	21
8.2.2. Circuito derivador . . . . .	22
8.3. Respuesta en frecuencia . . . . .	22
8.4. Salida a entrada cuadrada y triangular . . . . .	23
8.4.1. Simulación . . . . .	23
8.4.2. Mediciones . . . . .	26
8.5. Limitaciones del integrador y derivador a alta y baja frecuencia . . . . .	29
8.6. Resistencia de compensación . . . . .	32
8.6.1. Compensación del integrador . . . . .	33
<b>9. Circuito de aplicación</b>	<b>36</b>
9.1. Diseño PCB . . . . .	38

## 1. Introducción

### 1.1. Caracterización de amplificadores operacionales

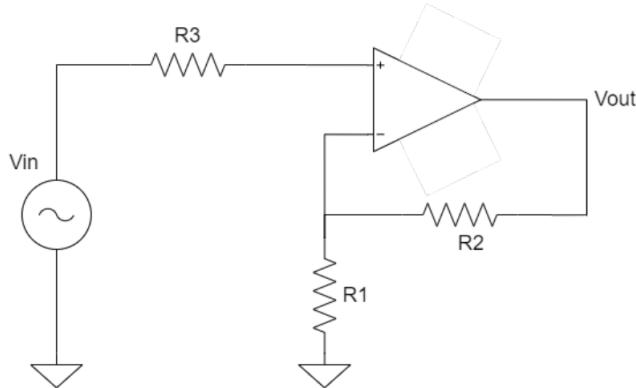


FIGURA 1.1: Circuito no inversor

	$R_1$	$R_2$	$R_3$	Opamp
Caso 1	1k $\Omega$	82k $\Omega$	220k $\Omega$	LM833
Caso 2	1k $\Omega$	82k $\Omega$	220k $\Omega$	NE5534

FIGURA 1.2: Datos de componentes

## 2. Respuesta en frecuencia

### 2.1. Cálculo Teórico

Para el análisis teórico del circuito, se toma una ganancia dependiente de la frecuencia, (con una dependencia análoga a la de un filtro pasabajos). Con esta consideración, resulta:

$$\frac{V_{out}}{V_{in}} = \frac{A_o(R_1 + R_2)}{(1 + \frac{s}{w_b})(R_1 + R_2) + A_o R_1} \quad (2.1)$$

De la hoja de datos del fabricante se obtiene el valor de  $A_o = 110dB \cong 316228$  (veces). Asimismo, de la hoja de datos también se obtiene el GBP que es 16MHz. Con estos datos, resulta:

$$w_b = \frac{GBP2\pi}{A_{vol}} \quad (2.2)$$

Si se grafica la expresión 2.1 con estas consideraciones resulta:

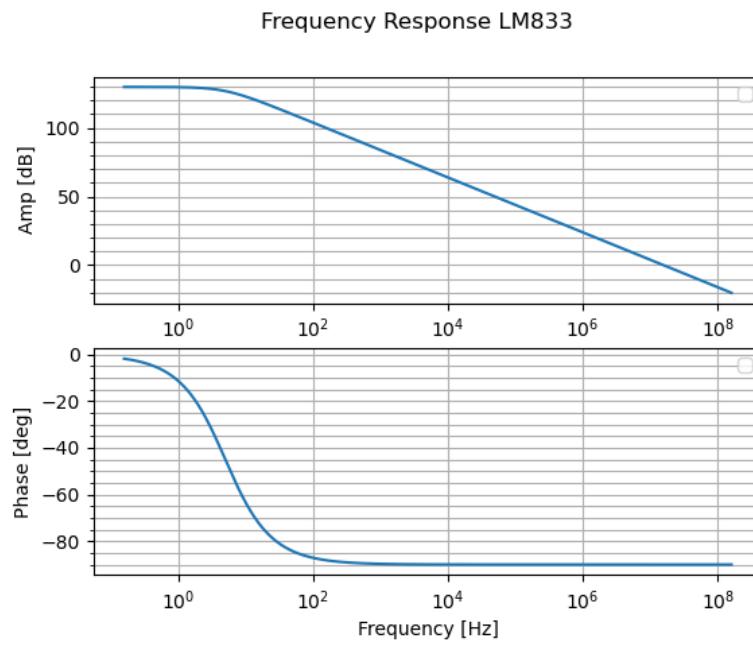


FIGURA 2.1: Ganancia teórica LM833

Análogamente, para el NE5534, se obtiene de la hoja de datos  $A_o = 10^5$ . Si se grafica la ganancia para este caso resulta:

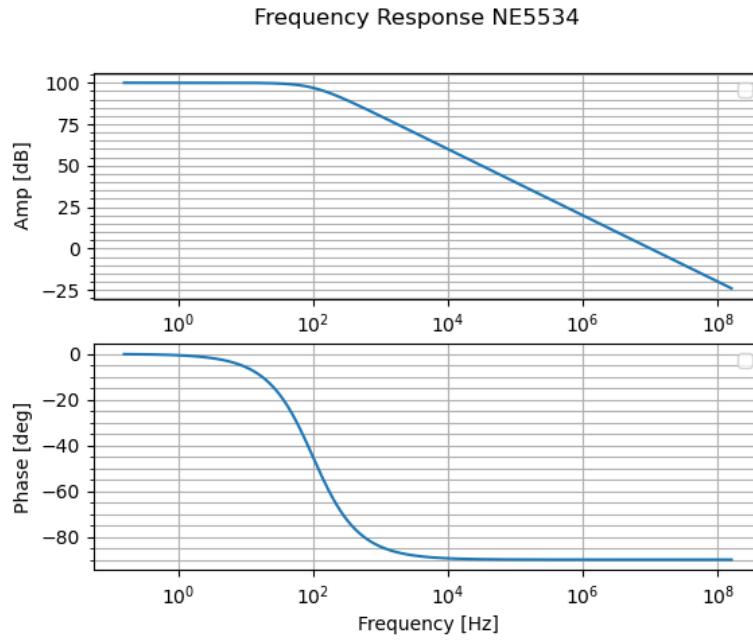


FIGURA 2.2: Ganancia teórica NE5534

## 2.2. Simulación

Para buscar la respuesta en frecuencia del opamp LM833 teórica, se calculó  $\frac{V_O}{V_{in}}$  dando como resultado:

$$\frac{V_O}{V_{in}} = \frac{R_1 + R_2}{R_1} = 83 \quad (2.3)$$

Se simula el circuito en LTSpice con el opamp LM833 y se obtuvo el siguiente diagrama de Bode:

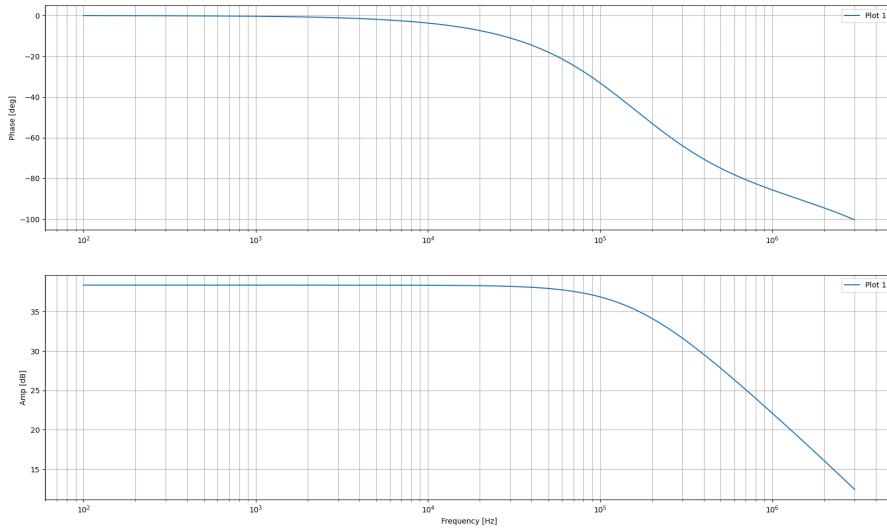


FIGURA 2.3: Diagrama de Bode simulado

Donde se puede ver que a frecuencias bajas la ganancia es de aproximadamente 38. La frecuencia de corte (frecuencia a la cual la ganancia es de aproximadamente 35dB) es alrededor de 400KHz.

Para el caso del opamp NE5534 se obtiene el siguiente diagrama de Bode:

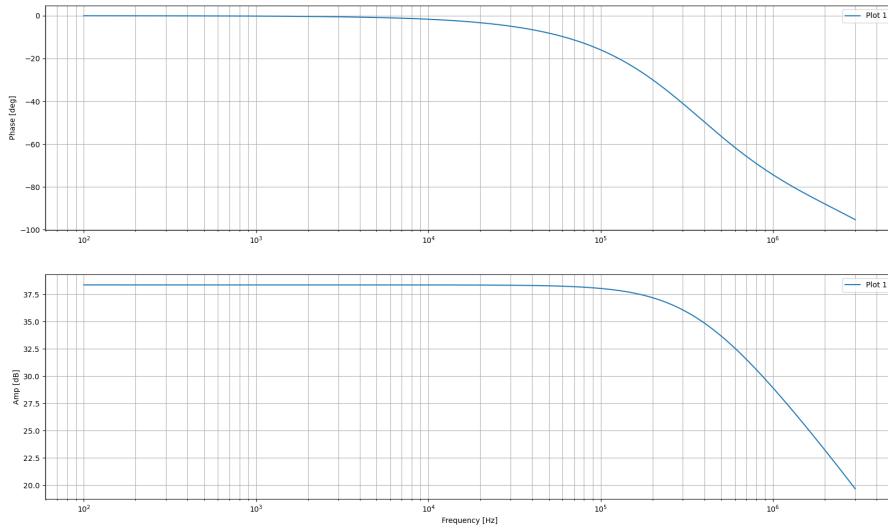


FIGURA 2.4: Diagrama de Bode simulado

Se puede de la figura 2.4 que la frecuencia de corte es de aproximadamente 400kHz, que es cuando la ganancia ronda los 35 dB.

### 2.3. Medición experimental

Se armó el circuito de la figura 1.1 en la placa Digilent como se ve a continuación:

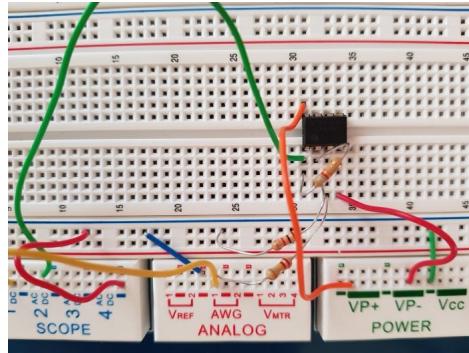


FIGURA 2.5: Circuito armado en la placa Digilent

Para el caso del opamp LM833, tomando las mediciones usando el software Waveforms, se obtuvieron los siguientes resultados:

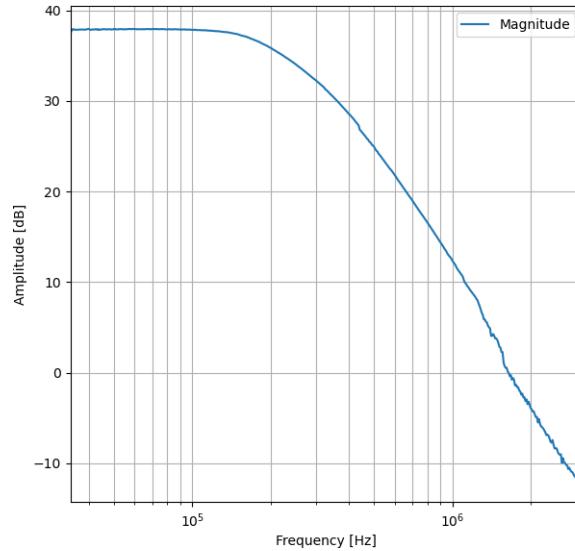


FIGURA 2.6: Respuesta en frecuencia (amplitud)

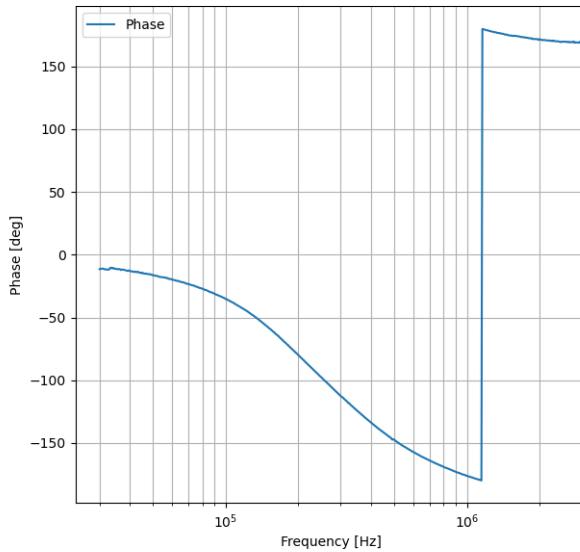


FIGURA 2.7: Respuesta en frecuencia (fase)

Se puede ver en la figura 2.6 que la frecuencia de corte es de aproximadamente 225KHz.

### 3. Impedancia de entrada

#### 3.1. Cálculo teórico

Dado que para el análisis de la transferencia se asumió que  $V^+ = V_{in}$ , esto es equivalente a decir que la corriente que pasa por la resistencia  $R_3$  es nula. Por lo tanto, al intentar calcular la impedancia de entrada de manera teórica, se encuentra que ésta tendería a infinito. En las figuras 3.1 y 3.2 se puede verificar este resultado a través de las simulaciones en LTSpice, donde los valores obtenidos para dicha impedancia son del orden de varios  $M\Omega$ .

#### 3.2. Simulación

Si se simula la impedancia de entrada en LTSpice, esta resulta:

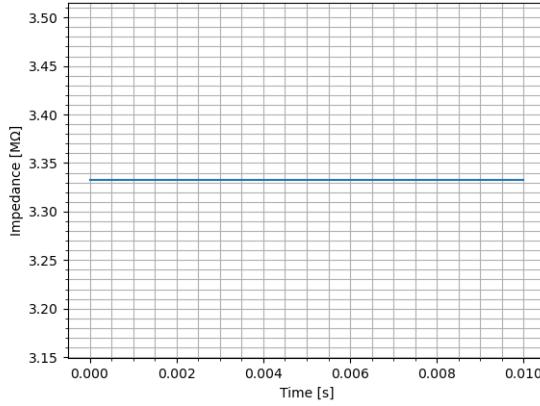


FIGURA 3.1: Impedancia de entrada LM833 simulada

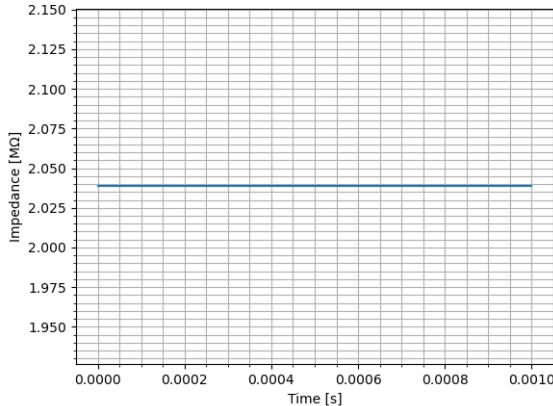


FIGURA 3.2: Impedancia de entrada NE5534 simulada

Se puede ver que para ambos casos, la impedancia de entrada toma un valor de un orden de magnitud de los mega ohms. Esto se debe a que la corriente que circula por la fuente  $V_{in}$  es un pequeña (casi despreciable) lo que resulta en un valor de impedancia de entrada elevado. De hecho, si se simula la corriente que pasa por la fuente de corriente en LTSpice, esta da un valor muy cercano a 0 A.

#### 4. Influencia del GBP

El GBP del opamp afecta a la frecuencia de corte según la siguiente relación:

$$A_{vol} \cdot f_b = GBP = f_t \quad (4.1)$$

De esta forma, se ve que si el GBP aumenta, luego la frecuencia de corte también aumenta. Por eso, se busca usar el opamp en una frecuencia menor a la de corte, dado que a mayores frecuencias

se pierde la ganancia.

Cabe destacar que la mayoría de los opamps que se usan hoy en día tienen un capacitor de compensación interna, cuyo propósito es estabilizar la respuesta del opamp en alta frecuencia y de esa forma evitar tener múltiples frecuencias de corte. De esta manera, se puede evitar tener una respuesta en frecuencia como se ve a continuación:

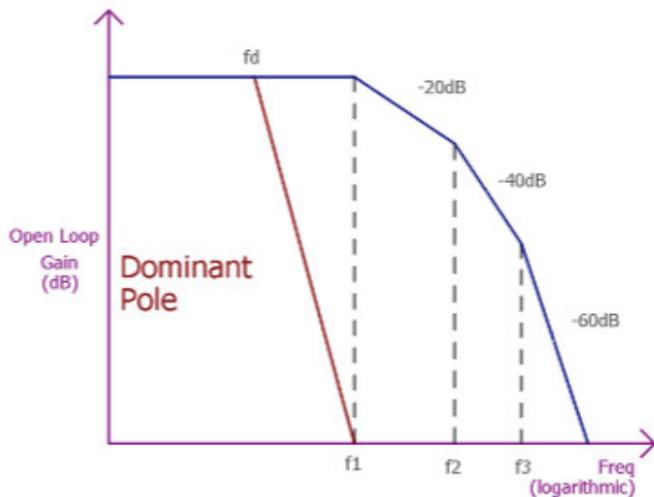


FIGURA 4.1: Diagrama de Bode de un opamp sin capacitor de compensación

## 5. Comparación de resultados

En primer lugar, cabe destacar que una de las principales diferencias observadas entre las mediciones tomadas con el LM833 y el NE5534 se ve en la forma de la curva del diagrama de amplitud de Bode, dado que en el segundo caso esta presenta un trazo más continuo debido a que este opamp posee capacitores de compensación interna, lo cual estabiliza la respuesta en frecuencia para frecuencias elevadas.

En segundo lugar, se puede ver que los valores obtenidos de ancho de banda difieren considerablemente en cada caso. Teóricamente, este ancho de banda debería ser de aproximadamente 181 kHz y

## 6. Mejoras para el circuito

Una posible mejora para el circuito es mediante la utilización de opamps con capacitores de compensación y conectándolos como se ve a continuación:

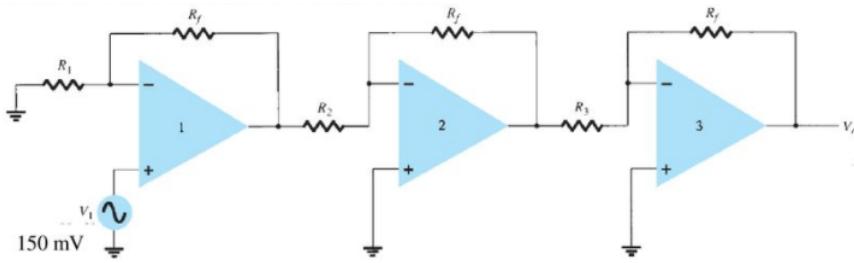


FIGURA 6.1: Multiple Stages of identical opamp

El objetivo de esta configuración es subir el bandwidth del opamp pero manteniendo la misma ganancia. En este caso:

$$f'_{CL} = f_C \sqrt{2^{\frac{1}{n}} - 1} \quad (6.1)$$

De esta forma se permite trabajar en un rango más amplio de frecuencias manteniendo la ganancia del opamp.

Asimismo, también conviene usar un opamp que tenga el slew rate lo más grande posible de modo de maximizar la tasa a la que el output puede cambiar de valor. Sin embargo, en la realidad esto no es una tarea sencilla dado que la mayoría de los opamps tienen un capacitor de compensación interna para mejorar la estabilidad en altas frecuencias. La tensión de este capacitor es lo que se amplifica a la salida, y por eso el slew rate depende de qué tan rápido se pueda cargar y descargar este capacitor de compensación interna, dado que:

$$SR = \frac{dV_C}{dt}_{max} \quad (6.2)$$

Asimismo, también si se quiere mejorar la ganancia se debe maximizar la función 2.3 disminuyendo  $R_1$  o aumentando  $R_2$ .

## 7. Medición de bias

### 7.1. Análisis teórico

Todo amplificador operacional real posee características que lo alejan de consideraciones ideales, entre ellas, las tensiones y corrientes de offset. La tensión de offset  $V_{io}$  se agrega en el pin no-inversor como una fuente continua de tensión mientras que las corrientes de offset  $I_b^+$  e  $I_b^-$  están presentes en ambas entradas como fuentes de corriente. A continuación se busca obtener los valores de continua mencionados.

Considerando el circuito de la figura 7.1 junto con los respectivos valores de los componentes indicados en la tabla 7.1, se pueden realizar distintos análisis según las llaves  $SW1$  y  $SW2$  estén abiertas o cerradas. Adicional a los valores mencionados, se consideraron dos casos utilizando dos

operacionales distintos, un LF356 y un TL081.

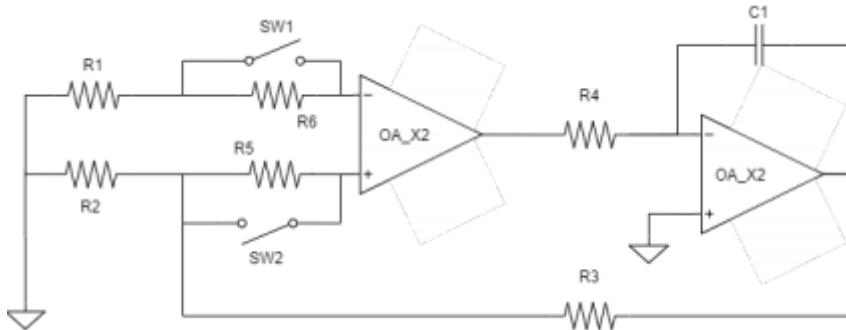


FIGURA 7.1: Circuito de medición de corrientes y tensión de offset

$R_1$	$R_2$	$R_3$	$R_4$	$R_5$	$R_6$	$C_1$
10Ω	10Ω	3KΩ	100KΩ	100KΩ	100KΩ	1μF

TABLA 7.1: Tabla de valores de componentes pasivos del circuito

En primer lugar, se realiza un breve análisis del circuito. El primer operacional, designado con OA\_X2, es lo que se conoce como 'Device Under Test', y es el operacional cuyas características son medidas. Es decir, la tensión de offset y las corrientes de Bias que se medirán corresponderán a este primer operacional. El segundo amplificador, designado con OA\_X, se encarga de invertir la entrada y filtrar el ruido del sistema. Esto es de vital importancia ya que las tensiones que se quieren medir están en el orden de los  $mV$ , de donde son comparables frente a los niveles del ruido (y en particular considerando que las mediciones se realizarán sobre el protoboard de Digilent). Al ser el ruido más significativo el generado por las líneas eléctricas, con frecuencia de 50Hz, se utiliza un capacitor bastante grande ( $1\mu F$ ), de modo que la frecuencia de corte del pasa-bajos construido con el segundo operacional sea de:

$$f_0 = \frac{1}{R_4 C} = 1.59\text{Hz} \quad (7.1)$$

De donde la mayor parte del ruido resulta atenuada en el filtro del segundo operacional

El primer paso fue considerar ambas llaves cerradas. Debido al bajo valor de la resistencia  $R_1$  la caída de tensión entre sus bornes es despreciable, por lo que el potencial en la pata inversora del primer amplificador  $V_1^-$  es cero. Además, se puede observar que la corriente que circula por  $R_2$  y  $R_3$  es la misma ya que se asume que las corrientes de offset son muy bajas comparadas con las que circulan por las resistencias, por lo que el potencial en el nodo de unión de dichas resistencias es:

$$V^{+*} = V_o \frac{R_2}{R_2 + R_3} \quad (7.2)$$

Siendo  $V_o$  la salida del circuito.

Por otro lado las ecuaciones propias de ambos operacionales están descriptas por:

$$V_{o1} = A_{o1}(V_1^+ - V_1^-) = A_{o1}V_1^+ \quad (7.3)$$

$$V_1^+ = V^{+*} + V_{io} \quad (7.4)$$

$$V_{o2} = V_o = A_{o2}(V_2^+ - V_2^-) = -A_{o2}V_2^- \quad (7.5)$$

En la ecuación 7.4 se aprecia el efecto de la tensión de offset sobre el circuito. Reemplazando en las tres ecuaciones anteriores y asumiendo que el producto  $A_{o1}A_{o2} \gg 1$  se llega a despejar el valor de la tensión de continua requerida.

$$V_{io} = -\frac{R_2}{R_2 + R_3}V_o \quad (7.6)$$

El siguiente análisis consistió en cerrar la llave  $SW_2$ , dejando  $SW_1$  abierta. En este escenario, gracias al alto valor de la resistencia  $R_6$  la caída de tensión entre tierra y  $V_1^-$  ya no será cero, producto de la fuente de corriente  $I_b^-$ . No obstante las ecuaciones 7.2 y 7.4 también aplican a este desarrollo. A continuación se agrega el valor de  $V_1^-$  y se reemplaza en las ecuaciones, con el mismo supuesto de las ganancias de los operacionales a lazo abierto.

$$V_1^+ = I_b^-(R_1 + R_6) \quad (7.7)$$

$$I_b^- = \frac{\frac{R_2}{R_2 + R_3}V_o + V_{io}}{R_1 + R_6} \quad (7.8)$$

A continuación se cerró la llave  $SW_1$  y se abrió la llave  $SW_2$ . De esta forma se produce un efecto opuesto al caso anterior: la caída de tensión debido a  $I_b^-$  sobre la resistencia de  $10\Omega$  es despreciable, mientras que la caída a través de  $R_5$  debido a  $I_b^+$  no lo es. Como la resistencia  $R_2$  es mucho menor a  $R_5$ , se puede suponer que la corriente a través de ella será considerablemente mayor a  $I_b^+$ , de donde es posible escribir la siguiente ecuación:

$$V^+ = V_{o2} \frac{R_2}{R_2 + R_3} + I_b^+ R_5 + V_{io} \quad (7.9)$$

Donde  $V^+$  es la tensión en la entrada no inversora del primer operacional.

Desarrollando de forma muy similar al caso anterior se obtiene

$$I_b^+ = \frac{-V_{o2} \frac{R_2}{R_2 + R_3} - V_{io}}{R_5} \quad (7.10)$$

## 7.2. Análisis de estabilidad del circuito de medición

A continuación se estudia la estabilidad del circuito de medición. En primer lugar se estudia el amplificador designado como OA\_X en la figura 7.1. Notamos que se trata de un amplificador en configuración integrador o filtro pasa-bajos. Para hallar su transferencia partimos de las ecuaciones:

$$\left\{ \begin{array}{l} V_{out} = A_{voI}(V^+ - V^-) = -A_{voI}V^- \\ I_4 = -I_1 \\ V^- = V_{in} - I_4 R_4 \\ V^- = V_{out} - I_1 \frac{1}{sC_1} \end{array} \right. \quad (7.11)$$

Donde  $V_{out}$  es la tensión a la salida del amplificador,  $I_4$  es la corriente a través de la resistencia  $R_4$ ,  $I_1$  es la corriente a través del capacitor  $C_1$ ,  $V_{in}$  es la tensión antes de la resistencia  $R_4$ ,  $V^-$  es la tensión en la terminal inversora del amplificador.

A partir de estas ecuaciones se puede hallar la transferencia del sistema como

$$H(s) = \frac{V_{out}}{V_{in}} = \frac{-A_{voI} \frac{1}{C_1 R_4 (1 + A_{voI})}}{s + \frac{1}{C_1 R_4 (1 + A_{voI})}} \quad (7.12)$$

Se observa que el único polo del sistema está a la izquierda del eje imaginario del plano complejo: esto se traduce en que el sistema efectivamente es estable.

Consideremos ahora el mismo amplificador pero con las terminales inversora y no inversora intercambiadas. Partiendo de las mismas ecuaciones que antes, pero reemplazando  $V^-$  por  $V^+$  y haciendo  $V^- = 0$  y  $V_{out} = A_{voI}V^+$ , se obtiene la transferencia:

$$H(s) = \frac{V_{out}}{V_{in}} = \frac{-A_{voI} \frac{1}{C_1 R_4 (A_{voI} - 1)}}{s - \frac{1}{C_1 R_4 (A_{voI} - 1)}} \quad (7.13)$$

En este caso el polo del sistema está a la derecha del eje imaginario del plano complejo, de donde el sistema no es estable con esta configuración.

Para el amplificador OA\_X2, se asume que tanto las corrientes de Bias como la tensión de offset son constantes, de donde en principio no afectarán a la estabilidad de ese sistema. Si se invierte esta primera etapa, pero no la segunda, el sistema final quedaría realimentado positivamente, de donde no sería estable.

### 7.3. Circuito de compensación externo

Como se observa en los resultados de las mediciones anteriores, aún con ambas entradas,  $V^-$  y  $V^+$ , tal que la diferencia sea  $V^+ - V^- = 0$ , la tensión de salida del operacional no es cero. Siendo que el operacional es un dispositivo que amplifica diferencias entre tensiones, es de suma importancia calibrar o compensar estos errores provocados por los efectos internos, ya sea tensión de offset o corriente de Bias. En esta sección se estudia uno de estos posibles circuitos de compensación para un amplificador conectado en configuración inversora.

A continuación se presenta un posible diseño para un inversor con compensación de tensión de offset externa.

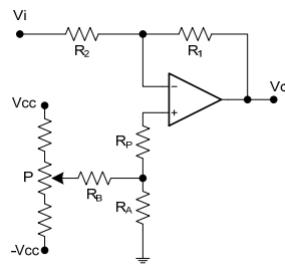
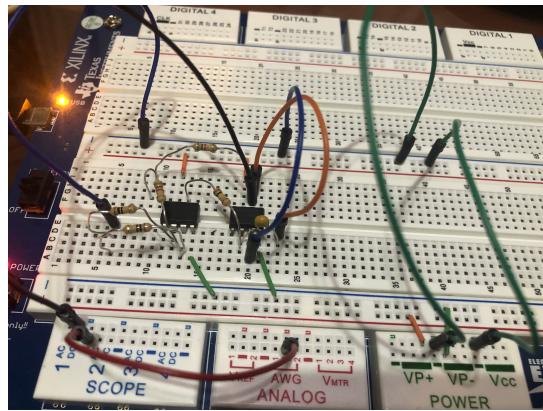
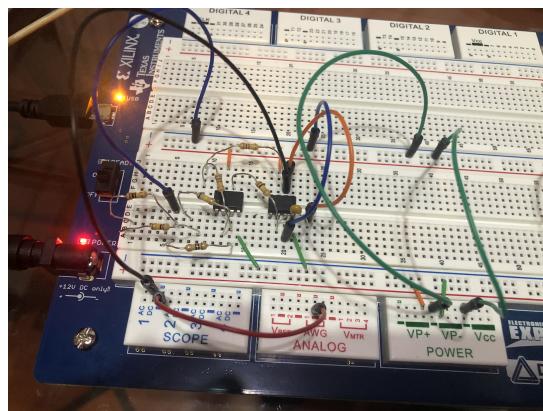
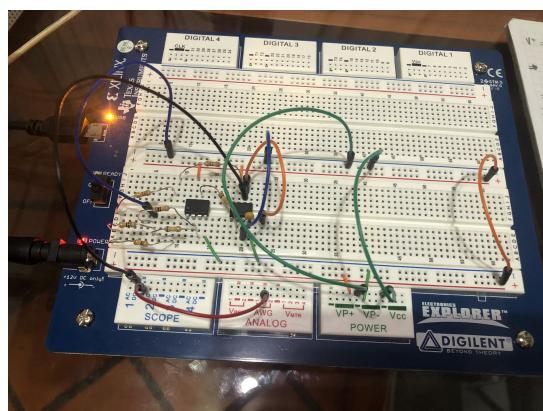


FIGURA 7.2: Circuito Inversor con compensación por tensión de offset

Con el potenciómetro puede modificarse la tensión en la entrada no inversora,  $V^+$ , de forma de generar una tensión igual a la tensión de offset pero de sentido opuesto, y lograr que si  $V_i = 0$ , luego  $V_o = 0$ .

### 7.4. Mediciones

Con el análisis teórico realizado, se armó el circuito estudiado de la figura 7.1 en el protoboard para poder realizar las mediciones pertinentes. En primer lugar se midió la tensión de offset con las resistencias R1 y R2 conectadas a las entradas inversora y no inversora respectivamente, es decir, con las llaves SW1 y SW2 cerradas. Para la medición de las corrientes de offset se agregó al circuito la resistencia R5 o R6 según el caso. Dichos circuitos pueden verse en las figuras 7.3, 7.5 y 7.4.

FIGURA 7.3: Circuito armado para la medición de  $V_{io}$ FIGURA 7.4: Circuito armado para la medición de  $I_b^-$ FIGURA 7.5: Circuito armado para la medición de  $I_b^+$ 

No obstante, los resultados obtenidos no coincidían con los brindados por la hoja de datos (por al menos 2 órdenes de magnitud). Según los fabricantes de los integrados, los rangos de valores estipulados se aprecian en la siguiente figura.

PARAMETER	TEST CONDITIONS	T <sub>A</sub> <sup>(1)</sup>	TL081C, TL082C, TL084C			TL081AC, TL082AC, TL084AC			TL081BC, TL082BC, TL084BC			TL081I, TL082I, TL084I			UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
V <sub>IO</sub>	Input offset voltage V <sub>O</sub> = 0, R <sub>S</sub> = 50 Ω	25°C	3	15		3	6		2	3		3	6		mV
		Full range			20			7.5			5			9	
a <sub>VIO</sub>	Temperature coefficient of input offset voltage V <sub>O</sub> = 0, R <sub>S</sub> = 50 Ω	Full range		18			18			18			18		μV/°C
I <sub>IO</sub>	Input offset current <sup>(2)</sup> V <sub>O</sub> = 0	25°C	5	200		5	100		5	100		5	100		pA
		Full range			2			2			2			10	nA
I <sub>B</sub>	Input bias current <sup>(2)</sup> V <sub>O</sub> = 0	25°C	30	400		30	200		30	200		30	200		pA
		Full range			10			7			7			20	nA

FIGURA 7.6: Valores TL081

SYMBOL	PARAMETER	CONDITIONS	LF155A/156A LF355A/356A			LF155/156			LF355/356			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
V <sub>OS</sub>	Input Offset Voltage	T <sub>A</sub> = 25°C Over Temperature 355A/356A	●	1	2	2	3.5	4.8	3	8	9	mV mV mV
ΔV <sub>OS</sub> / $\Delta T$	Average TC of Input Offset Voltage	R <sub>S</sub> = 50Ω	●	3	5	5	15		5	25		μV/°C
	Change in Average TC with V <sub>OS</sub> Adjust	R <sub>S</sub> = 50Ω (Note 4)	●	0.5		0.5			0.5			μV/°C per mV
I <sub>OS</sub>	Input Offset Current	T <sub>J</sub> = 25°C (Note 3) T <sub>J</sub> ≤ 125°C T <sub>J</sub> ≤ 70°C	●	3	10	3	20		3	50		pA nA nA
I <sub>B</sub>	Input Bias Current	T <sub>J</sub> = 25°C (Note 3) T <sub>J</sub> ≤ 125°C T <sub>J</sub> ≤ 70°C	●	30	50	30	100		30	200		pA nA nA

FIGURA 7.7: Valores LF356

Para obtener mediciones mas acordes a lo indicado por el fabricante, se agregaron resistencias de 680KΩ en serie con las resistencias R5 y R6. En este caso se observó que la salida medida no sufrió grandes alteraciones, pero debido al gran valor agregado de resistencia, el cálculo de los offset de continua si se veían modificados. En la siguiente tabla se pueden observar los valores medidos.

	V <sub>io</sub>	I <sub>b</sub> <sup>-</sup>	I <sub>b</sub> <sup>+</sup>
LF356	1.49mV	6.43pA	0.64pA
TL081	0.39mV	31.5pA	1.11pA

TABLA 7.2: Valores medidos de bias

Notar que los valores medidos dan cercanos a los brindados por el fabricante. Sin embargo se puede observar que debido al ruido propio de la placa y que valores de componentes se elijan, los valores medidos pueden variar ampliamente, llevando a mediciones poco precisas en esta placa.

Otro factor a considerar es el valor del capacitor utilizado. Si el capacitor es relativamente alto tal que la frecuencia de corte del sistema quede en frecuencias lejanas al cero, dejará pasar mas señales que provoquen atenuación debido a la amplificación. Cuanto mas chico sea el valor de dicho componente, la frecuencia de corte estará lo mas cercana a cero por lo que solo pasa la continua de offset. Para corroborar este efecto, se reemplazó el capacitor de 1μF por uno de 10nF y la tensión a la salida medida superaba la unidad y se encontraba cerca de valores de saturación.

A continuación se realiza un breve análisis para estudiar el error de medición asociado a las tolerancias de los componentes. De la teoría estadística de errores, tenemos que para una función no lineal  $f(a, b)$ , ésta puede expandirse como  $f \approx f_0 + \frac{\partial f}{\partial a} \cdot a + \frac{\partial f}{\partial b} \cdot b$ . De donde la dispersión de  $f$  asociado a la dispersión de  $a$  y  $b$  está dada por  $\sigma_f^2 = (\frac{\partial f}{\partial a})^2 \cdot \sigma_a^2 + (\frac{\partial f}{\partial b})^2 \cdot \sigma_b^2$ . En particular, para este caso  $f = \frac{V_o}{V_{io}} = \frac{R_2+R_3}{R_2}$ , y las tolerancias de los componentes se asumen en 10 %, por lo que se tiene

$$\sigma_{\frac{V_o}{V_{io}}} = \frac{R_3}{(R_2 + R_3)^2} \sqrt{\sigma_{R_1}^2 + \sigma_{R_2}^2} = 0,00142 \quad (7.14)$$

Se observa que el error asociado a las tolerancias en la medición de la corriente de offset es despreciable.

## 8. Circuitos integradores y derivadores

### 8.1. Cálculo de transferencia

#### 8.1.1. Circuito integrador

El circuito integrador ideal se puede observar en la siguiente imagen:

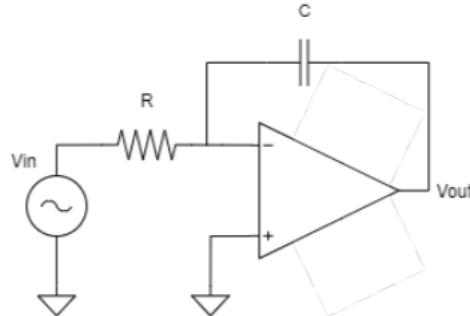


FIGURA 8.1: Circuito integrador ideal

Para calcular la transferencia, en primera instancia se asumió un  $A_{voI} = \infty$ , es decir, el caso ideal. Para ello, se definió una corriente  $I_{in}$  que va desde la entrada hacia la masa virtual. De esta forma,  $I_{in} = \frac{V_{in}}{R}$ . Como se asume una impedancia de entrada infinita en el amplificador operacional, entonces esa corriente será la misma que atravesé el capacitor hacia  $V_{out}$ . De esta forma,  $V_{out} = -\frac{I_{in}}{sC}$ . Finalmente, si se juntan ambas relaciones encontradas, se obtiene:

$$\frac{V_{out}}{V_{in}} = -\frac{1}{sRC} \quad (8.1)$$

Analizándolo en el dominio del tiempo, lo que se obtiene es:

$$V_{out} = -\frac{1}{RC} \int_0^t V_{in}(t) dt \quad (8.2)$$

Por esta última relación es que se conoce al circuito como integrador, ya que a la salida se puede obtener la integral de la tensión de la entrada.

Si toma un  $A_{vol}$  finito, ahora se debe considerar:

$$V_{out} = -A_{vol}V^- \quad (8.3)$$

$$V^- = \frac{V_{in}}{sRC + 1} + \frac{V_{out} \cdot sRC}{sRC + 1} \quad (8.4)$$

Reemplazando 8.4 en 8.3, se obtiene finalmente:

$$\frac{V_{out}}{V_{in}} = \frac{-A_{vol}}{1 + sRC(1 + A_{vol})} \quad (8.5)$$

Puede verificarse que, si se toma  $A_{vol} \rightarrow \infty$ , se obtendrá nuevamente la relación del caso ideal.

Por último, ahora se considera:

$$A_v = \frac{A_0}{1 + \frac{s}{\omega_b}} \quad (8.6)$$

Donde  $A_0$  representa a la ganancia del amplificador operacional con lazo abierto y  $\omega_b$  es el ancho de banda del operacional.

Reemplazando 8.6 en 8.5, se obtendrá:

$$\frac{V_{out}}{V_{in}} = \frac{-A_0}{(1 + sRC)(1 + \frac{s}{\omega_b}) + sRCA_0} \quad (8.7)$$

A continuación, se muestra el circuito integrador armado en la placa Digilent.

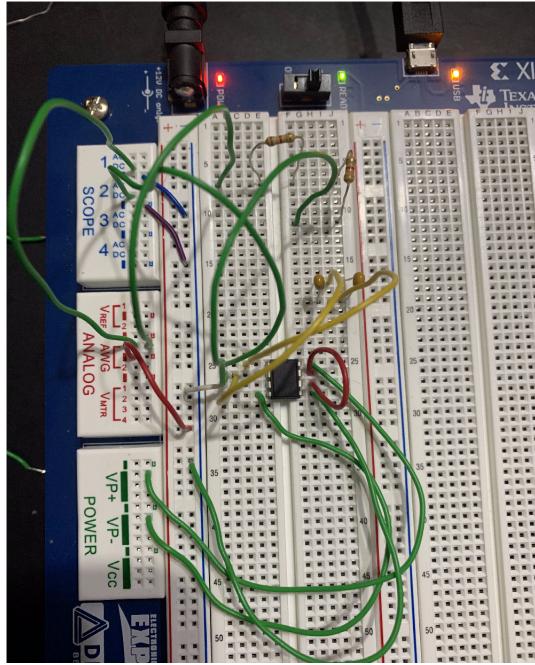


FIGURA 8.2: Integrador del cual se tomaron las mediciones.

### 8.1.2. Circuito derivador

El circuito derivador ideal se puede observar en la siguiente imagen:

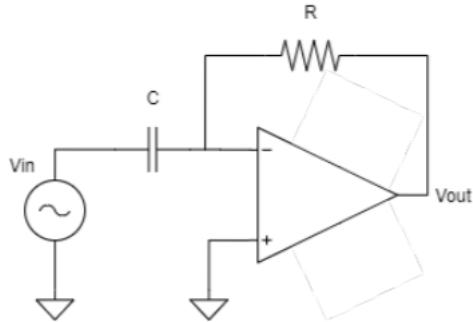


FIGURA 8.3: Circuito derivador ideal

Para calcular la transferencia, en primera instancia se asumió un  $A_{voI} = \infty$ , es decir, el caso ideal. Para ello, se definió una corriente  $I_{in}$  que va desde la entrada hacia la masa virtual. De esta forma,  $I_{in} = V_{in} \cdot sC$ . Como se asume una impedancia de entrada infinita en el amplificador operacional, entonces esa corriente será la misma que atravesé el resistor hacia  $V_{out}$ . De esta forma,  $V_{out} = -I_{in} \cdot R$ . Finalmente, si se juntan ambas relaciones encontradas, se obtiene:

$$\frac{V_{out}}{V_{in}} = -sRC \quad (8.8)$$

Analizándolo en el dominio del tiempo, lo que se obtiene es:

$$V_{out} = -RC \frac{dV_{in}}{dt} \quad (8.9)$$

Por esta última relación es que se conoce al circuito como derivador, ya que a la salida se puede obtener la derivada con respecto al tiempo de la tensión de la entrada.

Si toma un  $A_{vol}$  finito, ahora se debe considerar:

$$V_{out} = -A_{vol} V^- \quad (8.10)$$

$$V^- = \frac{V_{in} \cdot sRC}{sRC + 1} + \frac{V_{out}}{sRC + 1} \quad (8.11)$$

Reemplazando 8.11 en 8.10, se obtiene finalmente:

$$\frac{V_{out}}{V_{in}} = \frac{-A_{vol} \cdot sRC}{1 + sRC + A_{vol}} \quad (8.12)$$

Puede verificarse que, si se toma  $A_{vol} \rightarrow \infty$ , se obtendrá nuevamente la relación del caso ideal.

Por último, ahora se considera:

$$A_v = \frac{A_0}{1 + \frac{s}{\omega_b}} \quad (8.13)$$

Donde  $A_0$  representa a la ganancia del amplificador operacional con lazo abierto y  $\omega_b$  es el ancho de banda del operacional.

Reemplazando 8.13 en 8.12, se obtendrá:

$$\frac{V_{out}}{V_{in}} = \frac{-sRC \cdot A_0}{(1 + sRC)(1 + \frac{s}{\omega_b}) + A_0} \quad (8.14)$$

A continuación, se muestra el circuito derivador armado en la placa Digilent.

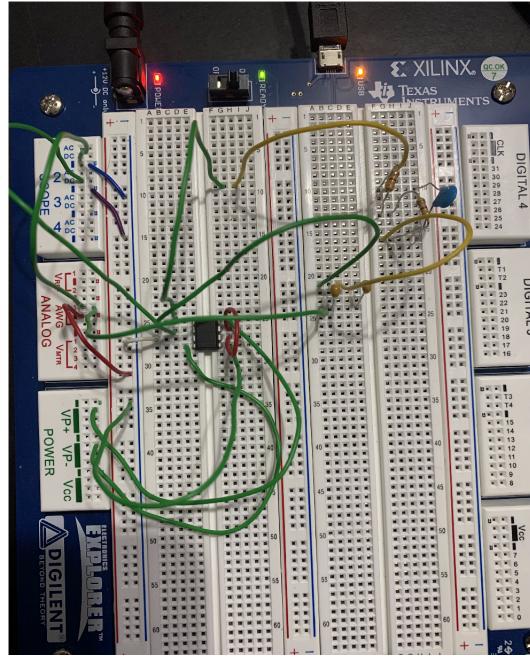


FIGURA 8.4: Derivador del cual se tomaron las mediciones.

## 8.2. Impedancia de entrada

### 8.2.1. Circuito integrador

Si se considera  $A_{vol} \rightarrow \infty$ , entonces el nodo inversor tendrá una masa virtual, por lo que la corriente que circulará por la resistencia R será de  $\frac{V_{in}}{R}$ . Por lo tanto:

$$Z_{in} = \frac{V_{in}}{I_{in}} = R \quad (8.15)$$

Si se considera que  $A_{vol}$  es finito, entonces:

$$I_{in} = \frac{V_{in} - V^-}{R} \quad (8.16)$$

Si se reemplaza la ecuación 8.4 en 8.16, se obtendrá la expresión para  $I_{in}$ . Finalmente:

$$Z_{in} = \frac{V_{in}}{I_{in}} = \frac{1 + sRC(1 + A_{vol})}{sC(1 + A_{vol})} \quad (8.17)$$

Se puede verificar que haciendo tender  $A_{vol} \rightarrow \infty$  en la ecuación 8.17, se obtendrá el resultado de la impedancia de entrada ideal, es decir, R.

Finalmente, si se reemplaza  $A_{vol}$  por  $A_v = \frac{A_0}{1 + \frac{s}{w_b}}$ , se obtiene:

$$Z_{in} = \frac{(1 + \frac{s}{w_b})(1 + sRC) + sRC A_0}{sC(1 + \frac{s}{w_b} + A_0)} \quad (8.18)$$

### 8.2.2. Circuito derivador

Si se considera  $A_{vol} \rightarrow \infty$ , entonces el nodo inversor tendrá una masa virtual, por lo que la corriente que circulará por el capacitor C será de  $V_{in} \cdot sC$ . Por lo tanto:

$$Z_{in} = \frac{V_{in}}{I_{in}} = \frac{1}{sC} \quad (8.19)$$

Si se considera que  $A_{vol}$  es finito, entonces:

$$I_{in} = (V_{in} - V^-) \cdot sC \quad (8.20)$$

Si se reemplaza la ecuación 8.11 en 8.20, se obtendrá la expresión para  $I_{in}$ . Finalmente:

$$Z_{in} = \frac{V_{in}}{I_{in}} = \frac{1 + sRC + A_{vol}}{sC(1 + A_{vol})} \quad (8.21)$$

Se puede verificar que haciendo tender  $A_{vol} \rightarrow \infty$  en la ecuación 8.21, se obtendrá el resultado de la impedancia de entrada ideal, es decir,  $\frac{1}{sC}$ .

Finalmente, si se reemplaza  $A_{vol}$  por  $A_v = \frac{A_0}{1 + \frac{s}{w_b}}$ , se obtiene:

$$Z_{in} = \frac{(1 + sCR)(1 + \frac{s}{w_b}) + A_0}{sC(1 + \frac{s}{w_b} + A_0)} \quad (8.22)$$

### 8.3. Respuesta en frecuencia

Si se simula la respuesta en frecuencia del circuito integrador y derivador en LTSpice se obtienen las siguientes figuras:

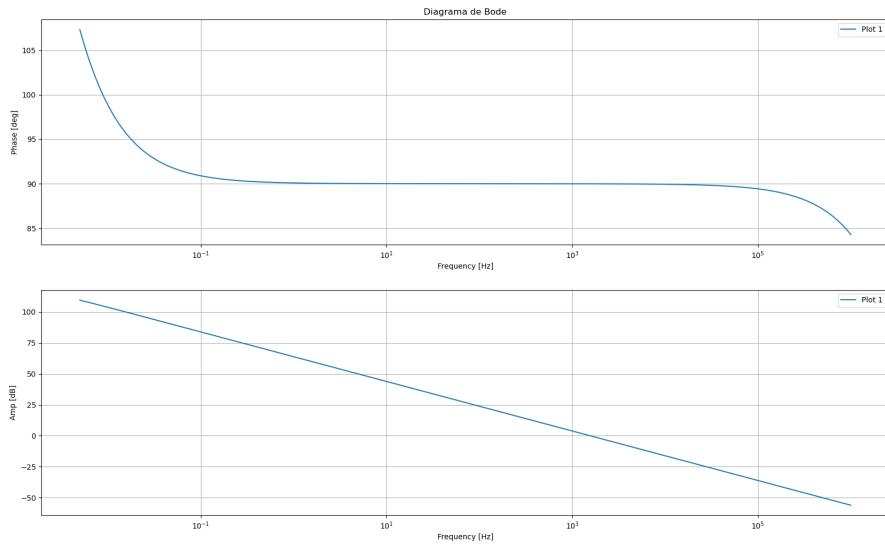


FIGURA 8.5: Respuesta en frecuencia del circuito integrador

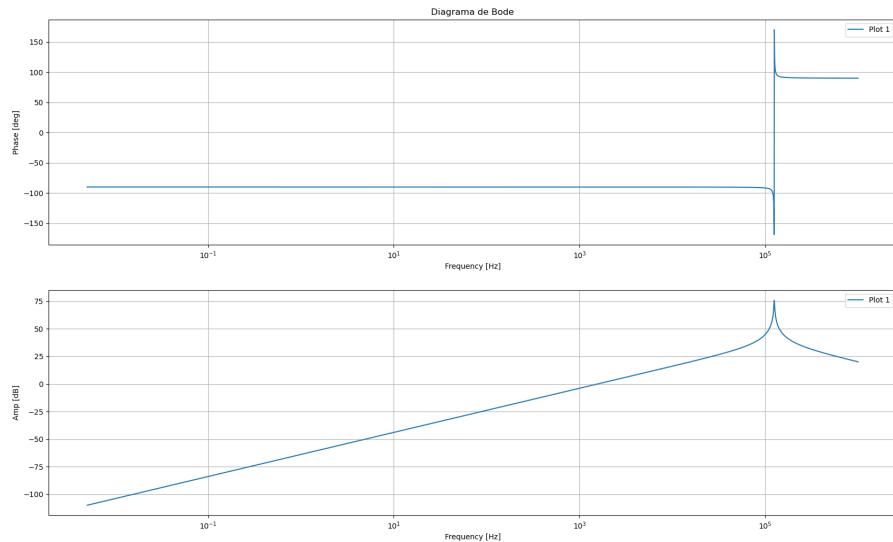


FIGURA 8.6: Respuesta en frecuencia del circuito derivador

## 8.4. Salida a entrada cuadrada y triangular

### 8.4.1. Simulación

A continuación se muestran los gráficos obtenidos al entrar con una señal cuadrada y triangular al integrador, respectivamente:

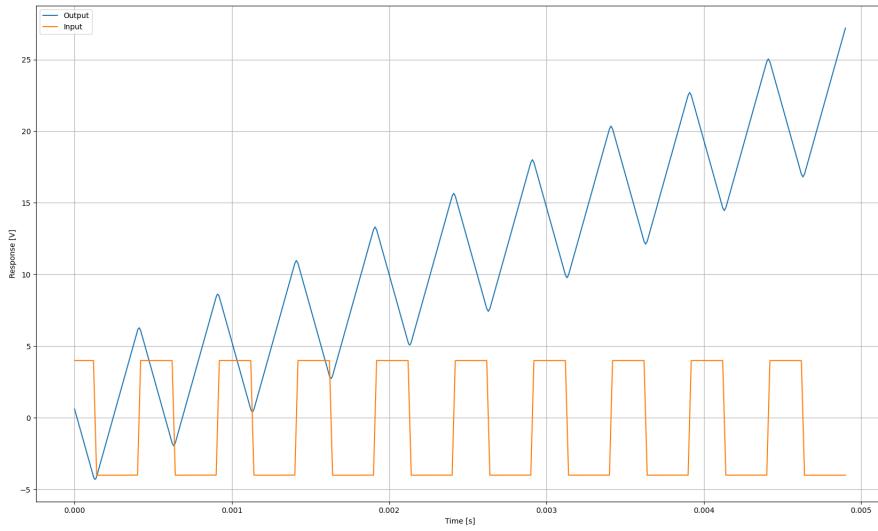


FIGURA 8.7: Salida del integrador a entrada cuadrada

El comportamiento que se ve en la figura 8.7 se debe a que como se está simulando con fuentes reales, estas presentan una tensión de offset (continua) que está siendo integrada junto con la señal de entrada, por eso la triangular aparece "montada" sobre una función lineal (la simulación fue hecha con una fuente de alimentación de 100V). También se puede deber a que se usa el modelo del LM833 para LTSpice que no es un opamp ideal, lo cual también podría ser la causa de la señal continua que se está integrando. Queda claro que en el caso ideal, la señal triangular no debería estar montada sobre la recta, dado que idealmente no se debería integrar la continua.

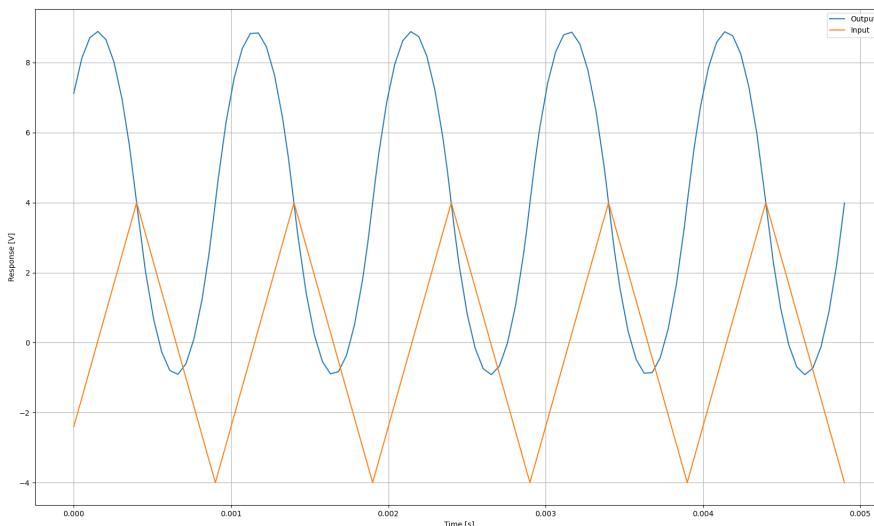


FIGURA 8.8: Salida del integrador a entrada triangular

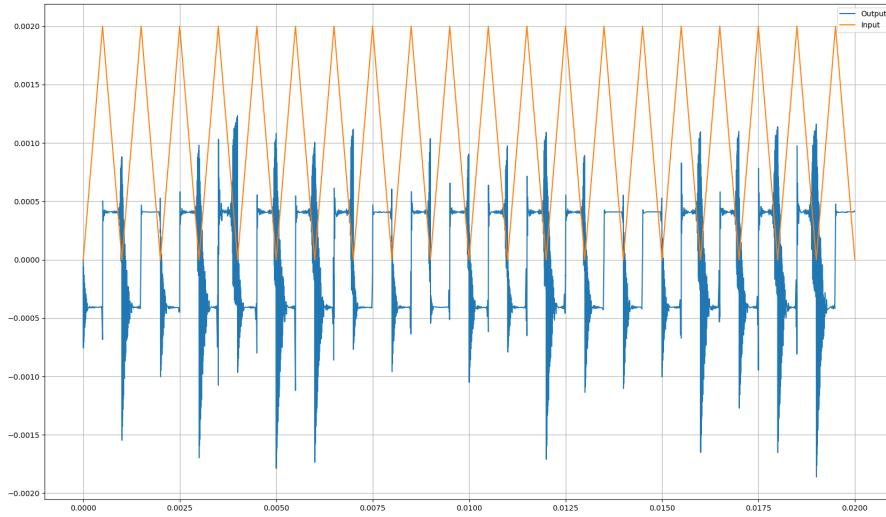


FIGURA 8.9: Salida del derivador a entrada triangular

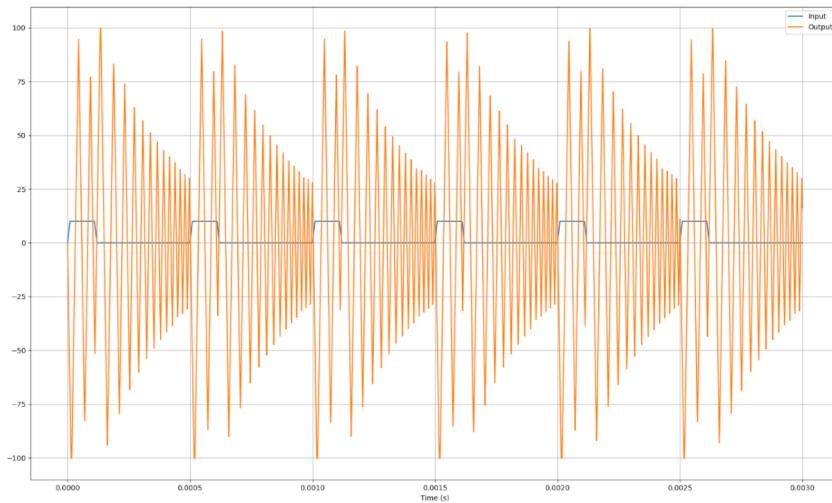


FIGURA 8.10: Salida del derivador a entrada cuadrada

Se puede ver que en la figura 8.10 no se ve lo esperado, que sería un tren de delta de Dirac. Esto sucede debido a que los programas de simulación en su mayoría no "saben" graficar dichas funciones debido a sus singularidades, como por ejemplo el tener una amplitud infinita. Sin embargo, en el caso de la señal triangular, se puede ver en la figura 8.9 que su derivada es una señal cuadrada aunque presenta unos sobrepicos. Estos sobrepicos se deben a que la señal de entrada es de alta frecuencia, por lo que presenta unas variaciones rápidas en su punto máximo. Asimismo, la señal cuadrada, debido a sus discontinuidades también presenta sobrepicos.

#### 8.4.2. Mediciones

En las siguientes figuras, quedará ejemplificado el comportamiento integrador y derivador de los circuitos objetos de estudio. Para empezar, se muestra la respuesta del integrador a una entrada cuadrada,

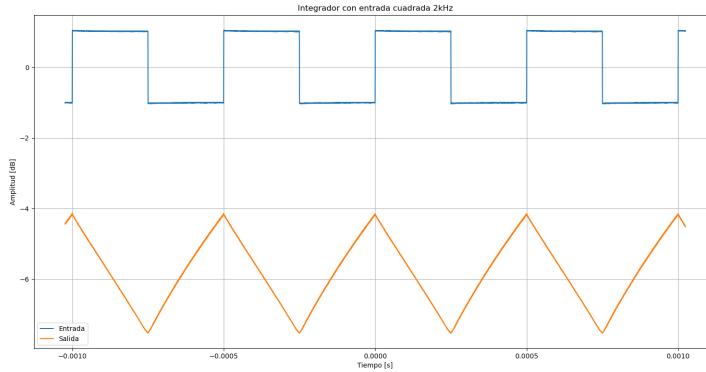


FIGURA 8.11: Salida del integrador a una entrada cuadrada, con offset a la salida

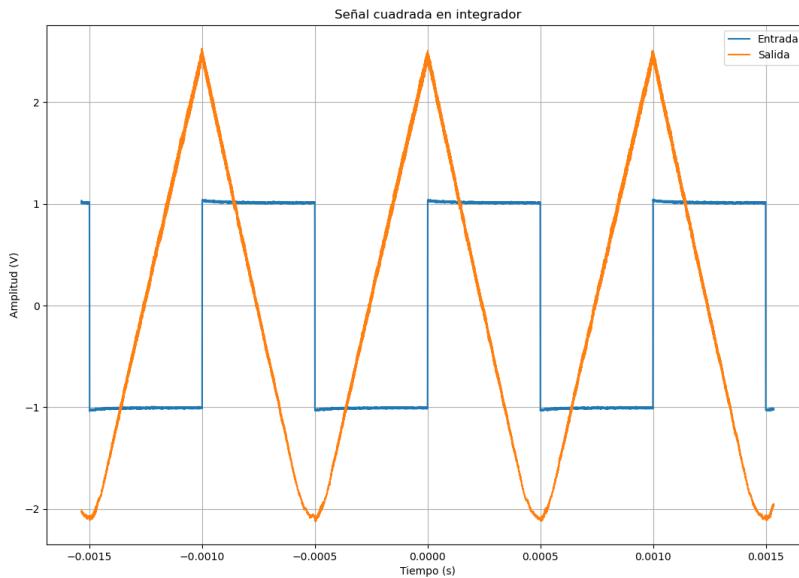


FIGURA 8.12: Salida del integrador a entrada cuadrada, sin offset a la salida.

Como se puede ver en la figura 8.11, a la salida se presenta un significativo componente de continua. Esto se puede atribuir a una combinación de la tensión de offset del propio amplificador operacional y del componente de continua de la fuente que no es perfecta, las cuales al sumarse y amplificarse quedan sumadas a la salida. En el derivador, esto no ocurre pues el componente de continua al derivarse se vuelve cero.

En segundo lugar, tenemos el comportamiento del integrador a una entrada triangular, donde

se exhibe el mismo fenómeno.

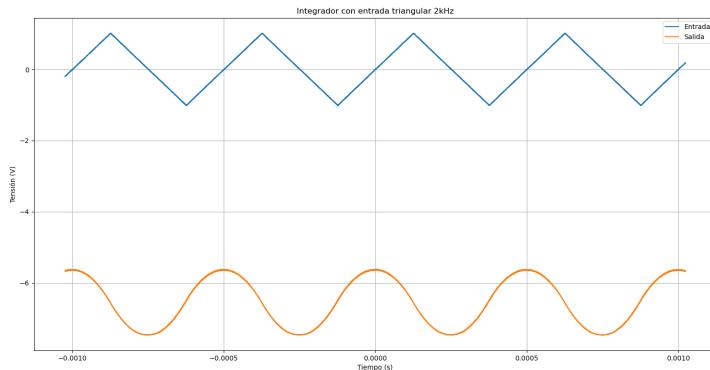


FIGURA 8.13: Salida del integrador a una entrada triangular, con offset a la salida

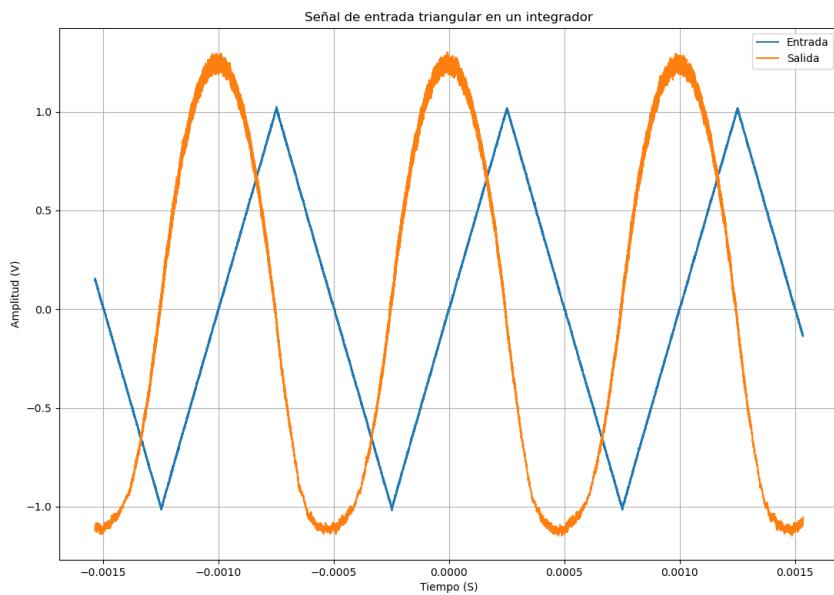


FIGURA 8.14: Salida del integrador a entrada triangular, sin offset a la salida.

En ambos casos, podemos ver el comportamiento esperado realizándose de forma exitosa, puesto que las señales de salida corresponden a las señales de entrada integradas.

A continuación, se muestra el comportamiento del integrador frente a una señal de entrada triangular.

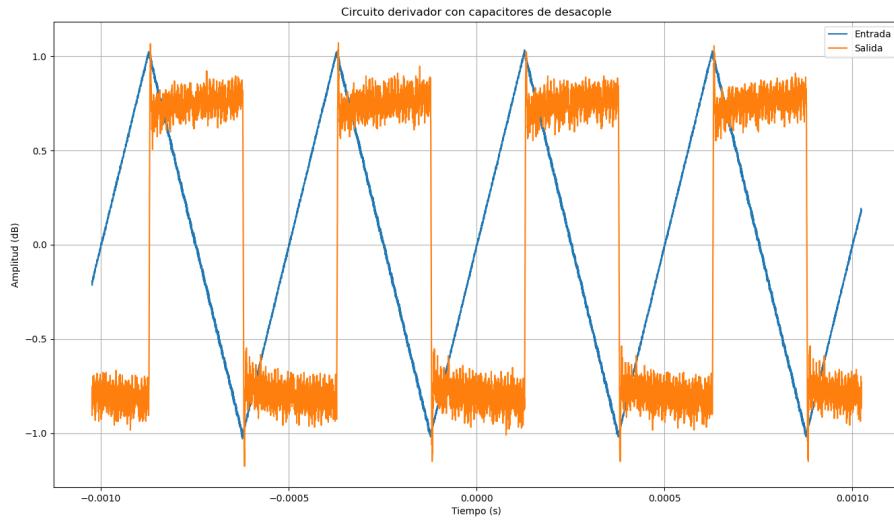


FIGURA 8.15: Salida del derivador a entrada triangular

Se puede ver que, a pesar de que en principio derivó la triangular en unas señal cuadrada (Operación inversa a la del integrador en la figura 8.12), se presenta una oscilación. Para solucionar esto, se incorporó al circuito un capacitor de desacople de  $150\text{pF}$  paralelo al resistor de  $5.1\text{k}$  del circuito, el cual atenuó dicha oscilación fuertemente. La figura mostrada ya cuenta con la incorporación de este capacitor.

Finalmente, se muestra el comportamiento del derivador frente a una señal cuadrada.

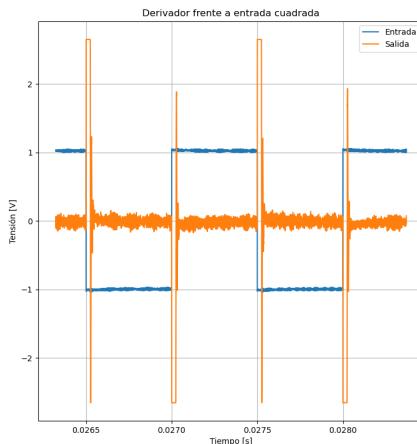


FIGURA 8.16: Salida del derivador a entrada cuadrada.

En la teoría, la señal cuadrada baja de su valor positivo al negativo instantáneamente, mientras que en la práctica esto no es así: Existe siempre un tiempo en el cual una señal viaja desde su

amplitud positiva a negativa y viceversa, conocido como *Rise Time*. El derivador, entonces, no presentará una delta como se esperaría en la teoría a nivel matemático sino que muestra una pendiente muy elevada, pero finita. La oscilación atenuada mencionada anteriormente sigue presente, con lo cual el derivador no vale cero entre los cambios de 1V a -1V como, de nuevo, se esperaría en la teoría, sino que derivan el valor de estas oscilaciones. Así, resulta para cada medio periodo lo que se puede visualizar en la figura 8.16: Un pico que supera la saturación y luego se estabiliza alrededor de cero hasta el siguiente salto.

## 8.5. Limitaciones del integrador y derivador a alta y baja frecuencia

Si se prueba el circuito integrador a alta frecuencia sin resistencia de compensación (con una senoidal de 1MHz), el resultado se corresponde con lo esperado teóricamente, es decir, que se ve limitado por el slew rate. Por eso, en vez de medir a la salida una señal cosenoidal como sería lo esperado en este caso, se ve en lugar una señal pseudo- triangular. También, se ven las señales distorsionadas por efecto de las altas frecuencias de operación que hace que los componentes parásitos comiencen a tener relevancia en el análisis.

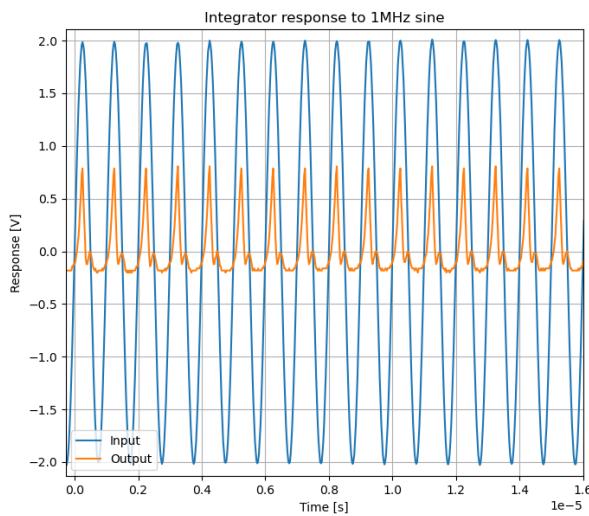


FIGURA 8.17: Salida

En el caso del derivador sin la resistencia de compensación, se observa un comportamiento similar al mencionado anteriormente. Cuando la señal de entrada es una senoidal de alta frecuencia, la salida intenta mantener una forma senoidal también pero se ve muy distorsionada. Dichos resultados se pueden ver a continuación:

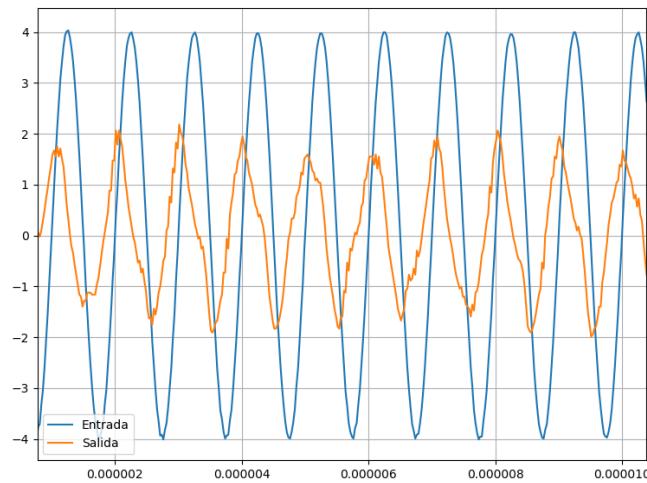


FIGURA 8.18: Salida

Por otro lado, a bajas frecuencias el comportamiento del integrador presenta ciertos problemas. Como ya se mencionó, el funcionamiento como integrador se debe al fenómeno de realimentación negativa. En particular, el lazo de realimentación en el circuito es la rama que contiene al capacitor; en bajas frecuencias, la corriente a través del capacitor es prácticamente nula, i.e. el capacitor se 'abre' para bajas frecuencias. Esto ocasiona que se pierda la realimentación, de donde el operacional comenzará a amplificar con su  $A_0$  correspondiente, generando que la salida sature muy rápidamente. En particular, se nota que el comportamiento a bajas frecuencias es el de un filtro pasa bajos. .

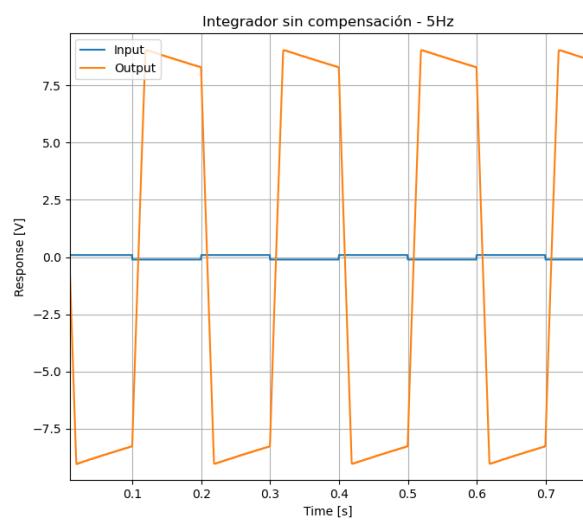


FIGURA 8.19: Salida del integrador sin resistencia de compensación (5Hz)

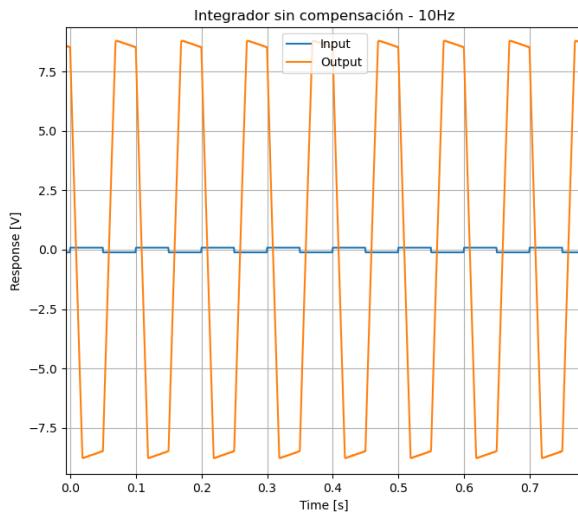


FIGURA 8.20: Salida del integrador sin resistencia de compensación (10Hz)

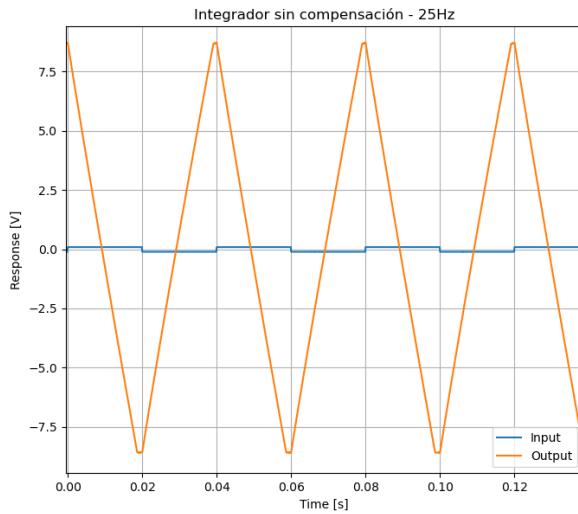


FIGURA 8.21: Salida del integrador sin resistencia de compensación (25Hz)

Se puede ver que en estos casos, a frecuencias bajas el integrador sigue integrando correctamente, pero satura.

Como se verá a continuación, una forma de solucionar esto es colocando una resistencia en paralelo con el capacitor.

## 8.6. Resistencia de compensación

Se incluye una resistencia de compensación con el propósito de mitigar los sobrepicos y que se pueda trabajar en un mayor rango de frecuencias de operación.

Planteando los cálculos con  $A_{vol}$  finito, se tiene que:

$$V_{out} = A_{vol} \cdot (V^+ - V^-) = -A_{vol} \cdot V^- \quad (8.23)$$

Escribiendo las ecuaciones de la malla de entrada y realimentación, se tiene que:

$$\begin{aligned} V_{in} - I \cdot (R_c + \frac{1}{sC}) &= V^- \\ V_{out} &= V^- - I \cdot R \end{aligned} \quad (8.24)$$

Reemplazando una en la otra, se tendrá que:

$$\frac{V_{out}}{V_{in}} = -\frac{sA_{vol}RC}{sRC + (A_{vol} + 1)(sR_cC + 1)} \quad (8.25)$$

Si se reemplaza por el valor de  $A_{vol}$  dependiente de la frecuencia, se tendrá:

$$\frac{V_{out}}{V_{in}} = -\frac{sA_0RC}{sRC(1 + \frac{s}{\omega_b}) + (\frac{s}{\omega_b} + A_0 + 1)(sR_cC + 1)} \quad (8.26)$$

O, equivalentemente:

$$\frac{V_{out}}{V_{in}} = -\frac{sA_0RC}{s^2 \cdot \frac{C(R+R_c)}{\omega_b} + s(RC + \frac{1}{\omega_b} + R_cC(1+A_0)) + 1 + A_0} \quad (8.27)$$

Diviendo arriba y abajo por  $1 + A_0$ , se tendrá:

$$\frac{V_{out}}{V_{in}} = -\frac{\frac{sA_0CR}{1+A_0}}{s^2 \cdot \frac{C(R+R_c)}{\omega_b(1+A_0)} + s \cdot \frac{RC + \frac{1}{\omega_b} + R_cC(1+A_0)}{1+A_0} + 1} \quad (8.28)$$

Por lo tanto, se puede encontrar que  $\omega_c$ , es decir, la frecuencia de corte, será:

$$\omega_c = \sqrt{\frac{\omega_b(1 + A_0)}{C(R + R_c)}} \quad (8.29)$$

Además, se sabe que:

$$\frac{2\xi}{\omega_c} = \frac{RC + \frac{1}{\omega_b} + CR_c(1 + A_0)}{1 + A_0} \quad (8.30)$$

Por lo tanto, se puede encontrar que:

$$\xi = \frac{1}{2} \cdot \sqrt{\frac{\omega_b}{C(R + R_c)(1 + A_0)}} \cdot \left( C(R + R_c(1 + A_0)) + \frac{1}{\omega_b} \right) \quad (8.31)$$

Igualando  $\xi$  a 1, ya que se quiere encontrar el caso crítico, que es el caso límite antes de que sea subamortiguado, se puede encontrar que  $R_c$ , es decir, la resistencia de compensación, debe valer  $101.21\Omega$ .

Si se prueba el derivador a altas frecuencias incluyendo la resistencia de compensación, se obtiene la siguiente medición experimental:

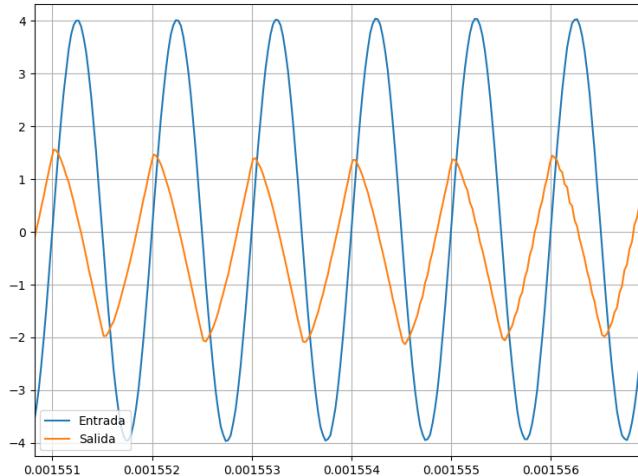


FIGURA 8.22: Sal

Se puede ver que para este caso, con resistencia de compensación, los resultados obtenidos presentan una leve mejora en comparación a los obtenidos sin la resistencia de compensación, aunque de todas formas siguen siendo bastante inestables y con notables sobrepicos.

#### 8.6.1. Compensación del integrador

Para hallar el valor óptimo de la resistencia de compensación  $R_c$  en paralelo al capacitor se consideró la situación en corriente continua. En ésta, se puede quitar la rama del capacitor y tomar  $V_i = 0$ . En estas condiciones, la tensión de salida no será nula por los efectos tanto de tensión

de offset como de corriente de Bias. En particular, como uno de los efectos de la resistencia de compensación es la de limitar la ganancia en corriente continua, ésta será mucho mayor a  $R_1$ , de donde podemos aproximar sin demasiado error que toda la tensión por corriente de Bias se deberá a la caída en esa resistencia. Se tiene entonces que la salida estará dada por

$$V_o = V_{io}(1 + \frac{R_c}{R_1}) + I_b R_c \quad (8.32)$$

Donde  $V_{io}$  es la tensión de offset de entrada,  $R_c$  es la resistencia de compensación, e  $I_b$  es la corriente de Bias. De la hoja de datos se obtiene que  $V_{io} = 3mV$  e  $I_b = 300nA$ .

Ahora se consideran algunas restricciones. En primer lugar, se busca que la tensión de salida sea menor a  $1V$ , de donde a partir de la ecuación anterior se obtiene  $R_c < 1,12M\Omega$ . Además, se busca no sólo evitar que sature a bajas frecuencias, sino que el circuito puede usarse como integrador de forma correcta en el mayor rango posible. Para ello se toma  $R_c$  de forma que el ancho de banda del pasa-bajos formado sea de  $20Hz$ . Como la transferencia del circuito es  $\frac{V_o}{V_i} = \frac{-R_2}{1+sCR_c}$ , se pide que  $\frac{1}{2\pi R_c C} < 20Hz$ , de donde  $R_c > 400k\Omega$ .

Se armó el circuito integrador con una una resistencia de  $762k\Omega$ , conectando en serie una resistencia de  $680k\Omega$  con una de  $82k\Omega$ . De esta forma se obtiene un ancho de banda de  $f_0 = 10,44Hz$  y se logra limitar la tensión en bajas frecuencias a  $V_o = 0,228V$ . La principal ventaja de este esquema es, como se mencionó arriba, evitar la saturación a frecuencias bajas. Existe una relación de compromiso, sin embargo: aumentar el valor de  $R_C$  permite reducir el ancho de banda del pasa-bajos que se forma a frecuencias bajas, logrando que el circuito se comporte como integrador en un mayor rango de frecuencias, pero también ocasiona que aumente la ganancia de continua, acercándose al valor de saturación del operacional.

Se pueden ver los resultados medidos experimentalmente en el circuito integrador con resistencia de compensación:

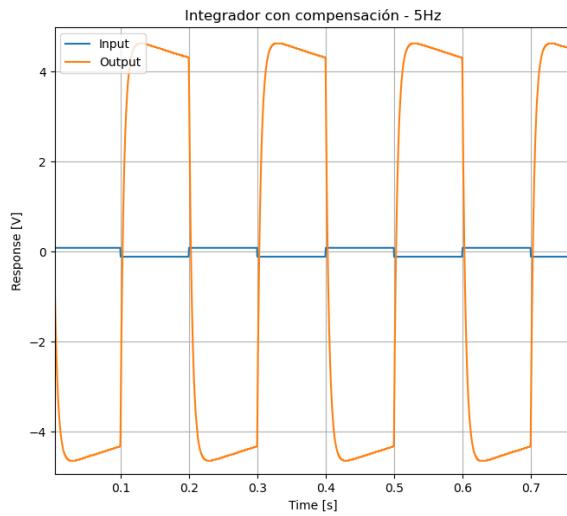


FIGURA 8.23: Salida del integrador con resistencia de compensación (5Hz)

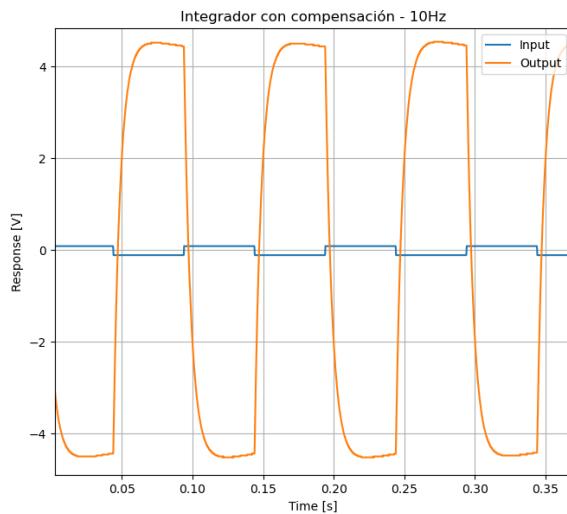


FIGURA 8.24: Salida del integrador con resistencia de compensación (10Hz)

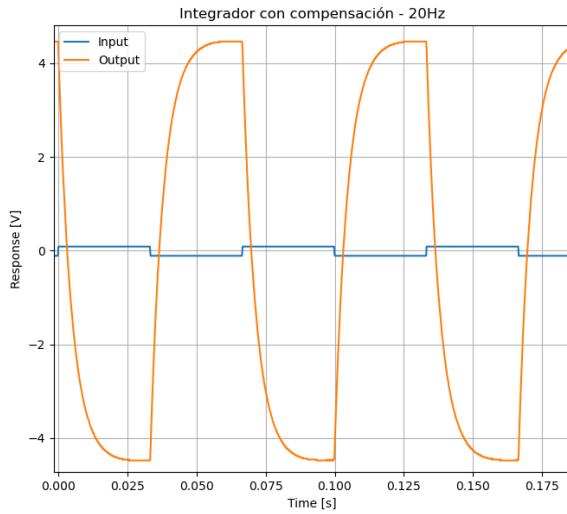


FIGURA 8.25: Salida del integrador con resistencia de compensación (20Hz)

## 9. Circuito de aplicación

Se diseñó un circuito sensor de temperatura usando el circuito integrado LM35, para medir temperaturas que varían entre  $35^\circ$  y  $45^\circ$ . De la hoja de datos del LM35 se obtiene que este circuito integrado tiene una ganancia de  $\frac{10mV}{C^\circ}$ .

Dicho diseño se puede ver a continuación:

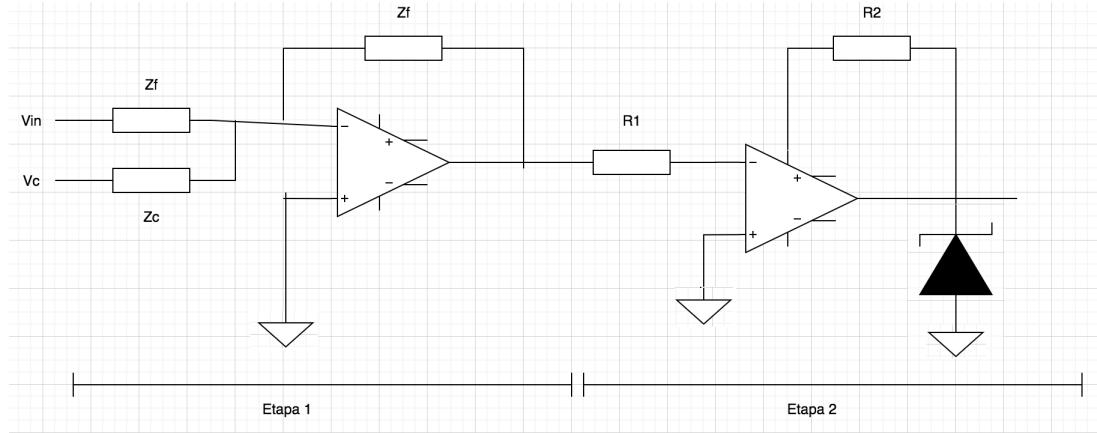


FIGURA 9.1: Diseño del circuito

La etapa denominada en 9.1 como etapa 1 calibra al sistema bajo las condiciones pedidas, restando 350mV agregados como ganancia no deseada del LM35 a una temperatura de  $35^\circ$ . Luego en la etapa 2, se pone un opamp inversor con una ganancia igual a 50, con el propósito de que  $45^\circ$  se corresponda con 5V. Se puso un opamp en configuración inversora porque la salida

de la etapa 1 está negada. Con estas condiciones impuestas se obtienen 2 relaciones que deben seguirse:

$$\frac{V_c Z_f}{Z_c} = -350 \text{mV} \quad (9.1)$$

$$\frac{R_2}{R_1} = 50 \quad (9.2)$$

Siguiendo estas restricciones, se simuló el circuito propuesto en LTSpice:

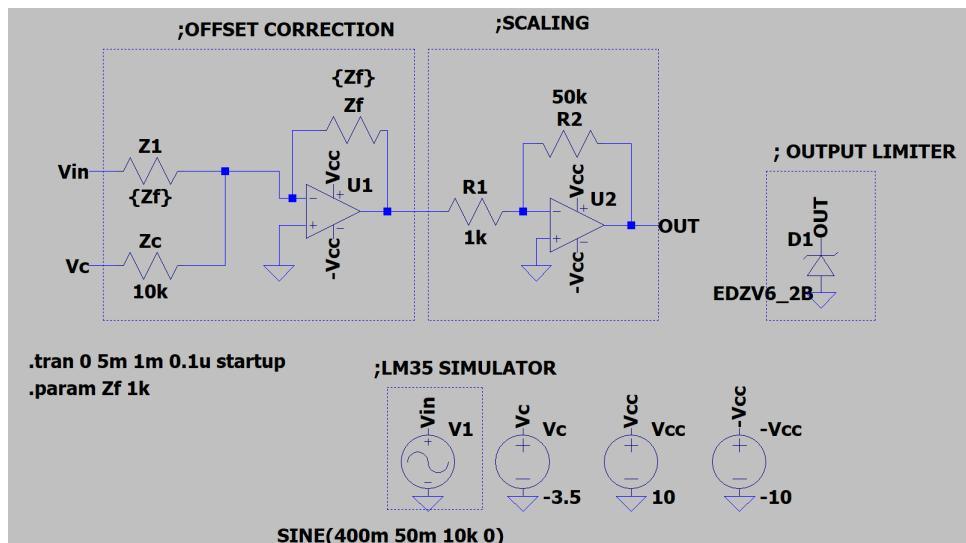


FIGURA 9.2: Sensor de temperatura en LTSpice

Se simuló para una entrada senoidal y una triangular, y los resultados se pueden ver a continuación:

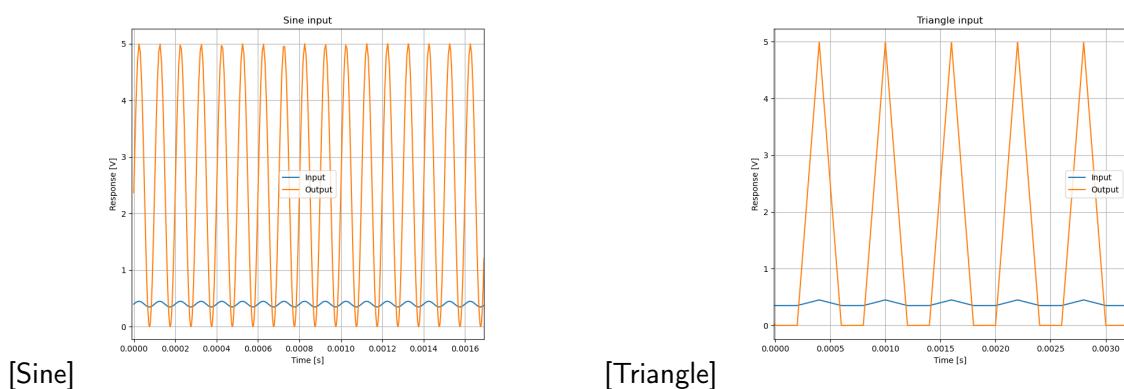


FIGURA 9.3: Respuestas del circuito a entradas senoidal y triangular, respectivamente.

## 9.1. Diseño PCB

Con el circuito diseñado en papel, se diseñó el circuito impreso con el uso de Altium Designer. Las siguientes figuras ilustran el esquemático y el PCB realizado.

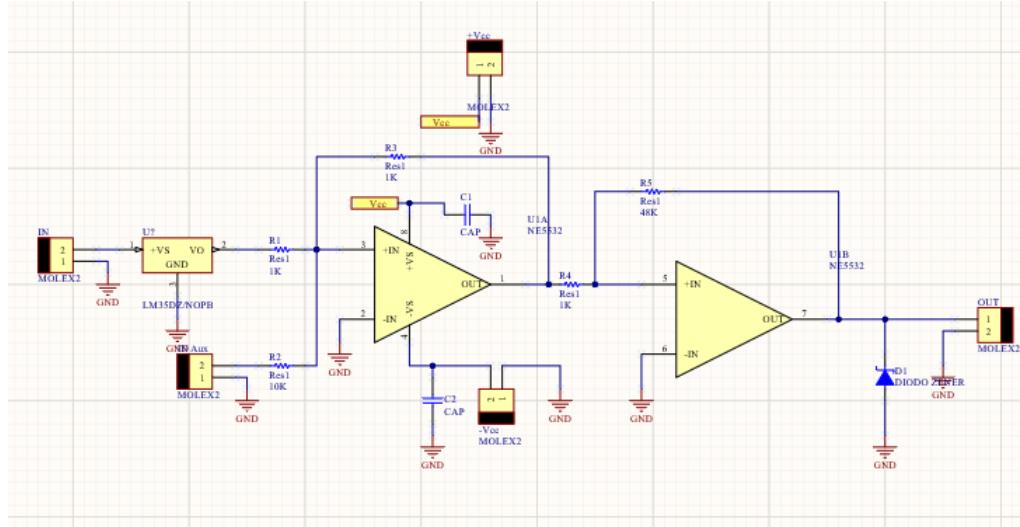


FIGURA 9.4: Esquemático

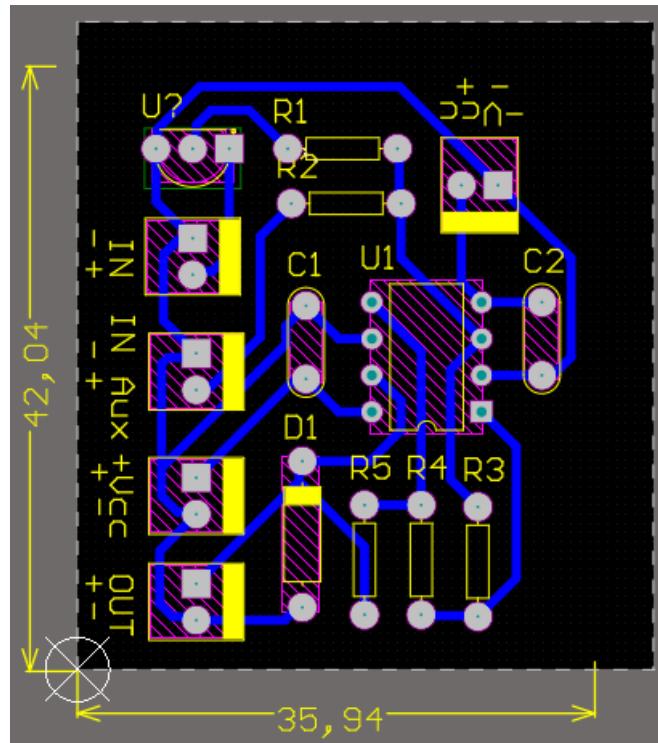


FIGURA 9.5: Circuito impreso

Puede observarse que los conectores se encuentran en la periferia de la placa para facilidad de conexión. Cerca del integrado se colocan los capacitores de compensación.