

STC8 系列单片机 技术参考手册



技术支持网站: www.STCMCU.com / www.GXWMCU.com

资料更新日期: 2016/5/6

目录

1	相	既述	1
2	华	寺性	2
	2.1 S	STC8A8K64S4A12 系列特性	2
	2.2 S	STC8F8K64S4A12 系列特性	4
	2.3 S	STC8F2K64S4 系列特性	6
3	徻	昏脚及说明	8
	3.1 管	音脚图	8
	3.1.	.1 STC8A8K64S4A12 系列管脚图(正确)	8
	3.1.	.2 STC8A8K64S4A12 系列管脚图(错误)	11
	3.1.	.3 STC8F8K64S4A12 系列管脚图(正确)	13
	3.1.	.4 STC8F8K64S4A12 系列管脚图(错误)	16
	3.1.		
	3.1.		
	3.2 管	章脚说明	
	3.2.	7,7,4,7,0,7,1	
	3.2.		
	3.2.		
	3.2.		
	3.2.	— · · · · · · · · · · · · · · · · · · ·	
	3.2.		
		功能脚切换	
	3.4 畫	时装尺寸图	
	3.4.		
	3.4.		
	3.4.		
	3.4.		
	3.4.		
	3.4.		
		STC8 系列单片机选型价格一览表	
		STC8 系列单片机封装价格一览表	
		STC8 系列单片机命名规则	
	,	应用线路图	
	3.8.	/	
	3.8.	——————————————————————————————————————	
	3.8.		
	3.8.		
	3.8.		
4		存储器	
		程序存储器	
	4.2 娄	数据存储器	/0

	4.2.1	内部RAM	70
	4.2.2	内部扩展RAM	71
	4.2.3	外部扩展RAM	72
5	特殊	功能寄存器	74
	5.1.1	STC8A8K64S4A12/STC8F8K64S4A12 系列	74
	5.1.2	STC8F2K64S4 系列	75
	5.1.3	特殊功能寄存器列表	76
6	增强	型双数据指针	81
7	时钟	、复位与电源管理	84
	7.1 系统	时钟控制	84
	7.2 系统	复位	86
	7.3 系统	电源管理	88
8	I/O [89
	8.1 I/O 🗆	1相关寄存器	89
	8.2 配置	I/O 🗆	89
	8.3 I/O的	5结构图	91
	8.3.1	准双向口(弱上拉)	
	8.3.2	推挽输出	91
	8.3.3	高阻输入	92
	8.3.4	开漏输出	
9		系统	
10		系统	
	10.1 STC8	8 系列中断源	
	10.1.1		
	10.1.2	STC8F8K64S4A12 系列中断源	
	10.1.3	STC8F2K64S4 系列中断源	99
		8 系列中断列表	
	10.3 中断	相关寄存器	102
	10.3.1	中断使能寄存器(中断允许位)	103
	10.3.2	中断请求寄存器(中断标志位)	
	10.3.3	中断优先级寄存器	109
11		'器/计数器	
		器的相关寄存器	
		器 0/1	
	11.3 定时	器 2	115
		器 3/4	
		唤醒定时器	
12		通信	
		相关寄存器	
	12.2 串口	1	
	12.2.1	串口 1 模式 0	
	12.2.2	串口 1 模式 1	
	12.2.3	串口 1 模式 2	
	12 2 4	串口 1 模式 3	126

	12.2.5 自动地址识别	126
12.3	3 串口 2	127
	12.3.1 串口 2 模式 0	128
	12.3.2 串口 2 模式 1	
12.4	4 串口 3	
	12.4.1 串口 3 模式 0	131
	12.4.2 串口 3 模式 1	131
12.5	5 串口 4	
	12.5.1 串口 4 模式 0	
	12.5.2 串口 4 模式 1	
12.6	6 串口注意事项	
13	IAP/EEPROM	136
13.1	EEPROM相关的寄存器	136
14	ADC模数转换	138
14.1	ADC相关的寄存器	
15	CCP/PCA应用	140
15.1	PCA相关的寄存器	140
15.2	2 PCA工作模式	
	15.2.1 捕获模式	
	15.2.2 软件定时器模式	
	15.2.3 高速脉冲输出模式	
	15.2.4 PWM脉宽调制模式	146
16	增强型PWM	
16.1	PWM相关的寄存器	149
17	I ² C总线	156
17.1	I ² C相关的寄存器	156
17.2	2 I ² C主机模式	156
17.3	3 I ² C从机模式	
17.4	4 I ² C使用注意事项	161
18	比较器	162
18.1	比较器内部结构图	162
18.2	2 比较器相关的寄存器	162
19	同步串行外设接口SPI	164
19.1	SPI相关的寄存器	164
19.2	2 SPI通信方式	165
	19.2.1 单主单从	165
	19.2.2 互为主从	166
	19.2.3 单主多从	166
19.3	3 配置SPI	167
19.4	4 数据模式	168
附录A	电气特性	
附录R	再 新记录	171

STC8 系列技术手册



1 概述

STC8 系列单片机是目前全球最快的 8051 单片机(相同时钟频率),依次按顺序执行完全部的 111 条指令,STC8 系列单片机仅需 147 个时钟,而传统 8051 则需要 1944 个时钟。STC8 系列单片机是 STC 生产的单时钟/机器周期(1T)的单片机,是宽电压/高速/高可靠/低功耗/强抗静电/较强强抗干扰的新一代 8051 单片机,采用 STC 第九代加密技术,无法解密,指令代码完全兼容传统 8051,但速度快 11.2~13.2 倍。

MCU 内部集成高精度 R/C 时钟($\pm 0.3\%$), $\pm 1\%$ 温飘(-40%-+85%),常温下温飘 $\pm 0.6\%$ (-20%-+65%), ISP 编程时 5MHz~30MHz 宽范围可设置,可彻底省掉外部昂贵的晶振和外部复位电路(内部已集成高可靠复位电路,ISP 编程时 4 级复位门槛电压可选)。

MCU 内部有 3 个可选时钟源:内部 24MHz 高精度 IRC、内部 32KHz 的低速 IRC、外部 4M~33M 晶振或外部时钟信号。用户代码中可自由选择时钟源,时钟源选定后可再经过 8-bit 的自由分频后在将时钟信号提供给 CPU 和各个外设。

MCU 提供两种低功耗模式: IDLE 模式和 STOP 模式。IDLE 模式下,CPU 停止执行指令,但所有的外设仍处于工作状态,此时功耗约为 1.5mA(6MHz 工作频率)。STOP 模式即为停电模式或者掉电模式,此时 CPU 和全部外设都停止工作,功耗可降低到 0.1uA 左右。

MCU 提供了丰富的数字外设(4 个串口、5 个定时器、4 组 PCA、8 组增强型 PWM 以及 I^2 C、SPI)接口与模拟外设(16 路*12 位 ADC、比较器),可满足广大用户的设计需求。

数字功能可使用程序在多个管脚之间进行切换。串口 1 可以组为单位([TxD/RxD]为一组)在 [P3.0/P3.1]、[P3.6/P3.7]、[P1.6/P1.7]、[P4.3/P4.4]这 4 组之间进行任意切换;串口 2 可以组为单位([TxD2/RxD2]为一组)在[P1.0/P1.1]、[P4.0/P4.2]这 2 组之间进行任意切换;串口 3 可以组为单位([TxD3/RxD3]为一组)在[P0.0/P0.1]、[P5.0/P5.1]这 2 组之间进行任意切换;串口 4 可以组为单位([TxD4/RxD4]为一组)在[P0.2/P0.3]、[P5.2/P5.3]这 2 组之间进行任意切换;PCA 可以组为单位([ECI/CCP0/CCP1/CCP2/CCP3]为一组)在 [P1.2/P1.7/P1.6/P1.5/P1.4]、[P2.2/P2.3/P2.4/P2.5/P2.6]、[P7.4/P7.0/P7.1/P7.2/P7.3]、[P3.5/P3.3/P3.2/P3.1/P3.0]这 4 组之间进行任意切换;SPI 可以组为单位([SS/MOSI/MISO/SCLK]为一组)在[P1.2/P1.3/P1.4/P1.5]、[P2.2/P2.3/P2.4/P2.5]、[P7.4/P7.5/P7.6/P7.7]、[P3.5/P3.4/P3.3/P3.2]这 4 组之间进行任意切换;I²C 可以组为单位([SCL/SDA]为一组)在[P1.5/P1.4]、[P2.5/P2.4]、[P7.7/P7.6]、[P3.2/P3.3]这 4 组之间进行任意切换;增强型 PWM 的每一路均可各自独立地在 3 个端口之间任意切换(详细切换介绍请参考第 3.3 章的功能脚切换)。

STC8 系列单片机内部集成了增强型的双数据指针。通过程序控制,可实现数据指针自动递增或递减功能以及两组数据指针的自动切换功能。

产品线	UART	定时器	ADC	增强型 PWM	PCA	比较器	I2C	SPI
STC8A8K64S4A12	•	•	•	•	•	•	•	•
STC8F8K64S4A12	•	•	•	•	•	•	•	•
STC8F2K64S4	•	•			•	•	•	•

2 特性

2.1 STC8A8K64S4A12 系列特性

▶ 内核

- ✓ 超快速 8051 内核 (1T)
- ✓ 指令代码完全兼容传统 8051
- ✓ 22 个中断源, 4 级中断优先级
- ✓ 支持在线仿真

▶ 工作电压

- ✓ 2.0V~5.5V
- ✓ 内建 LDO

▶ 工作温度

✓ -40°C~85°C

▶ Flash 存储器

- ✓ 最大 64K 字节 FLASH 空间,用于存储用户代码
- ✓ 支持用户配置 EEPROM 大小,512 字节单页擦除,擦写次数可达 10 万次以上
- ✓ 支持在系统编程方式 (ISP) 更新应用程序, 无需专用编程器
- ✓ 支持单芯片仿真,无需专用仿真器,理论断点个数无限制

> SRAM

- ✓ 128 字节内部直接访问 RAM (DATA)
- ✓ 128 字节内部间接访问 RAM (IDATA)
- ✓ 8192 字节内部扩展 RAM (内部 XDATA)
- ✓ 外部最大可扩展 64K 字节 RAM (外部 XDATA)

▶ 时钟控制

- ✓ 内部 24MHz 高精度 IRC
 - ◆ 误差±0.3%
 - ◆ ±1.0%温漂(全温度范围, -40℃~85℃)
 - ◆ ±0.6%温漂(常温下,-20℃~65℃)
- ✓ 内部 32KHz 低速 IRC (误差较大)
- ✓ 外部晶振(4MHz~33MHz)和外部时钟 用户可自由选择上面的3个时钟源

▶ 复位

- ✔ 硬件复位
 - ⇒ 上电复位
 - ◆ 复位脚复位(高电平复位)
 - 母 看门狗溢出复位
 - ◆ 低压检测复位,提供 4 级低压检测电压: 2.2V、2.4V、V2.7、V3.0

✔ 软件复位

◆ 软件方式写复位触发寄存器

▶ 中断

- ✓ 提供 22 个中断源: INT0、INT1、INT2、INT3、INT4、定时器 0、定时器 1、定时器 2、定时器 3、定时器 4、串口 1、串口 2、串口 3、串口 4、ADC 模数转换、LVD 低压检测、PCA/CCP、SPI、I²C、比较器、增强型 PWM、增强型 PWM 异常检测
- ✓ 提供 4 级中断优先级

▶ 数字外设

- ✓ 5 个 16 位定时器: 定时器 0、定时器 1、定时器 2、定时器 3、定时器 4,其中定时器 0 的模式 3 具有 NMI(不可屏蔽中断)功能,定时器 0 和定时器 1 的模式 0 为 16 位自动重载模式
- ✓ 4 个高速串口: 串口 1、串口 2、串口 3、串口 4,波特率时钟源最快可为 FOSC/4
- ✓ 4 组 PCA 模块: CCP0、CCP1、CCP2、CCP3,可用于捕获、高速脉冲输出和 6/7/8/10 位的 PWM 输出
- ✓ 8 组 15 位增强型 PWM,可实现带死区的控制信号,并支持外部异常检测功能
- ✓ SPI: 支持主机模式和从机模式以及主机/从机自动切换
- ✓ I²C: 支持主机模式和从机模式

▶ 模拟外设

- ✓ ADC, 支持 12 位精度 16 通道的模数转换
- ✓ 比较器

> GPIO

- ✓ 最多可达 59 个 GPIO: P0.0~P0.7、P1.0~P1.7、P2.0~P2.7、P3.0~P3.7、P4.0~P4.4、P5.0~P5.5、P6.0~P6.7、P7.0~P7.7
- ✓ 所有的 GPIO 均支持如下 4 种模式:准双向口模式、强推挽输出模式、开漏输出模式、高阻输入模式

▶ 封装

✓ LQFP64S、LQFP48、LQFP44、PDIP40

2.2 STC8F8K64S4A12 系列特性

▶ 内核

- ✓ 超快速 8051 内核 (1T)
- ✓ 指令代码完全兼容传统 8051
- ✓ 22 个中断源, 4 级中断优先级
- ✓ 支持在线仿真

▶ 工作电压

- ✓ 2.0V~5.5V
- ✓ 内建 LDO

▶ 工作温度

✓ -40°C~85°C

▶ Flash 存储器

- ✔ 最大 64K 字节 FLASH 空间,用于存储用户代码
- ✓ 支持用户配置 EEPROM 大小,512 字节单页擦除,擦写次数可达 10 万次以上
- ✓ 支持在系统编程方式 (ISP) 更新应用程序, 无需专用编程器
- ✓ 支持单芯片仿真, 无需专用仿真器, 理论断点个数无限制

> SRAM

- ✓ 128 字节内部直接访问 RAM (DATA)
- ✓ 128 字节内部间接访问 RAM (IDATA)
- ✓ 8192 字节内部扩展 RAM (内部 XDATA)
- ✓ 外部最大可扩展 64K 字节 RAM (外部 XDATA)

▶ 时钟控制

- ✓ 内部 24MHz 高精度 IRC
 - ◆ 误差±0.3%
 - ◆ ±1.0%温漂(全温度范围, -40℃~85℃)
 - ◆ ±0.6%温漂(常温下,-20℃~65℃)
- ✓ 内部 32KHz 低速 IRC (误差较大)
- ✓ 外部晶振(4MHz~33MHz)和外部时钟 用户可自由选择上面的 3 个时钟源

▶ 复位

- ✔ 硬件复位
 - ◆ 上电复位
 - ◆ 复位脚复位(高电平复位)
 - 母 看门狗溢出复位
 - ◆ 低压检测复位,提供 4 级低压检测电压: 2.2V、2.4V、V2.7、V3.0
- ✔ 软件复位
 - ◆ 软件方式写复位触发寄存器

▶ 中断

- ✓ 提供 22 个中断源: INT0、INT1、INT2、INT3、INT4、定时器 0、定时器 1、定时器 2、定时器 3、定时器 4、串口 1、串口 2、串口 3、串口 4、ADC 模数转换、LVD 低压检测、PCA/CCP、SPI、I²C、比较器、增强型 PWM、增强型 PWM 异常检测
- ✓ 提供 4 级中断优先级

▶ 数字外设

- ✓ 5 个 16 位定时器: 定时器 0、定时器 1、定时器 2、定时器 3、定时器 4,其中定时器 0 的模式 3 具有 NMI(不可屏蔽中断)功能,定时器 0 和定时器 1 的模式 0 为 16 位自动重载模式
- ✓ 4 个高速串口: 串口 1、串口 2、串口 3、串口 4,波特率时钟源最快可为 FOSC/4
- ✓ 4 组 PCA 模块: CCP0、CCP1、CCP2、CCP3,可用于捕获、高速脉冲输出和 6/7/8/10 位的 PWM 输出
- ✓ 8 组 15 位增强型 PWM,可实现带死区的控制信号,并支持外部异常检测功能
- ✓ SPI: 支持主机模式和从机模式以及主机/从机自动切换
- ✓ I²C: 支持主机模式和从机模式

▶ 模拟外设

- ✓ ADC, 支持 **12 位精度** 16 通道的模数转换
- ✔ 比较器

> GPIO

- ✓ 最多可达 62 个 GPIO: P0.0~P0.7、P1.0~P1.7、P2.0~P2.7、P3.0~P3.7、P4.0~P4.7、P5.0~P5.5、P6.0~P6.7、P7.0~P7.7
- ✓ 所有的 GPIO 均支持如下 4 种模式:准双向口模式、强推挽输出模式、开漏输出模式、高阻输入模式

▶ 封装

✓ LQFP64S(暂无,请用 STC8A 系列 LQFP64S 代替)、LQFP48(暂无,请用 STC8A 系列 LQFP48 代替)、LQFP44(暂无,请用 STC8A 系列 LQFP44 代替)、PDIP40(暂无,请用 STC8A 系列 PDIP40 代替)、LQFP32(暂无,请用 STC8A 系列 LQFP32 代替)

2.3 STC8F2K64S4 系列特性

▶ 内核

- ✓ 超快速 8051 内核 (1T)
- ✓ 指令代码完全兼容传统 8051
- ✓ 19 个中断源, 4 级中断优先级
- ✓ 支持在线仿真

▶ 工作电压

- ✓ 2.0V~5.5V
- ✓ 内建 LDO

▶ 工作温度

✓ -40°C~85°C

▶ Flash 存储器

- ✔ 最大 64K 字节 FLASH 空间,用于存储用户代码
- ✓ 支持用户配置 EEPROM 大小,512 字节单页擦除,擦写次数可达 10 万次以上
- ✓ 支持在系统编程方式 (ISP) 更新应用程序, 无需专用编程器
- ✓ 支持单芯片仿真,无需专用仿真器,理论断点个数无限制

> SRAM

- ✓ 128 字节内部直接访问 RAM (DATA)
- ✓ 128 字节内部间接访问 RAM (IDATA)
- ✓ 2048 字节内部扩展 RAM (内部 XDATA)
- ✓ 外部最大可扩展 64K 字节 RAM (外部 XDATA)

▶ 时钟控制

- ✓ 内部 24MHz 高精度 IRC
 - ◆ 误差±0.3%
 - ◆ ±1.0%温漂(全温度范围, -40℃~85℃)
 - ◆ ±0.6%温漂(常温下,-20℃~65℃)
- ✓ 内部 32KHz 低速 IRC (误差较大)
- ✓ 外部晶振(4MHz~33MHz)和外部时钟输入 用户可自由选择上面的 3 个时钟源

▶ 复位

- ✔ 硬件复位
 - ◆ 上电复位
 - ◆ 复位脚复位(高电平复位)
 - 母 看门狗溢出复位
 - ◆ 低压检测复位,提供 4 级低压检测电压: 2.2V、2.4V、V2.7、V3.0
- ✔ 软件复位
 - ◆ 软件方式写复位触发寄存器

> 中断

- ✓ 提供 19 个中断源: INT0、INT1、INT2、INT3、INT4、定时器 0、定时器 1、定时器 2、定时器 3、定时器 4、串口 1、串口 2、串口 3、串口 4、LVD 低压检测、PCA/CCP、SPI、I²C、比较器
- ✓ 提供 4 级中断优先级

> 数字外设

- ✓ 5 个 16 位定时器: 定时器 0、定时器 1、定时器 2、定时器 3、定时器 4,其中定时器 0 的模式 3 具有 NMI(不可屏蔽中断)功能,定时器 0 和定时器 1 的模式 0 为 16 位自动重载模式
- ✓ 4 个高速串口: 串口 1、串口 2、串口 3、串口 4,波特率时钟源最快可为 FOSC/4
- ✓ 4 组 PCA 模块: CCP0、CCP1、CCP2、CCP3,可用于捕获、高速脉冲输出和 6/7/8/10 位的 PWM 输出
- ✓ SPI: 支持主机模式和从机模式以及主机/从机自动切换
- ✓ I²C: 支持主机模式和从机模式

▶ 模拟外设

✓ 比较器

> GPIO

- ✓ 最多可达 42 个 GPIO: P0.0~P0.7、P1.0~P1.7、P2.0~P2.7、P3.0~P3.7、P4.0~P4.7、P5.4~P5.5
- ✔ 所有的 GPIO 均支持如下 4 种模式:准双向口模式、强推挽输出模式、开漏输出模式、高阻输入模式

▶ 封装

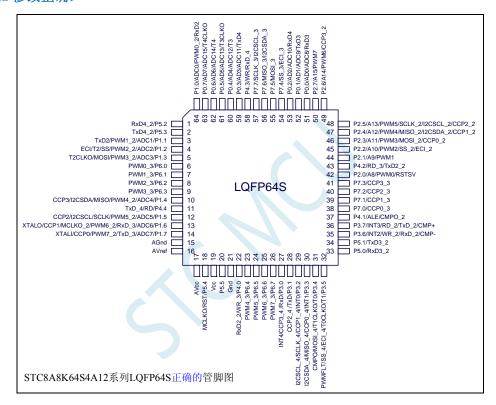
✓ LQFP44、PDIP40、LQFP32

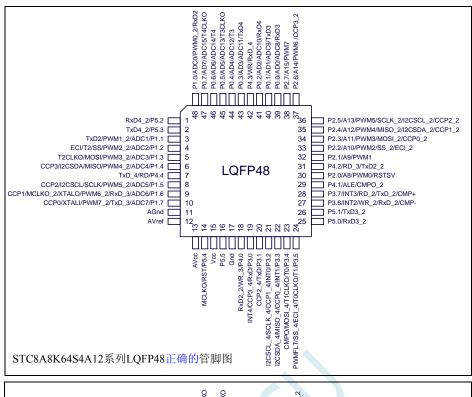
3管脚及说明

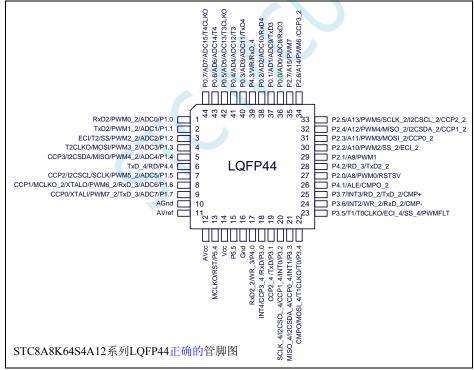
3.1 管脚图

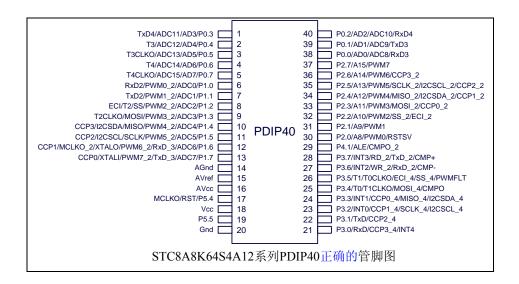
3.1.1STC8A8K64S4A12 系列管脚图(正确)

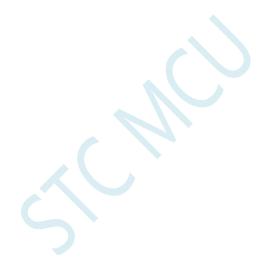
(2016/4/22 修改正确)



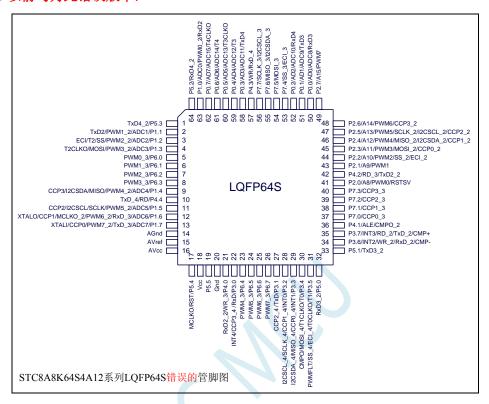


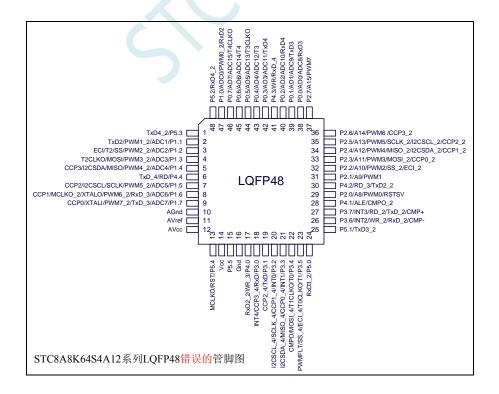


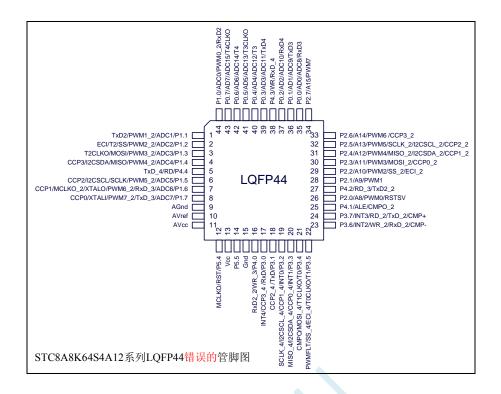




3.1.2STC8A8K64S4A12 系列管脚图(错误)

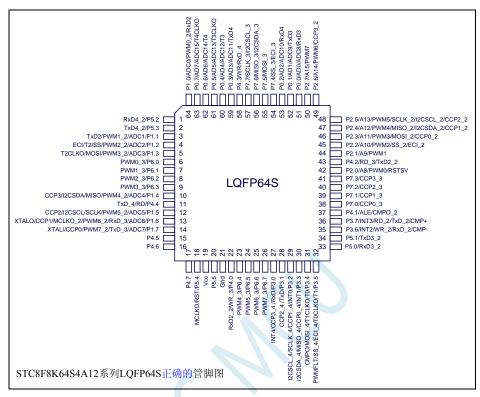


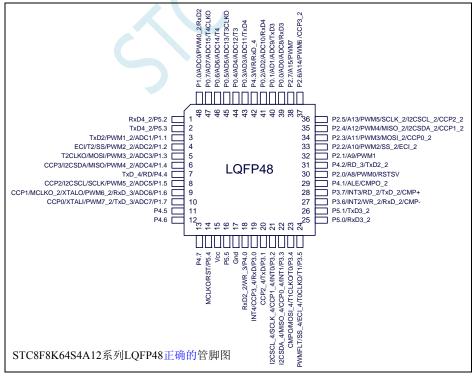


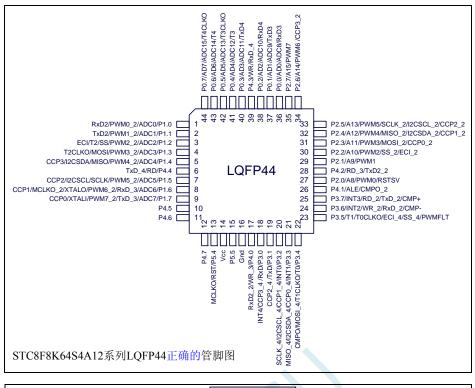


3.1.3STC8F8K64S4A12 系列管脚图(正确)

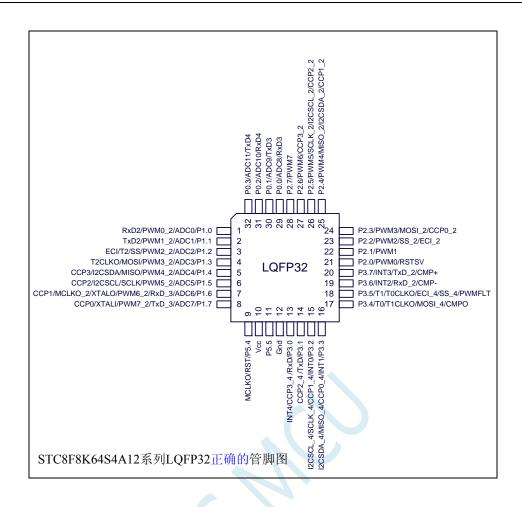
(2016/4/22 修改正确)



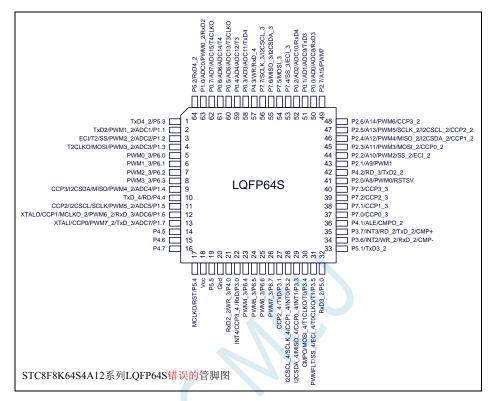


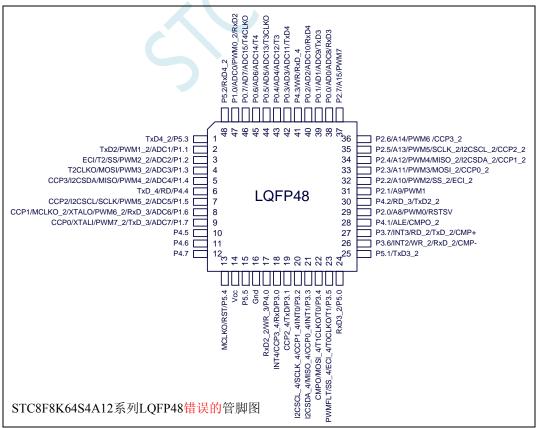


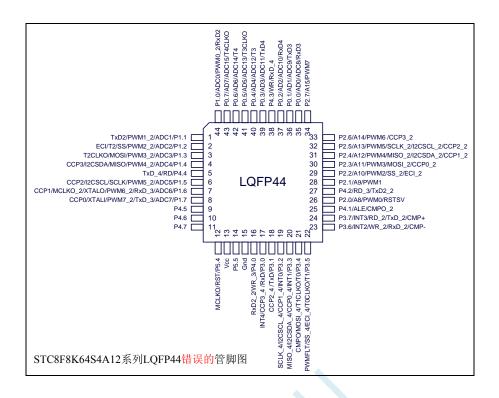




3.1.4STC8F8K64S4A12 系列管脚图(错误)

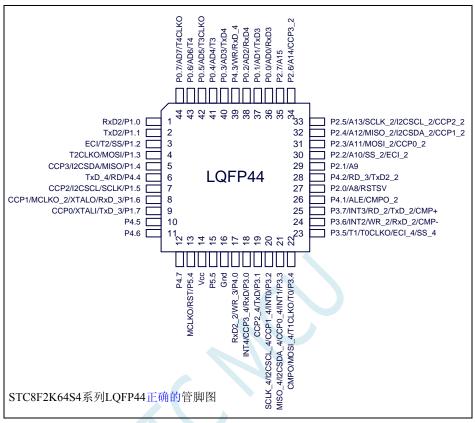


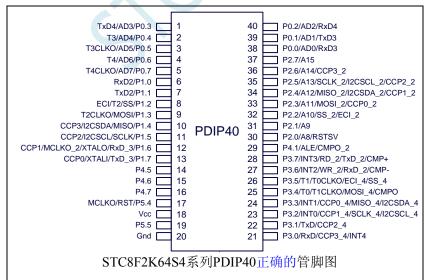


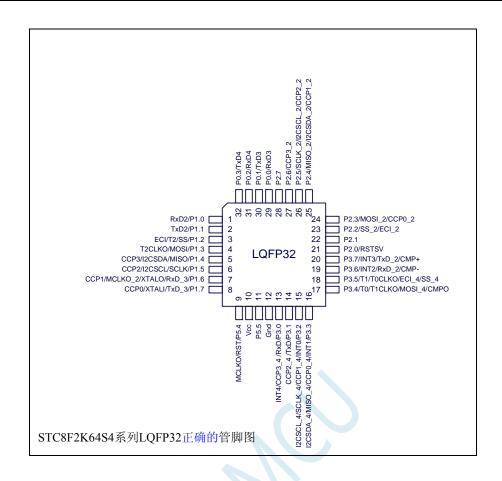


3.1.5STC8F2K64S4 系列管脚图(正确)

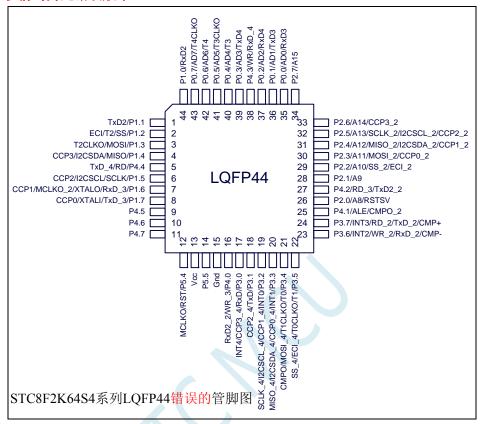
(2016/4/15 修改正确)







3.1.6STC8F2K64S4 系列管脚图 (错误)



3.2 管脚说明

3.2.1STC8A8K64S4A12 系列管脚说明(正确)

(2016/4/22 修改正确)

	编			ka 1ha	米型	24 00
LQFP64S	LQFP48	LQFP44	PDIP40	名称	类型	说明
2	2			P5.3	I/O	标准 IO 口
2	2			TxD4_2	О	串口4的发送脚
				P1.1	I/O	标准 IO 口
3	3	2	7	ADC1	I	ADC 模拟输入通道 1
3	3	2	/	PWM1_2	О	增强 PWM 通道 1 输出脚
				TxD2	О	串口2的发送脚
				P1.2	I/O	标准 IO 口
				ADC2	I	ADC 模拟输入通道 2
4	4	3	8	PWM2_2	O	增强 PWM 通道 2 输出脚
4	4	3	8	SS	I/O	SPI 从机选择
				T2	I	定时器 2 外部时钟输入
				ECI	I	PCA 的外部脉冲输入
				P1.3	I/O	标准 IO 口
				ADC3	I	ADC 模拟输入通道 3
5	5	4	9	PWM3_2	О	增强 PWM 通道 3 输出脚
				MOSI	I/O	SPI 主机输出从机输入
				T2CLKO	О	定时器2时钟分频输出
6				P6.0	I/O	标准 IO 口
0				PWM0_3	О	增强 PWM 通道 0 输出脚
7				P6.1	I/O	标准 IO 口
,				PWM1_3	O	增强 PWM 通道 1 输出脚
8				P6.2	I/O	标准 IO 口
				PWM2_3	О	增强 PWM 通道 2 输出脚
9				P6.3	I/O	标准 IO 口
				PWM3_3	0	增强 PWM 通道 3 输出脚
				P1.4	I/O	标准 IO 口
				ADC4	I	ADC 模拟输入通道 4
10	6	5	10	PWM4_2	О	增强 PWM 通道 4 输出脚
10	U	3	10	MISO	I/O	SPI 主机输入从机输出
				SDA	I/O	I2C 接口的数据线
				CCP3	I/O	PCA 的捕获输入和脉冲输出
				P4.4	I/O	标准 IO 口
11	7	6		RD	О	外部总线的读信号线
				TxD_4	О	串口1的发送脚

12 12 13 14 15 15 16 17 13 12 16 16 17 18 17 18 17 18 17 18 17 18 19 15 14 18 18 18 18 19 15 14 18 18 18 18 18 18 19 19		编·	 号		Fo The	अंद्र क्यां	V¥ p∏
ADCS	LQFP64S	LQFP48	LQFP44	PDIP40	名称	一	以 明
11					P1.5	I/O	标准 IO 口
11					ADC5	I	ADC 模拟输入通道 5
SCL I/O I/O	12	Q	7	11	PWM5_2	I ADC 模拟输入通道 5 O 增强 PWM 通道 5 输出脚 I/O SPI 的时钟脚 I/O I2C 的时钟线 I/O PCA 的捕获输入和脉冲输出 I/O 标准 IO 口 I ADC 模拟输入通道 6 I 串口 1 的接收脚 O 增强 PWM 通道 6 输出脚 O 主时钟分频输出 I/O 标准 IO 口 I ADC 模拟输入通道 7 O 串口 1 的发送脚 O 增强 PWM 通道 7 输出脚 I/O 标准 IO 口 I ADC 模拟输入通道 7 O 串口 1 的发送脚 O 增强 PWM 通道 7 输出脚 I/O PCA 的捕获输入和脉冲输出 I 外部晶振/外部时钟的输入脚 GND 模拟地线 I ADC 的参考电压脚 VCC 模拟电源脚 I/O 标准 IO 口 I 复位引脚 O 主时钟分频输出 VCC 电源脚 I/O 标准 IO 口 I 专位引脚 O 车时钟分频输出 VCC 电源脚 I/O 标准 IO 口 I 专位引脚 O 车时钟分频输出 I/O 标准 IO 口 I 专位引脚 O 车球 IO 口 I 专位引脚 I/O 标准 IO 口 I 专位引脚 I/O 标准 IO 口 I 标准 IO 口 I 标准 IO 口 I 标准 IO 口 II 特强 PWM 通道 5 输出脚 I/O 标准 IO 口 II 特强 PWM 通道 5 输出脚 I/O 标准 IO 口 II 特强 PWM 通道 6 输出脚 I/O 标准 IO 口 II 特强 PWM 通道 6 输出脚 I/O 标准 IO 口 II 特强 PWM 通道 6 输出脚 I/O 标准 IO 口 II 特强 PWM 通道 6 输出脚 I/O 标准 IO 口 II 特强 PWM 通道 6 输出脚 I/O 标准 IO 口 II 特强 PWM 通道 6 输出脚	
CCP2	12	0	/	11	SCLK	I/O	SPI 的时钟脚
P1.6					SCL	I/O	I2C 的时钟线
ADC6					CCP2	I/O	PCA 的捕获输入和脉冲输出
RxD_3					P1.6	I/O	标准 IO 口
13					ADC6	I	ADC 模拟输入通道 6
MCLKO 2 O 主时钟分類输出 NTALO O 外部晶振的输出脚 P1.7					RxD_3	I	串口1的接收脚
CCP1	13	9	8	12	PWM6_2	О	增强 PWM 通道 6 输出脚
NTALO O 外部晶振的输出脚					MCLKO_2	О	主时钟分频输出
P1.7					CCP1	I/O	PCA 的捕获输入和脉冲输出
ADC7					XTALO	О	外部晶振的输出脚
14 10 8 13 TxD_3 O 增强 PWM 通道 7 输出脚 PWM7_2 O 增强 PWM 通道 7 输出脚 CCPO I/O PCA 的捕获输入和脉冲输出 XTALI I 外部晶振/外部时钟的输入脚 TXTALI I 外部晶振/外部时钟的输入脚 PS-4 I/O 标准 IO 口 PS-4 I/O 标准 IO 口 PS-4 I/O 标准 IO 口 PS-5 I/O 标准 IO 口 PS-5 I/O 标准 IO 口 PS-5 I/O 标准 IO 口 PWM_3 O 外部总线的写信号线 RxD2_2 I 串口 2 的接收脚 P6-4 I/O 标准 IO 口 PWM_3 O 增强 PWM 通道 4 输出脚 P6-5 I/O 标准 IO 口 PWM_5_3 O 增强 PWM 通道 5 输出脚 P6-6 I/O 标准 IO 口 PWM_6_3 O 增强 PWM 通道 6 输出脚 P6-6 I/O 标准 IO 口 PWM_6_3 O 增强 PWM 通道 6 输出脚 P6-6 I/O 标准 IO 口 PWM_6_3 O 增强 PWM 通道 6 输出脚 P6-6 I/O 标准 IO 口 PWM_6_3 O 增强 PWM 通道 6 输出脚 P6-6 I/O 标准 IO 口 PWM_6_3 O 增强 PWM 通道 6 输出脚 P6-7 I/O 标准 IO 口 PWM_6_3 O 增强 PWM 通道 6 输出脚 P6-6 I/O 标准 IO 口 PWM_6_3 O 增强 PWM 通道 6 输出脚 P6-6 I/O 标准 IO 口 PWM6_3 O 增强 PWM 通道 6 输出脚 P6-6 I/O 标准 IO 口 PWM_6_3 O 增强 PWM 通道 6 输出脚 P6-6 I/O 标准 IO 口 PWM_6_3 O 增强 PWM 通道 6 输出脚 P6-6 I/O 标准 IO 口 PWM_6_3 O 增强 PWM 通道 6 输出脚 P6-6 I/O 标准 IO 口 PWM_6_3 O 增强 PWM 通道 6 输出脚 P6-6 I/O 标准 IO 口 PWM_6_3 O 增强 PWM 通道 6 输出脚 P6-6 I/O 标准 IO 口 PWM_6_3 O 增强 PWM 通道 6 输出脚 P6-6 I/O 标准 IO 口 PWM_6_3 O 增强 PWM 通道 6 输出脚 P6-6 I/O 标准 IO 口 PWM_6_3 O PM_6 PWM MM_6 IIO D PWM_6_3 O PM_6 PWM_6 IIO D PWM_6_3 O PM_6 PWM_6 IIO D PWM_6_3 O PM_6 PWM_6 IIO D PWM_6_3 D PM_6 PWM_6 IIO D PWM_6_3 D PM_6 PWM_6 IIO D PWM_6_8 PWM_6 IIO D PWM_6_8 PWM_6 IIO D PWM_6_8 PWM_6 IIO D PWM_6_8 PWM_6_8 PWM_6 IIO D PWM_6_8 PWM_6 IIO D PWM_6_8 PWM_6 IIO D PWM_6_8 PW					P1.7	I/O	标准 IO 口
14					ADC7	I	ADC 模拟输入通道 7
PWM7_2	1.4	1.0	0	1.2	TxD_3	О	串口1的发送脚
XTALI	14	10	8	13	PWM7_2	О	增强 PWM 通道 7 输出脚
15					CCP0	I/O	PCA 的捕获输入和脉冲输出
16					XTALI	I	外部晶振/外部时钟的输入脚
17	15	11	10	14	AGnd	GND	模拟地线
P5.4	16	12	11	15	AVref	I	ADC 的参考电压脚
18	17	13	12	16	AVcc	VCC	模拟电源脚
MCLKO O 主时钟分频输出					P5.4	I/O	标准 IO 口
19	18	14	13	17	RST	I	复位引脚
20					MCLKO	О	主时钟分频输出
21 17 16 20 Gnd GND 地线 P4.0 I/O 标准 IO 口 WR_3 O 外部总线的写信号线 RxD2_2 I 串口 2 的接收脚 P6.4 I/O 标准 IO 口 PWM4_3 O 增强 PWM 通道 4 输出脚 P6.5 I/O 标准 IO 口 PWM5_3 O 增强 PWM 通道 5 输出脚 P6.6 I/O 标准 IO 口 PWM6_3 O 增强 PWM 通道 6 输出脚 P6.7 I/O 标准 IO 口	19	15	14	18	Vcc	VCC	电源脚
22 18 17 P4.0 I/O 标准 IO 口 WR_3 O 外部总线的写信号线 RxD2_2 I 串口 2 的接收脚 P6.4 I/O 标准 IO 口 PWM4_3 O 增强 PWM 通道 4 输出脚 P6.5 I/O 标准 IO 口 PWM5_3 O 增强 PWM 通道 5 输出脚 P6.6 I/O 标准 IO 口 PWM6_3 O 增强 PWM 通道 6 输出脚 P6.7 I/O 标准 IO 口	20	16	15	19	P5.5	I/O	标准 IO 口
22 18 17 WR_3 O 外部总线的写信号线 RxD2_2 I 串口 2 的接收脚 P6.4 I/O 标准 IO 口 PWM4_3 O 增强 PWM 通道 4 输出脚 P6.5 I/O 标准 IO 口 PWM5_3 O 增强 PWM 通道 5 输出脚 P6.6 I/O 标准 IO 口 PWM6_3 O 增强 PWM 通道 6 输出脚 P6.7 I/O 标准 IO 口 PMM6_3 O 增强 PWM 通道 6 输出脚	21	17	16	20	Gnd	GND	地线
RxD2_2 I					P4.0	I/O	标准 IO 口
23 P6.4 I/O 标准 IO 口 PWM4_3 O 增强 PWM 通道 4 输出脚 P6.5 I/O 标准 IO 口 PWM5_3 O 增强 PWM 通道 5 输出脚 P6.6 I/O 标准 IO 口 PWM6_3 O 增强 PWM 通道 6 输出脚 P6.7 I/O 标准 IO 口	22	18	17		WR_3	О	外部总线的写信号线
23 PWM4_3 O 增强 PWM 通道 4 输出脚 24 P6.5 I/O 标准 IO 口 PWM5_3 O 增强 PWM 通道 5 输出脚 P6.6 I/O 标准 IO 口 PWM6_3 O 增强 PWM 通道 6 输出脚 P6.7 I/O 标准 IO 口					RxD2_2	I	串口2的接收脚
PWM4_3 O 增强 PWM 通道 4 输出脚 24 P6.5 I/O 标准 IO 口 PWM5_3 O 增强 PWM 通道 5 输出脚 P6.6 I/O 标准 IO 口 PWM6_3 O 增强 PWM 通道 6 输出脚 P6.7 I/O 标准 IO 口	22				P6.4	I/O	标准 IO 口
24 PWM5_3 O 增强 PWM 通道 5 输出脚 25 P6.6 I/O 标准 IO 口 PWM6_3 O 增强 PWM 通道 6 输出脚 P6.7 I/O 标准 IO 口	23				PWM4_3	О	增强 PWM 通道 4 输出脚
PWM5_3 O 增强 PWM 通道 5 输出脚 P6.6 I/O 标准 IO 口 PWM6_3 O 增强 PWM 通道 6 输出脚 P6.7 I/O 标准 IO 口	2.1				P6.5	I/O	标准 IO 口
P6.6 I/O 标准 IO 口 PWM6_3 O 增强 PWM 通道 6 输出脚 P6.7 I/O 标准 IO 口	24				PWM5 3	О	增强 PWM 通道 5 输出脚
PWM6_3 O 增强 PWM 通道 6 输出脚 P6 7 I/O 标准 IO 口					_	I/O	
P6.7 I/O 标准 IO 口	25				PWM6 3	О	增强 PWM 通道 6 输出脚
1 26 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1					_		
PWM7_3 O 增强 PWM 通道 7 输出脚	26						

		 i号		Fo The	अंद्र गरा) # HT
LQFP64S	LQFP48	LQFP44	PDIP40	名称	类型	说明
				P3.0	I/O	标准 IO 口
27	19	18	21	RxD	I	串口1的接收脚
27	19	18	21	CCP3_4	I/O	PCA 的捕获输入和脉冲输出
				INT4	I	外部中断 4
				P3.1	I/O	标准 IO 口
28	20	19	22	TxD	О	串口1的发送脚
				CCP2_4	I/O	PCA 的捕获输入和脉冲输出
				P3.2	I/O	标准 IO 口
				INT0	I	外部中断 0
29	21	20	23	CCP1_4	I/O	PCA 的捕获输入和脉冲输出
				SCLK_4	I/O	SPI 的时钟脚
				SCL_4	I/O	I2C 的时钟线
				P3.3	I/O	标准 IO 口
				INT1	I	外部中断 1
30	22	21	24	CCP0_4	I/O	PCA 的捕获输入和脉冲输出
				MISO_4	I/O	SPI 主机输入从机输出
				SDA_4	I/O	I2C 接口的数据线
				P3.4	I/O	标准 IO 口
				T0	I	定时器 0 外部时钟输入
31	23	22	25	T1CLKO	О	定时器1时钟分频输出
				MOSI_4	I/O	SPI 主机输出从机输入
				CMPO	О	比较器输出
				P3.5	I/O	标准 IO 口
				T1	I	定时器 1 外部时钟输入
32	24	23	26	T0CLKO	O	定时器 0 时钟分频输出
32		23	20	ECI_4	I	PCA 的外部脉冲输入
				SS_4	I	SPI 的从机选择脚(主机为输出)
				PWMFLT	I	增强 PWM 的外部异常检测脚
33	25			P5.0	I/O	标准 IO 口
				RxD3_2	I	串口3的接收脚
34	26			P5.1	I/O	标准 IO 口
				TxD3_2	O	串口3的发送脚
				P3.6	I/O	标准 IO 口
				INT2	I	外部中断 2
35	27	24	27	WR_2	O	外部总线的写信号线
				RxD_2	I	串口1的接收脚
				CMP-	I	比较器负极输入

	编	号		た Sto	光动	Жп
LQFP64S	LQFP48	LQFP44	PDIP40	名称	类型	说明
				P3.7	I/O	标准 IO 口
				INT3	I	外部中断 3
36	28	25	28	RD_2	О	外部总线的读信号线
				TxD_2	О	串口1的发送脚
				CMP+	I	比较器正极输入
				P4.1	I/O	标准 IO 口
37	29	26	29	ALE	0	地址锁存信号
				CMPO_2	О	比较器输出
38				P7.0	I/O	标准 IO 口
36				CCP0_3	I/O	PCA 的捕获输入和脉冲输出
39				P7.1	I/O	标准 IO 口
39				CCP1_3	I/O	PCA 的捕获输入和脉冲输出
40				P7.2	I/O	标准 IO 口
40				CCP2_3	I/O	PCA 的捕获输入和脉冲输出
41				P7.3	I/O	标准 IO 口
41				CCP3_3	I/O	PCA 的捕获输入和脉冲输出
				P2.0	I/O	标准 IO 口
42	30	27	30	A8	I	地址总线
				PWM0	O	增强 PWM 通道 0 输出脚
				P4.2	I/O	标准 IO 口
43	31	28		RD_3	О	外部总线的读信号线
				TxD2_2	О	串口2的发送脚
				P2.1	I/O	标准 IO 口
44	32	29	31	A9	I	地址总线
				PWM1	О	增强 PWM 通道 1 输出脚
				P2.2	I/O	标准 IO 口
				A10	I	地址总线
45	33	30	32	PWM2	О	增强 PWM 通道 2 输出脚
				SS_2	I	SPI 的从机选择脚(主机为输出)
				ECI_2	I	PCA 的外部脉冲输入
				P2.3	I/O	标准 IO 口
				A11	I	地址总线
46	34	31	33	PWM3	О	增强 PWM 通道 3 输出脚
				MOSI_2	I/O	SPI 主机输出从机输入
				CCP0_2	I/O	PCA 的捕获输入和脉冲输出

A		编	号		たま ゴカー	米型	3 4 8B
47 35 32 34 A12 1 地址总线 PWM4 O 增强 PWM 通道 4 输出脚 MISO_2 I/O SPI 主机输入从机输出 SDA_2 I/O I2C 接口的数据线 CCP1_2 I/O PCA 的捕获输入和脉冲输出 P2.5 I/O 标准 IO 口 A13 I 地址总线 PWM5 O 增强 PWM 通道 5 输出脚 SCLK_2 I/O SPI 的时钟脚 SCL 2 I/O PCA 的捕获输入和脉冲输出 P2.6 I/O 标准 IO 口 A14 I 地址总线 PWM6 O 增强 PWM 通道 6 输出脚 CCP3_2 I/O PCA 的捕获输入和脉冲输出 P2.7 I/O 标准 IO 口 A15 I 地址总线 PWM7 O 增强 PWM 通道 7 输出脚 P0.0 I/O 标准 IO 口 AD0 I 地址总线 ADC8 I ADC 模拟输入通道 8 RxD3 I 串口 3 的接收脚 P0.1 I/O 标准 IO 口 AD1 I 地址总线 ADC9 I ADC 模拟输入通道 9	LQFP64S	LQFP48	LQFP44	PDIP40	名称	类型	说明
PWM4 O 増强 PWM 通道 4 输出脚 MISO_2 I/O SPI 主机输入从机输出 SDA_2 I/O I2C 接口的数据线 CCPI_2 I/O PCA 的捕获输入和脉冲输出 P2.5 I/O 标准 IO □ A13 I 地址总线 PWM5 O 増强 PWM 通道 5 输出脚 SCL_2 I/O SPI 的时钟脚 SCL_2 I/O I2C 的时钟线 CCP2_2 I/O PCA 的捕获输入和脉冲输出 P2.6 I/O FA IO □ I2C 的时钟线 CCP2_2 I/O PCA 的捕获输入和脉冲输出 P2.6 I/O 标准 IO □ A14 I 地址总线 PWM6 O 増强 PWM 通道 6 输出脚 CCP3_2 I/O PCA 的捕获输入和脉冲输出 P2.7 I/O 标准 IO □ A15 I 地址总线 PWM7 O 増强 PWM 通道 7 输出脚 P0.0 I/O 标准 IO □ AD0 I 地址总线 ADC8 I ADC 模拟输入通道 8 RxD3 I 串口 3 的接收脚 P0.1 I/O 标准 IO □ AD1 I 地址总线 ADC9 I ADC 模拟输入通道 9 ADC 模拟输入通道 9 ADC9 I ADC 模拟输入通道 9 ADC 模拟 4 ADC 模拟 4 ADC 模拟 4 ADC 模拟 4 ADC					P2.4	I/O	标准 IO 口
47 35 32 34 MISO_2 I/O SPI 主机输入从机输出 SDA_2 I/O I2C 接口的数据线 CCPI_2 I/O PCA 的捕获输入和脉冲输出 48 36 33 35 PVMS O 增强 PWM 通道 5 输出脚 SCLK_2 I/O SPI 的时钟脚 SCLK_2 I/O SPI 的时钟脚 SCL_2 I/O PCA 的捕获输入和脉冲输出 49 37 34 36 PWM6 O 增强 PWM 通道 6 输出脚 CCP2_2 I/O PCA 的捕获输入和脉冲输出 50 38 35 37 A14 I 地址总线 PWM 通道 6 输出脚 CCP3_2 I/O PCA 的捕获输入和脉冲输出 50 38 35 37 A15 I 地址总线 PWM 通道 7 输出脚 PO.0 I/O 标准 IO IIID IIID IIID IIID IIID IIID IIID					A12	I	地址总线
MISO_2 I/O SPI 主机输入从机输出 SDA_2 I/O I2C 接口的数据线 CCPI_2 I/O PCA 的捕获输入和脉冲输出 P2.5 I/O 标准 IO 口 A13 I 地址总线 PWM5 O 增强 PWM 通道 5 输出脚 SCLK_2 I/O SPI 的时钟脚 SCL_2 I/O I2C 的时钟线 CCP2_2 I/O PCA 的捕获输入和脉冲输出 P2.6 I/O 标准 IO 口 A14 I 地址总线 PWM6 O 增强 PWM 通道 6 输出脚 CCP3_2 I/O PCA 的捕获输入和脉冲输出 P2.7 I/O 标准 IO 口 A15 I 地址总线 PWM7 O 增强 PWM 通道 7 输出脚 P0.0 I/O 标准 IO 口 AD0 I 地址总线 ADC8 I ADC 模拟输入通道 8 RxD3 I 串口 3 的接收脚 P0.1 I/O 标准 IO 口 AD1 I 地址总线 AD2 AD1 I 地址总线 AD2 AD1 I 地址总线 AD2 AD1 I 地址总线 AD2 AD2 I AD2 AD4 AD4 AD6 AD6 I 地址总线 AD6 AD6 I 地址总线 AD6 AD7 I I 地址总线 AD6 I AD6 EVATOR AD7 I AD6 EVATOR AD7 III I	47	35	32	3/1	PWM4	О	增强 PWM 通道 4 输出脚
48 36 33 35 PCP1_2 I/O PCA 的捕获输入和脉冲输出 49 37 34 36 PWM5 O 增强 PWM 通道 5 输出脚 49 37 34 36 PCP2_2 I/O PCA 的捕获输入和脉冲输出 49 37 34 36 PWM6 O PCA 的捕获输入和脉冲输出 50 38 35 37 A14 I 地址总线 PWM6 O 增强 PWM 通道 6 输出脚 PWM 通道 6 输出脚 CCP3_2 I/O PCA 的捕获输入和脉冲输出 P2.7 I/O 标准 IO 口 50 38 35 37 A15 I 地址总线 PWM7 O 增强 PWM 通道 7 输出脚 P0.0 I/O 标准 IO 口 AD0 I 地址总线 AD0 I 地址总线 ADC8 I ADC 模拟输入通道 8 RxD3 I 串口 3 的接收脚 P0.1 I/O 标准 IO 口 AD1 I 地址总线 AD2 模拟输入通道 9	7/	33	32	34	MISO_2	I/O	SPI 主机输入从机输出
P2.5					SDA_2	I/O	I2C 接口的数据线
A13					CCP1_2	I/O	PCA 的捕获输入和脉冲输出
48 36 33 35 PWM5 O 增强 PWM 通道 5 输出脚 SCLK_2 I/O SPI 的时钟脚 SCL_2 I/O I2C 的时钟线 CCP2_2 I/O PCA 的捕获输入和脉冲输出 P2.6 I/O 标准 IO 口 A14 I 地址总线 PWM6 O 增强 PWM 通道 6 输出脚 CCP3_2 I/O PCA 的捕获输入和脉冲输出 P2.7 I/O 标准 IO 口 A15 I 地址总线 PWM7 O 增强 PWM 通道 7 输出脚 P0.0 I/O 标准 IO 口 AD0 I 地址总线 ADC8 I ADC 模拟输入通道 8 RxD3 I 串口 3 的接收脚 P0.1 I/O 标准 IO 口 AD1 I 地址总线 ADC9 I ADC 模拟输入通道 9					P2.5	I/O	标准 IO 口
SCLK_2					A13	I	地址总线
SCLK_2	10	26	22	25	PWM5	О	增强 PWM 通道 5 输出脚
The state of the late of th	40	30	33	33	SCLK_2	I/O	SPI 的时钟脚
P2.6					SCL_2	I/O	I2C 的时钟线
49 37 34 36 A14 I 地址总线 PWM6 O 增强 PWM 通道 6 输出脚 CCP3_2 I/O PCA 的捕获输入和脉冲输出 50 38 35 37 A15 I 地址总线 PWM7 O 增强 PWM 通道 7 输出脚 P0.0 I/O 标准 IO 口 AD0 I 地址总线 ADC8 I ADC 模拟输入通道 8 RxD3 I 串口 3 的接收脚 P0.1 I/O 标准 IO 口 AD1 I 地址总线 ADC9 I ADC 模拟输入通道 9					CCP2_2	I/O	PCA 的捕获输入和脉冲输出
49 37 34 36 PWM6 O 增强 PWM 通道 6 输出脚 CCP3_2 I/O PCA 的捕获输入和脉冲输出 P2.7 I/O 标准 IO 口 50 38 35 37 A15 I 地址总线 PWM7 O 增强 PWM 通道 7 输出脚 P0.0 I/O 标准 IO 口 AD0 I 地址总线 ADC8 I ADC 模拟输入通道 8 RxD3 I 串口 3 的接收脚 P0.1 I/O 标准 IO 口 AD1 I 地址总线 ADC9 I ADC 模拟输入通道 9					P2.6	I/O	标准 IO 口
PWM6 O 增强 PWM 通道 6 输出脚 CCP3_2 I/O PCA 的捕获输入和脉冲输出 50 38 35 37 A15 I 地址总线 PWM7 O 增强 PWM 通道 7 输出脚 P0.0 I/O 标准 IO 口 AD0 I 地址总线 ADC8 I ADC 模拟输入通道 8 RxD3 I 串口 3 的接收脚 P0.1 I/O 标准 IO 口 AD1 I 地址总线 ADC9 I ADC 模拟输入通道 9	40	27	2.4	26	A14	I	地址总线
P2.7	49	3/	34	36	PWM6	O	增强 PWM 通道 6 输出脚
50 38 35 37 A15 I 地址总线 51 39 36 38 A15 I 地址总线 PWM7 O 增强 PWM 通道 7 输出脚 P0.0 I/O 标准 IO 口 AD0 I 地址总线 ADC8 I ADC 模拟输入通道 8 RxD3 I 串口 3 的接收脚 P0.1 I/O 标准 IO 口 AD1 I 地址总线 ADC9 I ADC 模拟输入通道 9					CCP3_2	I/O	PCA 的捕获输入和脉冲输出
51 9 36 38 PWM7 O 增强 PWM 通道 7 输出脚 P0.0 I/O 标准 IO 口 AD0 I 地址总线 ADC8 I ADC 模拟输入通道 8 RxD3 I 串口 3 的接收脚 P0.1 I/O 标准 IO 口 AD1 I 地址总线 ADC9 I ADC 模拟输入通道 9					P2.7	I/O	标准 IO 口
51 39 36 38 P0.0 I/O 标准 IO 口	50	38	35	37	A15	I	地址总线
51 39 36 38 AD0 I 地址总线 ADC8 I ADC 模拟输入通道 8 RxD3 I 串口 3 的接收脚 52 40 37 39 P0.1 I/O 标准 IO 口 AD1 I 地址总线 ADC9 I ADC 模拟输入通道 9					PWM7	О	增强 PWM 通道 7 输出脚
51 39 36 38 ADC8 I ADC 模拟输入通道 8 RxD3 I 串口 3 的接收脚 52 40 37 39 P0.1 I/O 标准 IO 口 ADI U址总线 ADC9 I ADC 模拟输入通道 9					P0.0	I/O	标准 IO 口
ADC8 I ADC 模拟输入通道 8 RxD3 I 串口 3 的接收脚 P0.1 I/O 标准 IO 口 AD1 I 地址总线 ADC9 I ADC 模拟输入通道 9	51	20	26	20	AD0	I	地址总线
52 40 37 39 P0.1 I/O 标准 IO 口 AD1 I 地址总线 ADC9 I ADC 模拟输入通道 9	51	39	36	38	ADC8	I	ADC 模拟输入通道 8
52 40 37 39 AD1 I 地址总线 ADC9 I ADC 模拟输入通道 9					RxD3	I	串口 3 的接收脚
52 40 37 39 ADC9 I ADC 模拟输入通道 9					P0.1	I/O	标准 IO 口
ADC9 I ADC 模拟输入通道 9	50	40	27	20	AD1	I	地址总线
TxD3 0 串口 3 的发送脚	52	40	3/	39	ADC9	I	ADC 模拟输入通道 9
					TxD3	О	串口3的发送脚
P0.2 I/O 标准 IO 口					P0.2	I/O	标准 IO 口
AD2 I 地址总线	50	4.1	20	40	AD2	I	地址总线
53 41 38 40 ADC10 I ADC 模拟输入通道 10	53	41	38	40	ADC10	I	ADC 模拟输入通道 10
RxD4 I 串口 4 的接收脚					RxD4	I	串口4的接收脚
P7.4 I/O 标准 IO 口					P7.4	I/O	标准 IO 口
54 SS_3 I SPI 的从机选择脚(主机为输出)	54				SS_3	I	SPI 的从机选择脚(主机为输出)
ECI_3 I PCA 的外部脉冲输入					ECI_3	I	PCA 的外部脉冲输入
P7.5 I/O 标准 IO 口	5.5				P7.5	I/O	标准 IO 口
55 MOSI_3 I/O SPI 主机输出从机输入	55				MOSI 3	I/O	SPI 主机输出从机输入
P7.6 I/O 标准 IO 口					P7.6	I/O	标准 IO 口
56 MISO_3 I/O SPI 主机输入从机输出	56				MISO 3	I/O	SPI 主机输入从机输出
SDA_3 I/O I2C 接口的数据线					_		

	编	号		なる	米和	7 4 BB
LQFP64S	LQFP48	LQFP44	PDIP40	名称	类型	说明
				P7.7	I/O	标准 IO 口
57				SCLK_3	I/O	SPI 的时钟脚
				SCL_3	I/O	I2C 的时钟线
				P4.3	I/O	标准 IO 口
58	42	39		WR	О	外部总线的写信号线
				RxD_4	I	串口1的接收脚
				P0.3	I/O	标准 IO 口
59	43	40	1	AD3	Ι	地址总线
39	43	40	1	ADC11	I	ADC 模拟输入通道 11
				TxD4	О	串口 4 的发送脚
				P0.4	I/O	标准 IO 口
60	44	41	2	AD4	I	地址总线
00	44	41	2	ADC12	I	ADC 模拟输入通道 12
				T3	I	定时器 3 外部时钟输入
				P0.5	I/O	标准 IO 口
61	45	42	3	AD5	I	地址总线
01	43 42	42	3	ADC13	I	ADC 模拟输入通道 13
				T3CLKO	O	定时器 3 时钟分频输出
				P0.6	I/O	标准 IO 口
62	46	43	4	AD6	I	地址总线
02	40	43	4	ADC14	I	ADC 模拟输入通道 14
				T4	I	定时器 4 外部时钟输入
				P0.7	I/O	标准 IO 口
63	47	44	5	AD7	I	地址总线
0.5	47	44	3	ADC15	I	ADC 模拟输入通道 15
				T4CLKO	О	定时器 4 时钟分频输出
				P1.0	I/O	标准 IO 口
64	10	1	6	ADC0	I	ADC 模拟输入通道 0
04	48	1	6	PWM0_2	О	增强 PWM 通道 0 输出脚
			<u> </u>	RxD2	I	串口2的接收脚
1	1			P5.2	I/O	标准 IO 口
1	1			RxD4_2	I	串口4的接收脚

3.2.2STC8A8K64S4A12 系列管脚说明(错误)

	编 ⁻	号		tə 1hə	ᄽ) H H H
LQFP64S	LQFP48	LQFP44	PDIP40	名称	类型	说明
1	1			P5.3	I/O	标准 IO 口
1	1			TxD4_2	О	串口4的发送脚
				P1.1	I/O	标准 IO 口
2	2	1	7	ADC1	I	ADC 模拟输入通道 1
2	2	1	/	PWM1_2	О	增强 PWM 通道 1 输出脚
				TxD2	О	串口2的发送脚
				P1.2	I/O	标准 IO 口
				ADC2	I	ADC 模拟输入通道 2
3	3	2	8	PWM2_2	О	增强 PWM 通道 2 输出脚
3	3	2	0	SS	I/O	SPI 从机选择
				T2	I	定时器 2 外部时钟输入
				ECI	I	PCA 的外部脉冲输入
				P1.3	I/O	标准 IO 口
				ADC3	I	ADC 模拟输入通道 3
4	4	3	9	PWM3_2	О	增强 PWM 通道 3 输出脚
				MOSI	I/O	SPI 主机输出从机输入
				T2CLKO	О	定时器2时钟分频输出
5				P6.0	I/O	标准 IO 口
3				PWM0_3	О	增强 PWM 通道 0 输出脚
6				P6.1	I/O	标准 IO 口
0				PWM1_3	О	增强 PWM 通道 1 输出脚
7				P6.2	I/O	标准 IO 口
,				PWM2_3	О	增强 PWM 通道 2 输出脚
8				P6.3	I/O	标准 IO 口
0				PWM3_3	О	增强 PWM 通道 3 输出脚
				P1.4	I/O	标准 IO 口
				ADC4	I	ADC 模拟输入通道 4
9	5	4	10	PWM4_2	О	增强 PWM 通道 4 输出脚
	3		10	MISO	I/O	SPI 主机输入从机输出
				SDA	I/O	I2C 接口的数据线
				CCP3	I/O	PCA 的捕获输入和脉冲输出
				P4.4	I/O	标准 IO 口
10	6	5		RD	О	外部总线的读信号线
				TxD_4	О	串口1的发送脚

	编	 号		by the	ोक्ट और	\₩ н⊓
LQFP64S	LQFP48	LQFP44	PDIP40	名称	类型	说明
				P1.5	I/O	标准 IO 口
				ADC5	I	ADC 模拟输入通道 5
11	7	(11	PWM5_2	О	增强 PWM 通道 5 输出脚
11	/	6	11	SCLK	I/O	SPI 的时钟脚
				SCL	I/O	I2C 的时钟线
				CCP2	I/O	PCA 的捕获输入和脉冲输出
				P1.6	I/O	标准 IO 口
				ADC6	I	ADC 模拟输入通道 6
				RxD_3	I	串口1的接收脚
12	8	7	12	PWM6_2	О	增强 PWM 通道 6 输出脚
				MCLKO_2	О	主时钟分频输出
				CCP1	I/O	PCA 的捕获输入和脉冲输出
				XTALO	О	外部晶振的输出脚
				P1.7	I/O	标准 IO 口
				ADC7	I	ADC 模拟输入通道 7
1.0	9	8	13	TxD_3	O	串口1的发送脚
13				PWM7_2	O	增强 PWM 通道 7 输出脚
				CCP0	I/O	PCA 的捕获输入和脉冲输出
				XTALI	I	外部晶振/外部时钟的输入脚
14	10	9	14	AGnd	GND	模拟地线
15	11	10	15	AVref	I	ADC 的参考电压脚
16	12	11	16	AVcc	VCC	模拟电源脚
				P5.4	I/O	标准 IO 口
17	13	12	17	RST	I	复位引脚
				MCLKO	О	主时钟分频输出
18	14	13	18	Vcc	VCC	电源脚
19	15	14	19	P5.5	I/O	标准 IO 口
20	16	15	20	Gnd	GND	地线
				P4.0	I/O	标准 IO 口
21	17	16		WR_3	О	外部总线的写信号线
				RxD2_2	I	串口2的接收脚
				P3.0	I/O	标准 IO 口
22	10	17	21	RxD	I	串口1的接收脚
22	18	17	21	CCP3_4	I/O	PCA 的捕获输入和脉冲输出
				INT4	I	外部中断 4
22				P6.4	I/O	标准 IO 口
23				PWM4_3	О	增强 PWM 通道 4 输出脚

编号				ATHr	米刑	说明
LQFP64S	LQFP48	LQFP44	PDIP40	名称	类型	64. 193
24				P6.5	I/O	标准 IO 口
24				PWM5_3	О	增强 PWM 通道 5 输出脚
25				P6.6	I/O	标准 IO 口
23				PWM6_3	O	增强 PWM 通道 6 输出脚
26				P6.7	I/O	标准 IO 口
20				PWM7_3	O	增强 PWM 通道 7 输出脚
			22	P3.1	I/O	标准 IO 口
27	19	18		TxD	O	串口1的发送脚
				CCP2_4	I/O	PCA 的捕获输入和脉冲输出
			23	P3.2	I/O	标准 IO 口
				INT0	I	外部中断 0
28	20	19		CCP1_4	I/O	PCA 的捕获输入和脉冲输出
				SCLK_4	I/O	SPI 的时钟脚
				SCL_4	I/O	I2C 的时钟线
			24	P3.3	I/O	标准 IO 口
		20		INT1	I	外部中断 1
29	21			CCP0_4	I/O	PCA 的捕获输入和脉冲输出
				MISO_4	I/O	SPI 主机输入从机输出
				SDA_4	I/O	I2C 接口的数据线
		21	25	P3.4	I/O	标准 IO 口
				T0	I	定时器 0 外部时钟输入
30	22			T1CLKO	O	定时器1时钟分频输出
				MOSI_4	I/O	SPI 主机输出从机输入
				CMPO	О	比较器输出
	23	22	26	P3.5	I/O	标准 IO 口
				T1	I	定时器 1 外部时钟输入
31				T0CLKO	О	定时器 0 时钟分频输出
31				ECI_4	I	PCA 的外部脉冲输入
				SS_4	I	SPI 的从机选择脚(主机为输出)
				PWMFLT	I	增强 PWM 的外部异常检测脚
32	24			P5.0	I/O	标准 IO 口
32				RxD3_2	I	串口3的接收脚
22	25			P5.1	I/O	标准 IO 口
33				TxD3_2	О	串口3的发送脚
	26	23	27	P3.6	I/O	标准 IO 口
				INT2	I	外部中断 2
34				WR_2	О	外部总线的写信号线
				RxD_2	I	串口1的接收脚
				CMP-	I	比较器负极输入

编号				D TL	과소 교 네	\М п⊟
LQFP64S	LQFP48	LQFP44	PDIP40	名称	类型	说明
				P3.7	I/O	标准 IO 口
35		24		INT3	I	外部中断 3
	27		28	RD_2	О	外部总线的读信号线
				TxD_2	О	串口1的发送脚
				CMP+	I	比较器正极输入
		25	29	P4.1	I/O	标准 IO 口
36	28			ALE	О	地址锁存信号
				CMPO_2	О	比较器输出
37				P7.0	I/O	标准 IO 口
31				CCP0_3	I/O	PCA 的捕获输入和脉冲输出
38				P7.1	I/O	标准 IO 口
30				CCP1_3	I/O	PCA 的捕获输入和脉冲输出
39				P7.2	I/O	标准 IO 口
37				CCP2_3	I/O	PCA 的捕获输入和脉冲输出
40				P7.3	I/O	标准 IO 口
40				CCP3_3	I/O	PCA 的捕获输入和脉冲输出
	29	26	30	P2.0	I/O	标准 IO 口
41				A8	I	地址总线
				PWM0	O	增强 PWM 通道 0 输出脚
				P4.2	I/O	标准 IO 口
42	30	27		RD_3	О	外部总线的读信号线
				TxD2_2	О	串口2的发送脚
	31	28	31	P2.1	I/O	标准 IO 口
43				A9	I	地址总线
				PWM1	О	增强 PWM 通道 1 输出脚
	32	29	32	P2.2	I/O	标准 IO 口
				A10	I	地址总线
44				PWM2	О	增强 PWM 通道 2 输出脚
				SS_2	I	SPI 的从机选择脚(主机为输出)
				ECI_2	I	PCA 的外部脉冲输入
	33	30	33	P2.3	I/O	标准 IO 口
45				A11	I	地址总线
				PWM3	О	增强 PWM 通道 3 输出脚
				MOSI_2	I/O	SPI 主机输出从机输入
				CCP0_2	I/O	PCA 的捕获输入和脉冲输出

Afe Park Lopres Lopres Popular Popular	编号				妇 和	米刑	7X nH
46 34 31 34 A12 1 地址总线 PWM4 0 增强 PWM 通道 4 输出脚 MISO 2 I/O SPI 主机输入从机输出 SDA_2 I/O SPCA 的捕获输入和脉冲输出 BOA_2 I/O SPCA 的捕获输入和脉冲输出 PVM5 O 标准 IO 口 A13 I 地址总线 PWM5 O 均强 PWM 通道 5 输出脚 SCL_2 I/O PCA 的捕获输入和脉冲输出 SCL_2 I/O PCA 的捕获输入和脉冲输出 PWM6 O 均强 PWM 通道 6 输出脚 CCP2_2 I/O PCA 的捕获输入和脉冲输出 PWM6 O 均强 PWM 通道 6 输出脚 CCP3_2 I/O FA 的精致输入和脉冲输出 PPM7 O 均强 PWM 通道 7 输出脚 PPM7 O 均强 PWM 通道 7 输出脚 ADC I 地址总线 ADC I ADC 模拟输入通道 8 RRD3 I PO I I/O 标准 IO I ADC I ADC 模拟输入通道 9 TD3 O 中日 3 的技谈脚 PO I I/O 标准 IO I ADC I ADC 模拟输入通道 9 TD3 O 中日 3 的技谈脚 PO I I/O 标准 IO I ADC I 地址总线 ADC I 地址总线	LQFP64S	LQFP48	LQFP44	PDIP40	名称	类型	说明
46 34 31 34 PWM4 O 增强 PWM 通道 4 输出脚 MisO_2 I/O SPI 主机输入从机输出 47 35 32 35 EVD PCA 的抗转输入和脉冲输出 48 36 33 36 PWM5 O 增强 PWM 通道 5 输出脚 SCLK_2 I/O SPI 的时钟脚 SCLK_2 I/O SPI 的时钟脚 SCLK_2 I/O SPI 的时钟脚 SCLK_2 I/O PWM6 O 增强 PWM 通道 6 输出脚 PP.0 标准 IO II DEM SPI Mis				34	P2.4	I/O	标准 IO 口
46 34 31 34 MISO_2 I/O SPI 主机输入从机输出 8DA_2 I/O PCA 的精获输入和脉冲输出 8DA_2 I/O PCA 的精获输入和脉冲输出 48 35 33 PWM5 O PAME IO II 48 36 33 36 PWM5 O PAME IO II 48 36 33 36 PWM5 O PAME IO II 48 36 33 36 PWM5 O PAME IO II 48 36 33 36 PWM5 O PROA O HOW PROA III 48 36 33 36 PWM6 O PCA O Hi Ryth AD NW PROM III 49 37 34 37 A14 1 July Lie St 40 37 A15 1 July Lie St Huly Lie St 400 1 July Lie St <			31		A12	I	
MISO_2 I/O SPI 主机输入从机输出 SDA_2 I/O I2C 接口的数据线 IZC 接口的数据线 IZC 接口的数据线 IZC 接口的数据线 IZC 接口的数据线 IZC 接口的数据线 IZC 核阳的数据线 IZC 核阳的	16	34			PWM4	O	增强 PWM 通道 4 输出脚
A	70	34			MISO_2	I/O	SPI 主机输入从机输出
47 35 32 35 P2.5 I/O 标准 IO 口 地址总线 PWM 通道 5 输出脚 SCL 2 I/O SPI 的时钟脚 SCL 2 I/O PCA 的捕获输入和脉冲输出 P2.6 I/O 标准 IO 口 Al I 地址总线 PWM 0 增强 PWM 通道 6 输出脚 CCP3_2 I/O PCA 的捕获输入和脉冲输出 PWM 0 增强 PWM 通道 6 输出脚 CCP3_2 I/O PCA 的捕获输入和脉冲输出 PWM 0 增强 PWM 通道 6 输出脚 CCP3_2 I/O PCA 的捕获输入和脉冲输出 PWM 0 增强 PWM 通道 7 输出脚 PWM 0 增强 PWM 通道 7 输出脚 PWM 0 增强 PWM 通道 7 输出脚 PD.0 I/O 标准 IO 口 ADD I 地址总线 PWM 通道 7 输出脚 PD.0 I/O 标准 IO 口 ADD I 地址总线 ADC 模拟输入通道 8 RXD I 中口 30 按收脚 PD.1 I/O 标准 IO 口 ADD I 地址总线 ADC 模拟输入通道 9 PD.1 I/O 标准 IO 口 ADD I 地址总线 ADC 模拟输入通道 9 PD.1 I/O 标准 IO 口 ADD I 地址总线 ADC 模拟输入通道 9 PD.1 I/O 标准 IO I ADD 模拟输入通道 9 PD.2 I/O 标准 IO I ADD 模拟输入通道 9 PD.2 I/O 标准 IO I ADD 模拟输入通道 IO RXD I 申口 4 的接收脚 PD.4 I/O 标准 IO I ADD 模拟输入通道 IO RXD I 申口 4 的接收脚 PT.4 I/O 标准 IO I ADD 模拟输入通道 IO RXD I 申口 4 的接收脚 PT.4 I/O 标准 IO I SS_3 I SPI 的从制能弹脚(主机为输出) ECI_3 I PCA 的外部脓冲输入 PT.6 I/O 标准 IO I MSI_3 I/O SPI 主机输入从机输出 54					SDA_2	I/O	I2C 接口的数据线
47 35 32 35 A13 I 地址总线 PWM5 O 增强 PWM 通道 5 输出脚 SCL 2 I/O SPI 的时钟脚 SCL 2 I/O PCA 的捕获输入和脉冲输出 PP.6 I/O 标准 IO 口 A14 I 地址总线 PWM6 O 增强 PWM 通道 6 输出脚 CCP3_2 I/O PCA 的捕获输入和脉冲输出 PP.7 I/O 标准 IO 口 A15 I 地址总线 PWM7 O 增强 PWM 通道 7 输出脚 PO.0 I/O 标准 IO 口 AD0 I 地址总线 AD1 I 地址总线 AD2 I 地址总线 AD3 I 中1 的线收脚 P7.4 I/O 标准 IO 口					CCP1_2	I/O	PCA 的捕获输入和脉冲输出
A7				35	P2.5	I/O	标准 IO 口
A					A13	I	地址总线
48 36 33 36 36 36 36 36 36 36 20 1/O 1/O <td< td=""><td>47</td><td>35</td><td>32</td><td>PWM5</td><td>О</td><td>增强 PWM 通道 5 输出脚</td></td<>	47	35	32		PWM5	О	增强 PWM 通道 5 输出脚
AB	47	33	32		SCLK_2	I/O	SPI 的时钟脚
48 36 33 36 P2.6 I/O 标准 IO 口 49 37 34 37 Hubu 总线 49 37 34 P2.7 I/O PCA 的捕获输入和脉冲输出 50 38 35 PWM7 O 增强 PWM 通道 7 输出脚 PO.0 I/O 标准 IO 口 ADC I 地址总线 ADC I 地址总线 ADC I ADC 模拟输入通道 8 RxD3 I 串口 3 的接收脚 PO.1 I/O 标准 IO 口 ADC I ADC 模拟输入通道 9 TxD3 O 串口 3 的接收脚 PO.2 I/O 标准 IO 口 ADC I 地址总线 ADC I ADC 模拟输入通道 IO RxD4 I 申口 4 的技收收 B I P7.4 I/O					SCL_2	I/O	I2C 的时钟线
48 36 33 36 A14 I 地址总线 PWM6 O 增强 PWM 通道 6 输出脚 CCP3_2 I/O PCA 的捕获输入和脉冲输出 PP.7 I/O 标准 IO 口 A15 I 地址总线 PWM7 O 增强 PWM 通道 7 输出脚 PO.0 I/O 标准 IO 口 ADC I 地址总线 ADC I ADC 模拟输入通道 8 RxD3 I 串口 3 的核收脚 PO.1 I/O 标准 IO 口 ADC I ADC 模拟输入通道 9 TxD3 O 串口 3 的发送脚 PO.2 I/O 标准 IO 口 ADC I ADC 模拟输入通道 9 TxD3 O 串口 3 的发送脚 ADC I 地址总线 ADCIO I ADC 模拟输入通道 10 RxD4 I 串口 4 的技收脚 P7.4 I/O 标准 IO 口 SS_3 I SPI 的从机选择脚 (主机为输出) ECI_3 I PCA 的外部脉冲输入 P7.5 I/O 标准 IO 口 MOSI_3 I/O SPI 主机输出从机输入 P7.6 I/O 标准 IO 口 MISO_3 I/O SPI 主机输入人机输出					CCP2_2	I/O	PCA 的捕获输入和脉冲输出
PWM6 O 増强 PWM 通道 6 输出脚				36	P2.6	I/O	标准 IO 口
PWM6 O 增强 PWM 通道 6 输出脚	40	26	22		A14	I	地址总线
P2.7	48	30	33		PWM6	O	增强 PWM 通道 6 输出脚
49 37 34 37 A15 I 地址总线 PWM7 O 增强 PWM 通道 7 输出脚 PWM7 O 增强 PWM 通道 7 输出脚 P0.0 I/O 标准 IO 口 AD0 I 地址总线 ADC 模拟输入通道 8 RxD3 I 串口 3 的接收脚 P0.1 I/O 标准 IO 口 AD1 I 地址总线 ADC9 I ADC 模拟输入通道 9 TxD3 O 串口 3 的发送脚 P0.2 I/O 标准 IO 口 AD2 I 地址总线 ADC10 I ADC 模拟输入通道 10 RxD4 I 串口 4 的接收脚 P7.4 I/O 标准 IO 口 SS_3 I SPI 的从机选择脚(主机为输出) ECI_3 I PCA 的外部脉冲输入 P7.5 I/O 标准 IO 口 MOSI_3 I/O 标准 IO 口 MISO_3 I/O SPI 主机输出从机输入					CCP3_2	I/O	PCA 的捕获输入和脉冲输出
50 PWM7 O 增强 PWM 通道 7 输出脚 50 38 PO.0 I/O 标准 IO 口 ADC 表 I ADC 模拟输入通道 8 RxD3 I 申口 3 的接收脚 PO.1 I/O 标准 IO 口 AD1 I 地址总线 AD2 I 野山 於 (東 IO 口) RxD4 I 串口 4 的接收脚 P7.4 I/O 标准 IO 口 SS_3 I SPI 的从机选择脚(主机为输出) ECI_3 I PCA 的外部脉冲输入 P7.5 I/O 标准 IO 口 MOSI_3 I/O SPI 主机输出从机输入 P7.6 I/O 标准 IO 口 MISO_3 I/O SPI 主机输入从机输出					P2.7	I/O	标准 IO 口
50 38 35 38 HO.0 I/O 标准IO 口 地址总线 ADO I 地址总线 ADO 模拟输入通道 8 RxD3 I 串口 3 的接收脚 P0.1 I/O 标准IO 口 AD1 I 地址总线 AD2 I 野的 以机选择脚(主机为输出) ECI 3 I PCA 的好的脉冲输入 ECI 3 I PCA 的外部脉冲输入 P7.5 I/O 标准 IO 口 MOSI 3 I/O SPI 主机输出从机输入 P7.6 I/O 标准 IO 口 MISO 3 I/O SPI 主机输入从机输出	49	37	34	37	A15	I	地址总线
So					PWM7	О	增强 PWM 通道 7 输出脚
50 38 35 38 ADC8 I ADC 模拟输入通道 8 RxD3 I 串口 3 的接收脚 90 P0.1 I/O 标准 IO 口 ADC9 I ADC 模拟输入通道 9 TxD3 O 串口 3 的发送脚 P0.2 I/O 标准 IO 口 ADC10 I ADC 模拟输入通道 10 RxD4 I 串口 4 的接收脚 P7.4 I/O 标准 IO 口 SS_3 I SPI 的从机选择脚(主机为输出) ECI_3 I PCA 的外部脉冲输入 P7.5 I/O 标准 IO 口 MOSI_3 I/O SPI 主机输出从机输入 P7.6 I/O 标准 IO 口 MISO_3 I/O SPI 主机输入从机输出			35	38	P0.0	I/O	标准 IO 口
ADC8	50	20			AD0	I	地址总线
51 39 36 39 HO.1 I/O 标准 IO 口 AD1 I 地址总线 AD2 I ADC 模拟输入通道 9 TxD3 O 串口 3 的发送脚 P0.2 I/O 标准 IO 口 AD2 I 地址总线 ADC10 I ADC 模拟输入通道 10 RxD4 I 串口 4 的接收脚 P7.4 I/O 标准 IO 口 SS_3 I SPI 的从机选择脚(主机为输出) ECI_3 I PCA 的外部脉冲输入 P7.5 I/O 标准 IO 口 MOSI_3 I/O SPI 主机输出从机输入 P7.6 I/O 标准 IO 口 MISO_3 I/O SPI 主机输入从机输出	50	38			ADC8	I	ADC 模拟输入通道 8
51 39 36 39 AD1 I 地址总线 ADC9 I ADC 模拟输入通道 9 TxD3 O 串口 3 的发送脚 P0.2 I/O 标准 IO 口 ADC I 地址总线 ADC10 I ADC 模拟输入通道 10 RxD4 I 串口 4 的接收脚 P7.4 I/O 标准 IO 口 SS_3 I SPI 的从机选择脚(主机为输出) ECI_3 I PCA 的外部脉冲输入 P7.5 I/O 标准 IO 口 MOSI_3 I/O SPI 主机输出从机输入 P7.6 I/O 标准 IO 口 MISO_3 I/O SPI 主机输入从机输出					RxD3	I	串口 3 的接收脚
Si			36	39	P0.1	I/O	标准 IO 口
ADC9 I ADC 模拟输入通道 9 TxD3 O 串口 3 的发送脚 P0.2 I/O 标准 IO 口 ADC10 I 地址总线 ADC10 I ADC 模拟输入通道 10 RxD4 I 串口 4 的接收脚 P7.4 I/O 标准 IO 口 SS_3 I SPI 的从机选择脚(主机为输出) ECI_3 I PCA 的外部脉冲输入 P7.5 I/O 标准 IO 口 MOSI_3 I/O SPI 主机输出从机输入 P7.6 I/O 标准 IO 口 MISO_3 I/O SPI 主机输入从机输出	51	39			AD1	I	地址总线
52 40 37 40 P0.2 I/O 标准 IO 口 AD2 I 地址总线 ADC10 I ADC 模拟输入通道 10 RxD4 I 串口 4 的接收脚 P7.4 I/O 标准 IO 口 SS_3 I SPI 的从机选择脚(主机为输出) ECI_3 I PCA 的外部脉冲输入 P7.5 I/O 标准 IO 口 MOSI_3 I/O SPI 主机输出从机输入 P7.6 I/O 标准 IO 口 MISO_3 I/O SPI 主机输入从机输出	51				ADC9	I	ADC 模拟输入通道 9
52 40 37 40 AD2 I 地址总线 ADC10 I ADC 模拟输入通道 10 RxD4 I 串口 4 的接收脚 P7.4 I/O 标准 IO 口 SS_3 I SPI 的从机选择脚(主机为输出) ECI_3 I PCA 的外部脉冲输入 P7.5 I/O 标准 IO 口 MOSI_3 I/O SPI 主机输出从机输入 P7.6 I/O 标准 IO 口 MISO_3 I/O SPI 主机输入从机输出					TxD3	О	串口3的发送脚
ADC10		40	37	40	P0.2	I/O	标准 IO 口
ADC10 I ADC 模拟输入通道 10 RxD4 I 串口 4 的接收脚 P7.4 I/O 标准 IO 口 SS_3 I SPI 的从机选择脚(主机为输出) ECI_3 I PCA 的外部脉冲输入 P7.5 I/O 标准 IO 口 MOSI_3 I/O SPI 主机输出从机输入 P7.6 I/O 标准 IO 口 MISO_3 I/O SPI 主机输入从机输出	50				AD2	I	地址总线
RxD4 I 串口 4 的接收脚 53 P7.4 I/O 标准 IO 口 54 P7.4 I/O FI 的从机选择脚(主机为输出) ECI_3 I PCA 的外部脉冲输入 P7.5 I/O 标准 IO 口 MOSI_3 I/O SPI 主机输出从机输入 P7.6 I/O FR IO 口 MISO_3 I/O SPI 主机输入从机输出	52				-	I	
53 P7.4 I/O 标准 IO 口 SS_3 I SPI 的从机选择脚(主机为输出) ECI_3 I PCA 的外部脉冲输入 P7.5 I/O 标准 IO 口 MOSI_3 I/O SPI 主机输出从机输入 P7.6 I/O 标准 IO 口 MISO_3 I/O SPI 主机输入从机输出					RxD4	I	串口 4 的接收脚
53 I SPI 的从机选择脚(主机为输出) ECI_3 I PCA 的外部脉冲输入 54 P7.5 I/O 标准 IO 口 MOSI_3 I/O SPI 主机输出从机输入 P7.6 I/O 标准 IO 口 MISO_3 I/O SPI 主机输入从机输出						I/O	
ECI_3 I PCA 的外部脉冲输入 P7.5 I/O 标准 IO 口 MOSI_3 I/O SPI 主机输出从机输入 P7.6 I/O 标准 IO 口 MISO_3 I/O SPI 主机输入从机输出	53						
54 P7.5 I/O 标准 IO 口 MOSI_3 I/O SPI 主机输出从机输入 P7.6 I/O 标准 IO 口 MISO_3 I/O SPI 主机输入从机输出							
54 MOSI_3 I/O SPI 主机输出从机输入 P7.6 I/O 标准 IO 口 MISO_3 I/O SPI 主机输入从机输出					_	I/O	
P7.6 I/O 标准 IO 口 MISO_3 I/O SPI 主机输入从机输出	54				-		
55 MISO_3 I/O SPI 主机输入从机输出	55				_		
SDA_3 I/O I2C 接口的数据线							

	编	号		たが	水平)¥ n¤
LQFP64S	LQFP48	LQFP44	PDIP40	名称	类型	说明
				P7.7	I/O	标准 IO 口
56				SCLK_3	I/O	SPI 的时钟脚
				SCL_3	I/O	I2C 的时钟线
				P4.3	I/O	标准 IO 口
57	41	38		WR	О	外部总线的写信号线
				RxD_4	I	串口1的接收脚
				P0.3	I/O	标准 IO 口
58	42	39	1	AD3	I	地址总线
36	42	39	1	ADC11	I	ADC 模拟输入通道 11
				TxD4	О	串口4的发送脚
				P0.4	I/O	标准 IO 口
59	43	40	2	AD4	I	地址总线
39	43	40	2	ADC12	I	ADC 模拟输入通道 12
				Т3	I	定时器 3 外部时钟输入
				P0.5	I/O	标准 IO 口
60	44	41	3	AD5	I	地址总线
00	44	41	3	ADC13	I	ADC 模拟输入通道 13
				T3CLKO	0	定时器 3 时钟分频输出
				P0.6	I/O	标准 IO 口
61	45	42	1	AD6	I	地址总线
01	43	42	4	ADC14	I	ADC 模拟输入通道 14
				T4	I	定时器 4 外部时钟输入
				P0.7	I/O	标准 IO 口
62	46	43	5	AD7	I	地址总线
02	40	43	3	ADC15	I	ADC 模拟输入通道 15
				T4CLKO	О	定时器 4 时钟分频输出
				P1.0	I/O	标准 IO 口
63	47	11	6	ADC0	I	ADC 模拟输入通道 0
03	7	44	O	PWM0_2	О	增强 PWM 通道 0 输出脚
				RxD2	I	串口2的接收脚
64	48			P5.2	I/O	标准 IO 口
04	70			RxD4_2	I	串口4的接收脚

3.2.3STC8F8K64S4A12 系列管脚说明(正确)

(2016/4/22 修改正确)

		编号			Ð 1b	ᄮᄱ	Un 12/
LQFP64S	LQFP48	LQFP44	PDIP40	LQFP32	名称	类型	说明
2	2				P5.3	I/O	标准 IO 口
2	2				TxD4_2	О	串口4的发送脚
					P1.1	I/O	标准 IO 口
3	3	2	7	2	ADC1	I	ADC 模拟输入通道 1
3	3	2	/	2	PWM1_2	О	增强 PWM 通道 1 输出脚
					TxD2	О	串口2的发送脚
					P1.2	I/O	标准 IO 口
					ADC2	I	ADC 模拟输入通道 2
4	4	3	8	3	PWM2_2	О	增强 PWM 通道 2 输出脚
4	4	3	8	3	SS	I/O	SPI 从机选择
					T2	I	定时器 2 外部时钟输入
					ECI	I	PCA 的外部脉冲输入
					P1.3	I/O	标准 IO 口
					ADC3	I	ADC 模拟输入通道 3
5	5	4	9	4	PWM3_2	0	增强 PWM 通道 3 输出脚
					MOSI	I/O	SPI 主机输出从机输入
					T2CLKO	0	定时器 2 时钟分频输出
6					P6.0	I/O	标准 IO 口
0					PWM0_3	О	增强 PWM 通道 0 输出脚
7					P6.1	I/O	标准 IO 口
					PWM1_3	О	增强 PWM 通道 1 输出脚
8					P6.2	I/O	标准 IO 口
8					PWM2_3	О	增强 PWM 通道 2 输出脚
9					P6.3	I/O	标准 IO 口
9					PWM3_3	О	增强 PWM 通道 3 输出脚
					P1.4	I/O	标准 IO 口
					ADC4	I	ADC 模拟输入通道 4
10	6	5	10	5	PWM4_2	О	增强 PWM 通道 4 输出脚
10	O	3	10	3	MISO	I/O	SPI 主机输入从机输出
					SDA	I/O	I2C 接口的数据线
					CCP3	I/O	PCA 的捕获输入和脉冲输出
					P4.4	I/O	标准 IO 口
11	7	6			RD	О	外部总线的读信号线
					TxD_4	О	串口1的发送脚

		编号			£., +1.	Mr. wet	\\\
LQFP64S	LQFP48	LQFP44	PDIP40	LQFP32	名称	类型	说明
_					P1.5	I/O	标准 IO 口
					ADC5	I	ADC 模拟输入通道 5
1.0	0	7	1.1		PWM5_2	О	增强 PWM 通道 5 输出脚
12	8	7	11	6	SCLK	I/O	SPI 的时钟脚
					SCL	I/O	I2C 的时钟线
					CCP2	I/O	PCA 的捕获输入和脉冲输出
					P1.6	I/O	标准 IO 口
					ADC6	I	ADC 模拟输入通道 6
					RxD_3	I	串口1的接收脚
13	9	8	12	7	PWM6_2	О	增强 PWM 通道 6 输出脚
					MCLKO_2	О	主时钟分频输出
					CCP1	I/O	PCA 的捕获输入和脉冲输出
					XTALO	О	外部晶振的输出脚
					P1.7	I/O	标准 IO 口
					ADC7	I	ADC 模拟输入通道 7
14	10	9	12	o	TxD_3	O	串口1的发送脚
14	10	9	13	8	PWM7_2	0	增强 PWM 通道 7 输出脚
					CCP0	I/O	PCA 的捕获输入和脉冲输出
					XTALI	I	外部晶振/外部时钟的输入脚
15	11	10	14		P4.5	I/O	标准 IO 口
16	12	11	15		P4.6	I/O	标准 IO 口
17	13	12	16		P4.7	I/O	标准 IO 口
					P5.4	I/O	标准 IO 口
18	14	13	17	9	RST	I	复位引脚
					MCLKO	О	主时钟分频输出
19	15	14	18	10	Vcc	VCC	电源脚
20	16	15	19	11	P5.5	I/O	标准 IO 口
21	17	16	20	12	Gnd	GND	地线
					P4.0	I/O	标准 IO 口
22	18	17			WR_3	O	外部总线的写信号线
					RxD2_2	I	串口2的接收脚
23					P6.4	I/O	标准 IO 口
23					PWM4_3	O	增强 PWM 通道 4 输出脚
24					P6.5	I/O	标准 IO 口
27					PWM5_3	O	增强 PWM 通道 5 输出脚
25					P6.6	I/O	标准 IO 口
23					PWM6_3	O	增强 PWM 通道 6 输出脚
26					P6.7	I/O	标准 IO 口
20					PWM7_3	O	增强 PWM 通道 7 输出脚

		编号			h th	과소 Tril	VA HEI
LQFP64S	LQFP48	LQFP44	PDIP40	LQFP32	名称	类型	说明
					P3.0	I/O	标准 IO 口
27	19	18	21	13	RxD	I	串口1的接收脚
27	19	18	21	13	CCP3_4	I/O	PCA 的捕获输入和脉冲输出
					INT4	I	外部中断 4
					P3.1	I/O	标准 IO 口
28	20	19	22	14	TxD	О	串口1的发送脚
					CCP2_4	I/O	PCA 的捕获输入和脉冲输出
					P3.2	I/O	标准 IO 口
					INT0	I	外部中断 0
29	21	20	23	15	CCP1_4	I/O	PCA 的捕获输入和脉冲输出
					SCLK_4	I/O	SPI 的时钟脚
					SCL_4	I/O	I2C 的时钟线
					P3.3	I/O	标准 IO 口
					INT1	I	外部中断 1
30	22	21	24	16	CCP0_4	I/O	PCA 的捕获输入和脉冲输出
					MISO_4	I/O	SPI 主机输入从机输出
					SDA_4	I/O	I2C 接口的数据线
					P3.4	I/O	标准 IO 口
					T0	I	定时器 0 外部时钟输入
31	23	22	25	17	T1CLKO	О	定时器1时钟分频输出
				$\langle \ \ \ \ \ \ \ \ \ \ \ \ \ \ \ \ \ \ \$	MOSI_4	I/O	SPI 主机输出从机输入
					CMPO	О	比较器输出
					P3.5	I/O	标准 IO 口
					T1	I	定时器 1 外部时钟输入
32	24	23	26	18	T0CLKO	О	定时器 0 时钟分频输出
32	21	23	20	10	ECI_4	I	PCA 的外部脉冲输入
h:					SS_4	I	SPI 的从机选择脚(主机为输出)
					PWMFLT	I	增强 PWM 的外部异常检测脚
33	25				P5.0	I/O	标准 IO 口
					RxD3_2	I	串口3的接收脚
34	26				P5.1	I/O	标准 IO 口
J 1	20				TxD3_2	О	串口3的发送脚
					P3.6	I/O	标准 IO 口
					INT2	I	外部中断 2
35	27	24	27	19	WR_2	О	外部总线的写信号线
					RxD_2	I	串口1的接收脚
					CMP-	I	比较器负极输入

		编号			b th	보스 프레	\₩ пП
LQFP64S	LQFP48	LQFP44	PDIP40	LQFP32	名称	类型	说明
					P3.7	I/O	标准 IO 口
					INT3	I	外部中断 3
36	28	25	28	20	RD_2	О	外部总线的读信号线
					TxD_2	О	串口1的发送脚
					CMP+	I	比较器正极输入
					P4.1	I/O	标准 IO 口
37	29	26	29		ALE	O	地址锁存信号
					CMPO_2	О	比较器输出
38					P7.0	I/O	标准 IO 口
36					CCP0_3	I/O	PCA 的捕获输入和脉冲输出
39					P7.1	I/O	标准 IO 口
37					CCP1_3	I/O	PCA 的捕获输入和脉冲输出
40					P7.2	I/O	标准 IO 口
40					CCP2_3	I/O	PCA 的捕获输入和脉冲输出
41					P7.3	I/O	标准 IO 口
71					CCP3_3	I/O	PCA 的捕获输入和脉冲输出
					P2.0	I/O	标准 IO 口
42	30	27	30	21	A8	I	地址总线
					PWM0	О	增强 PWM 通道 0 输出脚
					P4.2	I/O	标准 IO 口
43	31	28			RD_3	О	外部总线的读信号线
					TxD2_2	О	串口2的发送脚
					P2.1	I/O	标准 IO 口
44	32	29	31	22	A9	I	地址总线
					PWM1	О	增强 PWM 通道 1 输出脚
					P2.2	I/O	标准 IO 口
			,		A10	I	地址总线
45	33	30	32	23	PWM2	О	增强 PWM 通道 2 输出脚
					SS_2	I	SPI 的从机选择脚(主机为输出)
					ECI_2	I	PCA 的外部脉冲输入
					P2.3	I/O	标准 IO 口
					A11	I	地址总线
46	34	31	33	24	PWM3	О	增强 PWM 通道 3 输出脚
					MOSI_2	I/O	SPI 主机输出从机输入
					CCP0_2	I/O	PCA 的捕获输入和脉冲输出

		编号			なる	米刑	2 H HH
LQFP64	LQFP48	LQFP44	PDIP40	LQFP32	名称	类型	说明
					P2.4	I/O	标准 IO 口
					A12	I	地址总线
47	35	32	34	25	PWM4	О	增强 PWM 通道 4 输出脚
7/	33	32	34	23	MISO_2	I/O	SPI 主机输入从机输出
					SDA_2	I/O	I2C 接口的数据线
					CCP1_2	I/O	PCA 的捕获输入和脉冲输出
					P2.5	I/O	标准 IO 口
					A13	I	地址总线
48	36	33	35	26	PWM5	O	增强 PWM 通道 5 输出脚
40	30	33	33	20	SCLK_2	I/O	SPI 的时钟脚
					SCL_2	I/O	I2C 的时钟线
					CCP2_2	I/O	PCA 的捕获输入和脉冲输出
					P2.6	I/O	标准 IO 口
40	27	2.4	26	27	A14	I	地址总线
49	37	34	36	27	PWM6	0	增强 PWM 通道 6 输出脚
					CCP3_2	I/O	PCA 的捕获输入和脉冲输出
					P2.7	I/O	标准 IO 口
50	38	35	37	28	A15	I	地址总线
					PWM7	0	增强 PWM 通道 7 输出脚
					P0.0	I/O	标准 IO 口
	20	26	20	20	AD0	I	地址总线
51	39	36	38	29	ADC8	I	ADC 模拟输入通道 8
					RxD3	I	串口3的接收脚
					P0.1	I/O	标准 IO 口
50	40	27	20	20	AD1	I	地址总线
52	40	37	39	30	ADC9	I	ADC 模拟输入通道 9
					TxD3	О	串口3的发送脚
					P0.2	I/O	标准 IO 口
52	41	20	40	2.1	AD2	I	地址总线
53	41	38	40	31	ADC10	I	ADC 模拟输入通道 10
					RxD4	I	串口4的接收脚
					P7.4	I/O	标准 IO 口
54					SS_3	I	SPI 的从机选择脚(主机为输出)
					ECI_3	I	PCA 的外部脉冲输入
					P7.5	I/O	标准 IO 口
55					MOSI_3	I/O	SPI 主机输出从机输入
					P7.6	I/O	标准 IO 口
56					MISO_3	I/O	SPI 主机输入从机输出
					SDA_3	I/O	I2C 接口的数据线

		编号			b 1b	과소 교 네	/₩ H⊟
LQFP64	LQFP48	LQFP44	PDIP40	LQFP32	名称	类型	说明
					P7.7	I/O	标准 IO 口
57					SCLK_3	I/O	SPI 的时钟脚
					SCL_3	I/O	I2C 的时钟线
					P4.3	I/O	标准 IO 口
58	42	39			WR	О	外部总线的写信号线
					RxD_4	I	串口1的接收脚
					P0.3	I/O	标准 IO 口
59	43	40	1	32	AD3	I	地址总线
39	43	40	1	32	ADC11	I	ADC 模拟输入通道 11
					TxD4	О	串口4的发送脚
					P0.4	I/O	标准 IO 口
60	44	41	2		AD4	I	地址总线
00	00 44 41	41	2		ADC12	I	ADC 模拟输入通道 12
					Т3	I	定时器 3 外部时钟输入
	61 45		2 3		P0.5	I/O	标准 IO 口
61		42			AD5	I	地址总线
01	73	72			ADC13	I	ADC 模拟输入通道 13
					T3CLKO	0	定时器 3 时钟分频输出
					P0.6	I/O	标准 IO 口
62	46	43	4		AD6	I	地址总线
02	40	73	-+		ADC14	I	ADC 模拟输入通道 14
					T4	I	定时器 4 外部时钟输入
					P0.7	I/O	标准 IO 口
63	47	44	5		AD7	I	地址总线
03	77	7-7			ADC15	I	ADC 模拟输入通道 15
					T4CLKO	О	定时器 4 时钟分频输出
					P1.0	I/O	标准 IO 口
64	48	1	6	1	ADC0	I	ADC 模拟输入通道 0
04	10		O	1	PWM0_2	О	增强 PWM 通道 0 输出脚
					RxD2	I	串口2的接收脚
1	1				P5.2	I/O	标准 IO 口
•	•				RxD4_2	I	串口4的接收脚

3.2.4STC8F8K64S4A12 系列管脚说明(错误)

(2016/4/15 以前均为此错误版本)

		编号			D Th	अदि कर्ता	- ΤΗ ΔΔ
LQFP64S	LQFP48	LQFP44	PDIP40	LQFP32	名称	类型	说明
1	1				P5.3	I/O	标准 IO 口
1	1				TxD4_2	О	串口4的发送脚
					P1.1	I/O	标准 IO 口
2	2	1	7	2	ADC1	I	ADC 模拟输入通道 1
2	2	1	/	2	PWM1_2	О	增强 PWM 通道 1 输出脚
					TxD2	О	串口2的发送脚
					P1.2	I/O	标准 IO 口
					ADC2	I	ADC 模拟输入通道 2
3	3	2	8	3	PWM2_2	О	增强 PWM 通道 2 输出脚
3	3	2	8	3	SS	I/O	SPI 从机选择
					T2	I	定时器 2 外部时钟输入
					ECI	I	PCA 的外部脉冲输入
					P1.3	I/O	标准 IO 口
					ADC3	I	ADC 模拟输入通道 3
4	4	3	9	4	PWM3_2	0	增强 PWM 通道 3 输出脚
					MOSI	I/O	SPI 主机输出从机输入
					T2CLKO	0	定时器 2 时钟分频输出
5					P6.0	I/O	标准 IO 口
3					PWM0_3	О	增强 PWM 通道 0 输出脚
6					P6.1	I/O	标准 IO 口
0					PWM1_3	О	增强 PWM 通道 1 输出脚
7					P6.2	I/O	标准 IO 口
,					PWM2_3	0	增强 PWM 通道 2 输出脚
8					P6.3	I/O	标准 IO 口
0					PWM3_3	О	增强 PWM 通道 3 输出脚
					P1.4	I/O	标准 IO 口
					ADC4	I	ADC 模拟输入通道 4
9	5	4	10	5	PWM4_2	0	增强 PWM 通道 4 输出脚
	3	_	10	3	MISO	I/O	SPI 主机输入从机输出
					SDA	I/O	I2C 接口的数据线
					CCP3	I/O	PCA 的捕获输入和脉冲输出
					P4.4	I/O	标准 IO 口
10	6	5			RD	О	外部总线的读信号线
					TxD_4	O	串口1的发送脚

Topper Topper	
ADC5	
11 7 6 11 6 PWM5_2 O 增强 PWM 通道 5 输出脚 SCLK I/O SPI 的时钟脚 SCL I/O I2C 的时钟线 CCP2 I/O PCA 的捕获输入和脉冲输出 P1.6 I/O 标准 IO 口 ADC6 I ADC 模拟输入通道 6 RxD_3 I 串口 I 的接收脚 PWM6_2 O 增强 PWM 通道 6 输出脚 MCLKO_2 O 主时钟分频输出 CCPI I/O PCA 的捕获输入和脉冲输出 XTALO O 外部晶振的输出脚 P1.7 I/O 标准 IO 口 ADC7 I ADC 模拟输入通道 7 TxD_3 O 串口 I 的发送脚	
11 7 6 11 6 SCLK I/O SPI 的时钟脚 SCL I/O I2C 的时钟线 CCP2 I/O PCA 的捕获输入和脉冲输出 P1.6 I/O 标准 IO □ ADC6 I ADC 模拟输入通道 6 RxD_3 I 串□ I 的接收脚 PWM6_2 O 增强 PWM 通道 6 输出脚 MCLKO_2 O 主时钟分频输出 CCP1 I/O PCA 的捕获输入和脉冲输出 XTALO O 外部晶振的输出脚 P1.7 I/O 标准 IO □ ADC7 I ADC 模拟输入通道 7 TxD_3 O 串□ I 的发送脚	
SCLK	
CCP2	
P1.6	
ADC6	
RxD_3	
Table 12 7 PWM6_2 O 增强 PWM 通道 6 输出脚 MCLKO_2 O 主时钟分频输出 CCP1 I/O PCA 的捕获输入和脉冲输出 XTALO O 外部晶振的输出脚 P1.7 I/O 标准 IO 口 ADC7 I ADC 模拟输入通道 7 TxD 3 O 串口 I 的发送脚	
MCLKO_2 O 主时钟分频输出 CCP1 I/O PCA 的捕获输入和脉冲输出 XTALO O 外部晶振的输出脚 P1.7 I/O 标准 IO 口 ADC7 I ADC 模拟输入通道 7 TxD 3 O 串口 I 的发送脚	
CCP1 I/O PCA 的捕获输入和脉冲输出 XTALO O 外部晶振的输出脚 P1.7 I/O 标准 IO 口 ADC7 I ADC 模拟输入通道 7 TxD 3 O 串口 1 的发送脚	
XTALO O 外部晶振的输出脚 P1.7 I/O 标准 IO 口 ADC7 I ADC 模拟输入通道 7 TxD 3 O 串口 1 的发送脚	
P1.7 I/O 标准 IO 口 ADC7 I ADC 模拟输入通道 7 TxD 3 O 串口 1 的发送脚	
ADC7 I ADC 模拟输入通道 7 TxD 3 O 串口 1 的发送脚	
TxD 3 0 串口 1 的发送脚	
TxD_3 O 串口 1 的发送脚	
13 9 8 13 8 PWM7 2 O 增强 PWM 通道 7 输出脚	
CCP0 I/O PCA 的捕获输入和脉冲输出	
XTALI I 外部晶振/外部时钟的输入脚	
14 10 9 14 P4.5 I/O 标准 IO 口	
15 11 10 15 P4.6 I/O 标准 IO 口	
16 12 11 16 P4.7 I/O 标准 IO 口	
P5.4 I/O 标准 IO 口	
17 13 12 17 9 RST I 复位引脚	
MCLKO O 主时钟分频输出	
18 14 13 18 10 Vcc VCC 电源脚	
19 15 14 19 11 P5.5 I/O 标准 IO 口	
20 16 15 20 12 Gnd GND 地线	
P4.0 I/O 标准 IO 口	
21 17 16 WR_3 O 外部总线的写信号线	
RxD2_2 I 串口 2 的接收脚	
P3.0 I/O 标准 IO 口	
RxD I 串口 I 的接收脚	
22	
INT4 I 外部中断 4	
P6.4 I/O 标准 IO 口	
23	

		编号			Þ9 ₹L	과소 ㅠ네) M HIT
LQFP64S	LQFP48	LQFP44	PDIP40	LQFP32	名称	类型	说明
24					P6.5	I/O	标准 IO 口
24					PWM5_3	О	增强 PWM 通道 5 输出脚
25					P6.6	I/O	标准 IO 口
23					PWM6_3	О	增强 PWM 通道 6 输出脚
26					P6.7	I/O	标准 IO 口
20					PWM7_3	О	增强 PWM 通道 7 输出脚
					P3.1	I/O	标准 IO 口
27	19	18	22	14	TxD	О	串口1的发送脚
					CCP2_4	I/O	PCA 的捕获输入和脉冲输出
					P3.2	I/O	标准 IO 口
					INT0	I	外部中断 0
28	20	19	23	15	CCP1_4	I/O	PCA 的捕获输入和脉冲输出
					SCLK_4	I/O	SPI 的时钟脚
					SCL_4	I/O	I2C 的时钟线
					P3.3	I/O	标准 IO 口
					INT1	I	外部中断 1
29	21	20	24	16	CCP0_4	I/O	PCA 的捕获输入和脉冲输出
					MISO_4	I/O	SPI 主机输入从机输出
					SDA_4	I/O	I2C 接口的数据线
					P3.4	I/O	标准 IO 口
				/\	T0	I	定时器 0 外部时钟输入
30	22	21	25	17	T1CLKO	О	定时器1时钟分频输出
					MOSI_4	I/O	SPI 主机输出从机输入
					CMPO	О	比较器输出
					P3.5	I/O	标准 IO 口
					T1	I	定时器1外部时钟输入
2.1	22	22	26	10	T0CLKO	О	定时器 0 时钟分频输出
31	23	22	26	18	ECI_4	I	PCA 的外部脉冲输入
					SS_4	I	SPI 的从机选择脚(主机为输出)
					PWMFLT	I	增强 PWM 的外部异常检测脚
32	24				P5.0	I/O	标准 IO 口
32	24				RxD3_2	I	串口 3 的接收脚
22	25				P5.1	I/O	标准 IO 口
33	25				TxD3_2	О	串口3的发送脚
					P3.6	I/O	标准 IO 口
					INT2	I	外部中断 2
34	26	23	27	19	WR_2	О	外部总线的写信号线
					RxD_2	I	串口1的接收脚
					CMP-	I	比较器负极输入

		编号			b th	ᄮᅩᇳ	\¥ H□
LQFP64S	LQFP48	LQFP44	PDIP40	LQFP32	名称	类型	说明
					P3.7	I/O	标准 IO 口
					INT3	I	外部中断 3
35	27	24	28	20	RD_2	О	外部总线的读信号线
					TxD_2	О	串口1的发送脚
					CMP+	I	比较器正极输入
					P4.1	I/O	标准 IO 口
36	28	25	29		ALE	О	地址锁存信号
					CMPO_2	О	比较器输出
37					P7.0	I/O	标准 IO 口
37					CCP0_3	I/O	PCA 的捕获输入和脉冲输出
38					P7.1	I/O	标准 IO 口
36					CCP1_3	I/O	PCA 的捕获输入和脉冲输出
39					P7.2	I/O	标准 IO 口
37					CCP2_3	I/O	PCA 的捕获输入和脉冲输出
40					P7.3	I/O	标准 IO 口
40					CCP3_3	I/O	PCA 的捕获输入和脉冲输出
					P2.0	I/O	标准 IO 口
41	29	26	30	21	A8	I	地址总线
					PWM0	О	增强 PWM 通道 0 输出脚
					P4.2	I/O	标准 IO 口
42	30	27			RD_3	О	外部总线的读信号线
					TxD2_2	О	串口 2 的发送脚
					P2.1	I/O	标准 IO 口
43	31	28	31	22	A9	I	地址总线
					PWM1	О	增强 PWM 通道 1 输出脚
					P2.2	I/O	标准 IO 口
			,		A10	I	地址总线
44	32	29	32	23	PWM2	О	增强 PWM 通道 2 输出脚
					SS_2	I	SPI 的从机选择脚(主机为输出)
					ECI_2	I	PCA 的外部脉冲输入
					P2.3	I/O	标准 IO 口
					A11	I	地址总线
45	33	30	33	24	PWM3	О	增强 PWM 通道 3 输出脚
					MOSI_2	I/O	SPI 主机输出从机输入
					CCP0_2	I/O	PCA 的捕获输入和脉冲输出

		编号			b th	과는 표비	/¥ πΠ
LQFP64	LQFP48	LQFP44	PDIP40	LQFP32	名称	类型	说明
					P2.4	I/O	标准 IO 口
					A12	I	地址总线
46	34 31	34	25	PWM4	O	增强 PWM 通道 4 输出脚	
40	34	31	34	23	MISO_2	I/O	SPI 主机输入从机输出
					SDA_2	I/O	I2C 接口的数据线
					CCP1_2	I/O	PCA 的捕获输入和脉冲输出
					P2.5	I/O	标准 IO 口
					A13	I	地址总线
47	35	32	35	26	PWM5	О	增强 PWM 通道 5 输出脚
47	33	32	33	20	SCLK_2	I/O	SPI 的时钟脚
					SCL_2	I/O	I2C 的时钟线
					CCP2_2	I/O	PCA 的捕获输入和脉冲输出
					P2.6	I/O	标准 IO 口
40	26	22	26	27	A14	I	地址总线
48	36	33	36	27	PWM6	0	增强 PWM 通道 6 输出脚
					CCP3_2	I/O	PCA 的捕获输入和脉冲输出
					P2.7	I/O	标准 IO 口
49	37	34	37	28	A15	I	地址总线
					PWM7	0	增强 PWM 通道 7 输出脚
					P0.0	I/O	标准 IO 口
50	20	2.5	20	20	AD0	I	地址总线
50	38	35	38	29	ADC8	I	ADC 模拟输入通道 8
					RxD3	I	串口3的接收脚
					P0.1	I/O	标准 IO 口
5.1	20	26	20	20	AD1	I	地址总线
51	39	36	39	30	ADC9	I	ADC 模拟输入通道 9
					TxD3	0	串口3的发送脚
					P0.2	I/O	标准 IO 口
52	40	27	40	2.1	AD2	I	地址总线
52	40	37	40	31	ADC10	I	ADC 模拟输入通道 10
					RxD4	I	串口4的接收脚
					P7.4	I/O	标准 IO 口
53					SS_3	I	SPI 的从机选择脚(主机为输出)
					ECI_3	I	PCA 的外部脉冲输入
<i>E</i> 4					P7.5	I/O	标准 IO 口
54					MOSI_3	I/O	SPI 主机输出从机输入
					P7.6	I/O	标准 IO 口
55					MISO_3	I/O	SPI 主机输入从机输出
					SDA_3	I/O	I2C 接口的数据线

		编号			b th	과소 교 네	/₩ H⊟
LQFP64	LQFP48	LQFP44	PDIP40	LQFP32	名称	类型	说明
					P7.7	I/O	标准 IO 口
56					SCLK_3	I/O	SPI 的时钟脚
					SCL_3	I/O	I2C 的时钟线
					P4.3	I/O	标准 IO 口
57	41	38			WR	О	外部总线的写信号线
					RxD_4	I	串口1的接收脚
					P0.3	I/O	标准 IO 口
58	42	39	1	32	AD3	I	地址总线
36	42	39	1	32	ADC11	I	ADC 模拟输入通道 11
					TxD4	О	串口4的发送脚
					P0.4	I/O	标准 IO 口
59	43	40	2		AD4	I	地址总线
39	43	40	2		ADC12	I	ADC 模拟输入通道 12
					Т3	I	定时器 3 外部时钟输入
					P0.5	I/O	标准 IO 口
60	44	41	3		AD5	I	地址总线
00	44	71	3		ADC13	I	ADC 模拟输入通道 13
					T3CLKO	0	定时器 3 时钟分频输出
					P0.6	I/O	标准 IO 口
61	45	42	4		AD6	I	地址总线
01	13	72	_ -		ADC14	I	ADC 模拟输入通道 14
					T4	I	定时器 4 外部时钟输入
					P0.7	I/O	标准 IO 口
62	46	43	5		AD7	I	地址总线
02	10	15			ADC15	I	ADC 模拟输入通道 15
					T4CLKO	О	定时器 4 时钟分频输出
					P1.0	I/O	标准 IO 口
63	47	44	6	1	ADC0	I	ADC 模拟输入通道 0
	. ,			1	PWM0_2	О	增强 PWM 通道 0 输出脚
					RxD2	I	串口2的接收脚
64	48				P5.2	I/O	标准 IO 口
					RxD4_2	I	串口4的接收脚

3.2.5STC8F2K64S4 系列管脚说明(正确)

(2016/4/15 修改正确)

(2010) 4/1	5 修改止佣 编号		En mil	Mr. west	NV
LQFP44	PDIP40	LQFP32	名称	类型	说明
2	7	2	P1.1	I/O	标准 IO 口
2	/	2	TxD2	О	串口2的发送脚
			P1.2	I/O	标准 IO 口
3	8	3	SS	I	SPI 的从机选择脚(主机为输出)
3	8	3	T2	I	定时器 2 外部时钟输入
			ECI	I	PCA 的外部脉冲输入
			P1.3	I/O	标准 IO 口
4	9	4	MOSI	I/O	SPI 主机输出从机输入
			T2CLKO	О	定时器 2 时钟分频输出
			P1.4	I/O	标准 IO 口
5	10	5	MISO	I/O	SPI 主机输入从机输出
3	10	3	SDA	I/O	I2C 接口的数据线
			CCP3	I/O	PCA 的捕获输入和脉冲输出
			P4.4	I/O	标准 IO 口
6			RD	O	外部总线的读信号线
			TxD_4	O	串口1的发送脚
			P1.5	I/O	标准 IO 口
7	11	6	SCLK	I/O	SPI 的时钟脚
	- 11		SCL	I/O	I2C 的时钟线
			CCP2	I/O	PCA 的捕获输入和脉冲输出
			P1.6	I/O	标准 IO 口
			RxD_3	I	串口1的接收脚
8	12	7	XTALO	О	外部晶振的输出脚
			MCLKO_2	О	主时钟分频输出
			CCP1	I/O	PCA 的捕获输入和脉冲输出
			P1.7	I/O	标准 IO 口
9	13	8	TxD_3	О	串口1的发送脚
	13		XTALI	I	外部晶振/外部时钟的输入脚
			CCP0	I/O	PCA 的捕获输入和脉冲输出
10	14		P4.5	I/O	标准 IO 口
11	15		P4.6	I/O	标准 IO 口
12	16		P4.7	I/O	标准 IO 口
			P5.4	I/O	标准 IO 口
13	17	9	RST	I	复位引脚
			MCLKO	0	主时钟分频输出
14	18	10	Vcc	VCC	电源脚

	编号		b) TL	और महा	уж нп
LQFP44	PDIP40	LQFP32	名称	类型	说明
15	19	11	P5.5	I/O	标准 IO 口
16	20	12	Gnd	GND	地线
			P4.0	I/O	标准 IO 口
17			WR_3	О	外部总线的写信号线
			RxD2_2	I	串口2的接收脚
			P3.0	I/O	标准 IO 口
18	21	13	RxD	I	串口1的接收脚
10	21	13	CCP3_4	I/O	PCA 的捕获输入和脉冲输出
			INT4	I	外部中断 4
			P3.1	I/O	标准 IO 口
19	22	14	TxD	О	串口1的发送脚
			CCP2_4	I/O	PCA 的捕获输入和脉冲输出
			P3.2	I/O	标准 IO 口
			INT0	I	外部中断 0
20	23	15	CCP1_4	I/O	PCA 的捕获输入和脉冲输出
			SCL_4	I/O	I2C 的时钟线
			SCLK_4	I/O	SPI 的时钟脚
			P3.3	I/O	标准 IO 口
			INT1	I	外部中断 1
21	24	16	CCP0_4	I/O	PCA 的捕获输入和脉冲输出
			SDA_4	I/O	I2C 接口的数据线
			MISO_4	I/O	SPI 主机输入从机输出
			P3.4	I/O	标准 IO 口
			T0	I	定时器 0 外部时钟输入
22	25	17	T1CLKO	О	定时器 1 时钟分频输出
			MOSI_4	I/O	SPI 主机输出从机输入
			CMPO	О	比较器输出
			P3.5	I/O	标准 IO 口
			T1	I	定时器 1 外部时钟输入
23	26	18	T0CLKO	О	定时器 0 时钟分频输出
			ECI_4	I	PCA 的外部脉冲输入
			SS_4	I	SPI 的从机选择脚(主机为输出)
			P3.6	I/O	标准IO口
0.1	27	10	INT2	I	外部中断 2
24	27	19	WR_2	0	外部总线的写信号线
			RxD_2	I	串口1的接收脚
			CMP-	I	比较器负极输入

	编号		es イレ	Ale Tril	W HIT
LQFP44	PDIP40	LQFP32	名称	类型	说明
			P3.7	I/O	标准 IO 口
			INT3	I	外部中断 3
25	28	20	RD_2	О	外部总线的读信号线
			TxD_2	О	串口1的发送脚
			CMP+	I	比较器正极输入
			P4.1	I/O	标准 IO 口
26	29		ALE	О	地址锁存信号
			CMPO_2	О	比较器输出
27	30	21	P2.0	I/O	标准 IO 口
21	30	21	A8	I	地址总线
			P4.2	I/O	标准 IO 口
28			RD_3	О	外部总线的读信号线
			TxD2_2	О	串口2的发送脚
29	31	22	P2.1	I/O	标准 IO 口
29	31	22	A9	I	地址总线
			P2.2	I/O	标准 IO 口
30	32	23	A10	I	地址总线
30	32	23	SS_2	I	SPI 的从机选择脚(主机为输出)
			ECI_2	I	PCA 的外部脉冲输入
			P2.3	I/O	标准 IO 口
31	33	24	A11) I	地址总线
31	33	24	MOSI_2	I/O	SPI 主机输出从机输入
			CCP0_2	I/O	PCA 的捕获输入和脉冲输出
			P2.4	I/O	标准 IO 口
			A12	I	地址总线
32	34	25	MISO_2	I/O	SPI 主机输入从机输出
			SDA_2	I/O	I2C 接口的数据线
			CCP1_2	I/O	PCA 的捕获输入和脉冲输出
			P2.5	I/O	标准 IO 口
			A13	I	地址总线
33	35	26	SCLK_2	I/O	SPI的时钟脚
			SCL_2	I/O	I2C 的时钟线
			CCP2_2	I/O	PCA 的捕获输入和脉冲输出
			P2.6	I/O	标准 IO 口
34	36	27	A14	I	地址总线
			CCP3_2	I/O	PCA 的捕获输入和脉冲输出
35	37	28	P2.7	I/O	标准 IO 口
33	31	20	A15	I	地址总线

	编号		かが	乔珂)
LQFP44	PDIP40	LQFP32	名称	类型	说明
			P0.0	I/O	标准 IO 口
36	38	29	AD0	I	地址总线
			RxD3	I	串口3的接收脚
			P0.1	I/O	标准 IO 口
37	39	30	AD1	I	地址总线
			TxD3	О	串口3的发送脚
			P0.2	I/O	标准 IO 口
38	40	31	AD2	I	地址总线
			RxD4	I	串口 4 的接收脚
			P4.3	I/O	标准 IO 口
39			WR	О	外部总线的写信号线
			RxD_4	I	串口1的接收脚
			P0.3	I/O	标准 IO 口
40	1	32	AD3	I	地址总线
			TxD4	О	串口 4 的发送脚
			P0.4	I/O	标准 IO 口
41	2		AD4	I	地址总线
			Т3	I	定时器 3 外部时钟输入
			P0.5	I/O	标准 IO 口
42	3		AD5	I	地址总线
			T3CLKO	O	定时器 3 时钟分频输出
			P0.6	I/O	标准 IO 口
43	4		AD6	I	地址总线
			T4	I	定时器 4 外部时钟输入
			P0.7	I/O	标准 IO 口
44	5		AD7	I	地址总线
			T4CLKO	О	定时器 4 时钟分频输出
1	6	1	P1.0	I/O	标准 IO 口
I	0	1	RxD2	I	串口2的接收脚

3.2.6STC8F2K64S4 系列管脚说明(错误)

(2016/4/15 以前均为此错误版本)

	编号		b Ib	ᅫᄼᄑᆏ	л на П
LQFP44	PDIP40	LQFP32	名称	类型	说明
1	7	2	P1.1	I/O	标准 IO 口
1	/	2	TxD2	О	串口2的发送脚
			P1.2	I/O	标准 IO 口
2	8	3	SS	I	SPI 的从机选择脚(主机为输出)
2	8	3	T2	I	定时器 2 外部时钟输入
			ECI	I	PCA 的外部脉冲输入
			P1.3	I/O	标准 IO 口
3	9	4	MOSI	I/O	SPI 主机输出从机输入
			T2CLKO	О	定时器2时钟分频输出
			P1.4	I/O	标准 IO 口
4	10	5	MISO	I/O	SPI 主机输入从机输出
4	10	3	SDA	I/O	I2C 接口的数据线
			CCP3	I/O	PCA 的捕获输入和脉冲输出
			P4.4	I/O	标准 IO 口
5			RD	O	外部总线的读信号线
			TxD_4	O	串口1的发送脚
			P1.5	I/O	标准 IO 口
6	11	6	SCLK	I/O	SPI的时钟脚
O	11	0	SCL	I/O	I2C 的时钟线
			CCP2	I/O	PCA 的捕获输入和脉冲输出
			P1.6	I/O	标准 IO 口
			RxD_3	I	串口1的接收脚
7	12	7	XTALO	О	外部晶振的输出脚
			MCLKO_2	О	主时钟分频输出
			CCP1	I/O	PCA 的捕获输入和脉冲输出
			P1.7	I/O	标准 IO 口
8	13	8	TxD_3	О	串口1的发送脚
O	13	0	XTALI	I	外部晶振/外部时钟的输入脚
			CCP0	I/O	PCA 的捕获输入和脉冲输出
9	14		P4.5	I/O	标准 IO 口
10	15		P4.6	I/O	标准 IO 口
11	16		P4.7	I/O 标准 IO 口	
			P5.4	I/O	标准 IO 口
12	17	9	RST	I	复位引脚
			MCLKO	О	主时钟分频输出
13	18	10	Vcc	VCC	电源脚

	编号		b) TL	और महा) M HII
LQFP44	PDIP40	LQFP32	名称	类型	说明
14	19	11	P5.5	I/O	标准 IO 口
15	20	12	Gnd	GND	地线
			P4.0	I/O	标准 IO 口
16			WR_3	О	外部总线的写信号线
			RxD2_2	I	串口2的接收脚
			P3.0	I/O	标准 IO 口
17	21	13	RxD	I	串口1的接收脚
17	21	13	CCP3_4	I/O	PCA 的捕获输入和脉冲输出
			INT4	I	外部中断 4
			P3.1	I/O	标准 IO 口
18	22	14	TxD	О	串口1的发送脚
			CCP2_4	I/O	PCA 的捕获输入和脉冲输出
			P3.2	I/O	标准 IO 口
			INT0	I	外部中断 0
19	23	15	CCP1_4	I/O	PCA 的捕获输入和脉冲输出
			SCL_4	I/O	I2C 的时钟线
			SCLK_4	I/O	SPI 的时钟脚
			P3.3	I/O	标准 IO 口
			INT1	I	外部中断 1
20	24	16	CCP0_4	I/O	PCA 的捕获输入和脉冲输出
			SDA_4	I/O	I2C 接口的数据线
			MISO_4	I/O	SPI 主机输入从机输出
			P3.4	I/O	标准 IO 口
			T0	I	定时器 0 外部时钟输入
21	25	17	T1CLKO	О	定时器1时钟分频输出
			MOSI_4	I/O	SPI 主机输出从机输入
			CMPO	О	比较器输出
			P3.5	I/O	标准 IO 口
			T1	I	定时器 1 外部时钟输入
22	22 26 18		T0CLKO	О	定时器 0 时钟分频输出
			ECI_4	I	PCA 的外部脉冲输入
			SS_4	I	SPI 的从机选择脚(主机为输出)
			P3.6	I/O	标准 IO 口
			INT2	I	外部中断 2
23	27	19	WR_2	О	外部总线的写信号线
			RxD_2	I	串口1的接收脚
			CMP-	I	比较器负极输入

			to el.	Mr. wel	AV and
LQFP44	PDIP40	LQFP32	名称	类型	说明
			P3.7	I/O	标准 IO 口
			INT3	I	外部中断 3
24	28	20	RD_2	О	外部总线的读信号线
			TxD_2	О	串口1的发送脚
			CMP+	I	比较器正极输入
			P4.1	I/O	标准 IO 口
25	29		ALE	О	地址锁存信号
			CMPO_2	О	比较器输出
26	30	21	P2.0	I/O	标准 IO 口
20	30	21	A8	I	地址总线
			P4.2	I/O	标准 IO 口
27			RD_3	О	外部总线的读信号线
			TxD2_2	О	串口2的发送脚
28	31	22	P2.1	I/O	标准 IO 口
20	31	22	A9	I	地址总线
			P2.2	I/O	标准 IO 口
29	32	23	A10	I	地址总线
29	32		SS_2	I	SPI 的从机选择脚(主机为输出)
			ECI_2	I	PCA 的外部脉冲输入
			P2.3	I/O	标准 IO 口
30	33	24	A11) I	地址总线
30	33	24	MOSI_2	I/O	SPI 主机输出从机输入
			CCP0_2	I/O	PCA 的捕获输入和脉冲输出
			P2.4	I/O	标准 IO 口
			A12	I	地址总线
31	34	25	MISO_2	I/O	SPI 主机输入从机输出
			SDA_2	I/O	I2C 接口的数据线
			CCP1_2	I/O	PCA 的捕获输入和脉冲输出
			P2.5	I/O	标准 IO 口
			A13	I	地址总线
32	32 35		SCLK_2	I/O	SPI 的时钟脚
			SCL_2	I/O	I2C 的时钟线
			CCP2_2	I/O	PCA 的捕获输入和脉冲输出
			P2.6	I/O	标准 IO 口
33	36	27	A14	I	地址总线
			CCP3_2	I/O	PCA 的捕获输入和脉冲输出
34	37	28	P2.7	I/O	标准 IO 口
J T	31	20	A15	I	地址总线

	编号		to the	乔珂)
LQFP44	PDIP40	LQFP32	名称	类型	说明
			P0.0	I/O	标准 IO 口
35	38	29	AD0	I	地址总线
			RxD3	I	串口3的接收脚
			P0.1	I/O	标准 IO 口
36	39	30	AD1	I	地址总线
			TxD3	О	串口3的发送脚
			P0.2	I/O	标准 IO 口
37	40	31	AD2	I	地址总线
			RxD4	I	串口 4 的接收脚
			P4.3	I/O	标准 IO 口
38			WR	О	外部总线的写信号线
			RxD_4	I	串口1的接收脚
			P0.3	I/O	标准 IO 口
39	1	32	AD3	I	地址总线
			TxD4	О	串口 4 的发送脚
			P0.4	I/O	标准 IO 口
40	2		AD4	I	地址总线
			Т3	I	定时器 3 外部时钟输入
			P0.5	I/O	标准 IO 口
41	3		AD5	I	地址总线
			T3CLKO	O	定时器 3 时钟分频输出
			P0.6	I/O	标准 IO 口
42	4		AD6	I	地址总线
			T4	I	定时器 4 外部时钟输入
			P0.7	I/O	标准 IO 口
43	5		AD7	I	地址总线
			T4CLKO	О	定时器 4 时钟分频输出
44	6	1	P1.0	I/O	标准 IO 口
77	0	1	RxD2	I	串口2的接收脚

3.3 功能脚切换

STC8 系列单片机的特殊外设串口 1、串口 2、串口 3、串口 4、SPI、PCA、PWM、 I^2 C 以及总线控制脚可以在多个 I/O 直接进行切换,以实现一个外设当作多个设备进行分时复用。

功能脚切换相关寄存器

符号	描述	地址	位地址与符号								
117.2	抽处		В7	В6	В5	B4	В3	B2	B1	В0	- 复位值
BUS_SPEED	总线速度控制寄存器	A1H	RW_S[1:0]						SPEE	D[1:0]	00xx,xx00
P_SW1	外设端口切换寄存器 1	А2Н	S1_S[1:0]		CCP_S[1:0]		SPI_S[1:0]		0	-	nn00,000x
P_SW2	外设端口切换寄存器 2	BAH	EAXFR	-	I2C_S	[1:0]	CMPO_S	S4_S	S3_S	S2_S	0x00,0000

符号	描述	地址		位地址与符号								
171 📆	佃处	ARAIL	В7	В6	В5	B4	В3	B2	B1	В0	复位值	
PWM0CR	PWM0 控制寄存器	FF04H	ENC0O	C0INI	-	C0_9	S[1:0]	EC0I	EC0T2SI	EC0T1SI	00x0,0000	
PWM1CR	PWM1 控制寄存器	FF14H	ENC10	C1INI	-	C1_5	S[1:0]	EC1I	EC1T2SI	EC1T1SI	00x0,0000	
PWM2CR	PWM2 控制寄存器	FF24H	ENC2O	C2INI	-	C2_5	S[1:0]	EC2I	EC2T2SI	EC2T1SI	00x0,0000	
PWM3CR	PWM3 控制寄存器	FF34H	ENC3O	C3INI	-	C3_5	S[1:0]	EC3I	EC3T2SI	EC3T1SI	00x0,0000	
PWM4CR	PWM4 控制寄存器	FF44H	ENC4O	C4INI)	C4_5	S[1:0]	EC4I	EC4T2SI	EC4T1SI	00x0,0000	
PWM5CR	PWM5 控制寄存器	FF54H	ENC5O	C5INI	_	C5_5	S[1:0]	EC5I	EC5T2SI	EC5T1SI	00x0,0000	
PWM6CR	PWM6 控制寄存器	FF64H	ENC6O	C6INI	-	C6_9	S[1:0]	EC6I	EC6T2SI	EC6T1SI	00x0,0000	
PWM7CR	PWM7 控制寄存器	FF74H	ENC7O	C7INI	-	C7_5	S[1:0]	EC7I	EC7T2SI	EC7T1SI	00x0,0000	
CKSEL	时钟选择寄存器	FE00H		MCLKOD	IV[3:0]		MCLKO_S	-	MCKS	SEL[1:0]	0000,0000	

总线速度控制寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
BUS_SPEED	A1H	RW_	S[1:0]					SPEE	D[1:0]

RW S[1:0]: 外部总线 RD/WR 控制线选择位

RW_S[1:0]	RD	WR	
00	P4.4	P4.3	
01	P3.7	P3.6	
10	P4.2	P4.0	
11	保留		

外设端口切换控制寄存器1

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
P_SW1	A2H	S1_S	S[1:0]	CCP	_S[1:0]	SPI_S[[1:0]	0	-

S1 S[1:0]: 串口 1 功能脚选择位

S1_S[1:0]	RxD	TxD
00	P3.0	P3.1
01	P3.6	P3.7

10	P1.6	P1.7
11	P4.3	P4.4

CCP_S[1:0]: PCA 功能脚选择位

CCP_S[1:0]	ECI	CCP0	CCP1	CCP2	CCP3
00	P1.2	P1.7	P1.6	P1.5	P1.4
01	P2.2	P2.3	P2.4	P2.5	P2.6
10	P7.4	P7.0	P7.1	P7.2	P7.3
11	P3.5	P3.3	P3.2	P3.1	P3.0

SPI_S[1:0]: SPI 功能脚选择位

SPI_S[1:0]	SS	MOSI	MISO	SCLK
00	P1.2	P1.3	P1.4	P1.5
01	P2.2	P2.3	P2.4	P2.5
10	P7.4	P7.5	P7.6	P7.7
11	P3.5	P3.4	P3.3	P3.2

外设端口切换控制寄存器 2

符号	地址	В7	B6	В5	B4	В3	B2	B1	В0
P_SW2	BAH	EAXFR	-	I2C_	_S[1:0]	CMPO_S	S4_S	S3_S	S2_S

I2C_S[1:0]: I²C 功能脚选择位

I2C_S[1:0]	SCL	SDA
00	P1.5	P1.4
01	P2.5	P2.4
10	P7.7	P7.6
11	P3.2	P3.3

CMPO_S: 比较器输出脚选择位

CMPO_S	CMPO
0	P3.4
1	P4.1

S4_S: 串口 4 功能脚选择位

S4_S	RxD4	TxD4
0	P0.2	P0.3
1	P5.2	P5.3

S3_S: 串口 3 功能脚选择位

S3_S	RxD3	TxD3
0	P0.0	P0.1
1	P5.0	P5.1

S2_S: 串口 2 功能脚选择位

S2_S	RxD2	TxD2
0	P1.0	P1.1
1	P4.0	P4.2

时钟选择寄存器

符号	地址	В7	B6	B5	B4	В3	B2	B1	В0
CKSEL	FE00H		MCLKO	DDIV[3:0]		MCLKO_S	-	MCKS	EL[1:0]

MCLKO_S: 主时钟输出脚选择位

MCLKO_S	MCLKO
0	P5.4
1	P1.6

增强型 PWM 控制寄存器

	- H 454 TT = 11-12-14-14-14-14-14														
符号	地址	В7	B6	B5	B4	B4 B3		B1	В0						
PWM0CR	FF04H	ENC0O	C0INI	-	C0_	C0_S[1:0]		C0_S[1:0]		C0_S[1:0]		EC0T2SI	EC0T1SI		
PWM1CR	FF14H	ENC10	C1INI	-	C1_S[1:0]		EC1I	EC1T2SI	EC1T1SI						
PWM2CR	FF24H	ENC2O	C2INI	-	C2_	C2_S[1:0]		C2_S[1:0]		C2_S[1:0]		C2_S[1:0]		EC2T2SI	EC2T1SI
PWM3CR	FF34H	ENC3O	C3INI	-	C3_	C3_S[1:0]		EC3T2SI	EC3T1SI						
PWM4CR	FF44H	ENC4O	C4INI	-	C4_	C4_S[1:0]		EC4T2SI	EC4T1SI						
PWM5CR	FF54H	ENC5O	C5INI	1	C5_S[1:0]		EC5I	EC5T2SI	EC5T1SI						
PWM6CR	FF64H	ENC6O	C6INI	-	C6_S[1:0]		EC6I	EC6T2SI	EC6T1SI						
PWM7CR	FF74H	ENC7O	C7INI	-	C7_S[1:0]		C7_S[1:0]		C7_S[1:0]		EC7I	EC7T2SI	EC7T1SI		

C0_S[1:0]: 增强型 PWM 通道 0 输出脚选择位

C0_S[1:0]	PWM0
00	P2.0
01	P1.0
10	P6.0
11	保留

C1_S[1:0]: 增强型 PWM 通道 1 输出脚选择位

C1_S[1:0]	PWM1
00	P2.1
01	P1.1
10	P6.1
11	保留

C2_S[1:0]: 增强型 PWM 通道 2 输出脚选择位

C2_S[1:0]	PWM2
00	P2.2
01	P1.2
10	P6.2
11	保留

C3_S[1:0]: 增强型 PWM 通道 3 输出脚选择位

C3_S[1:0]	PWM3
00	P2.3
01	P1.3
10	P6.3
11	保留

C4_S[1:0]: 增强型 PWM 通道 4 输出脚选择位

C4_S[1:0]	PWM4
00	P2.4
01	P1.4
10	P6.4
11	保留

C5_S[1:0]: 增强型 PWM 通道 5 输出脚选择位

C5_S[1:0]	PWM5
00	P2.5
01	P1.5
10	P6.5
11	保留

C6_S[1:0]: 增强型 PWM 通道 6 输出脚选择位

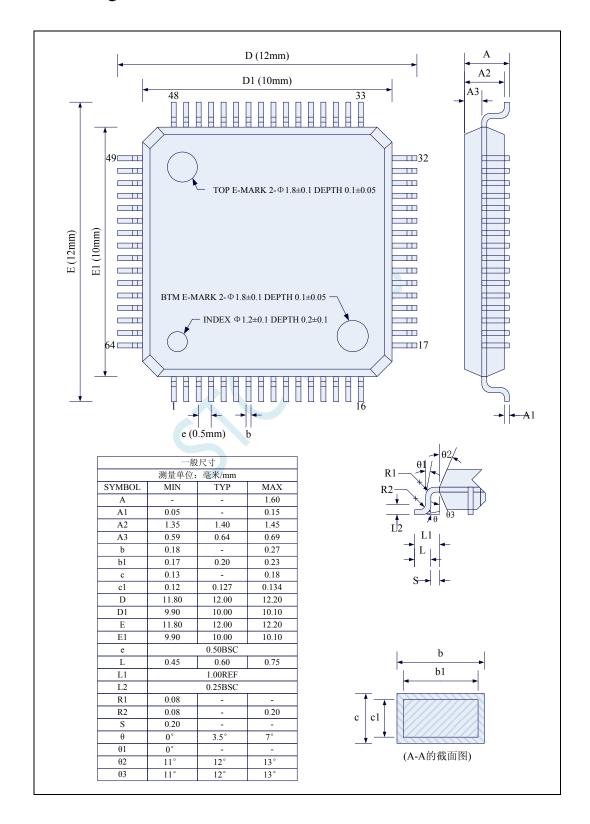
C6_S[1:0]	PWM6
00	P2.6
01	P1.6
10	P6.6
11	保留

C7_S[1:0]: 增强型 PWM 通道 7 输出脚选择位

C7_S[1:0]	PWM7
00	P2.7
01	P1.7
10	P6.7
11	保留

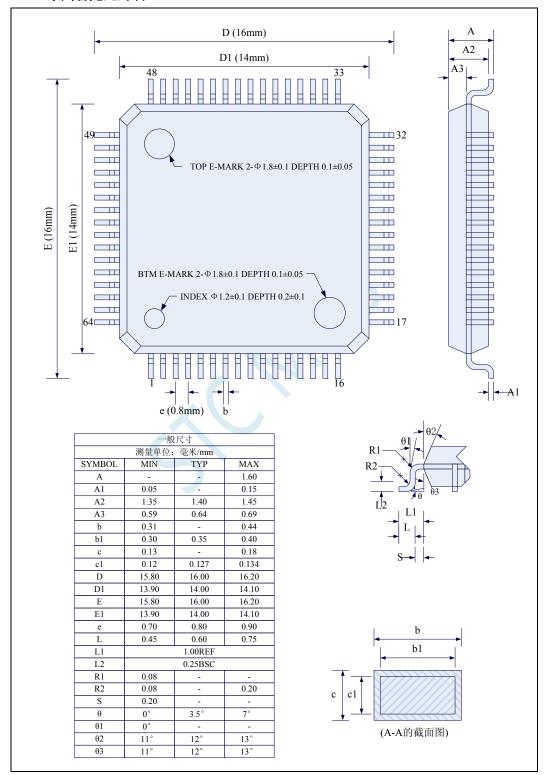
3.4 封装尺寸图

3.4.1LQFP64S封装尺寸图(12mm*12mm)

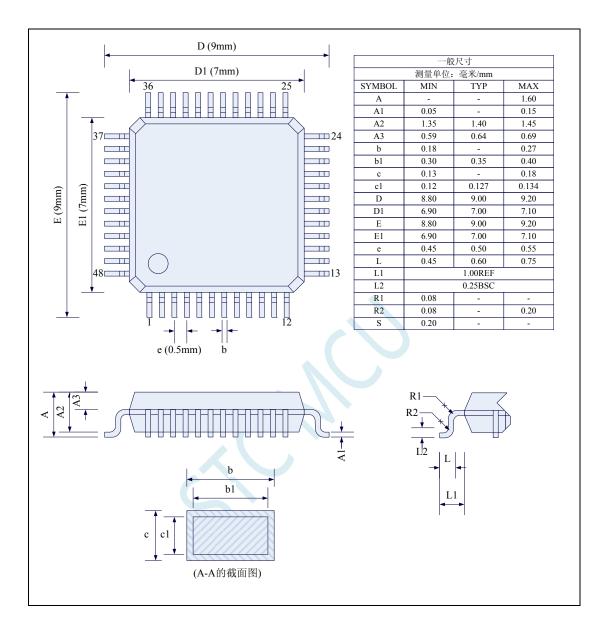


3.4.2LQFP64L封装尺寸图(16mm*16mm)

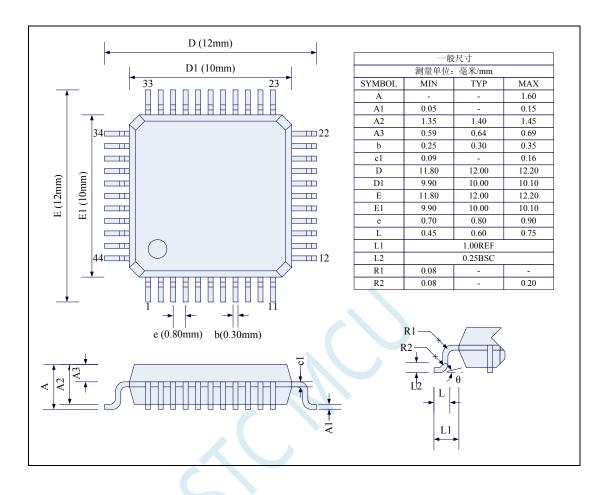
STC8 系列暂无此封装



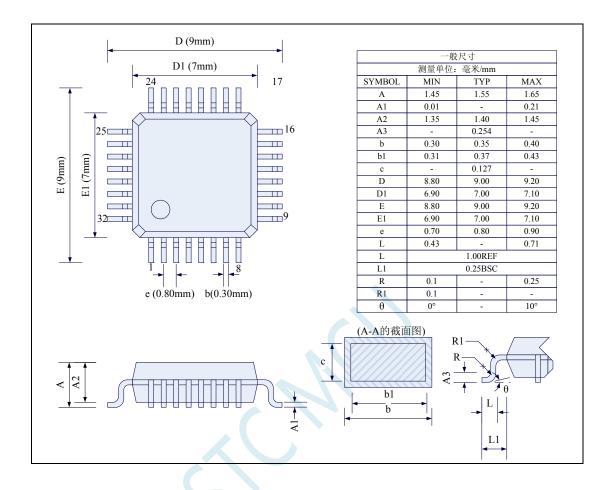
3.4.3LQFP48 封装尺寸图(9mm*9mm)



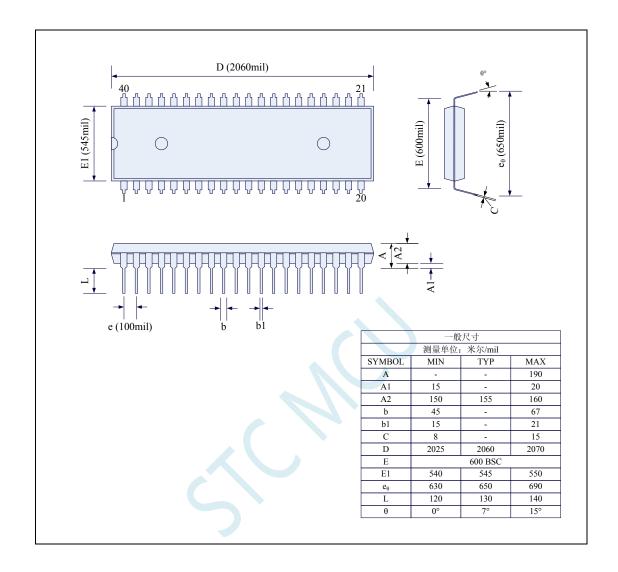
3.4.4LQFP44 封装尺寸图(12mm*12mm)



3.4.5LQFP32 封装尺寸图 (9mm*9mm)



3.4.6PDIP40 封装尺寸图



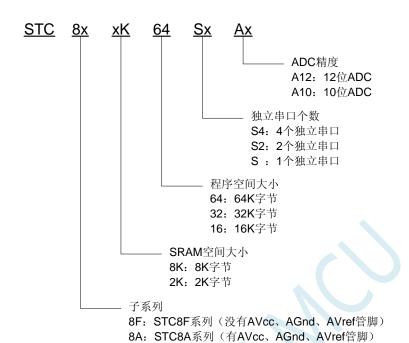
3.5 STC8 系列单片机选型价格一览表

单片机型号	工作电压(V)	Flash 程序存储器(字	大容量 SRAM (字节)	I/O 口数量(最多)	串口并可掉电唤醒	SPI	$\mathbf{I}^2\mathbf{C}$	定时器/计数器(T0-T4 外部管脚	15 位增强型 PWM(带死	10 位 PCA/CCP(可当外部中断	掉电唤醒专用定时器	16路 ADC (8路 PWM 可当 8路 D/A 使用)	比较器(可当1路A/D,可作3	DPTR	内部低压检测中断并可掉电唤醒	看门狗	内部高可靠复位(可选复位	内部高精准时钟	可对外输出时钟及复位	程序加密后传输(防炎	可设置下次更新程序需口令	支持 RS485 下载	支持 USB 下载	支持在线仿真	所有封: LQFP6 LQFP4 LQFP4 LQFP3 PDIP4		54S 48 44 32
		(字节)	ぜ)	胜			(T0-T4 外部管脚也可掉电唤醒)	(区控制)	(可当外部中断并可掉电唤醒)	器	路 D/A 使用)	可作外部掉电检测)		7年 唤醒		(可选复位门槛电压)		复位	(防拦截)	帯口令	4 0			LQFP64S	LQFP44	PDIP40
STC8A8K64S4A12	2.0-5.5	64K	8K	59	4	有	有	5	8	4	有	12 位	有	2	有	有	4级	有	是	有	是	是	是	是	¥4.0	¥3.9	¥4.5
STC8A8K32S4A12	2.0-5.5	32K	8K	59	4	有	有	5	8	4	有	12 位	有	2	有	有	4级	有	是	有	是	是	是	是	¥3.9	¥3.8	¥4.4
STC8A8K16S4A12	2.0-5.5	16K	8K	59	4	有	有	5	8	4	有	12 位	有	2	有	有	4级	有	是	有	是	是	是	是	¥3.8	¥3.7	¥4.3
STC8F8K64S4A12	2.0-5.5	64K	8K	62	4	有	有	5	8	4	有	12 位	有	2	有	有	4 级	有	是	有	是	是	是	是	¥4.0	¥3.9	¥4.5
STC8F8K32S4A12	2.0-5.5	32K	8K	62	4	有	有	5	8	4	有	12 位	有	2	有	有	4级	有	是	有	是	是	是	是	¥3.9	¥3.8	¥4.4
STC8F8K16S4A12	2.0-5.5	16K	8K	62	4	有	有	5	8	4	有	12 位	有	2	有	有	4级	有	是	有	是	是	是	是	¥3.8	¥3.7	¥4.3
STC8F2K64S4	2.0-5.5	64K	2K	62	4	有	有	5	-	4	有	-	有	2	有	有	4级	有	是	有	是	是	是	是	-	¥3.0	¥3.5
STC8F2K32S4	2.0-5.5	32K	2K	62	4	有	有	5	-	4	有	-	有	2	有	有	4级	有	是	有	是	是	是	是	-	¥2.9	¥3.4
STC8F2K16S4	2.0-5.5	16K	2K	62	4	有	有	5	-	4	有	-	有	2	有	有	4级	有	是	有	是	是	是	是	-	¥2.8	¥3.3

3.6 STC8 系列单片机封装价格一览表

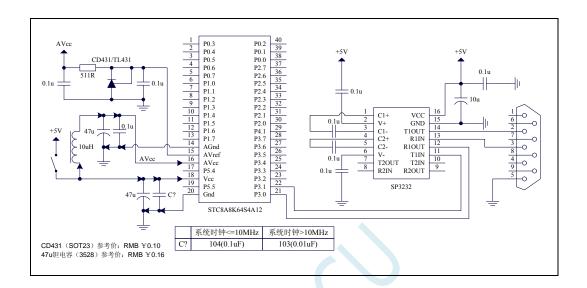
상 나 Hi 파i ロ	工业标志	工 小 沿 庄	所有封装价格(人民币 ¥) LQFP64S/LQFP48/LQFP44/LQFP32/PDIP40				
单片机型号	工作频率 (MHz)	工作温度	LQFP64S	LQFP48	LQFP44	LQFP32	PDIP40
STC8A8K64S4A12	28	-40°C ∼ +85°C	¥4.0	¥3.9	¥3.9	¥3.8	¥4.5
STC8A8K32S4A12	28	-40°C ∼ +85°C	¥3.9	¥3.8	¥3.8	¥3.7	¥4.4
STC8A8K16S4A12	28	-40°C ∼ +85°C	¥3.8	¥3.7	¥3.7	¥3.6	¥4.3
STC8F8K64S4A12	28	-40°C ∼ +85°C	¥4.0	¥3.9	¥3.9	¥3.8	¥4.5
STC8F8K32S4A12	28	-40°C ∼ +85°C	¥3.9	¥3.8	¥3.8	¥3.7	¥4.4
STC8F8K16S4A12	28	-40°C ∼ +85°C	¥3.8	¥3.7	¥3.7	¥3.6	¥4.3
STC8F2K64S4	28	-40°C ∼ +85°C	-	-	¥3.0	¥2.9	¥3.5
STC8F2K32S4	28	-40°C ∼ +85°C	-	-	¥2.9	¥2.8	¥3.4
STC8F2K16S4	28	-40°C ∼ +85°C	-	-	¥2.8	¥2.7	¥3.3

3.7 STC8 系列单片机命名规则

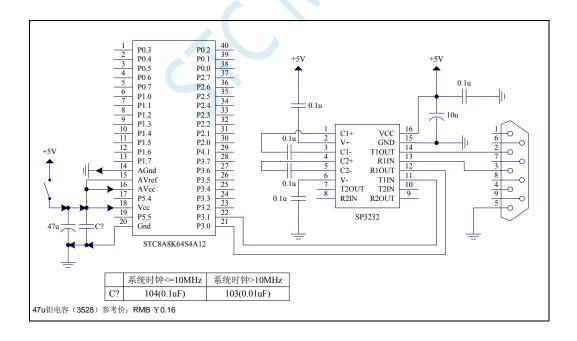


3.8 应用线路图

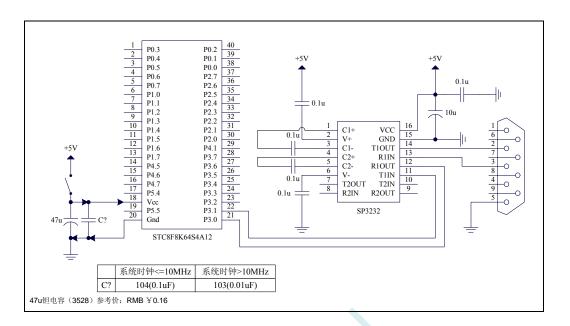
3.8.1STC8A8K64S4A12 应用线路图 (使用高精度ADC)



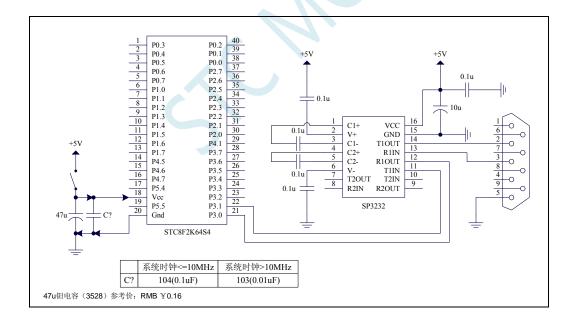
3.8.2STC8A8K64S4A12应用线路图(ADC一般应用)



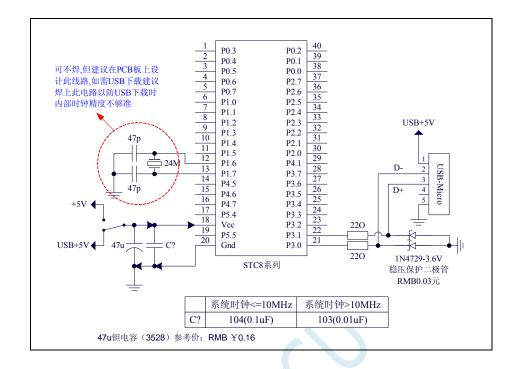
3.8.3STC8F8K64S4A12应用线路图



3.8.4STC8F2K64S4 应用线路图



3.8.5STC8 系列单片机USB直接下载编程参考线路



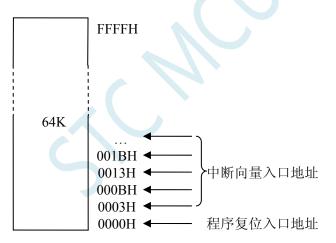
4 存储器

STC8 系列单片机的程序存储器和数据存储器是各自独立编址的。由于没有提供访问外部程序存储器的总线,所有单片机的所有程序存储器都是片上 Flash 存储器,不能访问外部程序存储器。

STC8 系列单片机内部集成了大容量的数据存储器,STC8F8K64S4A12 系列单片机和STC8A8K64S4A12 系列单片机内部有8192+256字节的数据存储器、STC8F2K64S4 系列单片机内部有2048+256字节的数据存储器。STC8 系列单片机内部的数据存储器在物理和逻辑上都分为两个地址空间:内部 RAM(256字节)和内部扩展 RAM。其中内部 RAM 的高128字节的数据存储器与特殊功能寄存器(SFRs)地址重叠,实际使用时通过不同的寻址方式加以区分。另外,STC8 系列封装管脚数为40 及其以上的单片机还可以访问在片外扩展的64KB外部数据存储器。

4.1 程序存储器

程序存储器用于存放用户程序、数据以及表格等信息。STC8 系列单片内部集成了 64K 字节的 Flash 程序存储器。



单片机复位后,程序计数器 (PC) 的内容为 0000H,从 0000H 单元开始执行程序。另外中断服务程序的入口地址(又称中断向量) 也位于程序存储器单元。在程序存储器中,每个中断都有一个固定的入口地址,当中断发生并得到响应后,单片机就会自动跳转到相应的中断入口地址去执行程序。外部中断 0(INTO)的中断服务程序的入口地址是 0003H,定时器/计数器 0(TIMERO)中断服务程序的入口地址是 000BH,外部中断 1(INT1)的中断服务程序的入口地址是 0013H,定时器/计数器 1(TIMER1)的中断服务程序的入口地址是 001BH等。更多的中断服务程序的入口地址(中断向量)请参考中断介绍章节。

由于相邻中断入口地址的间隔区间仅仅有8个字节,一般情况下无法保存完整的中断服务程序,因此在中断响应的地址区域存放一条无条件转移指令,指向真正存放中断服务程序的空间去执行。

STC8 系列单片机中都包含有 Flash 数据存储器(EEPROM)。以字节为单位进行读/写数据,以 512 字节为页单位进行擦除,可在线反复编程擦写 10 万次以上,提高了使用的灵活性和方便性。

4.2 数据存储器

STC8系列单片机内部集成的RAM可用于存放程序执行的中间结果和过程数据。STC8F8K64S4A12系列、STC8A8K64S4A12系列和STC8F2K64S4系列内部集成的RAM有如下差异:

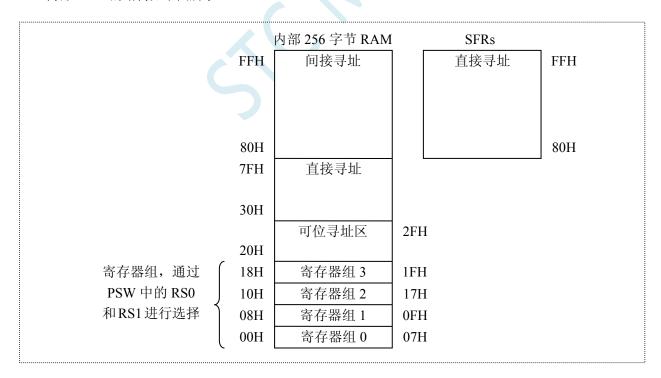
单片机系列	内部直接访问 RAM	内部直接访问 RAM	内部扩展 RAM
1 7 1 10 624 7 3	(DATA)	(IDATA)	(XDATA)
STC8F8K64S4A12 系列	128 字节	128 字节	8192 字节
STC8A8K64S4A12 系列	128 字节	128 字节	8192 字节
STC8F2K64S4 系列	128 字节	128 字节	2048 字节

此外, STC8 系列封装管脚数为 40 及其以上的单片机还可以访问在片外扩展的 64KB 外部数据存储器。

4.2.1内部RAM

内部 RAM 共 256 字节,可分为 2 个部分: 低 128 字节 RAM 和高 128 字节 RAM。低 128 字节的数据存储器与传统 8051 兼容,既可直接寻址也可间接寻址。高 128 字节 RAM(在 8052 中扩展了高 128 字节 RAM)与特殊功能寄存器区共用相同的逻辑地址,都使用 80H~FFH,但在物理上是分别独立的,使用时通过不同的寻址方式加以区分。高 128 字节 RAM 只能间接寻址,特殊功能寄存器区只可直接寻址。

内部 RAM 的结构如下图所示:



低 128 字节 RAM 也称通用 RAM 区。通用 RAM 区又可分为工作寄存器组区,可位寻址区,用户 RAM 区和堆栈区。工作寄存器组区地址从 00H~1FH 共 32 字节单元,分为 4 组,每一组称为一个寄存器组,每组包含 8 个 8 位的工作寄存器,编号均为 R0~R7,但属于不同的物理空间。通过使用工作寄存器组,可以提高运算速度。R0~R7 是常用的寄存器,提供 4 组是因为 1 组往往不够用。程序状态字 PSW 寄

存器中的 RS1 和 RS0 组合决定当前使用的工作寄存器组,见下面 PSW 寄存器的介绍。

PSW (程序状态寄存器)

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
PSV	V D0H	CY	AC	F0	RS1	RS0	OV	-	P

RS1, RS0: 工作寄存器选择位

RS1	RS0	工作寄存器组(R0~R7)
0	0	第0组(00H~07H)
0	1	第1组(08H~0FH)
1	0	第2组(10H~17H)
1	1	第3组(18H~1FH)

可位寻址区的地址从 20H~2FH 共 16 个字节单元。20H~2FH 单元既可像普通 RAM 单元一样按字节存取,也可以对单元中的任何一位单独存取,共 128 位,所对应的逻辑位地址范围是 00H~7FH。位地址范围是 00H~7FH,内部 RAM 低 128 字节的地址也是 00H~7FH,从外表看,二者地址是一样的,实际上二者具有本质的区别,位地址指向的是一个位,而字节地址指向的是一个字节单元,在程序中使用不同的指令区分。

内部 RAM 中的 30H~FFH 单元是用户 RAM 和堆栈区。一个 8 位的堆栈指针(SP),用于指向堆栈区。单片机复位后,堆栈指针 SP 为 07H,指向了工作寄存器组 0 中的 R7,因此,用户初始化程序都应对 SP 设置初值,一般设置在 80H 以后的单元为宜。

堆栈指针是一个 8 位专用寄存器。它指示出堆栈顶部在内部 RAM 块中的位置。系统复位后,SP 初始化位 07H,使得堆栈事实上由 08H 单元开始,考虑 08H~1FH 单元分别属于工作寄存器组 1~3,若在程序设计中用到这些区,则最好把 SP 值改变为 80H 或更大的值为宜。STC8 系列单片机的堆栈是向上生长的,即将数据压入堆栈后,SP 内容增大。

4.2.2内部扩展RAM

STC8 系列单片机片内除了集成 256 字节的内部 RAM 外,还集成了内部的扩展 RAM。访问内部扩展 RAM 的方法和传统 8051 单片机访问外部扩展 RAM 的方法相同,但是不影响 P0 口(数据总线和高八位地址总线)、P2 口(低八位地址总线)、以及 RD、WR 和 ALE 等端口上的信号。

在汇编语言中,内部扩展 RAM 通过 MOVX 指令访问,

MOVX A,@DPTR MOVX @DPTR,A MOVX A,@Ri MOVX @Ri,A

在 C 语言中,可使用 xdata/pdata 声明存储类型即可。如:

unsigned char xdata i; unsigned int pdata j;

注: pdata 即为 xdata 的低 256 字节,在 C 语言中订阅变量为 pdata 类型后,编译器会自动将变量分配在 XDATA 的 0000H~00FFH 区域,并使用 MOVX @Ri,A 和 MOVX A@Ri 进行访问。

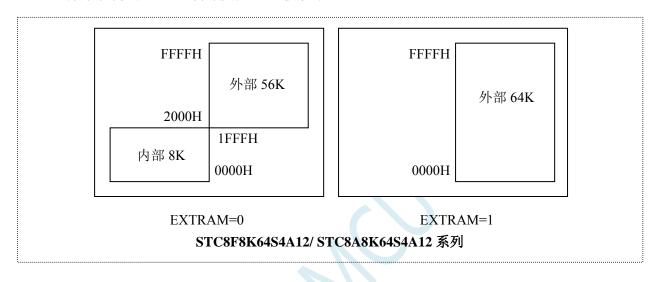
单片机内部扩展 RAM 是否可以访问,受辅助寄存器 AUXR 中的 EXTRAM 位控制。

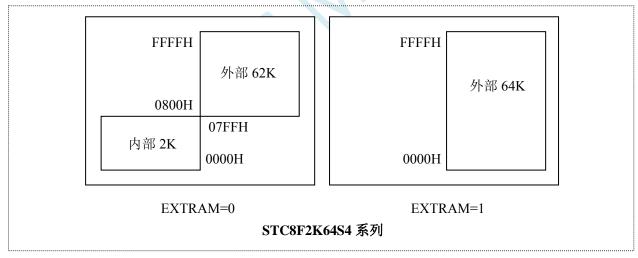
AUXR (辅助寄存器)

符号	地址	В7	B6	B5	B4	В3	B2	B1	В0
AUXR	8EH	T0x12	T1x12	UART_M0x6	T2R	T2_C/T	T2x12	EXTRAM	S1ST2

EXTRAM: 扩展 RAM 访问控制

- 0: 访问内部扩展 RAM。
 - 当访问地址超出内部扩展 RAM 的地址时,系统会自动切换到外部扩展 RAM
- 1: 访问外部扩展 RAM, 内部扩展 RAM 被禁用。





4.2.3外部扩展RAM

STC8 系列封装管脚数为 40 及其以上的单片机具有扩展 64KB 外部数据存储器的能力。访问外部数据存储器期间,WR/RD/ALE 信号要有效。STC8 系列单片机新增了一个控制外部 64K 字节数据总线速度的特殊功能寄存器 BUS_SPEED,说明如下:

STC8 系列技术手册 官方网站: www.STCMCU.com / www.GXWMCU.com 技术支持: 13922829991 研发顾问: 13922809991

BUS_SPEED(总线速度控制寄存器)

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
BUS_SPEED	A1H		RW S[1:0]					SPEE	D[1:0]

RW_S[1:0]: RD/WR 控制线选择位

00: P4.4 为 RD, P4.3 为 WR

01: P3.7 为 RD, P3.6 为 WR

10: P4.2 为 RD, P4.0 为 WR

11: 保留

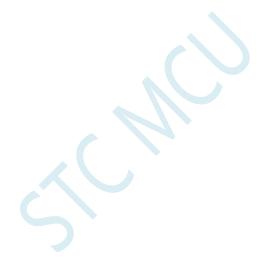
SPEED[1:0]: 总线读写速度控制(读写数据时控制信号和数据信号的准备时间和保持时间)

00: 1个时钟

01: 2个时钟

10: 4个时钟

11:8个时钟



5 特殊功能寄存器

5.1.1STC8A8K64S4A12/STC8F8K64S4A12 系列

	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F
F8H	P7	СН	ССАР0Н	CCAP1H	ССАР2Н	ССАР3Н	PWMCR	RSTCFG
F0H	В	PWMCFG	PCA_PWM0	PCA_PWM1	PCA_PWM2	PCA_PWM3	PWMIF	PWMFDCR
E8H	Р6	CL	CCAP0L	CCAP1L	CCAP2L	CCAP3L		AUXINTIF
ЕОН	ACC	P7M1	P7M0	DPS	DPL1	DPH1	CMPCR1	CMPCR2
D8H	CCON	CMOD	CCAPM0	CCAPM1	CCAPM2	CCAPM3	ADCCFG	
D0H	PSW	T4T3M	T4H	T4L	ТЗН	T3L	T2H	T2L
C8H	P5	P5M1	P5M0	P6M1	P6M0	SPSTAT	SPCTL	SPDAT
С0Н	P4	WDT_CONTR	IAP_DATA	IAP_ADDRH	IAP_ADDRL	IAP_CMD	IAP_TRIG	IAP_CONTR
В8Н	IP	SADEN	P_SW2	VOCTRL	ADC_CONTR	ADC_RES	ADC_RESL	
ВОН	Р3	P3M1	P3M0	P4M1	P4M0	IP2	IP2H	IPH
A8H	IE	SADDR	WKTCL	WKTCH	S3CON	S3BUF	TA	IE2
АОН	P2	BUS_SPEED	P_SW1	Reserved				Reserved
98H	SCON	SBUF	S2CON	S2BUF	Reserved		Reserved	Reserved
90H	P1	P1M1	P1M0	P0M1	P0M0	P2M1	P2M0	AUXR2
88H	TCON	TMOD	TL0	TL1	TH0	TH1	AUXR	INTCLKO
80H	P0	SP	DPL	DPH	S4CON	S4BUF		PCON
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F
FFF0H	PWMCH	PWMCL	PWMCKS	TADCPH	TADCPL			
FF70H	PWM7T1H	PWM7T1L	PWM7T2H	PWM7T2L	PWM7CR	PWM7HLD		
FF60H	PWM6T1H	PWM6T1L	PWM6T2H	PWM6T2L	PWM6CR	PWM6HLD		
FF50H	PWM5T1H	PWM5T1L	PWM5T2H	PWM5T2L	PWM5CR	PWM5HLD		
FF40H	PWM4T1H	PWM4T1L	PWM4T2H	PWM4T2L	PWM4CR	PWM4HLD		
FF30H	PWM3T1H	PWM3T1L	PWM3T2H	PWM3T2L	PWM3CR	PWM3HLD		
FF20H	PWM2T1H	PWM2T1L	PWM2T2H	PWM2T2L	PWM2CR	PWM2HLD		
FF10H	PWM1T1H	PWM1T1L	PWM1T2H	PWM1T2L	PWM1CR	PWM1HLD		
FF00H	PWM0T1H	PWM0T1L	PWM0T2H	PWM0T2L	PWM0CR	PWM0HLD		
FE80H	I2CCFG	I2CMSCR	I2CMSST	I2CSLCR	I2CSLST	I2CSLADR	I2CTxD	I2CRxD
FE18H	P0NCS	PINCS	P2NCS	P3NCS	P4NCS	P5NCS	P6NCS	P7NCS
FE10H	P0PU	P1PU	P2PU	P3PU	P4PU	P5PU	P6PU	P7PU
FE00H	CKSEL	CLKDIV	IRC24MCR	XOSCCR	IRC32KCR			

5.1.2STC8F2K64S4 系列

	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F
F8H	P7	СН	ССАР0Н	CCAP1H	ССАР2Н	ССАР3Н		RSTCFG
F0H	В	PWMCFG	PCA_PWM0	PCA_PWM1	PCA_PWM2	PCA_PWM3		
E8H	P6	CL	CCAP0L	CCAP1L	CCAP2L	CCAP3L		AUXINTIF
Е0Н	ACC	P7M1	P7M0	DPS	DPL1	DPH1	CMPCR1	CMPCR2
D8H	CCON	CMOD	CCAPM0	CCAPM1	CCAPM2	CCAPM3		
D0H	PSW	T4T3M	T4H	T4L	ТЗН	T3L	Т2Н	T2L
C8H	P5	P5M1	P5M0	P6M1	P6M0	SPSTAT	SPCTL	SPDAT
С0Н	P4	WDT_CONTR	IAP_DATA	IAP_ADDRH	IAP_ADDRL	IAP_CMD	IAP_TRIG	IAP_CONTR
В8Н	IP	SADEN	P_SW2	VOCTRL				
В0Н	Р3	P3M1	P3M0	P4M1	P4M0	IP2	IP2H	IPH
A8H	IE	SADDR	WKTCL	WKTCH	S3CON	S3BUF	TA	IE2
A0H	P2	BUS_SPEED	P_SW1	Reserved				Reserved
98H	SCON	SBUF	S2CON	S2BUF	Reserved		Reserved	Reserved
90H	P1	P1M1	P1M0	P0M1	P0M0	P2M1	P2M0	AUXR2
88H	TCON	TMOD	TL0	TL1	TH0	TH1	AUXR	INTCLKO
80H	P0	SP	DPL	DPH	S4CON	S4BUF		PCON
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F
FFF0H	PWMCH	PWMCL	PWMCKS	TADCPH	TADCPL			
FF70H	PWM7T1H	PWM7T1L	PWM7T2H	PWM7T2L	PWM7CR	PWM7HLD		
FF60H	PWM6T1H	PWM6T1L	PWM6T2H	PWM6T2L	PWM6CR	PWM6HLD		
FF50H	PWM5T1H	PWM5T1L	PWM5T2H	PWM5T2L	PWM5CR	PWM5HLD		
FF40H	PWM4T1H	PWM4T1L	PWM4T2H	PWM4T2L	PWM4CR	PWM4HLD		
FF30H	PWM3T1H	PWM3T1L	PWM3T2H	PWM3T2L	PWM3CR	PWM3HLD		
FF20H	PWM2T1H	PWM2T1L	PWM2T2H	PWM2T2L	PWM2CR	PWM2HLD		
FF10H	PWM1T1H	PWM1T1L	PWM1T2H	PWM1T2L	PWM1CR	PWM1HLD		
FF00H	PWM0T1H	PWM0T1L	PWM0T2H	PWM0T2L	PWM0CR	PWM0HLD		
FE80H	I2CCFG	I2CMSCR	I2CMSST	I2CSLCR	I2CSLST	I2CSLADR	I2CTxD	I2CRxD
FE18H	P0NCS	P1NCS	P2NCS	P3NCS	P4NCS	P5NCS	P6NCS	P7NCS
FE10H	P0PU	P1PU	P2PU	P3PU	P4PU	P5PU	P6PU	P7PU
FE00H	CKSEL	CLKDIV	IRC24MCR	XOSCCR	IRC32KCR			

5.1.3特殊功能寄存器列表

Art II	шьь	bd. bd.			ŕ	立地址与符	号				# D. #
符号	描述	地址	В7	В6	В5	B4	В3	B2	B1	В0	- 复位值
P0	P0 端口	80H									1111,1111
SP	堆栈指针	81H									0000,0111
DPL	数据指针(低字节)	82H									0000,0000
DPH	数据指针 (高字节)	83H									0000,0000
S4CON	串口 4 控制寄存器	84H	S4SM0	S4ST4	S4SM2	S4REN	S4TB8	S4RB8	S4TI	S4RI	0000,0000
S4BUF	串口 4 数据寄存器	85H									0000,0000
PCON	电源控制寄存器	87H	SMOD	SMOD0	LVDF	POF	GF1	GF0	PD	IDL	0011,0000
TCON	定时器控制寄存器	88H	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0	0000,0000
TMOD	定时器模式寄存器	89H	GATE	C/T	M1	M0	GATE	C/T	M1	M0	0000,0000
TL0	定时器 0 低 8 为寄存器	8AH									0000,0000
TL1	定时器1低8为寄存器	8BH									0000,0000
TH0	定时器 0 高 8 为寄存器	8CH									0000,0000
TH1	定时器 1 高 8 为寄存器	8DH									0000,0000
AUXR	辅助寄存器 1	8EH	T0x12	T1x12	UART_M0x6	T2R	T2_C/T	T2x12	EXTRAM	S1ST2	0000,0001
INTCLKO	中断与时钟输出控制寄存器	8FH	-	EX4	EX3	EX2	-	T2CLKO	T1CLKO	T0CLKO	x000,x000
P1	P1 端口	90H									
P1M1	P1 口配置寄存器 1	91H									
P1M0	P1 口配置寄存器 0	92H									0000,0000
P0M1	P0 口配置寄存器 1	93H									0000,0000
P0M0	P0 口配置寄存器 0	94H									0000,0000
P2M1	P2 口配置寄存器 1	95H									0000,0000
P2M0	P2 口配置寄存器 0	96H									0000,0000
AUXR2	辅助寄存器 2	97H	-	-	-	TXLNRX	-	-	-	-	xxxn,xxxx
SCON	串口 1 控制寄存器	98H	SM0/FE	SM1	SM2	REN	TB8	RB8	TI	RI	0000,0000
SBUF	串口1数据寄存器	99H				•					0000,0000
S2CON	串口 2 控制寄存器	9AH	S2SM0	-	S2SM2	S2REN	S2TB8	S2RB8	S2TI	S2RI	0100,0000
S2BUF	串口2数据寄存器	9BH									0000,0000
P2	P2 端口	А0Н									1111,1111
BUS_SPEED	总线速度控制寄存器	A1H	RW_S	S[1:0]					SPEE	D[1:0]	00xx,xx00
P_SW1	外设端口切换寄存器 1	А2Н	S1_S	[1:0]	CCP_S	5[1:0]	SPI_S	[1:0]	0	-	nn00,000x
IE	中断允许寄存器	A8H	EA	ELVD	EADC	ES	ET1	EX1	ET0	EX0	0000,0000
SADDR	串口1从机地址寄存器	А9Н								0000,0000	
WKTCL	掉电唤醒定时器低字节	AAH									1111,1111
WKTCH	掉电唤醒定时器高字节	ABH	WKTEN								0111,1111
S3CON	串口 3 控制寄存器	ACH	S3SM0	S3ST3	S3SM2	S3REN	S3TB8	S3RB8	S3TI	S3RI	0000,0000
S3BUF	串口 3 数据寄存器	ADH									0000,0000

0000,0000									AEH	DPTR 时序控制寄存器	TA
x000,0000	ES2	ESPI	ET2	ES3	ES4	ET3	ET4	-	AFH	中断允许寄存器 2	IE2
1111,1111		2011	112	LOS	LUT	111	117	-	ВОН	中國九年司行孫 2 P3 端口	P3
n000,0000									В1Н	P3 口配置寄存器 1	P3M1
n000,0000									В2Н	P3 口配置寄存器 0	P3M0
0000,0000									ВЗН	P4 口配置寄存器 1	P4M1
0000,0000									В4Н	P4 口配置寄存器 0	P4M0
x000,0000	PS2	PSPI	PPWM	PPWMFD	PX4	PCMP	PI2C	-	B5H	中断优先级控制寄存器 2	IP2
x000,0000	PS2H	PSPIH	PPWMH	PPWMFDH	PX4H	PCMPH	PI2CH	-	ВбН	高中断优先级控制寄存器 2	IP2H
0000,0000	PX0H	PT0H	PX1H	PT1H	PSH	PADCH	PLVDH	PPCAH	В7Н	高中断优先级控制寄存器	IPH
0000,0000	PX0	PT0	PX1	PT1	PS	PADC	PLVD	PPCA	В8Н	中断优先级控制寄存器	IP
	PAU	F10	PAI	rii	rs	PADC	PLVD	PPCA			
0000,0000	G2 G	G2 G	G4 G	cu mo a	F1 03	120.0		EAVED	В9Н	串口1从机地址屏蔽寄存器	SADEN
0x00,0000	S2_S	S3_S	S4_S	CMPO_S		I2C_S	-	EAXFR	BAH	外设端口切换寄存器 2	P_SW2
0xxx,xx00	0	0	-	-	-	-	-	MANUV	BBH	电压控制寄存器	VOCTRL
000x,0000		HS[3:0]	ADC_C		-	ADC_FLAG	ADC_START	ADC_POWER	ВСН	ADC 控制寄存器	ADC_CONTR
0000,0000									BDH	ADC 转换结果高位寄存器	ADC_RES
0000,0000									BEH	ADC 转换结果低位寄存器	ADC_RESL
1111,1111			Г	Γ			T		С0Н	P4 端口	P4
0x00,0000	:0]	VDT_PS[2	V	IDL_WDT	CLR_WDT	EN_WDT	-	WDT_FLAG	C1H	看门狗控制寄存器	WDT_CONTR
1111,1111									С2Н	IAP 数据寄存器	IAP_DATA
0000,0000									СЗН	IAP 高地址寄存器	IAP_ADDRH
0000,0000									С4Н	IAP 低地址寄存器	IAP_ADDRL
xxxx,xx00	D [1:0]	CME	-	-	-	-	-		С5Н	IAP 命令寄存器	IAP_CMD
0000,0000									С6Н	IAP 触发寄存器	IAP_TRIG
0000,x000	.0]	AP_WT[2:	I.	-	CMD_FAIL	SWRST	SWBS	IAPEN	С7Н	IAP 控制寄存器	IAP_CONTR
xx11,1111							-	-	С8Н	P5 端口	P5
xx11,1111							-	-	С9Н	P5 口配置寄存器 1	P5M1
xx11,1111							-	-	САН	P5 口配置寄存器 0	P5M0
0000,0000									СВН	P6 口配置寄存器 1	P6M1
0000,0000									ССН	P6 口配置寄存器 0	P6M0
00xx,xxxx	-	-	-	-	-	-	WCOL	SPIF	CDH	SPI 状态寄存器	SPSTAT
0000,0100	[1:0]	SPR	СРНА	CPOL	MSTR	DORD	SPEN	SSIG	СЕН	SPI 控制寄存器	SPCTL
0000,0000			I.	I.	I.				CFH	SPI 数据寄存器	SPDAT
0000,00x0	P	-	OV	RS0	RS1	F0	AC	CY	D0H	程序状态字寄存器	PSW
0000,0000	T3CLKO	T3x12	T3_C/T	T3R	T4CLKO	T4x12	T4_C/T	T4R	D1H	定时器 4/3 控制寄存器	T4T3M
0000,0000			I		I				D2H	定时器 4 高字节	T4H
0000,0000									D3H	定时器 4 低字节	T4L
0000,0000									D4H	定时器 3 高字节	ТЗН
0000,0000									D5H	定时器 3 低字节	T3L
0000,0000									D6H	定时器 2 高字节	Т2Н
0000,0000									D7H	定时器 2 低字节	T2L
00xx,0000	CCF0	CCF1	CCF2	CCF3	-	-	CR	CF	D8H	PCA 控制寄存器	CCON
0xxx,0000	ECF	<u> </u>	CPS[2:0]		-	-	-	CIDL	D9H	PCA 模式寄存器	CMOD
	P T3CLKO	- T3x12	OV T3_C/T CCF2	CPOL RS0 T3R CCF3	MSTR RS1 T4CLKO	F0 T4x12	SPEN AC T4_C/T CR	CY T4R CF	CDH CEH D0H D1H D2H D3H D4H D5H D6H D7H	SPI 状态寄存器 SPI 控制寄存器 SPI 数据寄存器 程序状态字寄存器 程序状态字寄存器 定时器 4/3 控制寄存器 定时器 4 高字节 定时器 3 高字节 定时器 3 低字节 定时器 2 高字节 定时器 2 低字节	SPSTAT SPCTL SPDAT PSW T4T3M T4H T4L T3H T3L T2H T2L CCON

CCAPM0 PCA 模块 0 模式控制寄存器 DAH - ECOM0 CCAPP0 CCAPN0 MAT0 TOG0 PWM0 ECCF CCAPM1 PCA 模块 1 模式控制寄存器 DBH - ECOM1 CCAPP1 CCAPN1 MAT1 TOG1 PWM1 ECCF CCAPM2 PCA 模块 2 模式控制寄存器 DCH - ECOM2 CCAPP2 CCAPN2 MAT2 TOG2 PWM2 ECCF CCAPM3 PCA 模块 3 模式控制寄存器 DDH - ECOM3 CCAPP3 CCAPN3 MAT3 TOG3 PWM3 ECCF ADCCFG ADC 配置寄存器 DEH - - RESFMT - SPEED[3:0] ACC 累加器 E0H - - RESFMT - SPEED[3:0] P7M1 P7 口配置寄存器 0 E2H DPS DPTR 指针选择器 E3H ID1 ID0 TSL AU1 AU0 - - SEL DPH1 第二组数据指针(底字节) E5H	x000,0000 x000,0000
CCAPM2 PCA 模块 2 模式控制寄存器 DCH - ECOM2 CCAPP2 CCAPN2 MAT2 TOG2 PWM2 ECCF CCAPM3 PCA 模块 3 模式控制寄存器 DDH - ECOM3 CCAPP3 CCAPN3 MAT3 TOG3 PWM3 ECCF ADCCFG ADC 配置寄存器 DEH - - RESFMT - SPEED[3:0] ACC 累加器 E0H P7 口配置寄存器 1 E1H P7M0 P7 口配置寄存器 0 E2H DPS DPTR 指针选择器 E3H ID1 ID0 TSL AU1 AU0 - - SEL DPL1 第二组数据指针(低字节) E4H E4H E4H E4H E3H E4H E3H E3H <td>2 x000,0000 3 x000,0000 xx0x,0000 0000,0000</td>	2 x000,0000 3 x000,0000 xx0x,0000 0000,0000
CCAPM3 PCA 模块 3 模式控制寄存器 DDH - ECOM3 CCAPP3 CCAPN3 MAT3 TOG3 PWM3 ECCF ADCCFG ADC 配置寄存器 DEH - - RESFMT - SPEED[3:0] ACC 累加器 E0H P7M1 P7 口配置寄存器 1 E1H P7M0 P7 口配置寄存器 0 E2H DPS DPTR 指针选择器 E3H ID1 ID0 TSL AU1 AU0 - - SEL DPL1 第二组数据指针(低字节) E4H - - E4H - <td>3 x000,0000 xx0x,0000 0000,0000</td>	3 x000,0000 xx0x,0000 0000,0000
ADCCFG ADC 配置寄存器 DEH - - RESFMT - SPEED[3:0] ACC 累加器 E0H P7M1 P7 口配置寄存器 1 E1H P7M0 P7 口配置寄存器 0 E2H DPS DPTR 指针选择器 E3H ID1 ID0 TSL AU1 AU0 - - SEL DPL1 第二组数据指针(低字节) E4H	xx0x,0000 0000,0000 0000,0000
ACC 累加器 E0H P7M1 P7 口配置寄存器 1 E1H P7M0 P7 口配置寄存器 0 E2H DPS DPTR 指针选择器 E3H ID1 ID0 TSL AU1 AU0 - - SEL DPL1 第二组数据指针(低字节) E4H	0000,0000
P7M1 P7 口配置寄存器 1 E1H P7M0 P7 口配置寄存器 0 E2H DPS DPTR 指针选择器 E3H ID1 ID0 TSL AU1 AU0 - - SEL DPL1 第二组数据指针(低字节) E4H	0000,0000
P7M0 P7 口配置寄存器 0 E2H DPS DPTR 指针选择器 E3H ID1 ID0 TSL AU1 AU0 - - SEL DPL1 第二组数据指针(低字节) E4H	
DPS DPTR 指针选择器 E3H ID1 ID0 TSL AU1 AU0 - - SEL DPL1 第二组数据指针(低字节) E4H	0000,0000
DPL1 第二组数据指针(低字节) E4H	
	0000,0xx0
DPHI 第二组数据指针(高字节) E5H	0000,0000
1 1	0000,0000
CMPCR1 比较器控制寄存器 1 E6H CMPEN CMPIF PIE NIE PIS NIS CMPOE CMPRI	S 0000,0000
CMPCR2 比较器控制寄存器 2 E7H INVCMPO DISFLT LCDTY[5:0]	0000,0000
P6 P6端口 E8H	1111,1111
CL PCA 计数器低字节 E9H	0000,0000
CCAPOL PCA 模块 0 低字节 EAH	0000,0000
CCAPIL PCA 模块 1 低字节 EBH	0000,0000
CCAP2L PCA 模块 2 低字节 ECH	0000,0000
CCAP3L PCA 模块 3 低字节 EDH	0000,0000
AUXINTIF 扩展外部中断标志寄存器 EFH - INT4IF INT3IF INT2IF - T4IF T3IF T2IF	x000,x000
B B 寄存器 FOH	0000,0000
PWMCFG 增强型 PWM 配置寄存器 F1H CBIF ETADC	00xx,xxxx
PCA_PWM0 PCA0 的 PWM 模式寄存器 F2H EBS0[1:0] XCCAP0H[1:0] XCCAP0L[1:0] EPC0H EPC0H	0000,0000
PCA_PWM1 PCA1 的 PWM 模式寄存器 F3H EBS1[1:0] XCCAP1H[1:0] XCCAP1L[1:0] EPC1H EPC1H	0000,0000
PCA_PWM2 PCA2 的 PWM 模式寄存器 F4H EBS2[1:0] XCCAP2H[1:0] XCCAP2L[1:0] EPC2H EPC2H	0000,0000
PCA_PWM3 PCA3 的 PWM 模式寄存器 F5H EBS3[1:0] XCCAP3H[1:0] XCCAP3L[1:0] EPC3H EPC3H	0000,0000
PWMIF 增强型 PWM 中断标志寄存器 F6H C7IF C6IF C5IF C4IF C3IF C2IF C1IF C0IF	0000,0000
PWMFDCR PWM 异常检测控制寄存器 F7H INVCMP INVIO ENFD FLTFLIO EFDI FDCMP FDIO FDIF	0000,0000
P7 P7 端口 F8H	1111,1111
CH PCA 计数器高字节 F9H	0000,0000
CCAP0H PCA 模块 0 高字节 FAH	0000,0000
CCAP1H PCA 模块 1 高字节 FBH	0000,0000
CCAP2H PCA 模块 2 高字节 FCH	0000,0000
CCAP3H PCA 模块 3 高字节 FDH	0000,0000
PWMCR PWM 控制寄存器 FEH ENPWM ECBI	00xx,xxxx
	0000,0000

下列特殊功能寄存器为扩展 SFR,逻辑地址位于 XDATA 区域,访问前需要将 P_SW2(BAH)寄存器的最高位(EAXFR)置 1,然后使用 MOVX A,@DPTR 和 MOVX @DPTR,A 指令进行访问

符号 描述 地址							位地址与符号				
符号	抽化	ARAIT.	В7	В6	В5	B4	В3	B2	B1	В0	- 复位值
PWMCH	PWM 计数器高字节	FFF0H	-								x000,0000

DWAGI	DWA/ 让粉思低ウ共	EEE111									0000 0000
PWMCL	PWM 计数器低字节	FFF1H			1	GDI TO		DWD.	DGF2 01		0000,0000
PWMCKS	PWM 时钟选择	FFF2H	-	-	-	SELT2		PWM	_PS[3:0]		xxx0,0000
TADCPH	触发 ADC 计数值高字节 触发 ADC 计数值低字节	FFF3H FFF4H	-								x000,0000
TADCPL	,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,										0000,0000
PWM0T1H	PWM0T1 计数值高字节	FF00H	-								x000,0000
PWM0T1L	PWM0T1 计数值低节	FF01H									0000,0000
PWM0T2H	PWM0T2 数值高字节	FF02H	-								x000,0000
PWM0T2L	PWM0T2 数值低节	FF03H	FNIGAG	CODI	I	G0.	351.03	EGOI	Баатааг	E GOTTI GI	0000,0000
PWM0CR	PWM0 控制寄存器	FF04H	ENC0O	C0INI	-	C0_S	S[1:0]	EC0I	EC0T2SI	EC0T1SI	00x0,0000
PWM0HLD	PWM0 电平保持控制寄存器	FF05H	-	-	-	-	-	-	НС0Н	HC0L	xxxx,xx00
PWM1T1H	PWM1T1 计数值高字节	FF10H	-								x000,0000
PWM1T1L	PWM1T1 计数值低节	FF11H									0000,0000
PWM1T2H	PWM1T2 数值高字节	FF12H	-								x000,0000
PWM1T2L	PWM1T2 数值低节	FF13H			ı	ı		I			0000,0000
PWM1CR	PWM1 控制寄存器	FF14H	ENC1O	C1INI	-	C1_5	S[1:0]	EC1I	EC1T2SI	EC1T1SI	00x0,0000
PWM1HLD	PWM1 电平保持控制寄存器	FF15H	-	-	-	-	-	-	НС1Н	HC1L	xxxx,xx00
PWM2T1H	PWM2T1 计数值高字节	FF20H	-								x000,0000
PWM2T1L	PWM2T1 计数值低节	FF21H									0000,0000
PWM2T2H	PWM2T2 数值高字节	FF22H	-								x000,0000
PWM2T2L	PWM2T2 数值低节	FF23H						1			0000,0000
PWM2CR	PWM2 控制寄存器	FF24H	ENC2O	C2INI	-	C2_5	S[1:0]	EC2I	EC2T2SI	EC2T1SI	00x0,0000
PWM2HLD	PWM2 电平保持控制寄存器	FF25H	-	-	\ -	-	-	-	НС2Н	HC2L	xxxx,xx00
PWM3T1H	PWM3T1 计数值高字节	FF30H			>						x000,0000
PWM3T1L	PWM3T1 计数值低节	FF31H									0000,0000
PWM3T2H	PWM3T2 数值高字节	FF32H	-								x000,0000
PWM3T2L	PWM3T2 数值低节	FF33H									0000,0000
PWM3CR	PWM3 控制寄存器	FF34H	ENC3O	C3INI	-	C3_5	S[1:0]	EC3I	EC3T2SI	EC3T1SI	00x0,0000
PWM3HLD	PWM3 电平保持控制寄存器	FF35H	-	-	-	-	-	-	НС3Н	HC3L	xxxx,xx00
PWM4T1H	PWM4T1 计数值高字节	FF40H	-								x000,0000
PWM4T1L	PWM4T1 计数值低节	FF41H									0000,0000
PWM4T2H	PWM4T2 数值高字节	FF42H	-								x000,0000
PWM4T2L	PWM4T2 数值低节	FF43H									0000,0000
PWM4CR	PWM4 控制寄存器	FF44H	ENC4O	C4INI	-	C4_5	S[1:0]	EC4I	EC4T2SI	EC4T1SI	00x0,0000
PWM4HLD	PWM4 电平保持控制寄存器	FF45H	-	1	-	-	-	-	НС4Н	HC4L	xxxx,xx00
PWM5T1H	PWM5T1 计数值高字节	FF50H	-								x000,0000
PWM5T1L	PWM5T1 计数值低节	FF51H									0000,0000
PWM5T2H	PWM5T2 数值高字节	FF52H	-								x000,0000
PWM5T2L	PWM5T2 数值低节	FF53H									0000,0000
PWM5CR	PWM5 控制寄存器	FF54H	ENC5O	C5INI	-	C5_5	S[1:0]	EC5I	EC5T2SI	EC5T1SI	00x0,0000
PWM5HLD	PWM5 电平保持控制寄存器	FF55H	-	-	-	-	-	-	НС5Н	HC5L	xxxx,xx00
PWM6T1H	PWM6T1 计数值高字节	FF60H	-					•	•		x000,0000
PWM6T1L	PWM6T1 计数值低节	FF61H									0000,0000
PWM6T2H	PWM6T2 数值高字节	FF62H	-								x000,0000

PWM6CR PWM6 控制等存器	DWAGES	DWD 4CTO #L bt. lef +b	EE(21)									0000 0000
PWMGILD PWM6 电平保持控制寄存器 FF65II - - - - IIC6II IIC6I XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX				PNGCO	CCDII		96.1	Q[1 0]	P.C.C.	DO CTOOL	DO(T) O	
PWM7711H								S[1:0]				,
PWM7T11L PWM7T12 數值高字节 FF7H 0000,000 PWM712L PWM7T2 数值高字节 FF7H - x000,000 PWM7T2L PWM7T2 数值底节 FF7H - C7_S[1:0] EC7L EC71SI 0000,000 PWM7CR PWM7 控制寄存器 FF7H ENC7O C7INI - C7_S[1:0] EC7L EC71SI 0000,000 PWM7ILD PWM7 电平保持控制寄存器 FF7H - - - - HC7H HC7L xxxxxxxxx I2CCFG I*C 配置寄存器 FF8H ENIZC MSSL MSSPEED[6:1] 0000,000 I2CMSCR I*C 上机核态寄存器 FF8H EMSI - - - MSCMD[2:0] 0xxxxx00 I2CMSCR I*C 上机核态寄存器 FE8H EMSI - - - MSCMD[2:0] 0xxxxx00 0xxxxx00 I2CMSCR I*C 上机线态寄存器 FE8H MSBUSY MSIF - - - MSACKI MSACKI MSACKI MSACKI MSACKI MSACKI MSET XSET				-	-	-	-	-	-	НС6Н	HC6L	
PWM712 核值高字节 FF2H - x000,000 PWM712L PWM712 数值低节 FF7H - 0000,000 PWM7CR PWM7E 教育者器 FF7H ENC7O C7INI - C7_S[1:0] EC7I EC71SI 0000,000 PWM7ILD PWM7 电平保持控制等存器 FF8H - - - - HC7II HC7L xxxx,xxx0 I2CCFG FC 配置寄存器 FF80H ENIZC MSSL MSSPEED[6:1] 0000,000 I2CMSCR FC 直转控制参存器 FF81H EMSI - - - MSCMD[2:0] 0xxx,x000 I2CMSCR FC 支机技态寄存器 FF82H MSBUSY MSIF - - - MSACKI			1.1	-								
PWM712L PWM712 数值低节 FF73H 0000,000 PWM7CR PWM7 控制寄存器 FF74H ENC70 C7INI - C7_S[1:0] EC71 EC71SI 0000,000 PWM7HLD PWM7 电平保持控制寄存器 FF75H - - - - - HC7H HC7L xxxxxxxx00 12CCFG PC 配置寄存器 FE80H ENI2C MSSL MSSPEED[6:1] 0000,000 12CMSCR PC 配置寄存器 FE81H EMSI - - - MSCMD[2:0] 0xxxxx00 12CMSCR PC LNL收益寄存器 FE81H MSBUSY MSIF - - - MSCMD[2:0] 0xxxxx00 12CSLCR PC LNL收益寄存器 FE81H MSBUSY MSIF - - - MSACKI MSCMD[2:0] 0xxxxx00 12CSLAR PC LNL收益或寄存器 FE84H SLBUSY STAIF RXIF TXIN SLACKI SLACKI O000,000 12CTXD PC 数据投资资产和收益或寄存器 FE84H SLADR[6:0] MA 0000,000												
PWM7CR PWM7 控制寄存器 FF7H ENC7O C7INI - C7_S[1:0] EC7I EC7TSI 00x0,000 PWM7HLD PWM7 电平保持控制寄存器 FF7H - - - - HC7H HC7L xxxx,xx00 12CCFG FC 配置寄存器 FE8DH EN12C MSSL MSSPEED[6:1] 0000,000 12CMSCR FC 主机控制寄存器 FE81H EMSI - - - MSCMD[2:0] 0xxx,x00 12CMSST FC 主机状态寄存器 FE82H MSBUSY MSIF - - - MSACKI MSACKI </td <td>PWM7T2H</td> <td>PWM7T2 数值高字节</td> <td>FF72H</td> <td>-</td> <td></td> <td></td> <td></td> <td></td> <td></td> <td></td> <td></td> <td>x000,0000</td>	PWM7T2H	PWM7T2 数值高字节	FF72H	-								x000,0000
PWM7HLD PWM7 电平保持控制寄存器 FF7H - - - - HC7H HC7L xxxxxxx00 12CCFG I*C 配置寄存器 FE80H EN12C MSSL MSSPEED[6:1] 0000,000 12CMSCR I*C 主机控制寄存器 FE81H EMSI - - - MSCMD[2:0] 0xxxxx00 12CMSST I*C 主机校高寄存器 FE82H MSBUSY MSIF - - - MSACKI MSACKI 00xxxx00 12CSLCR I*C 从机控制寄存器 FE83H - ESTAI ERXI ETXI ETXI ESTOI - - SLASKI x000,0xx0 12CSLST I*C 从机状态寄存器 FE85H SLADR[6:0] MA 0000,000 12CTXD I*C 数据发送寄存器 FE85H SLADR[6:0] MA 0000,000 12CTXD I*C 数据接收寄存器 FE87H SLADR[6:0] MA 0000,000 12CTXD I*C 数据接收寄存器 FE87H SLADR[6:0] MA 0000,000 12CTXD I*C 数据接收商存器 FE18H O000,000 <td>PWM7T2L</td> <td>PWM7T2 数值低节</td> <td>FF73H</td> <td></td> <td></td> <td></td> <td>Г</td> <td></td> <td>1</td> <td>1</td> <td></td> <td>0000,0000</td>	PWM7T2L	PWM7T2 数值低节	FF73H				Г		1	1		0000,0000
12CCFG	PWM7CR	PWM7 控制寄存器	FF74H	ENC7O	C7INI	-	C7_	S[1:0]	EC7I	EC7T2SI	EC7T1SI	00x0,0000
I2CMSCR	PWM7HLD	PWM7 电平保持控制寄存器	FF75H	-	-	-	-	-	-	НС7Н	HC7L	xxxx,xx00
Indeed	I2CCFG	I ² C 配置寄存器	FE80H	ENI2C	ENI2C MSSL MSSPEED[6:1]							0000,0000
DCSLCR	I2CMSCR	I ² C 主机控制寄存器	FE81H	EMSI	EMSI MSCMD[2:0]							0xxx,x000
I2CSLST	I2CMSST	I ² C 主机状态寄存器	FE82H	MSBUSY	MSBUSY MSIF MSACKI MSACKO (
I2CSLADR I ² C 从机地址寄存器 FE85H SLADR[6:0] MA 0000,0000 I2CTXD I ² C 数据发送寄存器 FE86H 0000,0000 I2CRXD I ² C 数据接收寄存器 FE87H 0000,0000 P0PU P0 口上拉电阻控制寄存器 FE10H 0000,0000 P1PU P1 口上拉电阻控制寄存器 FE11H 0000,0000 P2PU P2 口上拉电阻控制寄存器 FE12H 0000,0000 P3PU P3 口上拉电阻控制寄存器 FE14H 0000,0000 P5PU P5 口上拉电阻控制寄存器 FE15H 0000,0000 P6PU P6 口上拉电阻控制寄存器 FE16H 0000,0000 P7PU P7 口上拉电阻控制寄存器 FE17H 0000,0000 P0NCS P0 口應密特触发控制寄存器 FE18H 0000,0000 P1NCS P1 口施密特触发控制寄存器 FE18H 0000,0000 P2NCS P2 口施密特触发控制寄存器 FE1AH 0000,0000	I2CSLCR	I ² C 从机控制寄存器	FE83H	-								
12CTXD FC 数据发送寄存器 FE86H 0000,0000 12CRXD FC 数据接收寄存器 FE87H 0000,0000 POPU P0 口上拉电阻控制寄存器 FE10H 0000,0000 P1PU P1 口上拉电阻控制寄存器 FE11H 0000,0000 P2PU P2 口上拉电阻控制寄存器 FE12H 0000,0000 P3PU P3 口上拉电阻控制寄存器 FE13H 0000,0000 P4PU P4 口上拉电阻控制寄存器 FE14H 0000,0000 P5PU P5 口上拉电阻控制寄存器 FE15H 0000,0000 P6PU P6 口上拉电阻控制寄存器 FE16H 0000,0000 P7PU P7 口上拉电阻控制寄存器 FE17H 0000,0000 P0NCS P0 口施密特触发控制寄存器 FE18H 0000,0000 P1NCS P1 口施密特触发控制寄存器 FE19H 0000,0000 P2NCS P2 口施密特触发控制寄存器 FE1AH 0000,0000	I2CSLST	I ² C 从机状态寄存器	FE84H	SLBUSY	STAIF	RXIF	TXIF	STOIF	TXING	SLACKI	SLACKO	0000,0000
12CRXD I²C 数据接收寄存器 FE87H 0000,0000 POPU P0 口上拉电阻控制寄存器 FE10H 0000,0000 P1PU P1 口上拉电阻控制寄存器 FE11H 0000,0000 P2PU P2 口上拉电阻控制寄存器 FE12H 0000,0000 P3PU P3 口上拉电阻控制寄存器 FE13H 0000,0000 P4PU P4 口上拉电阻控制寄存器 FE14H 0000,0000 P5PU P5 口上拉电阻控制寄存器 FE15H 0000,0000 P6PU P6 口上拉电阻控制寄存器 FE16H 0000,0000 P7PU P7 口上拉电阻控制寄存器 FE17H 0000,0000 P0NCS P0 口施密特触发控制寄存器 FE18H 0000,0000 P1NCS P1 口施密特触发控制寄存器 FE19H 0000,0000 P2NCS P2 口施密特触发控制寄存器 FE1AH 0000,0000	I2CSLADR	I ² C 从机地址寄存器	FE85H		SLADR[6:0] MA 0							
POPU P0 口上拉电阻控制寄存器 FE10H 0000,0000 P1PU P1 口上拉电阻控制寄存器 FE11H 0000,0000 P2PU P2 口上拉电阻控制寄存器 FE12H 0000,0000 P3PU P3 口上拉电阻控制寄存器 FE13H 0000,0000 P4PU P4 口上拉电阻控制寄存器 FE14H 0000,0000 P5PU P5 口上拉电阻控制寄存器 FE15H 0000,0000 P6PU P6 口上拉电阻控制寄存器 FE16H 0000,0000 P7PU P7 口上拉电阻控制寄存器 FE17H 0000,0000 P0NCS P0 口施密特触发控制寄存器 FE18H 0000,0000 P1NCS P1 口施密特触发控制寄存器 FE19H 0000,0000 P2NCS P2 口施密特触发控制寄存器 FE1AH 0000,0000	I2CTXD	I ² C 数据发送寄存器	FE86H									
PIPU P1 口上拉电阻控制寄存器 FE11H 0000,0000 P2PU P2 口上拉电阻控制寄存器 FE12H 0000,0000 P3PU P3 口上拉电阻控制寄存器 FE13H 0000,0000 P4PU P4 口上拉电阻控制寄存器 FE14H 0000,0000 P5PU P5 口上拉电阻控制寄存器 FE15H 0000,0000 P6PU P6 口上拉电阻控制寄存器 FE16H 0000,0000 P7PU P7 口上拉电阻控制寄存器 FE17H 0000,0000 P0NCS P0 口施密特触发控制寄存器 FE18H 0000,0000 P1NCS P1 口施密特触发控制寄存器 FE19H 0000,0000 P2NCS P2 口施密特触发控制寄存器 FE1AH 0000,0000	I2CRXD	I ² C 数据接收寄存器	FE87H									
P2PU P2 口上拉电阻控制寄存器 FE12H 0000,0000 P3PU P3 口上拉电阻控制寄存器 FE13H 0000,0000 P4PU P4 口上拉电阻控制寄存器 FE14H 0000,0000 P5PU P5 口上拉电阻控制寄存器 FE15H 0000,0000 P6PU P6 口上拉电阻控制寄存器 FE16H 0000,0000 P7PU P7 口上拉电阻控制寄存器 FE17H 0000,0000 P0NCS P0 口施密特触发控制寄存器 FE18H 0000,0000 P1NCS P1 口施密特触发控制寄存器 FE19H 0000,0000 P2NCS P2 口施密特触发控制寄存器 FE1AH 0000,0000	P0PU	P0 口上拉电阻控制寄存器	FE10H									
P3PU P3 口上拉电阻控制寄存器 FE13H 0000,0000 P4PU P4 口上拉电阻控制寄存器 FE14H 0000,0000 P5PU P5 口上拉电阻控制寄存器 FE15H 0000,0000 P6PU P6 口上拉电阻控制寄存器 FE16H 0000,0000 P7PU P7 口上拉电阻控制寄存器 FE17H 0000,0000 P0NCS P0 口施密特触发控制寄存器 FE18H 0000,0000 P1NCS P1 口施密特触发控制寄存器 FE19H 0000,0000 P2NCS P2 口施密特触发控制寄存器 FE1AH 0000,0000	P1PU	P1 口上拉电阻控制寄存器	FE11H									
P4PU P4 口上拉电阻控制寄存器 FE14H 0000,0000 P5PU P5 口上拉电阻控制寄存器 FE15H 0000,0000 P6PU P6 口上拉电阻控制寄存器 FE16H 0000,0000 P7PU P7 口上拉电阻控制寄存器 FE17H 0000,0000 P0NCS P0 口施密特触发控制寄存器 FE18H 0000,0000 P1NCS P1 口施密特触发控制寄存器 FE19H 0000,0000 P2NCS P2 口施密特触发控制寄存器 FE1AH 0000,0000	P2PU	P2 口上拉电阻控制寄存器	FE12H									0000,0000
P5PU P5 口上拉电阻控制寄存器 FE15H 0000,0000 P6PU P6 口上拉电阻控制寄存器 FE16H 0000,0000 P7PU P7 口上拉电阻控制寄存器 FE17H 0000,0000 P0NCS P0 口施密特触发控制寄存器 FE18H 0000,0000 P1NCS P1 口施密特触发控制寄存器 FE19H 0000,0000 P2NCS P2 口施密特触发控制寄存器 FE1AH 0000,0000	P3PU	P3 口上拉电阻控制寄存器	FE13H									0000,0000
P6PU P6 口上拉电阻控制寄存器 FE16H 0000,0000 P7PU P7 口上拉电阻控制寄存器 FE17H 0000,0000 P0NCS P0 口施密特触发控制寄存器 FE18H 0000,0000 P1NCS P1 口施密特触发控制寄存器 FE19H 0000,0000 P2NCS P2 口施密特触发控制寄存器 FE1AH 0000,0000	P4PU	P4 口上拉电阻控制寄存器	FE14H									0000,0000
P7PU P7 口上拉电阻控制寄存器 FE17H 0000,0000 P0NCS P0 口施密特触发控制寄存器 FE18H 0000,0000 P1NCS P1 口施密特触发控制寄存器 FE19H 0000,0000 P2NCS P2 口施密特触发控制寄存器 FE1AH 0000,0000	P5PU	P5 口上拉电阻控制寄存器	FE15H									0000,0000
PONCS P0 口施密特触发控制寄存器 FE18H 0000,0000 P1NCS P1 口施密特触发控制寄存器 FE19H 0000,0000 P2NCS P2 口施密特触发控制寄存器 FE1AH 0000,0000	P6PU	P6 口上拉电阻控制寄存器	FE16H		<u> </u>							0000,0000
PINCS P1 口施密特触发控制寄存器 FE19H 0000,0000 P2NCS P2 口施密特触发控制寄存器 FE1AH 0000,0000	P7PU	P7 口上拉电阻控制寄存器	FE17H									0000,0000
P2NCS P2 口施密特触发控制寄存器 FE1AH 0000,0000	PONCS	P0 口施密特触发控制寄存器	FE18H									0000,0000
	P1NCS	P1 口施密特触发控制寄存器	FE19H									0000,0000
P3NCS P3 口施密特触发控制寄存器 FE1BH 0000,0000	P2NCS	P2 口施密特触发控制寄存器	FE1AH									0000,0000
	P3NCS	P3 口施密特触发控制寄存器	FE1BH									0000,0000
P4NCS P4口施密特触发控制寄存器 FE1CH 0000,0000	P4NCS	P4 口施密特触发控制寄存器	FE1CH									0000,0000
P5NCS P5 口施密特触发控制寄存器 FE1DH 0000,0000	P5NCS	P5 口施密特触发控制寄存器	FE1DH									0000,0000
P6NCS P6 口施密特触发控制寄存器 FE1EH 0000,0000	P6NCS	P6 口施密特触发控制寄存器	FE1EH									0000,0000
P7NCS P7 口施密特触发控制寄存器 FE1FH 0000,0000	P7NCS	P7 口施密特触发控制寄存器	FE1FH									0000,0000
CKSEL 时钟选择寄存器 FE00H MCLKODIV[3:0] MCLKO_S - MCKSEL[1:0] 0000,0000	CKSEL	时钟选择寄存器	FE00H	H MCLKODIV[3:0] MCLKO_S - MCKSEL[1:0]							0000,0000	
CLKDIV 时钟分频寄存器 FE01H 0000,0100	CLKDIV	时钟分频寄存器	FE01H	111 0						0000,0100		
IRC24MCR 内部 24M 振荡器控制寄存器 FE02H ENIRC24M IRC24MST 1xxx,xxx0			FE02H	ENIRC24M	-	-	-	-	_	-	IRC24MST	1xxx,xxx0
XOSCCR 外部晶振控制寄存器 FE03H ENXOSC XITYPE XOSCST 00xx,xxx0	XOSCCR	外部晶振控制寄存器	FE03H	ENXOSC	XITYPE	-	-	-	-	_	XOSCST	00xx,xxx0
IRC32KCR 内部 32K 振荡器控制寄存器 FE04H ENIRC32K IRC32KST 0xxx,xxx0	IRC32KCR	内部 32K 振荡器控制寄存器	FE04H	ENIRC32K	-	-	-	-	-	-	IRC32KST	0xxx,xxx0

6 增强型双数据指针

STC8 系列的单片机内部集成了两组 16 位的数据指针。通过程序控制,可实现数据指针自动递增或 递减功能以及两组数据指针的自动切换功能

相关的特殊功能寄存器

Mr. D.	符号 描述 地址								复位值		
শ্য স্থ	抽 处	地址	В7	В6	В5	B4	В3	B2	B1	В0	- 及似祖
DPL	数据指针(低字节)	82H									
DPH	数据指针(高字节)	83H									
DPL1	第二组数据指针(低字节)	Е4Н									
DPH1	第二组数据指针 (高字节)	Е5Н									0000,0000
DPS	DPTR 指针选择器	ЕЗН	ID1	ID0	TSL	AU1	AU0	-	-	SEL	0000,0xx0
TA	DPTR 时序控制寄存器	AEH									0000,0000

第1组16位数据指针寄存器(DPTR0)

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0		
DPL	82H										
DPH	83H										

DPL为低8位数据(低字节)

DPH为高8位数据(高字节)

DPL和DPH组合为第一组16位数据指针寄存器DPTR0

第2组16位数据指针寄存器(DPTR1)

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
DPL1	E4H								
DPH1	E5H								

DPL1为低8位数据(低字节)

DPH1为高8位数据(高字节)

DPL1和DPH1组合为第二组16位数据指针寄存器DPTR1

数据指针控制寄存器

符号	地址	B7	В6	B5	B4	В3	B2	B1	В0
DPS	ЕЗН	ID1	ID0	TSL	AU1	AU0	-	-	SEL

ID1: 控制DPTR1自动递增方式

0: DPTR1 自动递增

1: DPTR1 自动递减

ID0: 控制DPTR0自动递增方式

0: DPTR0 自动递增

1: DPTR0 自动递减

TSL: DPTR0/DPTR1自动切换控制(自动对SEL进行取反)

0: 关闭自动切换功能

1: 使能自动切换功能

当 TSL 位被置 1 后,每当执行完成相关指令后,系统会自动将 SEL 位取反。

与 TSL 相关的指令包括如下指令:

MOV DPTR,#data16

INC DPTR

MOVC A,@A+DPTR MOVX A,@DPTR MOVX @DPTR,A

AU1/AU0: 使能DPTR1/DPTR0使用ID1/ID0控制位进行自动递增/递减控制

- 0: 关闭自动递增/递减功能
- 1: 使能自动递增/递减功能

注意: 在写保护模式下, AU0 和 AU1 位无法直接单独使能, 若单独使能 AU1 位, 则 AU0 位也会被自动使能, 若单独使能 AU0, 没有效果。若需要单独使能 AU1 或者 AU0, 则必须使用 TA 寄存器触发 DPS 的保护机制(参考 TA 寄存器的说明)。另外, 只有执行下面的 3 条指令后才会对 DPTRO/DPTR1 进行自动递增/递减操作。3 条相关指令如下:

MOVC A,@A+DPTR MOVX A,@DPTR MOVX @DPTR.A

SEL: 选择DPTR0/DPTR1作为当前的目标DPTR

- 0: 选择 DPTR0 作为目标 DPTR
- 1: 选择 DPTR1 作为目标 DPTR

SEL 选择目标 DPTR 对下面指令有效:

MOV DPTR,#data16

INC DPTR

MOVC A,@A+DPTR
MOVX A,@DPTR
MOVX @DPTR,A
JMP @A+DPTR

数据指针控制寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
TA	AEH								

TA寄存器是对DPS寄存器中的AU1和AU0进行写保护的。由于程序无法对DPS中的AU1和AU0进行单独的写入,所以当需要单独使能AU1或者AU0时,必须使用TA寄存器进行触发。TA寄存器是只写寄存器。当需要对AU1或者AU0进行单独使能时,必须按照如下的步骤进行操作:

CLR	EA	;关闭中断(必需)
MOV	TA.#0AAH	:写入触发命令序列1

;此处不能有其他任何指令

MOV TA,#55H ;写入触发命令序列 2

;此处不能有其他任何指令

MOV DPS,#xxH ;写保护暂时关闭,可向 DPS 中写入任何值

;DSP 再次进行写保护状态

SETB EA :打开中断(如有必要)

示例代码1: 将程序空间 1000H~1003H 的 4 个字节数据反向复制到扩展 RAM 的 0100H~0103H 中,即

C:1000H -> X:0103H C:1001H -> X:0102H C:1002H -> X:0101H

C:1003H -> X:0100H

汇编代码如下:

MOV DPS, #00100000B ; 使能 TSL, 并选择 DPTRO

MOV DPTR, #1000H ;将 1000H 写入 DPTR0 中, 执行完成后选择 DPTR1 为 DPTR

MOV DPTR, #0103H ;将 0103H 写入 DPTR1 中

MOV DPS, #10111000B ; 设置 DPTR1 为递减模式, DPTR0 为递加模式, 使能 TSL 以及

; AUO 和 AU1, 并选择 DPTRO 为当前的 DPTR

MOV R7, #4 ;设置数据复制个数

COPY NEXT:

CLR A ;

MOVC A, @A+DPTR ;从 DPTRO 所指的程序空间读取数据,

;完成后 DPTRO 自动加 1 并将 DPTR1 设置为下一个目标 DPTR

MOVX @DPTR, A ;将 ACC 的数据写入到 DPTR1 所指的 XDATA 中,

;完成后 DPTR1 自动减 1 并将 DPTR0 设置为下一个目标 DPTR

DJNZ R7, COPY NEXT ;

示例代码2: 将扩展 RAM 的 $0100H\sim0103H$ 中的数据依次发送到 P0 口

汇编代码如下:

CLR EA ;关闭中断

 MOV
 TA, #0AAH
 ;写入 DPS 写保护触发命令 1

 MOV
 TA, #55H
 ;写入 DPS 写保护触发命令 2

MOV DPS, #00001000B ; DPTRO 递增, 单独使能 AUO, 并选择 DPTRO

SETB EA :打开中断

MOV DPTR, #0100H ;将 0100H 写入 DPTR0 中

MOVX A, @DPTR ;从 DPTRO 所指的 XRAM 读取数据,完成后 DPTRO 自动加 1

MOV PO, A ;数据输出到 PO 口

MOVX A, @DPTR ;从 DPTRO 所指的 XRAM 读取数据,完成后 DPTRO 自动加 1

MOV PO, A ; 数据输出到 PO 口

MOVX A, @DPTR ;从 DPTRO 所指的 XRAM 读取数据, 完成后 DPTRO 自动加 1

MOV PO, A ; 数据输出到 PO 口

MOVX A, @DPTR ;从 DPTRO 所指的 XRAM 读取数据, 完成后 DPTRO 自动加 1

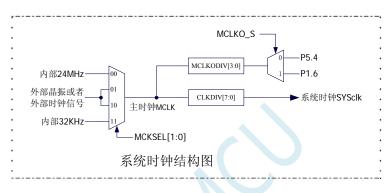
MOV PO, A : 数据输出到 PO 口

7 时钟、复位与电源管理

7.1 系统时钟控制

系统时钟控制器为单片机的 CPU 和所有外设系统提供时钟源,系统时钟有 3 个时钟源可供选择:内部高精度 24MHz 的 IRC、内部 32KHz 的 IRC(误差较大)、外部晶体振荡器或外部时钟信号。用户可通过程序分别使能和关闭各个时钟源,以及内部提供时钟分频以达到降低功耗的目的。

单片机进入掉电模式后, 时钟控制器将会关闭所有的时钟源



相关寄存器

1476411	1700 11 111										
符号	描述	地址	位地址与符号								- 复位值 ·
19 5	抽处	HEAL.	В7	В6	В5	B4	В3	B2	B1	В0	及世祖
CKSEL	时钟选择寄存器	FE00H	MCLKODIV[3:0]				MCLKO_S	o_s - MCKSEL[1:0]			0000,0000
CLKDIV	时钟分频寄存器	FE01H									
IRC24MCR	内部 24M 振荡器控制寄存器	FE02H	ENIRC24M	-	-	-	-	-	-	IRC24MST	1xxx,xxx0
XOSCCR	外部晶振控制寄存器	FE03H	ENXOSC	XITYPE	-	-	-	-	-	XOSCST	00xx,xxx0
IRC32KCR	内部 32K 振荡器控制寄存器	FE04H	ENIRC32K	-	-	-	-	1	-	IRC32KST	0xxx,xxx0

CKSEL(系统时钟选择寄存器)

符号	地址	В7	B6	B5	B4	В3	B2	B1	В0
CKSEL	FE00H		MCLKODIV[3:0]				Me	CKSEL[1:0)]

MCLKODIV[3:0]: 主时钟输出分频系数

MCLKODIV[3:0]	主时钟分频输出频率
0000	不输出时钟
0001	MCLK/1
001x	MCLK/2
010x	MCLK/4
011x	MCLK/8
100x	MCLK/16
101x	MCLK/32
110x	MCLK/64
111x	MCLK/128

STC8 系列技术手册 官方网站: www.STCMCU.com / www.GXWMCU.com 技术支持: 13922829991 研发顾问: 13922809991

MCLKO_S: 主时钟输出管脚选择

0: 主时钟分频输出到 P5.4 口

1: 主时钟分频输出到 P1.6 口

MCKSEL[1:0]: 主时钟源选择

MCKSEL[1:0]	主时钟源
00	内部 24MHz 高精度 IRC
01	外部晶体振荡器或
10	外部输入时钟信号
11	内部 32KHz 低速 IRC

CLKDIV (时钟分频寄存器)

符号	地址	В7	B6	B5	B4	В3	B2	B1	В0
CLKDIV	FE01H								

CLKDIV: 主时钟分频系数。系统时钟 SYSCLK 是对主时钟 MCLK 进行分频后的时钟信号。

CLKDIV	系统时钟频率
0	MCLK/1
1	MCLK/1
2	MCLK/2
3	MCLK/3
X	MCLK/x
255	MCLK/255

IRC24MCR (内部 24M 高精度 IRC 控制寄存器)

符号	地址	В7	B6	B5	B4	В3	B2	B1	В0
IRC24MCR	FE02H	ENIRC24M	-	-	-	-	-	-	IRC24MST

ENIRC24M: 内部 24M 高精度 IRC 使能位

0: 关闭内部 24M 高精度 IRC

1: 使能内部 24M 高精度 IRC

IRC24MST:内部 24M 高精度 IRC 频率稳定标志位。(只读位)

当内部 24M 的 IRC 从停振状态开始使能后,必须经过一段时间,振荡器的频率才会稳定,当振荡器频率稳定后,时钟控制器会自动将 IRC24MST 标志位置 1。所以当用户程序需要将时钟切换到使用内部 24M 的 IRC 时,首先必须设置 ENIRC24M=1 使能振荡器,然后一直查询振荡器稳定标志位 IRC24MST,直到标志位变为 1 时,才可进行时钟源切换。

XOSCCR (外部振荡器控制寄存器)

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
XOSCCR	FE03H	ENXOSC	XITYPE	-	-	-	-	-	XOSCST

ENXOSC: 外部晶体振荡器使能位

0: 关闭外部晶体振荡器

1: 使能外部晶体振荡器

XITYPE: 外部时钟源类型

0: 外部时钟源是外部时钟信号(或有源晶振)。信号源只需连接单片机的 XTALI (P1.7)

1: 外部时钟源是晶体振荡器。信号源连接单片机的 XTALI (P1.7) 和 XTALO (P1.6)

OSCST:外部晶体振荡器频率稳定标志位。(只读位)

当外部晶体振荡器从停振状态开始使能后,必须经过一段时间,振荡器的频率才会稳定,当振荡器频率稳定后,时钟控制器会自动将 OSCST 标志位置 1。所以当用户程序需要将时钟切换到使用外部晶体振荡器时,首先必须设置 ENXOSC=1 使能振荡器,然后一直查询振荡器稳定标志位 OSCST,直到标志位变为 1 时,才可进行时钟源切换。

IRC32KCR(内部 32KHz 低速 IRC 控制寄存器)

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
IRC32KCR	FE04H	ENIRC32K	-	-	-	-	-	-	IRC32KST

ENIRC32K: 内部 32K 低速 IRC 使能位

0: 关闭内部 32K 低速 IRC

1: 使能内部 32K 低速 IRC

IRC32KST:内部 32K 低速 IRC 频率稳定标志位。(只读位)

当内部 32K 低速 IRC 从停振状态开始使能后,必须经过一段时间,振荡器的频率才会稳定,当振荡器频率稳定后,时钟控制器会自动将 IRC32KST 标志位置 1。所以当用户程序需要将时钟切换到使用内部 32K 低速 IRC 时,首先必须设置 ENIRC32K=1 使能振荡器,然后一直查询振荡器稳定标志位 IRC32KST,直到标志位变为 1 时,才可进行时钟源切换。

7.2 系统复位

STC8 系列单片机的复位分为硬件复位和软件复位两种。

硬件复位时,所有的寄存器的值会复位到初始值,系统会重新读取所有的硬件选项。同时根据硬件选项所设置的上电等待时间进行上电等待。硬件复位主要包括:

- 上电复位
- 低压复位
- 复位脚复位
- 看门狗复位

软件复位时,除与时钟相关的寄存器保持不变外,其余的所有寄存器的值会复位到初始值,软件复位捕获重新读取所有的硬件选项。软件复位主要包括:

● 写 IAP CONTR 的 SWRST 所触发的复位

相关寄存器

符号	描述	地址			1	立地址与符	号				复位值
च क	加 处	地址	В7	В6	В5	B4	В3	B2	B1	В0	及位徂
WDT_CONTR	看门狗控制寄存器	С1Н	WDT_FLAG	-	EN_WDT	CLR_WDT	IDL_WDT	WDT_PS[2:0]			0x00,0000
IAP_CONTR	IAP 控制寄存器	С7Н	IAPEN	SWBS	SWRST	CMD_FAIL	-	L	AP_WT[2:	0]	0000,x000
RSTCFG	复位配置寄存器	FFH	-	ENLVR	-	P54RST	-	- LVI		S[1:0]	0000,0000

WDT_CONTR (看门狗控制寄存器)

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
WDT_CONTR	C1H	WDT_FLAG	ı	EN_WDT	CLR_WDT	IDL_WDT	WDT_PS[2:0]		S[2:0]

WDT FLAG: 看门狗溢出标志

看门狗发生溢出时,硬件自动将此位置1,需要软件清零。

EN_WDT: 看门狗使能位

0: 对单片机无影响

1: 启动看门狗定时器

CLR WDT: 看门狗定时器清零

0: 对单片机无影响

1: 清零看门狗定时器,硬件自动将此位复位

IDL WDT: IDLE 模式时的看门狗控制位

0: IDLE 模式时看门狗停止计数

1: IDLE 模式时看门狗继续计数

WDT PS[2:0]: 看门狗定时器时钟分频系数

WDT_PS[2:0]	分频系数	12M 主频时的溢出时间	20M 主频时的溢出时间
000	2	≈ 65.5 毫秒	≈ 39.3 毫秒
001	4	≈ 131 毫秒	≈ 78.6 毫秒
010	8	≈ 262 毫秒	≈ 157 毫秒
011	16	≈ 524 毫秒	≈ 315 毫秒
100	32	≈ 1.05 秒	≈ 629 毫秒
101	64	≈ 2.10 秒	≈ 1.26 秒
110	128	≈ 4.20 秒	≈ 2.52 秒
111	256	≈ 8.39 秒	≈ 5.03 秒

看门狗溢出时间计算公式如下:

看门狗溢出时间 =
$$\frac{12 \times 32768 \times 2^{\text{WDT_PS}}}{\text{SYSclk}}$$

IAP CONTR (IAP 控制寄存器)

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
IAP_CONTR	С7Н	IAPEN	SWBS	SWRST	CMD_FAIL	-	IAP_CMD[2:0]		D[2:0]

SWBS: 软件复位启动选择

0: 软件复位后从用户程序区开始执行代码。用户数据区的数据保持不变。

1: 软件复位后从系统 ISP 区开始执行代码。用户数据区的数据会被初始化。

SWRST: 软件复位触发位 0: 对单片机无影响

1: 触发软件复位

RSTCFG (复位配置寄存器)

符号	地址	В7	В6	B5	В4	В3	B2	B1	В0
RSTCFG	FFH	-	ENLVR	-	P54RST	-	-	LV	VDS[1:0]

ENLVR: 低压复位控制位

0: 禁止低压复位。当系统检测到低压事件时,会产生低压中断

1: 使能低压复位。当系统检测到低压事件时,自动复位

STC8 系列技术手册 官方网站: www.STCMCU.com / www.GXWMCU.com 技术支持: 13922829991 研发顾问: 13922809991

P54RST: RST 管脚功能选择

0: RST 管脚用作普通 I/O 口 (P54)

1: RST 管脚用作复位脚

LVDS[1:0]: 低压检测门槛电压设置

LVDS[1:0]	低压检测门槛电压
00	2.0V
01	2.4V
10	2.7V
11	3.0V

7.3 系统电源管理

符号	描述	描述				ſ	立地址与符	号				复位值
17 5	抽 处	地址	В7	В6	В5	B4	В3	B2	B1	В0	及似祖	
PCON	电源控制寄存器	87H	SMOD	SMOD0	LVDF	POF	GF1	GF0	PD	IDL	0011,0000	
VOCTRL	电压控制寄存器	ВВН	MANUV	-	2	-	-	-	0	0	0xxx,xx00	

PCON (电源控制寄存器)

符号	地址	В7	B6	B5	B4	В3	B2	B1	В0
PCON	87H	SMOD	SMOD0	LVDF	POF	GF1	GF0	PD	IDL

LVDF: 低压检测标志位。当系统检测到低压事件时,硬件自动将此位置 1,并向 CPU 提出中断请求。 此位需要用户软件清零。

POF: 上电标志位。当硬件自动将此位置 1。

PD: 掉电模式控制位

0: 无影响

1: 单片机进入掉电模式, CPU 以及全部外设均停止工作。唤醒后硬件自动清零

IDL: IDLE (空闲) 模式控制位

0: 无影响

1: 单片机进入 IDLE 模式,只有 CPU 停止工作,其他外设依然在运行。唤醒后硬件自动清零

VOCTRL (电压控制寄存器)

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
VOCTRL	BBH	MANUV						0	0

MANUV: 静态保持电流控制位

0: 选择内部静态保持电流控制线路,静态电流一般为 1.5uA 左右。

1: 选择外部静态保持电流控制线路。选择此模式时功耗更低,一般为 0.1uA 以下。但若是睡眠过程中 VCC 管脚的电压有较大波动时,对内核可能会有不良影响。

[B1:B0]: 内部测试位,必须写入0

8 I/O口

STC8 系列单片机最多有 62 个 I/O 口。所有的 I/O 口均有 4 种工作模式:准双向口/弱上拉(标准 8051 输出口模式)、推挽输出/强上拉、高阻输入(电流既不能流入也不能流出)、开漏输出。可使用软件对 I/O 口的工作模式进行容易配置。

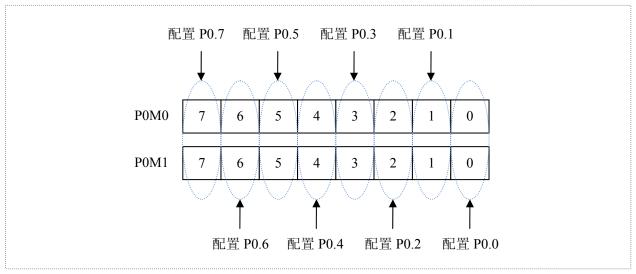
8.1 I/O口相关寄存器

符号	描述	地址			1	立地址与符	号				复位值
শ্য স্	一	地址	В7	В6	В5	B4	В3	B2	B1	В0	及似祖
P0	P0 端口	80H									1111,1111
P1	P1 端口	90H									1111,1111
P2	P2 端口	А0Н									1111,1111
Р3	P3 端口	ВОН									1111,1111
P4	P4 端口	С0Н									1111,1111
P5	P5 端口	С8Н	-	-							xx11,1111
P6	P6 端口	E8H)					1111,1111
P7	P7 端口	F8H									1111,1111
P0M1	P0 口配置寄存器 1	93H									0000,0000
P0M0	P0 口配置寄存器 0	94H									0000,0000
P1M1	P1 口配置寄存器 1	91H		<u> </u>							0000,0000
P1M0	P1 口配置寄存器 0	92H									0000,0000
P2M1	P2 口配置寄存器 1	95H									0000,0000
P2M0	P2 口配置寄存器 0	96H									0000,0000
P3M1	P3 口配置寄存器 1	В1Н									n000,0000
P3M0	P3 口配置寄存器 0	В2Н									n000,0000
P4M1	P4 口配置寄存器 1	взн									0000,0000
P4M0	P4 口配置寄存器 0	В4Н									0000,0000
P5M1	P5 口配置寄存器 1	С9Н	-	-							xx11,1111
P5M0	P5 口配置寄存器 0	САН	-	-							xx11,1111
P6M1	P6 口配置寄存器 1	СВН									0000,0000
P6M0	P6 口配置寄存器 0	ССН									0000,0000
P7M1	P7 口配置寄存器 1	E1H									0000,0000
P7M0	P7 口配置寄存器 0	Е2Н									0000,0000

8.2 配置I/O口

每个 I/O 的配置都需要使用两个寄存器进行设置。

以 P0 口为例,配置 P0 口需要使用 P0M0 和 P0M1 两个寄存器进行配置,如下图所示:



即 POM0 的第 0 位和 POM1 的第 0 位组合起来配置 P0.0 口的模式即 POM0 的第 1 位和 POM1 的第 1 位组合起来配置 P0.1 口的模式其他所有 I/O 的配置都与此类似。

PnM0 与 PnM1 的组合方式如下表所示

PnM1	PnM0	I/O 口工作模式			
0	0	准双向口(传统8051端口模式,弱上拉) 灌电流可达20mA,拉电流为270~150μA(存在制造误差)			
0	1	推挽输出(强上拉输出,可达20mA,要加限流电阻)			
1	0	高阻输入(电流既不能流入也不能流出)			
1	1	开漏输出(Open-Drain),内部上拉电阻断开 开漏模式既可读外部状态也可对外输出(高电平或低电 平)。如要正确读外部状态或需要对外输出高电平,需外加 上拉电阻,否则读不到外部状态,也对外输不出高电平。			

注: n = 0, 1, 2, 3, 4, 5, 6, 7

注意:

虽然每个 I/O 口在弱上拉(准双向口)/强推挽输出/开漏模式时都能承受 20mA 的灌电流(还是要加限流电阻,如 1K、 560Ω 、 472Ω 等),在强推挽输出时能输出 20mA 的拉电流(也要加限流电阻),但整个芯片的工作电流推荐不要超过 90mA,即从 VCC 流入的电流建议不要超过 90mA,从 GND 流出电流建议不要超过 90mA,整体流入/流出电流建议都不要超过 90mA。

8.3 I/O的结构图

8.3.1 准双向口(弱上拉)

准双向口(弱上拉)输出类型可用作输出和输入功能而不需重新配置端口输出状态。这是因为当端口输出为1时驱动能力很弱,允许外部装置将其拉低。当引脚输出为低时,它的驱动能力很强,可吸收相当大的电流。准双向口有3个上拉晶体管适应不同的需要。

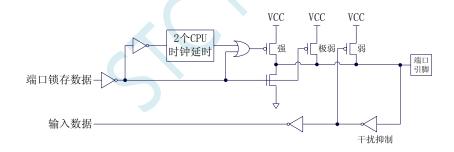
在3个上拉晶体管中,有1个上拉晶体管称为"弱上拉",当端口寄存器为1且引脚本身也为1时打开。此上拉提供基本驱动电流使准双向口输出为1。如果一个引脚输出为1而由外部装置下拉到低时,弱上拉关闭而"极弱上拉"维持开状态,为了把这个引脚强拉为低,外部装置必须有足够的灌电流能力使引脚上的电压降到门槛电压以下。对于5V单片机,"弱上拉"晶体管的电流约250uA;对于3.3V单片机,"弱上拉"晶体管的电流约150uA。

第 2 个上拉晶体管, 称为"极弱上拉", 当端口锁存为 1 时打开。当引脚悬空时,这个极弱的上拉源产生很弱的上拉电流将引脚上拉为高电平。对于 5V 单片机,"极弱上拉"晶体管的电流约 18uA; 对于 3.3V 单片机,"极弱上拉"晶体管的电流约 5uA。

第3个上拉晶体管称为"强上拉"。当端口锁存器由0到1跳变时,这个上拉用来加快准双向口由逻辑0到逻辑1转换。当发生这种情况时,强上拉打开约2个时钟以使引脚能够迅速地上拉到高电平。

准双向口(弱上拉)带有一个施密特触发输入以及一个干扰抑制电路。准双向口(弱上拉)读外部状态前,要先锁存为 '1',才可读到外部正确的状态.

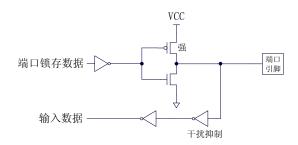
准双向口(弱上拉)输出如下图所示:



8.3.2推挽输出

强推挽输出配置的下拉结构与开漏输出以及准双向口的下拉结构相同,但当锁存器为1时提供持续的强上拉。推挽模式一般用于需要更大驱动电流的情况。

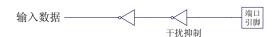
强推挽引脚配置如下图所示:



8.3.3高阻输入

电流既不能流入也不能流出 输入口带有一个施密特触发输入以及一个干扰抑制电路

高阻输入引脚配置如下图所示:



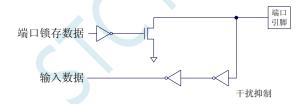
8.3.4 开漏输出

开漏模式既可读外部状态也可对外输出(高电平或低电平)。如要正确读外部状态或需要对外输出 高电平,需外加上拉电阻。

当端口锁存器为 0 时,开漏输出关闭所有上拉晶体管。当作为一个逻辑输出高电平时,这种配置方式必须有外部上拉,一般通过电阻外接到 VCC。如果外部有上拉电阻,开漏的 I/O 口还可读外部状态,即此时被配置为开漏模式的 I/O 口还可作为输入 I/O 口。这种方式的下拉与准双向口相同。

开漏端口带有一个施密特触发输入以及一个干扰抑制电路。

输出端口配置如下图所示:



9 指令系统

		指令说明	字节	时钟
ADD	A,Rn	寄存器内容加到累加器	1	1
ADD	A,direct	直接地址单元的数据加到累加器	2	1
ADD	A,@Ri	间接地址单元的数据加到累加器	1	1
ADD	A,#data	立即数加到累加器	2	1
ADDC	A,Rn	寄存器带进位加到累加器	1	1
ADDC	A,direct	直接地址单元的数据带进位加到累加器	2	1
ADDC	A,@Ri	间接地址单元的数据带进位加到累加器	1	1
ADDC	A,#data	立即数带进位加到累加器	2	1
SUBB	A,Rn	累加器带借位减寄存器内容	1	1
SUBB	A,direct	累加器带借位减直接地址单元的内容	2	1
SUBB	A,@Ri	累加器带借位减间接地址单元的内容	1	1
SUBB	A,#data	累加器带借位减立即数	2	1
INC	A	累加器加1	1	1
INC	Rn	寄存器加1	1	1
INC	direct	直接地址单元加1	2	1
INC	@Ri	间接地址单元加1	1	1
DEC	A	累加器减1	1	1
DEC	Rn	寄存器减1	1	1
DEC	direct	直接地址单元减1	2	1
DEC	@Ri	间接地址单元减1	1	1
INC	DPTR	地址寄存器DPTR加1	1	1
MUL	AB	A乘以B, B存放高字节, A存放低字节	1	2
DIV	AB	A除以B, B存放余数, A存放商	1	6
DA	A	累加器十进制调整	1	3
ANL	A,Rn	累加器与寄存器相与	1	1
ANL	A,direct	累加器与直接地址单元相与	2	1
ANL	A,@Ri	累加器与间接地址单元相与	1	1
ANL	A,#data	累加器与立即数相与	2	1
ANL	direct,A	直接地址单元与累加器相与	2	1
ANL	direct,#data	直接地址单元与立即数相与	3	1
ORL	A,Rn	累加器与寄存器相或	1	1

ORL	A,direct	累加器与直接地址单元相或	2	1
ORL	A,@Ri	累加器与间接地址单元相或	1	1
ORL	A,#data	累加器与立即数相或	2	1
ORL	direct,A	直接地址单元与累加器相或	2	1
ORL	direct,#data	直接地址单元与立即数相或	3	1
XRL	A,Rn	累加器与寄存器相异或	1	1
XRL	A,direct	累加器与直接地址单元相异或	2	1
XRL	A,@Ri	累加器与间接地址单元相异或	1	1
XRL	A,#data	累加器与立即数相异或	2	1
XRL	direct,A	直接地址单元与累加器相异或	2	1
XRL	direct,#data	直接地址单元与立即数相异或	3	1
CLR	A	累加器清0	1	1
CPL	A	累加器取反	1	1
RL	A	累加器循环左移	1	1
RLC	A	累加器带进位循环左移	1	1
RR	A	累加器循环右移	1	1
RRC	A	累加器带进位循环右移	1	1
SWAP	A	累加器高低半字节交换	1	1
CLR	С	清零进位位	1	1
CLR	bit	清0直接地址位	2	1
SETB	С	置1进位位	1	1
SETB	bit	置1直接地址位	2	1
CPL	С	进位位求反	1	1
CPL	bit	直接地址位求反	2	1
ANL	C,bit	进位位和直接地址位相与	2	1
ANL	C,/bit	进位位和直接地址位的反码相与	2	1
ORL	C,bit	进位位和直接地址位相或	2	1
ORL	C,/bit	进位位和直接地址位的反码相或	2	1
MOV	C,bit	直接地址位送入进位位	2	1
MOV	bit,C	进位位送入直接地址位	2	1
MOV	A,Rn	寄存器内容送入累加器	1	1
MOV	A,direct	直接地址单元中的数据送入累加器	2	1
MOV	A,@Ri	间接地址中的数据送入累加器	1	1
MOV	A,#data	立即数送入累加器	2	1
MOV	Rn,A	累加器内容送入寄存器	1	1
MOV	Rn,direct	直接地址单元中的数据送入寄存器	2	1

MOV direct,A 暴加器內容送入直接地址中元 2 1 MOV direct,Rn 寄存器內容送入直接地址中元 2 1 MOV direct,Rn 寄存器內容送入直接地址中元 3 1 MOV direct,但Ri 向接地址中的數据送入直接地址中元 2 1 MOV direct,是data 立即数送入直接地址中元 1 2 1 1 4 1 3 1 4	MOV	Rn,#data	立即数送入寄存器	2	1
MOV direct, direct 直接地址单元中的数据送入另一个直接地址单元 3 1 MOV direct, @Ri 何接地址中的数据送入直接地址单元 2 1 MOV direct, data 立即数送入直接地址单元 3 1 MOV @Ri,A 暴加器內容送问接地址单元 1 1 MOV @Ri,data 立即数送入面接地址单元 2 1 MOV DPTR, data16 16位立即数送入数据指针 3 1 MOVC A,@A+PPTR UDPTR, 为基地址变址寻址中元中的数据送入累加器 1 4 MOVX A,@A+PC 以PC为基地址变址寻址中元中的数据送入累加器和帮 1 3 MOVX A,@Ri 扩展RAM(16位地址)的内容送入累加器和中 1 2 MOVX QRi,A 将累加器A的内容送入了展RM(6位地址)中 1 2 1 MOVX QDPTR 扩展RAM(16位地址)的内容送入累加器和中 1 2 1 MOVX QDPTR 将累加器A的内容送入扩展和M6位地址中 1 2 1 MOVX QDPTR 将累加器A的内容送入扩展和M6位地址中 2 1 MOVX QDPTR 将累加器A的内容送入扩展和M6位地址中 2 1 <	MOV	direct,A	累加器内容送入直接地址单元	2	1
MOV direct,@Ri 阿接地址中的数据送入直接地址中元 2 1 MOV direct,data 立即数送入直接地址中元 3 1 MOV @Ri,A 累加器内容送间接地址单元 1 1 MOV @Ri,data 立即数送入间接地址单元 2 1 MOV @Ri,data 立即数送入额据地中元 2 1 MOV DPTR,data16 16位立即数送入数据指针 3 1 MOVC A,@A+DPTR 以DPTR为基地址变址寻址单元中的数据送入累加器 1 3 MOVC A,@A+PC 以DPTR为基地址变址寻址单元中的数据送入累加器 1 3 MOVX A,@Ri 扩展地域包含地址的内容送入累加器和中 1 3 MOVX A,@Bri 扩展地域包含地址的内容送入累加器和中 1 2 MOVX Q.DTR 扩展RM(16位地址)的内容送入累加器和中 1 2 1 MOVX Q.DPTR 扩展RM(16位地址中)中容涉及大规和(16位地址)中 1 2 1 MOVX Q.DPTR,A 将累加器和的内容送入扩展RM(16位地址)中 1 2 1 MOVX Q.DPTR,A 将累加器和的内容送入扩展和(16位地址)中 2 1 XCH <td>MOV</td> <td>direct,Rn</td> <td>寄存器内容送入直接地址单元</td> <td>2</td> <td>1</td>	MOV	direct,Rn	寄存器内容送入直接地址单元	2	1
MOV direct,#data 立即数送入直接地址单元 1 1 MOV @Ri.A 累加器内容这问接地址单元 1 1 MOV @Ri.direct 直接地址中元数据送入间接地址单元 2 1 MOV @Ri.data 立即数送入间接地址单元 2 1 MOV DPTR,#data16 16位立即数送入数据指针 3 1 MOVC A.@A+DPTR 以PC为基地址变址寻址单元中的数据送入紧加器 1 4 MOVX A.@Ri 扩展地址(8位地址)的内容送入紧加器A中 1 3 MOVX A.@DPTR 扩展RM(16位地址)的内容送入紧加器A中 1 3(1) MOVX QRi.A 容累加器A的内容送入紧加器A中 1 3(1) MOVX @Ri.A 容累加器A的内容送入扩展RM(16位地址)中 1 3(1) MOVX @PTR.A 容累加器A的内容送入扩展RM(16位地址)中 1 2(1) MOVX @PTR.A 容累加器A的内容送入扩展RM(16位地址)中 1 2(1) MOVX @PTR.A 容累加器在的内容送入扩展RM(16位地址)中 1 2(1) XCH A.Rn 寄存器与紧加器交换 1 1 XCH A.Rn 寄存器与紧加器交换 1 1 XCH A.Q.Ri 间接地址所为是地址完成的企业企业企业企业企业企业企业企业企业企业企业企业企业企业企业企业企业企业企业	MOV	direct,direct	直接地址单元中的数据送入另一个直接地址单元	3	1
MOV @RiA 累加器内容送问接地址单元 1 1 1 MOV @Ri,direct 直接地址单元数据送入间接地址单元 2 1 MOV @Ri,data 立即数送入间接地址单元 2 1 MOV DPTR,#datal6 16位立即数送入数据指针 3 1 MOVC A,@A+DPTR 以DPTR为基地址变址寻址单元中的数据送入累加器 1 4 MOVX A,@A+PC 以PC为基地址变址寻址单元中的数据送入累加器 1 3 MOVX A,@Ri 扩展地址(8位地址)的内容送入累加器A中 1 3[1] MOVX A,@Ri 扩展RAM(16位地址)的内容送入累加器A中 1 2[1] MOVX A,@DPTR 扩展RAM(16位地址)的内容送入累加器A中 1 2[1] MOVX QRiA 将累加器A的内容送入扩展RAM(16位地址)中 1 2[1] MOVX QRIA 将累加器A的内容送入扩展RAM(16位地址)中 1 2[1] MOVX QPTR,A 将累加器A的内容送入扩展RAM(16位地址)中 1 2[1] MOVX (A) GPTR,A 将累加器A的内容送入扩展RAM(16位地址)中 1 1 XCH A,Rn 奇存器与国部会交换 1 1 XCH A,	MOV	direct,@Ri	间接地址中的数据送入直接地址单元	2	1
MOV	MOV	direct,#data	立即数送入直接地址单元	3	1
MOV @Ri,#data 立即数送入间接地址单元 2 1 MOV DPTR,#data16 16位立即数送入数据指针 3 1 MOVC A,@A+DPTR 以DPTR为基地址变址寻址单元中的数据送入累加器 1 4 MOVC A,@A+PC 以PC为基地址变址寻址单元中的数据送入累加器 1 3 MOVX A,@Ri 扩展地址(8位地址)的内容达入累加器A中 1 3 ¹¹ MOVX A,@DPTR 扩展RAM(16位地址)的内容送入累加器A中 1 2 ¹¹ MOVX @Ri,A 将累加器A的内容送入扩展RAM(8位地址)中 1 2 ¹¹ MOVX @DPTR,A 将累加器A的内容送入累加器A中 2 1 MOVX @DPTR,A 将累加器A的内容送入扩展RAM(8位地址)中 2 1 MOVX @DPTR,A 有紧加器A的内容送入扩展RAM(8位地址)中 2 1 XCH A,Rn 有器与工程的基础的公 2 1 <td< td=""><td>MOV</td><td>@Ri,A</td><td>累加器内容送间接地址单元</td><td>1</td><td>1</td></td<>	MOV	@Ri,A	累加器内容送间接地址单元	1	1
MOV DPTR,#datal6 16位立即数送入数据符针 3 1 4 MOVC A,@A+DPTR 以DPTR为基地址变址寻址单元中的数据送入累加器 1 4 4 MOVC A,@A+PC 以PC为基地址变址寻址单元中的数据送入累加器 1 3 3 1 MOVX A,@Ri 扩展地址(8位地址)的内容送入累加器中 1 3 1 3 1 1 1 3 1 1	MOV	@Ri,direct	直接地址单元数据送入间接地址单元	2	1
MOVC A.@A+DPTR 以DPTR为基地址变址寻址单元中的数据送入累加器 1 4 MOVC A.@A+PC 以PC为基地址变址寻址单元中的数据送入累加器 1 3 MOVX A.@Ri 扩展地址(8位地址)的内容送入累加器A中 1 3[1] MOVX A.@DPTR 扩展RAM(16位地址)的内容送入累加器A中 1 2[1] MOVX QRi,A 将累加器A的内容送入扩展RAM(8位地址)中 1 3[1] MOVX @DPTR,A 将累加器A的内容送入扩展RAM(16位地址)中 1 2[1] WCH A,Rn 寄存器与累加器及换 2 1 XCH A,Gr 直接地址与累加器交换 1 1 XCH A,@Ri 间接地址与累加器交换 1 1 XCH A,@Ri 间接地址的低半字节与累加器交换 1 3 XCH A,@Ri	MOV	@Ri,#data	立即数送入间接地址单元	2	1
MOVC A。@A+PC 以PC为基地址变址寻址单元中的数据送入累加器 1 3 MOVX A。@Ri 扩展地址(8位地址)的内容送入累加器A中 1 3 MOVX A。@DPTR 扩展RM(16位地址)的内容送入累加器A中 1 2 MOVX QRi,A 将累加器A的内容送入扩展RAM(8位地址)中 1 3 MOVX @DPTR,A 将累加器A的内容送入扩展RAM(6位地址)中 1 2 1 MOVX @DPTR,A 将累加器A的内容送入扩展RAM(8位地址)中 1 2 1 PUSH direct 直接地址单元 2 1 PUSH direct 直接地址单元 2 1 XCH A,GR 青春累加器在的容差处据 2 1 XCH A,@Ri 间接地址的张平元与累加器交换 2 3 XCH A,@Ri [间接地址的低半字节与累加器交换 1 1 3	MOV	DPTR,#data16	16位立即数送入数据指针	3	1
MOVX A。@Ri 扩展地址(8位地址)的内容送入累加器A中 1 3[1] MOVX A。@DPTR 扩展RAM(16位地址)的内容送入累加器A中 1 2[1] MOVX @Ri,A 将累加器A的内容送入扩展RAM(8位地址)中 1 3[1] MOVX @DPTR,A 将累加器A的内容送入扩展RAM(16位地址)中 1 2[1] PUSH direct 直接地址单元中的数据压入堆栈 2 1 POP direct 栈底数据弹出送入直接地址单元 2 1 XCH A,Rn 寄存器与累加器交换 1 1 XCH A,direct 直接地址单元与累加器交换 2 1 XCH A,@Ri 间接地址与累加器交换 1 1 XCHD A,@Ri 同接地址与累加器交换 2 3 XCHD A,@Ri 日域的信息 1 3 XCHD A,@Ri 日域的信息 2 3 XCHD A,@Ri 日域的信息 2 3 </td <td>MOVC</td> <td>A,@A+DPTR</td> <td>以DPTR为基地址变址寻址单元中的数据送入累加器</td> <td>1</td> <td>4</td>	MOVC	A,@A+DPTR	以DPTR为基地址变址寻址单元中的数据送入累加器	1	4
MOVX A,@DPTR 扩展RAM(16位地址)的内容送入累加器A中 1 2[1] MOVX @Ri,A 将累加器A的内容送入扩展RAM(8位地址)中 1 3[1] MOVX @DPTR,A 特累加器A的内容送入扩展RAM(8位地址)中 1 2[1] PUSH direct 直接地址单元中的数据压入堆栈 2 1 POP direct 栈底数据弹出送入直接地址单元 2 1 XCH A,Rn 寄存器与累加器交换 1 1 XCH A,direct 直接地址单元与累加器交换 2 1 XCH A,@Ri 间接地址与累加器交换 1 1 XCHD A,@Ri 间接地址的低半字节与累加器交换 1 1 ACALL addr11 短调用子程序 2 3 ACALL addr16 长调用子程序 3 3 RET 子程序返回 1 3 RETI 中断返回 1 3 AJMP addr11 短跳转 2 3 IJMP addr16 长跳转 3 3 SJMP rel 相对跳转 2 3 JMP @A+DPTR 相对影等 2 1/3[2] JNZ rel 累加器非零跳转 2 1/3[2] JNC rel 进位位为10跳转 2 1/3[2] JNC r	MOVC	A,@A+PC	以PC为基地址变址寻址单元中的数据送入累加器	1	3
MOVX @Ri,A 将累加器A的内容送入扩展RAM(8位地址)中 1 3[1] MOVX @DPTR,A 将累加器A的内容送入扩展RAM(16位地址)中 1 2[1] PUSH direct 直接地址单元中的数据压入堆栈 2 1 POP direct 栈底数据弹出送入直接地址单元 2 1 XCH A,Rn 寄存器与累加器交换 1 1 XCH A,Girect 直接地址单元与累加器交换 2 1 XCH A,@Ri 间接地址与累加器交换 1 1 XCHD A,@Ri 间接地址的低半字节与累加器交换 1 1 ACALL addr11 短调用子程序 2 3 RET 子程序返回 1 3 RETI 中断返回 1 3 AJMP addr11 短跳转 2 3 LJMP addr16 长跳转 2 3 SJMP rel 相对跳转 2 3 JMP @A+DPTR 相对扩射于PTR的间接跳转 1 4 JZ rel 累加器非零跳转 2 1/3[2] JNC rel 进位位为1跳转 2 1/3[2] JB bit,rel 直接地址位为1则跳转 3 1/3[2]	MOVX	A,@Ri	扩展地址(8位地址)的内容送入累加器A中	1	3 ^[1]
MOVX @DPTR,A 将累加器A的内容送入扩展RAM(16位地址)中 1 2[1] PUSH direct 直接地址单元中的数据压入堆栈 2 1 POP direct 栈底数据弹出送入直接地址单元 2 1 XCH A,Rn 寄存器与累加器交换 1 1 XCH A,direct 直接地址单元与累加器交换 2 1 XCH A,@Ri 间接地址与累加器交换 1 1 XCHD A,@Ri 间接地址与累加器交换 1 1 ACALL addr11 短调用子程序 2 3 LCALL addr16 长调用子程序 3 3 RET 子程序返回 1 3 RETI 中断返回 1 3 AJMP addr11 短跳转 2 3 LJMP addr16 长跳转 2 3 JMP @A+DPTR 相对跳转 2 3 JMP @A+DPTR 相对于DPTR的间接跳转 2 1/3[2] JNC rel 进位位为1跳转 2 1/3[2]	MOVX	A,@DPTR	扩展RAM(16位地址)的内容送入累加器A中	1	2 ^[1]
PUSH direct 直接地址单元中的数据压入堆栈 2 1 POP direct 栈底数据弹出送入直接地址单元 2 1 XCH A,Rn 寄存器与累加器交换 1 1 XCH A,direct 直接地址单元与累加器交换 2 1 XCH A,@Ri 间接地址与累加器交换 1 1 XCHD A,@Ri 间接地址的低半字节与累加器交换 1 1 ACALL addr11 短调用子程序 2 3 LCALL addr16 长调用子程序 3 3 RET 子程序返回 1 3 RETI 中断返回 1 3 AJMP addr11 短跳转 2 3 LJMP addr16 长跳转 3 3 SJMP rel 相对跳转 2 3 JMP @A+DPTR 相对于DPTR的间接跳转 1 4 JZ rel 累加器事零跳转 2 1/3 ^[2] JNC rel 进位位为1跳转 2 1/3 ^[2] JNC rel 进位位为0跳转 2 1/3 ^[2] JNC rel	MOVX	@Ri,A	将累加器A的内容送入扩展RAM(8位地址)中	1	3 ^[1]
POP direct 栈底数据弹出送入直接地址单元 2 1 XCH A,Rn 寄存器与累加器交换 1 1 XCH A,direct 直接地址单元与累加器交换 2 1 XCH A,@Ri 间接地址与累加器交换 1 1 XCHD A,@Ri 间接地址的低半字节与累加器交换 1 1 ACALL addr11 短调用子程序 2 3 LCALL addr16 长调用子程序 3 3 RET 子程序返回 1 3 RETI 中断返回 1 3 AJMP addr16 长跳转 2 3 LJMP addr16 长跳转 3 3 SJMP rel 相对跳转 2 3 JMP @A+DPTR 相对于DPTR的间接跳转 1 4 JZ rel 累加器非零跳转 2 1/3 [2] JNC rel 进位位为1跳转 2 1/3 [2] JNC rel 进位位为0跳转 2 1/3 [2] JNC rel 进位位为0跳转 2 1/3 [2]	MOVX	@DPTR,A	将累加器A的内容送入扩展RAM(16位地址)中	1	2 ^[1]
XCH A,Rn 寄存器与累加器交换 1 1 XCH A,direct 直接地址单元与累加器交换 2 1 XCH A,@Ri 间接地址与累加器交换 1 1 XCHD A,@Ri 间接地址的低半字节与累加器交换 1 1 ACALL addr11 短调用子程序 2 3 LCALL addr16 长调用子程序 3 3 RET 子程序返回 1 3 RETI 中断返回 1 3 AJMP addr11 短跳转 2 3 LJMP addr16 长跳转 3 3 SJMP rel 相对跳转 2 3 JMP @A+DPTR 相对手DPTR的间接跳转 2 1/3 ^[2] JNZ rel 累加器非零跳转 2 1/3 ^[2] JNC rel 进位位为1跳转 2 1/3 ^[2] JNC rel 进位位为0跳转 2 1/3 ^[2] JB bit,rel 直接地址位为1则跳转 3 1/3 ^[2]	PUSH	direct	直接地址单元中的数据压入堆栈	2	1
XCH A,direct 直接地址单元与累加器交换 2 1 XCH A,@Ri 间接地址与累加器交换 1 1 XCHD A,@Ri 间接地址的低半字节与累加器交换 1 1 ACALL addr11 短调用子程序 2 3 LCALL addr16 长调用子程序 3 3 RET 子程序返回 1 3 AJMP addr11 短跳转 2 3 LJMP addr16 长跳转 2 3 LJMP addr16 长跳转 2 3 JMP @A+DPTR 相对跳转 2 1/3[2] JNZ rel 累加器为零跳转 2 1/3[2] JC rel 进位位为1跳转 2 1/3[2] JNC rel 进位位为0跳转 2 1/3[2] JB bit,rel 直接地址位为1则跳转 3 1/3[2]	POP	direct	栈底数据弹出送入直接地址单元	2	1
XCH A,@Ri 间接地址与累加器交换 1 1 XCHD A,@Ri 间接地址的低半字节与累加器交换 1 1 ACALL addr11 短调用子程序 2 3 LCALL addr16 长调用子程序 3 3 RET 子程序返回 1 3 RETI 中断返回 1 3 AJMP addr11 短跳转 2 3 LJMP addr16 长跳转 3 3 SJMP rel 相对跳转 2 3 JMP @A+DPTR 相对于DPTR的间接跳转 1 4 JZ rel 累加器为零跳转 2 1/3[2] JNZ rel 建位位为1跳转 2 1/3[2] JC rel 进位位为0跳转 2 1/3[2] JNC rel 进位位为0跳转 2 1/3[2] JB bit,rel 直接地址位为1则跳转 3 1/3[2]	XCH	A,Rn	寄存器与累加器交换	1	1
XCHD A,@Ri 间接地址的低半字节与累加器交换 1 1 ACALL addr11 短调用子程序 2 3 LCALL addr16 长调用子程序 3 3 RET 子程序返回 1 3 RETI 中断返回 1 3 AJMP addr11 短跳转 2 3 LJMP addr16 长跳转 3 3 SJMP rel 相对跳转 2 3 JMP @A+DPTR 相对影转 1 4 JZ rel 累加器为零跳转 2 1/3 ¹² JNZ rel 累加器非零跳转 2 1/3 ¹² JC rel 进位位为1跳转 2 1/3 ¹² JNC rel 进位位为0跳转 2 1/3 ¹² JB bit,rel 直接地址位为1则跳转 3 1/3 ¹²	XCH	A,direct	直接地址单元与累加器交换	2	1
ACALL addr11 短调用子程序 2 3 LCALL addr16 长调用子程序 3 3 RET 子程序返回 1 3 RETI 中断返回 1 3 AJMP addr11 短跳转 2 3 LJMP addr16 长跳转 3 3 SJMP rel 相对跳转 2 3 JMP @A+DPTR 相对于DPTR的间接跳转 1 4 JZ rel 累加器为零跳转 2 1/3 ¹² JNZ rel 累加器非零跳转 2 1/3 ¹² JC rel 进位位为1跳转 2 1/3 ¹² JNC rel 进位位为0跳转 2 1/3 ¹² JB bit,rel 直接地址位为1则跳转 3 1/3 ¹²	ХСН	A,@Ri	间接地址与累加器交换	1	1
LCALL addr16 长调用子程序 3 3 RET 子程序返回 1 3 RETI 中断返回 1 3 AJMP addr11 短跳转 2 3 LJMP addr16 长跳转 3 3 SJMP rel 相对跳转 2 3 JMP @A+DPTR 相对于DPTR的间接跳转 1 4 JZ rel 累加器为零跳转 2 1/3[2] JNZ rel 累加器非零跳转 2 1/3[2] JC rel 进位位为1跳转 2 1/3[2] JNC rel 进位位为0跳转 2 1/3[2] JB bit,rel 直接地址位为1则跳转 3 1/3[2]	XCHD	A,@Ri	间接地址的低半字节与累加器交换	1	1
RET 子程序返回 1 3 RETI 中断返回 1 3 AJMP addr11 短跳转 2 3 LJMP addr16 长跳转 3 3 SJMP rel 相对跳转 2 3 JMP @A+DPTR 相对于DPTR的间接跳转 1 4 JZ rel 累加器为零跳转 2 1/3[2] JNZ rel 累加器非零跳转 2 1/3[2] JC rel 进位位为1跳转 2 1/3[2] JNC rel 进位位为0跳转 2 1/3[2] JB bit,rel 直接地址位为1则跳转 3 1/3[2]	ACALL	addr11	短调用子程序	2	3
RETI 中断返回 1 3 AJMP addr11 短跳转 2 3 LJMP addr16 长跳转 3 3 SJMP rel 相对跳转 2 3 JMP @A+DPTR 相对于DPTR的间接跳转 1 4 JZ rel 累加器为零跳转 2 1/3[2] JNZ rel 累加器非零跳转 2 1/3[2] JC rel 进位位为1跳转 2 1/3[2] JNC rel 进位位为0跳转 2 1/3[2] JB bit,rel 直接地址位为1则跳转 3 1/3[2]	LCALL	addr16	长调用子程序	3	3
AJMP addr11 短跳转 2 3 LJMP addr16 长跳转 3 3 SJMP rel 相对跳转 2 3 JMP @A+DPTR 相对于DPTR的间接跳转 1 4 JZ rel 累加器为零跳转 2 1/3[2] JNZ rel 累加器非零跳转 2 1/3[2] JC rel 进位位为1跳转 2 1/3[2] JNC rel 进位位为0跳转 2 1/3[2] JB bit,rel 直接地址位为1则跳转 3 1/3[2]	RET		子程序返回	1	3
LJMP addr16 长跳转 3 3 SJMP rel 相对跳转 2 3 JMP @A+DPTR 相对于DPTR的间接跳转 1 4 JZ rel 累加器为零跳转 2 1/3 [2] JNZ rel 累加器非零跳转 2 1/3 [2] JC rel 进位位为1跳转 2 1/3 [2] JNC rel 进位位为0跳转 2 1/3 [2] JB bit,rel 直接地址位为1则跳转 3 1/3 [2]	RETI		中断返回	1	3
SJMP rel 相对跳转 2 3 JMP @A+DPTR 相对于DPTR的间接跳转 1 4 JZ rel 累加器为零跳转 2 1/3 ^[2] JNZ rel 累加器非零跳转 2 1/3 ^[2] JC rel 进位位为1跳转 2 1/3 ^[2] JNC rel 进位位为0跳转 2 1/3 ^[2] JB bit,rel 直接地址位为1则跳转 3 1/3 ^[2]	AJMP	addr11	短跳转	2	3
JMP @A+DPTR 相对于DPTR的间接跳转 1 4 JZ rel 累加器为零跳转 2 1/3 ^[2] JNZ rel 累加器非零跳转 2 1/3 ^[2] JC rel 进位位为1跳转 2 1/3 ^[2] JNC rel 进位位为0跳转 2 1/3 ^[2] JB bit,rel 直接地址位为1则跳转 3 1/3 ^[2]	LJMP	addr16	长跳转	3	3
JZ rel 累加器为零跳转 2 1/3 ^[2] JNZ rel 累加器非零跳转 2 1/3 ^[2] JC rel 进位位为1跳转 2 1/3 ^[2] JNC rel 进位位为0跳转 2 1/3 ^[2] JB bit,rel 直接地址位为1则跳转 3 1/3 ^[2]	SJMP	rel	相对跳转	2	3
JNZ rel 累加器非零跳转 2 1/3 ^[2] JC rel 进位位为1跳转 2 1/3 ^[2] JNC rel 进位位为0跳转 2 1/3 ^[2] JB bit,rel 直接地址位为1则跳转 3 1/3 ^[2]	JMP	@A+DPTR	相对于DPTR的间接跳转	1	4
JC rel 进位位为1跳转 2 1/3 ^[2] JNC rel 进位位为0跳转 2 1/3 ^[2] JB bit,rel 直接地址位为1则跳转 3 1/3 ^[2]	JZ	rel	累加器为零跳转	2	1/3 ^[2]
JNC rel 进位位为0跳转 2 1/3 ^[2] JB bit,rel 直接地址位为1则跳转 3 1/3 ^[2]	JNZ	rel	累加器非零跳转	2	1/3 ^[2]
JB bit,rel 直接地址位为1则跳转 3 1/3 ^[2]	JC	rel	进位位为1跳转	2	1/3 ^[2]
	JNC	rel	进位位为0跳转	2	1/3 ^[2]
JNB bit,rel 直接地址位为0则跳转 3 1/3 ^[2]	JB	bit,rel	直接地址位为1则跳转	3	1/3 ^[2]
	JNB	bit,rel	直接地址位为0则跳转	3	1/3 ^[2]

JBC bit,rel	直接地址位为1则跳转,该位清0	3	1/3 ^[2]
CJNE A,direct,rel	累加器与直接地址单元不相等跳转	3	2/3 ^[3]
CJNE A,#data,rel	累加器与立即数不相等跳转	3	1/3 ^[2]
CJNE Rn,#data,rel	寄存器与立即数不相等跳转	3	2/3 ^[3]
CJNE @Ri,#data,rel	间接地址单元与立即数不相等跳转	3	2/3 ^[3]
DJNZ Rn,rel	寄存器减1后非零跳转	2	2/3 ^[3]
DJNZ direct,rel	直接地址单元减1后非零跳转	3	2/3 ^[3]
NOP	空操作	1	1

^{[1]:}访问外部扩展 RAM 时,指令的执行周期与寄存器 BUS_SPEED 中的 SPEED[1:0]位有关

^{[2]:}对于条件跳转语句的执行时间会依据条件是否满足而不同。当条件不满足时,不会发生跳转而继续执行下一条指令,此时条件跳转语句的执行时间为1个时钟;当条件满足时,则会发生跳转,此时条件跳转语句的执行时间为3个时钟。

^{[3]:}对于条件跳转语句的执行时间会依据条件是否满足而不同。当条件不满足时,不会发生跳转而继续执行下一条指令,此时条件跳转语句的执行时间为 2 个时钟; 当条件满足时,则会发生跳转,此时条件跳转语句的执行时间为 3 个时钟。

10 中断系统

中断系统是为使 CPU 具有对外界紧急事件的实时处理能力而设置的。

当中央处理机 CPU 正在处理某件事的时候外界发生了紧急事件请求,要求 CPU 暂停当前的工作,转而去处理这个紧急事件,处理完以后,再回到原来被中断的地方,继续原来的工作,这样的过程称为中断。实现这种功能的部件称为中断系统,请示 CPU 中断的请求源称为中断源。微型机的中断系统一般允许多个中断源,当几个中断源同时向 CPU 请求中断,要求为它服务的时候,这就存在 CPU 优先响应哪一个中断源请求的问题。通常根据中断源的轻重缓急排队,优先处理最紧急事件的中断请求源,即规定每一个中断源有一个优先级别。CPU 总是先响应优先级别最高的中断请求。

当 CPU 正在处理一个中断源请求的时候(执行相应的中断服务程序),发生了另外一个优先级比它还高的中断源请求。如果 CPU 能够暂停对原来中断源的服务程序,转而去处理优先级更高的中断请求源,处理完以后,再回到原低级中断服务程序,这样的过程称为中断嵌套。这样的中断系统称为多级中断系统,没有中断嵌套功能的中断系统称为单级中断系统。

用户可以用关总中断允许位(EA/IE.7)或相应中断的允许位屏蔽相应的中断请求,也可以用打开相应的中断允许位来使 CPU 响应相应的中断申请,每一个中断源可以用软件独立地控制为开中断或关中断状态,部分中断的优先级别均可用软件设置。高优先级的中断请求可以打断低优先级的中断,反之,低优先级的中断请求不可以打断高优先级的中断。当两个相同优先级的中断同时产生时,将由查询次序来决定系统先响应哪个中断。

10.1 STC8 系列中断源

$T \pm H$./ 表示对应的系列者	- 10 C 44 H NC NE
~ 2		1 YO VV HV LITT 1815 VIE

中断源	STC8A8K64S4A12系列	STC8F8K64S4A12系列	STC8F2K64S4系列
外部中断 0 中断 (INT0)	√	√	√
定时器 0 中断(Timer0)	√	√	√
外部中断 1 中断 (INT1)	√	√	√
定时器 1 中断(Timer1)	√	√	√
串口1中断(UART1)	√	√	√
模数转换中断(ADC)	√	√	
低压检测中断(LVD)	√	√	√
捕获中断(CCP/PCA)	√	√	√
串口 2 中断 (UART2)	√	√	√
串行外设接口中断(SPI)	√	√	√
外部中断 2 中断 (INT2)	√	√	√
外部中断 3 中断 (INT3)	√	√	√
定时器 2 中断(Timer2)	√	√	√

外部中断 4 中断(INT4)	√	√	√
串口 3 中断 (UART3)	√	√	√
串口4中断(UART4)	√	√	√
定时器 3 中断(Timer3)	√	√	√
定时器 4 中断(Timer4)	√	√	√
比较器中断(CMP)	√	√	√
增强型 PWM 中断	√	√	
PWM 异常检测中断(PWMFD)	√	√	
I2C 总线中断	√	√	√

10.1.1 STC8A8K64S4A12 系列中断源

STC8A8K64S4A12 系列单片机提供了 22 个中断请求源,它们分别是:外部中断 0 中断 (INT0),定时器 0 中断 (Timer0),外部中断 1 中断 (INT1),定时器 1 中断 (Timer1),串口 1 中断 (UART1),模数转换中断 (ADC),低压检测中断 (LVD),捕获中断 (CCP/PCA),串口 2 中断 (UART2),串行外设接口中断 (SPI),外部中断 2 中断 (INT2),外部中断 3 中断 (INT3),定时器 2 中断 (Timer2),外部中断 4 中断 (INT4),串口 3 中断 (UART3),串口 4 中断 (UART4),定时器 3 中断 (Timer3),定时器 4 中断 (Timer4),比较器中断 (CMP),增强型 PWM 中断,PWM 异常检测中断 (PWMFD),I2C 总线中断。

除外部中断 2、外部中断 3、串口 3 中断、串口 4 中断、定时器 2 中断、定时器 3 中断、定时器 4 中断及比较器中断固定是最低优先级中断外,其它的中断都具有 4 个中断优先级可以设置。

10.1.2 STC8F8K64S4A12 系列中断源

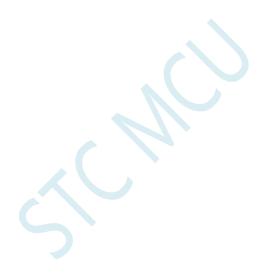
STC8F8K64S4A12 系列单片机提供了 22 个中断请求源,它们分别是:外部中断 0 中断 (INT0),定时器 0 中断 (Timer0),外部中断 1 中断 (INT1),定时器 1 中断 (Timer1),串口 1 中断 (UART1),模数转换中断 (ADC),低压检测中断 (LVD),捕获中断 (CCP/PCA),串口 2 中断 (UART2),串行外设接口中断 (SPI),外部中断 2 中断 (INT2),外部中断 3 中断 (INT3),定时器 2 中断 (Timer2),外部中断 4 中断 (INT4),串口 3 中断 (UART3),串口 4 中断 (UART4),定时器 3 中断 (Timer3),定时器 4 中断 (Timer4),比较器中断 (CMP),增强型 PWM 中断,PWM 异常检测中断 (PWMFD),12C 总线中断。

除外部中断 2、外部中断 3、串口 3 中断、串口 4 中断、定时器 2 中断、定时器 3 中断、定时器 4 中断及比较器中断固定是最低优先级中断外,其它的中断都具有 4 个中断优先级可以设置。

10.1.3 STC8F2K64S4 系列中断源

STC8F2K64S4系列单片机提供了19个中断请求源,它们分别是:外部中断0中断(INT0),定时器0中断(Timer0),外部中断1中断(INT1),定时器1中断(Timer1),串口1中断(UART1),,低压检测中断(LVD),捕获中断(CCP/PCA),串口2中断(UART2),串行外设接口中断(SPI),外部中断2中断(INT2),外部中断3中断(INT3),定时器2中断(Timer2),外部中断4中断(INT4),串口3中断(UART3),串口4中断(UART4),定时器3中断(Timer3),定时器4中断(Timer4),比较器中断(CMP), I2C总线中断。

除外部中断 2、外部中断 3、串口 3 中断、串口 4 中断、定时器 2 中断、定时器 3 中断、定时器 4 中断及比较器中断固定是最低优先级中断外,其它的中断都具有 4 个中断优先级可以设置。



10.2STC8 系列中断列表

中断源	中断向量	次序	优先级设置	优先级	中断请求位	中断允许位
INT0	0003H	0	PX0PX0H	0/1/2/3	IE0	EX0
Timer0	000BH	1	РТ0,РТ0Н	0/1/2/3	TF0	ET0
INT1	0013H	2	PX1,PX1H	0/1/2/3	IE1	EX1
Timer1	001BH	3	PT1,PT1H	0/1/2/3	TF1	ET1
UART1	0023H	4	PS,PSH	0/1/2/3	RI TI	ES
ADC	002BH	5	PADC,PADCH	0/1/2/3	ADC_FLAG	EADC
LVD	0033Н	6	PLVD,PLVDH	0/1/2/3	LVDF	ELVD
					CF	ECF
					CCF0	ECCF0
PCA	003BH	7	PPCA,PPCAH	0/1/2/3	CCF1	ECCF1
					CCF2	ECCF2
					CCF3	ECCF3
UART2	0043H	8	PS2,PS2H	0/1/2/3	S2RI S2TI	ES2
SPI	004BH	9	PSPI,PSPIH	0/1/2/3	SPIF	ESPI
INT2	0053H	10		0	INT2IF	EX2
INT3	005BH	11		0	INT3IF	EX3
Timer2	0063Н	12		0	T2IF	ET2
INT4	0083H	16	PX4,PX4H	0/1/2/3	INT4IF	EX4
UART3	008BH	17		0	S3RI S3TI	ES3
UART4	0093Н	18		0	S4RI S4TI	ES4
Timer3	009BH	19		0	T3IF	ET3
Timer4	00A3H	20		0	T4IF	ET4
CMP	00ABH	21	PCMP,PCMPH	0/1/2/3	CMPIF	PIE NIE

中断源	中断向量	次序	优先级设置	优先级	中断请求位	中断允许位
					CBIF	ECBI
					C0IF	EC0I && EC0T1SI
					CUIF	EC0I && EC0T2SI
					CHE	EC1I && EC1T1SI
					C1IF	EC1I && EC1T2SI
					C2IF	EC2I && EC2T1SI
					CZIF	EC2I && EC2T2SI
					COLE	EC3I && EC3T1SI
PWM	00B3H	22	PPWM,PPWMH	0/1/2/3	C3IF	EC3I && EC3T2SI
					C4IF	EC4I && EC4T1SI
						EC4I && EC4T2SI
					C5IF	EC5I && EC5T1SI
					CJII	EC5I && EC5T2SI
					C6IF	EC6I && EC6T1SI
					Colf	EC6I && EC6T2SI
					C7IF	EC7I && EC7T1SI
					C/IF	EC7I && EC7T2SI
PWMFD	00BBH	23	PPWMFD,PPWMFDH	0/1/2/3	FDIF	EFDI
					MSIF	EMSI
					STAIF	ESTAI
I2C	00C3H	24	PI2C,PI2CH	0/1/2/3	RXIF	ERXI
					TXIF	ETXI
					STOIF	ESTOI

在 C 语言中声明中断服务程序

void	INT0_Routine(void)	interrupt	0;
void	TM0_Rountine(void)	interrupt	1;
void	INT1_Routine(void)	interrupt	2;
void	TM1_Rountine(void)	interrupt	3;
void	UART1_Routine(void)	interrupt	4;
void	ADC_Routine(void)	interrupt	5;
void	LVD_Routine(void)	interrupt	6;
void	PCA_Routine(void)	interrupt	7;
void	UART2_Routine(void)	interrupt	8;
void	SPI_Routine(void)	interrupt	9;
void	INT2_Routine(void)	interrupt	10;
void	INT3_Routine(void)	interrupt	11;
void	TM2_Routine(void)	interrupt	12;

```
void
      INT4_Routine(void)
                               interrupt 16;
      UART3 Routine(void)
                               interrupt 17;
void
      UART4_Routine(void)
                               interrupt 18;
void
      TM3_Routine(void)
                               interrupt 19;
void
      TM4_Routine(void)
                               interrupt 20;
void
void
      CMP_Routine(void)
                               interrupt 21;
                               interrupt 22;
void
      PWM_Routine(void)
void
      PWMFD_Routine(void)
                               interrupt 23;
      I2C_Routine(void)
                               interrupt 24;
void
```

10.3中断相关寄存器

Art II.	4444		位地址与符号								复杂法
符号	描述	地址	В7	В6	В5	B4	В3	B2	B1	В0	- 复位值
IE	中断允许寄存器	А8Н	EA	ELVD	EADC	ES	ET1	EX1	ET0	EX0	0000,0000
IE2	中断允许寄存器 2	AFH	-	ET4	ET3	ES4	ES3	ET2	ESPI	ES2	x000,0000
INTCLKO	中断与时钟输出控制寄存器	8FH	-	EX4	EX3	EX2	-	T2CLKO	T1CLKO	T0CLKO	x000,x000
IP	中断优先级控制寄存器	В8Н	PPCA	PLVD	PADC	PS	PT1	PX1	PT0	PX0	0000,0000
IPH	高中断优先级控制寄存器	В7Н	PPCAH	PLVDH	PADCH	PSH	PT1H	PX1H	РТ0Н	PX0H	0000,0000
IP2	中断优先级控制寄存器 2	В5Н	-	PI2C	PCMP	PX4	PPWMFD	PPWM	PSPI	PS2	x000,0000
IP2H	高中断优先级控制寄存器 2	В6Н	-	PI2CH	РСМРН	PX4H	PPWMFDH	PPWMH	PSPIH	PS2H	x000,0000
TCON	定时器控制寄存器	88H	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0	0000,0000
AUXINTIF	扩展外部中断标志寄存器	EFH		INT4IF	INT3IF	INT2IF	-	T4IF	T3IF	T2IF	x000,x000
SCON	串口1控制寄存器	98H	SM0/FE	SM1	SM2	REN	TB8	RB8	TI	RI	0000,0000
S2CON	串口 2 控制寄存器	9AH	S2SM0	-	S2SM2	S2REN	S2TB8	S2RB8	S2TI	S2RI	0100,0000
S3CON	串口 3 控制寄存器	ACH	S3SM0	S3ST3	S3SM2	S3REN	S3TB8	S3RB8	S3TI	S3RI	0000,0000
S4CON	串口 4 控制寄存器	84H	S4SM0	S4ST4	S4SM2	S4REN	S4TB8	S4RB8	S4TI	S4RI	0000,0000
PCON	电源控制寄存器	87H	SMOD	SMOD0	LVDF	POF	GF1	GF0	PD	IDL	0011,0000
ADC_CONTR	ADC 控制寄存器	ВСН	ADC_POWER	ADC_START	ADC_FLAG	-	ADC_CHS[3:0]		•	000x,0000	
SPSTAT	SPI 状态寄存器	CDH	SPIF	WCOL	-	-	-	-	-	-	00xx,xxxx
CCON	PCA 控制寄存器	D8H	CF	CR	-	-	CCF3	CCF2	CCF1	CCF0	00xx,0000
CMOD	PCA 模式寄存器	D9H	CIDL	-	-	-	CPS[2:0] ECF		0xxx,0000		
CCAPM0	PCA 模块 0 模式控制寄存器	DAH	-	ECOM0	CCAPP0	CCAPN0	MAT0	TOG0	PWM0	ECCF0	x000,0000
CCAPM1	PCA 模块 1 模式控制寄存器	DBH	-	ECOM1	CCAPP1	CCAPN1	MAT1	TOG1	PWM1	ECCF1	x000,0000
CCAPM2	PCA 模块 2 模式控制寄存器	DCH	-	ECOM2	CCAPP2	CCAPN2	MAT2	TOG2	PWM2	ECCF2	x000,0000
CCAPM3	PCA 模块 3 模式控制寄存器	DDH	-	ECOM3	CCAPP3	CCAPN3	MAT3	TOG3	PWM3	ECCF3	x000,0000
CMPCR1	比较器控制寄存器 1	Е6Н	CMPEN	CMPIF	PIE	NIE	PIS	NIS	СМРОЕ	CMPRES	0000,0000
PWMCFG	增强型 PWM 配置寄存器	F1H	CBIF	ETADC	-	-	-	-	-	-	00xx,xxxx
PWMCR	PWM 控制寄存器	FEH	ENPWM	ECBI	-	-	-	-	-	-	00xx,xxxx
PWMIF	增强型 PWM 中断标志寄存器	F6H	C7IF	C6IF	C5IF	C4IF	C3IF	C2IF	C1IF	C0IF	0000,0000
PWMFDCR	PWM 异常检测控制寄存器	F7H	INVCMP	INVIO	ENFD	FLTFLIO	EFDI	FDCMP	FDIO	FDIF	0000,0000

符号	描述	地址	位地址与符号								有於法
ग्रन	畑 处	ARAIT.	В7	В6	В5	B4	В3	B2	B1	В0	- 复位值
PWM0CR	PWM0 控制寄存器	FF04H	ENC0O	C0INI	-	C0_5	S[1:0]	EC0I	EC0T2SI	EC0T1SI	00x0,0000
PWM1CR	PWM1 控制寄存器	FF14H	ENC10	C1INI	-	C1_5	S[1:0]	EC1I	EC1T2SI	EC1T1SI	00x0,0000
PWM2CR	PWM2 控制寄存器	FF24H	ENC2O	C2INI	-	C2_5	S[1:0]	EC2I	EC2T2SI	EC2T1SI	00x0,0000
PWM3CR	PWM3 控制寄存器	FF34H	ENC3O	C3INI	-	C3_5	S[1:0]	EC3I	EC3T2SI	EC3T1SI	00x0,0000
PWM4CR	PWM4 控制寄存器	FF44H	ENC4O	C4INI	-	C4_5	S[1:0]	EC4I	EC4T2SI	EC4T1SI	00x0,0000
PWM5CR	PWM5 控制寄存器	FF54H	ENC5O	C5INI	-	C5_5	S[1:0]	EC5I	EC5T2SI	EC5T1SI	00x0,0000
PWM6CR	PWM6 控制寄存器	FF64H	ENC6O	C6INI	-	C6_S[1:0]		EC6I	EC6T2SI	EC6T1SI	00x0,0000
PWM7CR	PWM7 控制寄存器	FF74H	ENC7O	C7INI	-	C7_5	S[1:0]	EC7I	EC7T2SI	EC7T1SI	00x0,0000
I2CMSCR	I ² C 主机控制寄存器	FE81H	EMSI	-	-	-	-		MSCMD[2	2:0]	0xxx,x000
I2CMSST	I ² C 主机状态寄存器	FE82H	MSBUSY	MSIF	-	-	-	-	MSACKI	MSACKO	00xx,xx00
I2CSLCR	I ² C 从机控制寄存器	FE83H	-	ESTAI	ERXI	ETXI	ESTOI	-	-	SLRST	x000,0xx0
I2CSLST	I ² C 从机状态寄存器	FE84H	SLBUSY	STAIF	RXIF	TXIF	STOIF	TXING	SLACKI	SLACKO	0000,0000

10.3.1 中断使能寄存器(中断允许位)

IE(中断使能寄存器)

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0		
IE	A8H	EA	ELVD	EADC	ES	ET1	EX1	ET0	EX0		

EA: 总中断允许控制位。EA 的作用是使中断允许形成多级控制。即各中断源首先受 EA 控制;其次还受各中断源自己的中断允许控制位控制。

- 0: CPU 屏蔽所有的中断申请
- 1: CPU 开放中断
- ELVD: 低压检测中断允许位。
 - 0: 禁止低压检测中断
 - 1: 允许低压检测中断
- EADC: A/D 转换中断允许位。
 - 0: 禁止 A/D 转换中断
 - 1: 允许 A/D 转换中断
- ES: 串行口1中断允许位。
 - 0: 禁止串行口1中断
 - 1: 允许串行口1中断
- ET1: 定时/计数器 T1 的溢出中断允许位。
 - 0: 禁止 T1 中断
 - 1: 允许 T1 中断
- EX1:外部中断1中断允许位。
 - 0: 禁止 INT1 中断
 - 1: 允许 INT1 中断
- ET0: 定时/计数器 T0 的溢出中断允许位。

STC8 系列技术手册 官方网站: www.STCMCU.com / www.GXWMCU.com 技术支持: 13922829991 研发顾问: 13922809991

- 0: 禁止 T0 中断
- 1: 允许 T0 中断

EX0:外部中断0中断允许位。

- 0: 禁止 INT0 中断
- 1: 允许 INT0 中断

IE2(中断使能寄存器 2)

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
IE2	AFH	-	ET4	ET3	ES4	ES3	ET2	ESPI	ES2

ET4: 定时/计数器 T4 的溢出中断允许位。

- 0: 禁止 T4 中断
- 1: 允许 T4 中断

ET3: 定时/计数器 T3 的溢出中断允许位。

- 0: 禁止 T3 中断
- 1: 允许 T3 中断

ES4: 串行口4中断允许位。

- 0: 禁止串行口4中断
- 1: 允许串行口4中断

ES3: 串行口3中断允许位。

- 0: 禁止串行口3中断
- 1: 允许串行口3中断

ET2: 定时/计数器 T2 的溢出中断允许位。

- 0: 禁止 T2 中断
- 1: 允许 T3 中断

ESPI: SPI 中断允许位。

- 0: 禁止 SPI 中断
- 1: 允许 SPI 中断

ES2: 串行口2中断允许位。

- 0: 禁止串行口2中断
- 1: 允许串行口2中断

INTCLKO(外部中断与时钟输出控制寄存器)

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
INTCLKO	8FH	-	EX4	EX3	EX2	-	T2CLKO	T1CLKO	T0CLKO

EX4:外部中断4中断允许位。

- 0: 禁止 INT4 中断
- 1: 允许 INT4 中断

EX3:外部中断3中断允许位。

- 0: 禁止 INT3 中断
- 1: 允许 INT3 中断

EX2:外部中断2中断允许位。

- 0: 禁止 INT2 中断
- 1: 允许 INT2 中断

PCA/CCP 中断控制寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
CMOD	D9H	CIDL	-	-	-		CPS[2:0]		ECF
CCAPM0	DAH	-	ECOM0	CCAPP0	CCAPN0	MAT0	TOG0	PWM0	ECCF0
CCAPM1	DBH	-	ECOM1	CCAPP1	CCAPN1	MAT1	TOG1	PWM1	ECCF1
CCAPM2	DCH	-	ECOM2	CCAPP2	CCAPN2	MAT2	TOG2	PWM2	ECCF2
CCAPM3	DDH	-	ECOM3	CCAPP3	CCAPN3	MAT3	TOG3	PWM3	ECCF3

ECF: PCA 计数器中断允许位。

0: 禁止 PCA 计数器中断

1: 允许 PCA 计数器中断

ECCF0: PCA 模块 0 中断允许位。

0: 禁止 PCA 模块 0 中断

1: 允许 PCA 模块 0 中断

ECCF1: PCA 模块 1 中断允许位。

0: 禁止 PCA 模块 1 中断

1: 允许 PCA 模块 1 中断

ECCF2: PCA 模块 2 中断允许位。

0: 禁止 PCA 模块 2 中断

1: 允许 PCA 模块 2 中断

ECCF3: PCA 模块 3 中断允许位。

0: 禁止 PCA 模块 3 中断

1: 允许 PCA 模块 3 中断

CMPCR1(比较器控制寄存器1)

符号	地址	В7	B6	B5	B4	В3	B2	B1	В0
CMPCR1	Е6Н	CMPEN	CMPIF	PIE	NIE	PIS	NIS	CMPOE	CMPRES

PIE: 比较器上升沿中断允许位。

0: 禁止比较器上升沿中断

1: 允许比较器上升沿中断

NIE: 比较器下降沿中断允许位。

0: 禁止比较器下降沿中断

1: 允许比较器下降沿中断

PWMCR (PWM 控制寄存器)

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
PWMCR	FEH	CMPEN	ENPWM	ECBI	-	-	-	-	-

ECBI: 增强PWM计数器中断允许位。

0: 禁止 PWM 计数器中断

1: 允许 PWM 计数器中断

STC8 系列技术手册 官方网站: www.STCMCU.com / www.GXWMCU.com 技术支持: 13922829991 研发顾问: 1392280999

PWMFDCR (PWM 异常检测控制寄存器)

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
PWMFDCR	F7H	INVCMP	INVIO	ENFD	FLTFLIO	EFDI	FDCMP	FDIO	FDIF

EFDI: PWM外部异常事件中断允许位。

0: 禁止 PWM 外部异常事件中断

1: 允许 PWM 外部异常事件中断

增强型 PWM 控制寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
PWM0CR	FF04H	ENC0O	C0INI	1	C0_S[1:0]		EC0I	EC0T2SI	EC0T1SI
PWM1CR	FF14H	ENC10	C1INI	-	C1_S[1:0]		EC1I	EC1T2SI	EC1T1SI
PWM2CR	FF24H	ENC2O	C2INI	-	C2_S[1:0]		EC2I	EC2T2SI	EC2T1SI
PWM3CR	FF34H	ENC3O	C3INI	-	C3_S	5[1:0]	EC3I	EC3T2SI	EC3T1SI
PWM4CR	FF44H	ENC4O	C4INI	-	C4_S	5[1:0]	EC4I	EC4T2SI	EC4T1SI
PWM5CR	FF54H	ENC5O	C5INI	-	C5_S[1:0]		EC5I	EC5T2SI	EC5T1SI
PWM6CR	FF64H	ENC6O	C6INI	- 1	C6_S[1:0]		EC6I	EC6T2SI	EC6T1SI
PWM7CR	FF74H	ENC7O	C7INI	-	C7_S[1:0]		EC7I	EC7T2SI	EC7T1SI

ECnI: PWM通道n电平翻转中断允许位。

0: 禁止第 n 通道 PWM 中断

1: 允许第 n 通道 PWM 中断

ECnT2SI: PWM通道n第2个翻转点中断允许位。

0: 禁止第 n 通道 PWM 的第 2 个翻转点中断

1: 允许第 n 通道 PWM 的第 2 个翻转点中断

ECnT1SI: PWM通道n第1个翻转点中断允许位。

0: 禁止第 n 通道 PWM 的第 1 个翻转点中断

1: 允许第 n 通道 PWM 的第 1 个翻转点中断

I2C 控制寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
I2CMSCR	FE81H	EMSI	-	-	-	-	MSCMD[2:0])]
I2CSLCR	FE83H	-	ESTAI	ERXI	ETXI	ESTOI	-	-	SLRST

EMSI: I²C主机模式中断允许位。

0: 禁止 I²C 主机模式中断

1: 允许 I²C 主机模式中断

ESTAI: I²C从机接收START事件中断允许位。

0: 禁止 I²C 从机接收 START 事件中断

1: 允许 I²C 从机接收 START 事件中断

ERXI: I²C从机接收数据完成事件中断允许位。

0: 禁止 I²C 从机接收数据完成事件中断

1: 允许 I²C 从机接收数据完成事件中断

ETXI: I²C从机发送数据完成事件中断允许位。

0: 禁止 I²C 从机发送数据完成事件中断

1: 允许 I²C 从机发送数据完成事件中断

ESTOI: I²C从机接收STOP事件中断允许位。

0: 禁止 I²C 从机接收 STOP 事件中断

1: 允许 I²C 从机接收 STOP 事件中断

10.3.2 中断请求寄存器(中断标志位)

定时器控制寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
TCON	88H	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0

TF1: 定时器1溢出中断标志。中断服务程序中,硬件自动清零。

TF0: 定时器0溢出中断标志。中断服务程序中,硬件自动清零。

IE1: 外部中断1中断请求标志。中断服务程序中,硬件自动清零。

IEO: 外部中断0中断请求标志。中断服务程序中,硬件自动清零。

中断标志辅助寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
AUXINTIF	EFH	-	INT4IF	INT3IF	INT2IF	-	T4IF	T3IF	T2IF

INT4IF:外部中断4中断请求标志。需要软件清零。

INT3IF:外部中断3中断请求标志。需要软件清零。

INT2IF: 外部中断2中断请求标志。需要软件清零。

T4IF: 定时器4溢出中断标志。需要软件清零。

T3IF: 定时器3溢出中断标志。需要软件清零。

T2IF: 定时器2溢出中断标志。需要软件清零。

串口控制寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
SCON	98H	SM0/FE	SM1	SM2	REN	TB8	RB8	TI	RI
S2CON	9AH	S2SM0	-	S2SM2	S2REN	S2TB8	S2RB8	S2TI	S2RI
S3CON	ACH	S3SM0	S3ST3	S3SM2	S3REN	S3TB8	S3RB8	S3TI	S3RI
S4CON	84H	S4SM0	S4ST4	S4SM2	S4REN	S4TB8	S4RB8	S4TI	S4RI

TI: 串口1发送完成中断请求标志。需要软件清零。

RI: 串口1接收完成中断请求标志。需要软件清零。

S2TI: 串口2发送完成中断请求标志。需要软件清零。

S2RI: 串口2接收完成中断请求标志。需要软件清零。

S3TI: 串口3发送完成中断请求标志。需要软件清零。

S3RI: 串口3接收完成中断请求标志。需要软件清零。

S4TI: 串口4发送完成中断请求标志。需要软件清零。

STC8 系列技术手册 官方网站: www.STCMCU.com / www.GXWMCU.com 技术支持: 13922829991 研发顾问: 13922809991

S4RI: 串口4接收完成中断请求标志。需要软件清零。

电源管理寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
PCON	87H	SMOD	SMOD0	LVDF	POF	GF1	GF0	PD	IDL

LVDF: 低压检测中断请求标志。需要软件清零。

ADC 控制寄存器

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
ADC_CONTR	ВСН	ADC_POWER	ADC_START	ADC_FLAG	-		ADC_C	CHS[3:0]	

ADC_FLAG: ADC转换完成中断请求标志。需要软件清零。

SPI 状态寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
SPSTAT	CDH	SPIF	WCOL	ı	ı	1	1	ı	-

SPIF: SPI数据传输完成中断请求标志。需要软件清零。

PCA 控制寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
CCON	D8H	CF	CR	-	-	CCF3	CCF2	CCF1	CCF0

CF: PCA计数器中断请求标志。需要软件清零。

CCF3: PCA模块3中断请求标志。需要软件清零。

CCF2: PCA模块2中断请求标志。需要软件清零。

CCF1: PCA模块1中断请求标志。需要软件清零。

CCF0: PCA模块0中断请求标志。需要软件清零。

比较器控制寄存器1

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
CMPCR1	Е6Н	CMPEN	CMPIF	PIE	NIE	PIS	NIS	СМРОЕ	CMPRES

CMPIF: 比较器中断请求标志。需要软件清零。

增强型 PWM 配置寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
PWMCFG	F1H	CBIF	ETADC	-	-	-	-	-	-

CBIF: 增强型PWM计数器中断请求标志。需要软件清零。

增强型 PWM 中断标志寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
PWMIF	F6H	C7IF	C6IF	C5IF	C4IF	C3IF	C2IF	C1IF	C0IF

C7IF: 增强型PWM通道7中断请求标志。需要软件清零。

C6IF: 增强型PWM通道6中断请求标志。需要软件清零。

STC8 系列技术手册 官方网站: www.STCMCU.com / www.GXWMCU.com 技术支持: 13922829991 研发顾问: 13922809991

C5IF: 增强型PWM通道5中断请求标志。需要软件清零。

C4IF: 增强型PWM通道4中断请求标志。需要软件清零。

C3IF: 增强型PWM通道3中断请求标志。需要软件清零。

C2IF: 增强型PWM通道2中断请求标志。需要软件清零。

C1IF: 增强型PWM通道1中断请求标志。需要软件清零。

COIF: 增强型PWM通道0中断请求标志。需要软件清零。

增强型 PWM 异常检测控制决寄存器

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
PWMFDCR	F7H	INVCMP	INVIO	ENFD	FLTFLIO	EFDI	FDCMP	FDIO	FDIF

FDIF: 增强型PWM异常检测中断请求标志。需要软件清零。

I2C 状态寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
I2CMSST	FE82H	MSBUSY	MSIF	-	-	-	-	MSACKI	MSACKO
I2CSLST	FE84H	SLBUSY	STAIF	RXIF	TXIF	STOIF	TXING	SLACKI	SLACKO

MSIF: I²C主机模式中断请求标志。需要软件清零。

ESTAI: I²C从机接收START事件中断请求标志。需要软件清零。

ERXI: I²C从机接收数据完成事件中断请求标志。需要软件清零。

ETXI: I²C从机发送数据完成事件中断请求标志。需要软件清零。

ESTOI: I²C从机接收STOP事件中断请求标志。需要软件清零。

10.3.3 中断优先级寄存器

中断优先级控制寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
IP	В8Н	PPCA	PLVD	PADC	PS	PT1	PX1	PT0	PX0
IPH	В7Н	PPCAH	PLVDH	PADCH	PSH	PT1H	PX1H	РТ0Н	PX0H
IP2	В5Н	-	PI2C	PCMP	PX4	PPWMFD	PPWM	PSPI	PS2
IP2H	В6Н	-	PI2CH	РСМРН	PX4H	PPWMFDH	PPWMH	PSPIH	PS2H

PX0H,PX0:外部中断0中断优先级控制位

00: INT0 中断优先级为 0 级 (最低级)

01: INT0 中断优先级为 1 级(较低级)

10: INT0 中断优先级为 2 级 (较高级)

11: INT0 中断优先级为 3 级(最高级)

PTOH,PTO: 定时器0中断优先级控制位

00: 定时器 0 中断优先级为 0 级 (最低级)

01: 定时器 0 中断优先级为 1 级(较低级)

10: 定时器 0 中断优先级为 2 级(较高级)

11: 定时器 0 中断优先级为 3 级(最高级)

PX1H,PX1:外部中断1中断优先级控制位

- 00: INT1 中断优先级为 0 级 (最低级)
- 01: INT1 中断优先级为 1 级(较低级)
- 10: INT1 中断优先级为 2 级 (较高级)
- 11: INT1 中断优先级为 3 级(最高级)

PT1H,PT1: 定时器1中断优先级控制位

- 00: 定时器 1 中断优先级为 0 级 (最低级)
- 01: 定时器 1 中断优先级为 1 级(较低级)
- 10: 定时器 1 中断优先级为 2 级 (较高级)
- 11: 定时器 1 中断优先级为 3 级(最高级)

PSH,PS: 串口1中断优先级控制位

- 00: 串口1中断优先级为0级(最低级)
- 01: 串口1中断优先级为1级(较低级)
- 10: 串口1中断优先级为2级(较高级)
- 11: 串口1中断优先级为3级(最高级)

PADCH,PADC: ADC中断优先级控制位

- 00: ADC 中断优先级为 0 级 (最低级)
- 01: ADC 中断优先级为 1 级(较低级)
- 10: ADC 中断优先级为 2 级(较高级)
- 11: ADC 中断优先级为 3 级(最高级)

PLVDH,PLVD: 低压检测中断优先级控制位

- 00: LVD 中断优先级为 0 级 (最低级)
- 01: LVD 中断优先级为 1 级(较低级)
- 10: LVD 中断优先级为 2 级(较高级)
- 11: LVD 中断优先级为 3 级(最高级)

PPCAH,PPCA: CCP/PCA中断优先级控制位

- 00: CCP/PCA 中断优先级为 0 级(最低级)
- 01: CCP/PCA 中断优先级为 1 级(较低级)
- 10: CCP/PCA 中断优先级为 2 级 (较高级)
- 11: CCP/PCA 中断优先级为 3 级(最高级)

PS2H,PS2: 串口2中断优先级控制位

- 00: 串口2中断优先级为0级(最低级)
- 01: 串口2中断优先级为1级(较低级)
- 10: 串口2中断优先级为2级(较高级)
- 11: 串口2中断优先级为3级(最高级)

PSPIH,PSPI: SPI中断优先级控制位

- 00: SPI 中断优先级为 0 级(最低级)
- 01: SPI 中断优先级为 1 级(较低级)
- 10: SPI 中断优先级为 2 级(较高级)
- 11: SPI 中断优先级为 3 级(最高级)

PPWMH,PPWM: 增强型PWM中断优先级控制位

00: 增强型 PWM 中断优先级为 0级(最低级)

- 01: 增强型 PWM 中断优先级为 1 级(较低级)
- 10: 增强型 PWM 中断优先级为 2 级 (较高级)
- 11: 增强型 PWM 中断优先级为 3 级(最高级)

PPWMFDH, PPWMFD: 增强型PWM异常检测中断优先级控制位

- 00: PWMFD 中断优先级为 0 级 (最低级)
- 01: PWMFD 中断优先级为 1 级(较低级)
- 10: PWMFD 中断优先级为 2 级 (较高级)
- 11: PWMFD 中断优先级为 3 级(最高级)

PX4H,PX4:外部中断4中断优先级控制位

- 00: INT4 中断优先级为 0 级 (最低级)
- 01: INT4 中断优先级为 1 级(较低级)
- 10: INT4 中断优先级为 2 级 (较高级)
- 11: INT4 中断优先级为 3 级(最高级)

PCMPH,PCMP: 比较器中断优先级控制位

- 00: CMP 中断优先级为 0 级 (最低级)
- 01: CMP 中断优先级为 1 级(较低级)
- 10: CMP 中断优先级为 2 级(较高级)
- 11: CMP 中断优先级为 3 级(最高级)

PI2CH,PI2C: I2C中断优先级控制位

- 00: I2C 中断优先级为 0 级 (最低级)
- 01: I2C 中断优先级为 1 级(较低级)
- 10: I2C 中断优先级为 2 级 (较高级)
- 11: I2C 中断优先级为 3 级(最高级)

11 定时器/计数器

STC8 系列单片机内部设置了 5 个 16 位定时器/计数器。5 个 16 位定时器 T0、T1、T2、T3 和 T4 都具有计数方式和定时方式两种工作方式。对定时器/计数器 T0 和 T1,用它们在特殊功能寄存器 TMOD 中相对应的控制位 C/T 来选择 T0 或 T1 为定时器还是计数器。对定时器/计数器 T2,用特殊功能寄存器 AUXR 中的控制位 T2_C/T 来选择 T2 为定时器还是计数器。对定时器/计数器 T3,用特殊功能寄存器 T4T3M 中的控制位 T3_C/T 来选择 T3 为定时器还是计数器。对定时器/计数器 T4,用特殊功能寄存器 T4T3M 中的控制位 T4_C/T 来选择 T4 为定时器还是计数器。定时器/计数器的核心部件是一个加法计数器,其本质是对脉冲进行计数。只是计数脉冲来源不同:如果计数脉冲来自系统时钟,则为定时方式,此时定时器/计数器每 12 个时钟或者每 1 个时钟得到一个计数脉冲,计数值加 1;如果计数脉冲来自单片机外部引脚(T0 为 P3.4,T1 为 P3.5,T2 为 P1.2,T3 为 P0.4,T4 为 P0.6),则为计数方式,每来一个脉冲加 1。

当定时器/计数器 T0、T1 及 T2 工作在定时模式时,特殊功能寄存器 AUXR 中的 T0x12、T1x12 和 T2x12 分别决定是系统时钟/12 还是系统时钟/1 (不分频) 后让 T0、T1 和 T2 进行计数。当定时器/计数器 T3 和 T4 工作在定时模式时,特殊功能寄存器 T4T3M 中的 T3x12 和 T4x12 分别决定是系统时钟/12 还是系统时钟/1 (不分频) 后让 T3 和 T4 进行计数。当定时器/计数器工作在计数模式时,对外部脉冲计数不分频。

定时器/计数器 0 有 4 种工作模式:模式 0 (16 位自动重装载模式),模式 1 (16 位不可重装载模式),模式 2 (8 位自动重装模式),模式 3 (不可屏蔽中断的 16 位自动重装载模式)。定时器/计数器 1 除模式 3 外,其他工作模式与定时器/计数器 0 相同。T1 在模式 3 时无效,停止计数。定时器 T2 的工作模式固定为 16 位自动重装载模式。T2 可以当定时器使用,也可以当串口的波特率发生器和可编程时钟输出。定时器 3、定时器 4 与定时器 T2 一样,它们的工作模式固定为 16 位自动重装载模式。T3/T4 可以当定时器使用,也可以当串口的波特率发生器和可编程时钟输出。

11.1 定时器的相关寄存器

符号	描述	地址			Ć	立地址与符	号				- 复位值
111 🕏	抽化	двяц	В7	В6	В5	B4	В3	B2	B1	В0	及征阻
TCON	定时器控制寄存器	88H	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0	0000,0000
TMOD	定时器模式寄存器	89H	GATE	C/T	M1	M0	GATE	C/T	M1	M0	0000,0000
TL0	定时器 0 低 8 为寄存器	8AH									0000,0000
TL1	定时器1低8为寄存器	8BH									0000,0000
TH0	定时器 0 高 8 为寄存器	8CH								0000,0000	
TH1	定时器 1 高 8 为寄存器	8DH									0000,0000
AUXR	辅助寄存器 1	8EH	T0x12	T1x12	UART_M0x6	T2R	T2_C/T	T2x12	EXTRAM	S1ST2	0000,0001
INTCLKO	中断与时钟输出控制寄存器	8FH	-	EX4	EX3	EX2	-	T2CLKO	T1CLKO	T0CLKO	x000,x000
WKTCL	掉电唤醒定时器低字节	AAH									1111,1111
WKTCH	掉电唤醒定时器高字节	ABH	WKTEN								0111,1111
T4T3M	定时器 4/3 控制寄存器	D1H	T4R	T4_C/T	T4x12	T4CLKO	T3R	T3_C/T	T3x12	T3CLKO	0000,0000
Т4Н	定时器 4 高字节	D2H									0000,0000

T4L	定时器 4 低字节	D3H	0000,0000
ТЗН	定时器 3 高字节	D4H	0000,0000
T3L	定时器 3 低字节	D5H	0000,0000
Т2Н	定时器 2 高字节	D6H	0000,0000
T2L	定时器 2 低字节	D7H	0000,0000

11.2定时器 0/1

定时器 0/1 控制寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
TCON	88H	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0

- TF1: T1溢出中断标志。T1被允许计数以后,从初值开始加1计数。当产生溢出时由硬件将TF1位置"1", 并向CPU请求中断,一直保持到CPU响应中断时,才由硬件清"0"(也可由查询软件清"0")。
- TR1: 定时器T1的运行控制位。该位由软件置位和清零。当GATE(TMOD.7)=0, TR1=1时就允许T1 开始计数,TR1=0时禁止T1计数。当GATE(TMOD.7)=1,TR1=1且INT1输入高电平时,才允许T1计数。
- TF0: T0溢出中断标志。T0被允许计数以后,从初值开始加1计数,当产生溢出时,由硬件置"1"TF0,向CPU请求中断,一直保持CPU响应该中断时,才由硬件清0(也可由查询软件清0)。
- TR0: 定时器T0的运行控制位。该位由软件置位和清零。当GATE (TMOD.3) =0, TR0=1时就允许T0 开始计数, TR0=0时禁止T0计数。当GATE (TMOD.3) =1, TR0=1且INT0输入高电平时, 才允许T0计数, TR0=0时禁止T0计数。
- IE1: 外部中断1请求源(INT1/P3.3)标志。IE1=1,外部中断向CPU请求中断,当CPU响应该中断时由 硬件清"0"IE1。
- IT1:外部中断源1触发控制位。IT1=0,上升沿或下降沿均可触发外部中断1。IT1=1,外部中断1程控为下降沿触发方式。
- IE0:外部中断0请求源(INT0/P3.2)标志。IE0=1外部中断0向CPU请求中断,当CPU响应外部中断时,由硬件清"0"IE0(边沿触发方式)。
- IT0:外部中断源0触发控制位。IT0=0,上升沿或下降沿均可触发外部中断0。IT0=1,外部中断0程控为下降沿触发方式。

定时器 0/1 模式寄存器

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
TMOD	89H	T1_GATE	T1_C/T	T1_M1	T1_M0	T0_GATE	T0_C/T	T0_M1	T0_M0

- T1 GATE: 控制定时器1,置1时只有在INT1脚为高及TR1控制位置1时才可打开定时器/计数器1。
- T0_GATE: 控制定时器0,置1时只有在INT0脚为高及TR0控制位置1时才可打开定时器/计数器0。
- T1_C/T: 控制定时器1用作定时器或计数器,清0则用作定时器(对内部系统时钟进行计数),置1用作计数器(对引脚T1/P3.5外部脉冲进行计数)。
- T0 C/T: 控制定时器0用作定时器或计数器,清0则用作定时器(对内部系统时钟进行计数),置1用作

计数器(对引脚T0/P3.4外部脉冲进行计数)。

T1_M1/T1_M0: 定时器定时器/计数器1模式选择

T1_M1	T1_M0	定时器/计数器1工作模式
		16位自动重载模式
0	0	当[TH1,TL1]中的16位计数值溢出时,系统会自动将内部16位
		重载寄存器中的重载值装入[TH1,TL1]中。
0	1	16位不自动重载模式
0	1	当[TH1,TL1]中的16位计数值溢出时,定时器1将从0开始计数
		8位自动重载模式
1	0	当TL1中的8位计数值溢出时,系统会自动将TH1中的重载值
		装入TL1中。
1	1	T1停止工作

T0 M1/T0 M0: 定时器定时器/计数器0模式选择

T0_M1	T0_M0	定时器/计数器0工作模式					
		16位自动重载模式					
0	0	当[TH0,TL0]中的16位计数值溢出时,系统会自动将内部16位					
		重载寄存器中的重载值装入[TH0,TL0]中。					
0 16位不自动重载模式							
0	1	当[TH0,TL0]中的16位计数值溢出时,定时器0将从0开始计数					
		8位自动重载模式					
1	0	当TL0中的8位计数值溢出时,系统会自动将TH0中的重载值					
		装入TL0中。					
1	1	16位自动重载模式					
1	1	与模式0相同,产生不可屏蔽中断					

定时器0计数寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
TL0	8AH								
TH0	8CH								

当定时器/计数器0工作在16位模式(模式0、模式1、模式3)时,TL0和TH0组合成为一个16位寄存器,TL0为低字节,TH0为高字节。若为8位模式(模式2)时,TL0和TH0为两个独立的8位寄存器。

定时器1计数寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
TL1	8BH								
TH1	8DH								

当定时器/计数器1工作在16位模式(模式0、模式1)时,TL1和TH1组合成为一个16位寄存器,TL1为低字节,TH1为高字节。若为8位模式(模式2)时,TL1和TH1为两个独立的8位寄存器。

STC8 系列技术手册 官方网站: www.STCMCU.com / www.GXWMCU.com 技术支持: 13922829991 研发顾问: 13922809991

辅助寄存器1(AUXR)

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
AUXR	8EH	T0x12	T1x12	UART_M0x6	T2R	T2_C/T	T2x12	EXTRAM	S1ST2

T0x12: 定时器0速度控制位

0: 12T 模式,即 CPU 时钟 12 分频 (FOSC/12)

1: 1T 模式, 即 CPU 时钟不分频分频 (FOSC/1)

T1x12: 定时器1速度控制位

0: 12T 模式,即 CPU 时钟 12 分频 (FOSC/12)

1: 1T 模式, 即 CPU 时钟不分频分频 (FOSC/1)

中断与时钟输出控制寄存器(INTCLKO)

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
INTCLKO	8FH	-	EX4	EX3	EX2	-	T2CLKO	T1CLKO	T0CLKO

T0CLKO: 定时器0时钟输出控制

0: 关闭时钟输出

1: 使能 P3.5 口的是定时器 0 时钟输出功能 当定时器 0 计数发生溢出时, P3.5 口的电平自动发生翻转。

T1CLKO: 定时器1时钟输出控制

0: 关闭时钟输出

1: 使能 P3.4 口的是定时器 1 时钟输出功能 当定时器 1 计数发生溢出时, P3.4 口的电平自动发生翻转。

11.3 定时器 2

辅助寄存器1(AUXR)

		100							
符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
AUXR	8EH	T0x12	T1x12	UART_M0x6	T2R	T2_C/T	T2x12	EXTRAM	S1ST2

TR2: 定时器2的运行控制位

0: 定时器 2 停止计数

1: 定时器 2 开始计数

T2_C/T: 控制定时器0用作定时器或计数器, 清0则用作定时器(对内部系统时钟进行计数), 置1用作 计数器(对引脚T2/P1.2外部脉冲进行计数)。

T2x12: 定时器2速度控制位

0: 12T 模式,即 CPU 时钟 12 分频 (FOSC/12)

1: 1T 模式, 即 CPU 时钟不分频分频 (FOSC/1)

中断与时钟输出控制寄存器(INTCLKO)

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
INTCLKO	8FH	-	EX4	EX3	EX2	-	T2CLKO	T1CLKO	T0CLKO

T2CLKO: 定时器2时钟输出控制

0: 关闭时钟输出

1: 使能 P1.3 口的是定时器 2 时钟输出功能 当定时器 2 计数发生溢出时, P1.3 口的电平自动发生翻转。

定时器 2 计数寄存器

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
T2L	D7H								
Т2Н	D6H								

定时器/计数器2的工作模式固定为16位重载模式,T2L和T2H组合成为一个16位寄存器,T2L为低字节,T2H为高字节。当[T2H,T2L]中的16位计数值溢出时,系统会自动将内部16位重载寄存器中的重载值装入[T2H,T2L]中。

11.4定时器 3/4

定时器 4/3 控制寄存器 (T4T3M)

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
T4T3M	D1H	T4R	T4_C/T	T4x12	T4CLKO	T3R	T3_C/T	T3x12	T3CLKO

TR4: 定时器4的运行控制位

0: 定时器 4 停止计数

1: 定时器 4 开始计数

T4_C/T: 控制定时器4用作定时器或计数器,清0则用作定时器(对内部系统时钟进行计数),置1用作计数器(对引脚T4/P0.6外部脉冲进行计数)。

T4x12: 定时器4速度控制位

0: 12T 模式,即 CPU 时钟 12 分频 (FOSC/12)

1: 1T 模式, 即 CPU 时钟不分频分频 (FOSC/1)

T4CLKO: 定时器4时钟输出控制

0: 关闭时钟输出

1: 使能 P0.7 口的是定时器 4 时钟输出功能 当定时器 4 计数发生溢出时, P0.7 口的电平自动发生翻转。

TR3: 定时器3的运行控制位

0: 定时器 3 停止计数

1: 定时器 3 开始计数

T3_C/T: 控制定时器3用作定时器或计数器,清0则用作定时器(对内部系统时钟进行计数),置1用作计数器(对引脚T3/P0.4外部脉冲进行计数)。

T3x12: 定时器3速度控制位

0: 12T 模式,即 CPU 时钟 12 分频 (FOSC/12)

1: 1T 模式, 即 CPU 时钟不分频分频 (FOSC/1)

T3CLKO: 定时器3时钟输出控制

0: 关闭时钟输出

1: 使能 P0.5 口的是定时器 3 时钟输出功能 当定时器 3 计数发生溢出时, P0.5 口的电平自动发生翻转。 STC8 系列技术手册 官方网站: www.STCMCU.com / www.GXWMCU.com 技术支持: 13922829991 研发顾问: 13922809991

定时器 3 计数寄存器

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
T3L	D5H								
Т3Н	D4H								

定时器/计数器3的工作模式固定为16位重载模式,T3L和T3H组合成为一个16位寄存器,T3L为低字节,T3H为高字节。当[T3H,T3L]中的16位计数值溢出时,系统会自动将内部16位重载寄存器中的重载值装入[T3H,T3L]中。

定时器 4 计数寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
T4L	D3H								
Т4Н	D2H								

定时器/计数器4的工作模式固定为16位重载模式,T4L和T4H组合成为一个16位寄存器,T4L为低字节, T4H为高字节。当[T4H,T4L]中的16位计数值溢出时,系统会自动将内部16位重载寄存器中的重载 值装入[T4H,T4L]中。

11.5掉电唤醒定时器

内部掉电唤醒定时器是一个 15 位的计数器 (由{WKTCH[6:0],WKTCL[7:0]}组成 15 位)。用于唤醒处于掉电模式的 MCU。

掉电唤醒定时器计数寄存器

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
WKTCL	AAH								
WKTCH	ABH	WKTEN							

WKTEN: 掉电唤醒定时器的使能控制位

0: 停用掉电唤醒定时器

1: 启用掉电唤醒定时器

如果 STC8 系列单片机内置掉电唤醒专用定时器被允许(通过软件将 WKTCH 寄存器中的 WKTEN 位置 1),当 MCU 进入掉电模式/停机模式后,掉电唤醒专用定时器开始计数,当计数值与用户所设置的值相等时,掉电唤醒专用定时器将 MCU 唤醒。MCU 唤醒后,程序从上次设置单片机进入掉电模式语句的下一条语句开始往下执行。掉电唤醒之后,可以通过读 WKTCH 和 WKTCL 中的内容获取单片机在掉电模式中的睡眠时间。

这里请注意:用户在寄存器{WKTCH[6:0],WKTCL[7:0]}中写入的值必须比实际计数值少 1。如用户需计数 10 次,则将 9 写入寄存器{WKTCH[6:0],WKTCL[7:0]}中。同样,如果用户需计数 32768 次,则应对{WKTCH[6:0],WKTCL[7:0]}写入 7FFFH(即 32767)。

内部掉电唤醒定时器有自己的内部时钟,其中掉电唤醒定时器计数一次的时间就是由该时钟决定的。内部掉电唤醒定时器的时钟频率约为32KHz,当然误差较大。用户可以通过读RAM区F8H和F9H

的内容(F8H 存放频率的高字节, F9H 存放低字节)来获取内部掉电唤醒专用定时器出厂时所记录的时钟频率。

掉电唤醒专用定时器计数时间的计算公式如下所示: (F_{wt}) 为我们从 RAM 区 F8H 和 F9H 获取到的内部掉电唤醒专用定时器的时钟频率)

掉电唤醒定时器定时时间 =
$$\frac{10^6 \times 16 \times$$
计数次数 F_{tot} (微秒)

假设 F_{wt}=32KHz,则有:

{WKTCH[6:0],WKTCL[7:0]}	掉电唤醒专用定时器计数时间
0	10 ⁶ ÷32K×16×(1+0)≈0.5 毫秒
9	10 ⁶ ÷32K×16×(1+9)≈5毫秒
99	10 ⁶ ÷32K×16×(1+99)≈50 毫秒
999	$10^6 \div 32 \text{K} \times 16 \times (1+999) \approx 0.5$ 秒
4095	$10^6 \div 32 \text{K} \times 16 \times (1 + 4095) \approx 2$ 秒
32767	$10^6 \div 32 \text{K} \times 16 \times (1+32767) \approx 16$ 秒

12 串口通信

STC8 系列单片机具有 4 个全双工异步串行通信接口(串口 1、串口 2、串口 3 和串口 4)。每个串行口由 2 个数据缓冲器、一个移位寄存器、一个串行控制寄存器和一个波特率发生器等组成。每个串行口的数据缓冲器由 2 个互相独立的接收、发送缓冲器构成,可以同时发送和接收数据。

STC8 系列单片机的串口 1 有 4 种工作方式,其中两种方式的波特率是可变的,另两种是固定的,以供不同应用场合选用。串口 2/串口 3/串口 4 都只有两种工作方式,这两种方式的波特率都是可变的。用户可用软件设置不同的波特率和选择不同的工作方式。主机可通过查询或中断方式对接收/发送进行程序处理,使用十分灵活。

串口 1、串口 2、串口 3、串口 4 的通讯口均可以通过功能管脚的切换功能切换到多组端口,从而可以将一个通讯口分时复用为多个通讯口。

12.1 串口相关寄存器

符号	描述	地址			仓	立地址与符	号				- 复位值
10.2	神 处	18AI.	В7	В6	В5	B4	В3	B2	B1	В0	及 位值
SCON	串口1控制寄存器	98H	SM0/FE	SM1	SM2	REN	TB8	RB8	TI	RI	0000,0000
SBUF	串口1数据寄存器	99H									0000,0000
S2CON	串口 2 控制寄存器	9AH	S2SM0	-	S2SM2	S2REN	S2TB8	S2RB8	S2TI	S2RI	0100,0000
S2BUF	串口2数据寄存器	9BH									0000,0000
S3CON	串口 3 控制寄存器	ACH	S3SM0	S3ST3	S3SM2	S3REN	S3TB8	S3RB8	S3TI	S3RI	0000,0000
S3BUF	串口3数据寄存器	ADH									0000,0000
S4CON	串口 4 控制寄存器	84H	S4SM0	S4ST4	S4SM2	S4REN	S4TB8	S4RB8	S4TI	S4RI	0000,0000
S4BUF	串口 4 数据寄存器	85H									0000,0000
PCON	电源控制寄存器	87H	SMOD	SMOD0	LVDF	POF	GF1	GF0	PD	IDL	0011,0000
AUXR	辅助寄存器 1	8EH	T0x12	T1x12	UART_M0x6	T2R	T2_C/T	T2x12	EXTRAM	S1ST2	0000,0001
AUXR2	辅助寄存器 2	97H	-	-	-	TXLNRX	-	-	-	-	xxxn,xxxx
SADDR	串口1从机地址寄存器	А9Н						•			0000,0000
SADEN	串口1从机地址屏蔽寄存器	В9Н									0000,0000

12.2 串口 1

串口1控制寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
SCON	98H	SM0/FE	SM1	SM2	REN	TB8	RB8	TI	RI

SM0/FE: 当PCON寄存器中的SMOD0位为1时,该位为帧错误检测标志位。当UART在接收过程中检测 到一个无效停止位时,通过UART接收器将该位置1,必须由软件清零。当PCON寄存器中的SMOD0

位为0时,该位和SM1一起指定串口1的通信工作模式,如下表所示:

SM0	SM1	串口1工作模式	功能说明
0	0	模式0	同步移位串行方式
0	1	模式1	可变波特率8位数据方式
1	0	模式2	固定波特率9位数据方式
1	1	模式3	可变波特率9位数据方式

SM2: 允许模式 2 或模式 3 多机通信控制位。当串口 1 使用模式 2 或模式 3 时,如果 SM2 位为 1 且 REN 位为 1,则接收机处于地址帧筛选状态。此时可以利用接收到的第 9 位(即 RB8)来筛选地址帧,若 RB8=1,说明该帧是地址帧,地址信息可以进入 SBUF,并使 RI 为 1,进而在中断服务程序中再进行地址号比较;若 RB8=0,说明该帧不是地址帧,应丢掉且保持 RI=0。在模式 2 或模式 3 中,如果 SM2 位为 0 且 REN 位为 1,接收收机处于地址帧筛选被禁止状态,不论收到的 RB8 为 0 或 1,均可使接收到的信息进入 SBUF,并使 RI=1,此时 RB8 通常为校验位。模式 1 和模式 0 为非多机通信方式,在这两种方式时,SM2 应设置为 0。

REN: 允许/禁止串口接收控制位

- 0: 禁止串口接收数据
- 1: 允许串口接收数据
- TB8: 当串口 1 使用模式 2 或模式 3 时,TB8 为要发送的第 9 位数据,按需要由软件置位或清 0。在模式 0 和模式 1 中,该位不用。
- RB8: 当串口 1 使用模式 2 或模式 3 时,RB8 为接收到的第 9 位数据,一般用作校验位或者地址帧/数据帧标志位。在模式 0 和模式 1 中,该位不用。
- TI: 串口 1 发送中断请求标志位。在模式 0 中,当串口发送数据第 8 位结束时,由硬件自动将 TI 置 1,向主机请求中断,响应中断后 TI 必须用软件清零。在其他模式中,则在停止位开始发送时由硬件自动将 TI 置 1,向 CPU 发请求中断,响应中断后 TI 必须用软件清零。
- RI: 串口 1 接收中断请求标志位。在模式 0 中,当串口接收第 8 位数据结束时,由硬件自动将 RI 置 1,向主机请求中断,响应中断后 RI 必须用软件清零。在其他模式中,串行接收到停止位的中间时刻由硬件自动将 RI 置 1,向 CPU 发中断申请,响应中断后 RI 必须由软件清零。

串口1数据寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
SBUF	99H								

SBUF: 串口1数据接收/发送缓冲区。SBUF实际是2个缓冲器,读缓冲器和写缓冲器,两个操作分别对应两个不同的寄存器,1个是只写寄存器(写缓冲器),1个是只读寄存器(读缓冲器)。对SBUF进行读操作,实际是读取串口接收缓冲区,对SBUF进行写操作则是触发串口开始发送数据。

电源管理寄存器

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
PCON	87H	SMOD	SMOD0	LVDF	POF	GF1	GF0	PD	IDL

SMOD: 串口1波特率控制位

0: 串口1的各个模式的波特率都不加倍

1: 串口 1 模式 1、模式 2、模式 3 的波特率加倍

SMOD0: 帧错误检测控制位

0: 无帧错检测功能

1: 使能帧错误检测功能。此时 SCON 的 SM0/FE 为 FE 功能, 即为帧错误检测标志位。

辅助寄存器1

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
AUXR	8EH	T0x12	T1x12	UART_M0x6	T2R	T2_C/T	T2x12	EXTRAM	S1ST2

UART M0x6: 串口 1 模式 0 的通讯速度控制

0: 串口1模式0的波特率不加倍,固定为Fosc/12

1: 串口 1 模式 0 的波特率 6 倍速,即固定为 Fosc/12*6 = Fosc/2

S1ST2: 串口 1 波特率发射器选择位

0: 选择定时器 1 作为波特率发射器

1: 选择定时器 2 作为波特率发射器

辅助寄存器 2

名	符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
AU	JXR2	97H	-	-	-	TXLNRX	-	-	-	-

TXLNRX: 串口1中继广播方式控制位

0: 串口1为正常模式

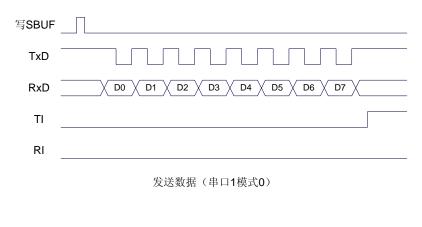
1: 串口 1 为中继广播方式。即将 RxD 端口输入的电平状态实时输出在 TxD 外部管脚上, TxD 外部管脚可以对 RxD 管脚的输入信号进行实时整形放大输出。

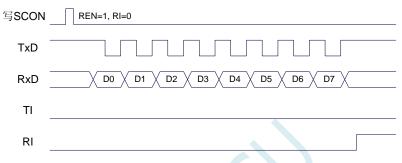
12.2.1 串口 1 模式 0

当串口 1 选择工作模式为模式 0 时,串行通信接口工作在同步移位寄存器模式,当串行口模式 0 的通信速度设置位 UART_M0x6 为 0 时,其波特率固定为系统时钟时钟的 12 分频(SYSclk/12); 当设置 UART_M0x6 为 1 时,其波特率固定为系统时钟频率的 2 分频(SYSclk/2)。RxD 为串行通讯的数据口,TxD 为同步移位脉冲输出脚,发送、接收的是 8 位数据,低位在先。

模式 0 的发送过程: 当主机执行将数据写入发送缓冲器 SBUF 指令时启动发送,串行口即将 8 位数据以 SYSclk/12 或 SYSclk/2 (由 UART_M0x6 确定是 12 分频还是 2 分频)的波特率从 RxD 管脚输出(从低位到高位),发送完中断标志 TI 置 1,TxD 管脚输出同步移位脉冲信号。当写信号有效后,相隔一个时钟,发送控制端 SEND 有效(高电平),允许 RxD 发送数据,同时允许 TxD 输出同步移位脉冲。一帧 (8 位)数据发送完毕时,各控制端均恢复原状态,只有 TI 保持高电平,呈中断申请状态。在再次发送数据前,必须用软件将 TI 清 0。

模式 0 的接收过程: 首先将接收中断请求标志 RI 清零并置位允许接收控制位 REN 时启动模式 0 接收过程。启动接收过程后,RxD 为串行数据输入端,TxD 为同步脉冲输出端。串行接收的波特率为 SYSclk/12 或 SYSclk/2 (由 UART_M0x6 确定是 12 分频还是 2 分频)。当接收完成一帧数据 (8 位) 后,控制信号复位,中断标志 RI 被置 1,呈中断申请状态。当再次接收时,必须通过软件将 RI 清 0





接收数据(串口1模式0)

工作于模式 0 时,必须清 0 多机通信控制位 SM2,使之不影响 TB8 位和 RB8 位。由于波特率固定为 SYSclk/12 或 SYSclk/2,无需定时器提供,直接由单片机的时钟作为同步移位脉冲。

串口1模式0的波特率计算公式如下表所示(SYSclk 为系统工作频率):

UART_M0x6	波特率计算公式
0	波特率 = $\frac{\text{SYSclk}}{12}$
1	波特率 = $\frac{\text{SYSclk}}{2}$

12.2.2 串口 1 模式 1

当软件设置 SCON 的 SM0、SM1 为 "01" 时,串行口 1 则以模式 1 进行工作。此模式为 8 位 UART 格式,一帧信息为 10 位: 1 位起始位,8 位数据位(低位在先)和 1 位停止位。波特率可变,即可根据需要进行设置波特率。TxD 为数据发送口,RxD 为数据接收口,串行口全双工接受/发送。

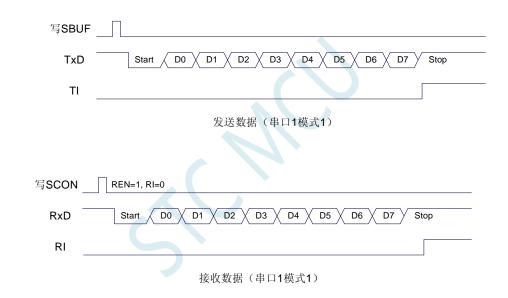
模式 1 的发送过程: 串行通信模式发送时,数据由串行发送端 TxD 输出。当主机执行一条写 SBUF 的指令就启动串行通信的发送,写 "SBUF"信号还把"1"装入发送移位寄存器的第 9 位,并通知 TX 控制单元开始发送。移位寄存器将数据不断右移送 TxD 端口发送,在数据的左边不断移入"0"作补充。

当数据的最高位移到移位寄存器的输出位置,紧跟其后的是第9位"1",在它的左边各位全为"0",这个状态条件,使 TX 控制单元作最后一次移位输出,然后使允许发送信号"SEND"失效,完成一帧信息的发送,并置位中断请求位 TI,即 TI=1,向主机请求中断处理。

模式 1 的接收过程: 当软件置位接收允许标志位 REN,即 REN=1 时,接收器便对 RxD 端口的信号进行检测,当检测到 RxD 端口发送从"1"→"0"的下降沿跳变时就启动接收器准备接收数据,并立即复位波特率发生器的接收计数器,将 1FFH 装入移位寄存器。接收的数据从接收移位寄存器的右边移入,已装入的 1FFH 向左边移出,当起始位"0"移到移位寄存器的最左边时,使 RX 控制器作最后一次移位,完成一帧的接收。若同时满足以下两个条件:

- RI=0:
- ·SM2=0 或接收到的停止位为 1。

则接收到的数据有效,实现装载入 SBUF,停止位进入 RB8,RI 标志位被置 1,向主机请求中断,若上述两条件不能同时满足,则接收到的数据作废并丢失,无论条件满足与否,接收器重又检测 RxD端口上的"1"→"0"的跳变,继续下一帧的接收。接收有效,在响应中断后,RI 标志位必须由软件清 0。通常情况下,串行通信工作于模式 1 时,SM2 设置为"0"。



串口1的波特率是可变的,其波特率可由定时器1或者定时器2产生。当定时器采用1T模式时(12倍速),相应的波特率的速度也会相应提高12倍。

串口1模式1的波特率计算公式如下表所示:(SYSclk 为系统工作频率)

选择定时器	定时器速 度	波特率计算公式
定时器2	1T	定时器2重载值 = $65536 - \frac{\text{SYSclk}}{4 \times $ 波特率
足的 662	12T	定时器2重载值 = $65536 - \frac{\text{SYSclk}}{12 \times 4 \times 波特率}$
定时器1模式0	1T	定时器1重载值 = $65536 - \frac{\text{SYSclk}}{4 \times 波特率}$
定时 福 1 快入(0	12T	定时器1重载值 = $65536 - \frac{\text{SYSclk}}{12 \times 4 \times $ 波特率
定时器1模式2	1T	定时器1重载值 = $256 - \frac{2^{\text{SMOD}} \times \text{SYSclk}}{32 \times $ 波特率
定明 前1 (矢八2	12T	定时器1重载值 = $256 - \frac{2^{\text{SMOD}} \times \text{SYSclk}}{12 \times 32 \times $ 波特率

下面为常用频率与常用波特率所对应定时器的重载值

垢步		定时		定时器	1 模式 0		定时器	1 模式 2	
频率 (MHz)	波特率	1T 模式	12T 模式	1T 模式	12T 模式	SMO	DD=1	SMOD=0	
(IVIIIZ)		11 侠八	121 快八	11 侠八	121 (1T 模式	12T 模式	1T 模式	12T 模式
	115200	FFE8H	FFFEH	FFE8H	FFFEH	FAH	-	FDH	-
	57600	FFD0H	FFFCH	FFD0H	FFFCH	F4H	FFH	FAH	-
11.0592	38400	FFB8H	FFFAH	FFB8H	FFFAH	EEH	-	F7H	-
	19200	FF70H	FFF4H	FF70H	FFF4H	DCH	FDH	EEH	-
	9600	FEE0H	FFE8H	FEE0H	FFE8H	В8Н	FAH	DCH	FDH
	115200	FFD8H	ı	FFD8H	ı	F6H	ı	FBH	-
	57600	FFB0H	-	FFB0H	-	ECH	ı	F6H	-
18.432	38400	FF88H	FFF6H	FF88H	FFF6H	E2H	-	F1H	-
	19200	FF10H	FFECH	FF10H	FFECH	С4Н	FBH	E2H	-
	9600	FE20H	FFD8H	FE20H	FFD8H	88H	F6H	С4Н	FBH
	115200	FFD0H	FFFCH	FFD0H	FFFCH	F4H	FFH	FAH	-
	57600	FFA0H	FFF8H	FFA0H	FFF8H	E8H	FEH	F4H	FFH
22.1184	38400	FF70H	FFF4H	FF70H	FFF4H	DCH	FDH	EEH	-
	19200	FEE0H	FFE8H	FEE0H	FFE8H	В8Н	FAH	DCH	FDH
	9600	FDC0H	FFD0H	FDC0H	FFD0H	70H	F4H	В8Н	FAH

12.2.3 串口 1 模式 2

当 SM0、SM1 两位为 10 时,串行口 1 工作在模式 2。串行口 1 工作模式 2 为 9 位数据异步通信 UART 模式,其一帧的信息由 11 位组成: 1 位起始位,8 位数据位(低位在先),1 位可编程位(第 9 位数据)和 1 位停止位。发送时可编程位(第 9 位数据)由 SCON 中的 TB8 提供,可软件设置为 1 或 0,或者可将 PSW 中的奇/偶校验位 P 值装入 TB8(TB8 既可作为多机通信中的地址数据标志位,又可作为数据的奇偶校验位)。接收时第 9 位数据装入 SCON 的 RB8。TxD 为发送端口,RxD 为接收端口,以全双工模式进行接收/发送。

模式 2 的波特率固定为系统时钟的 64 分频或 32 分频 (取决于 PCON 中 SMOD 的值) 串口 1 模式 2 的波特率计算公式如下表所示 (SYSelk 为系统工作频率):

SMOD	波特率计算公式					
0	波特率 = SYSclk 64					
1	波特率 = SYSclk 32					

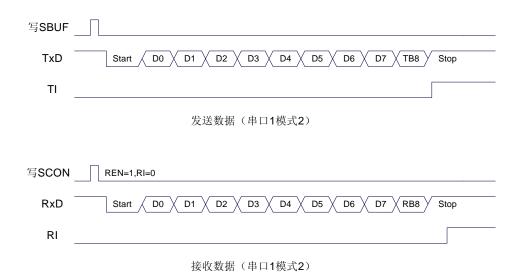
模式 2 和模式 1 相比,除波特率发生源略有不同,发送时由 TB8 提供给移位寄存器第 9 数据位不同外,其余功能结构均基本相同,其接收/发送操作过程及时序也基本相同。

当接收器接收完一帧信息后必须同时满足下列条件:

- RI=0
- SM2=0 或者 SM2=1 且接收到的第 9 数据位 RB8=1。

当上述两条件同时满足时,才将接收到的移位寄存器的数据装入 SBUF 和 RB8 中,RI 标志位被置 1,并向主机请求中断处理。如果上述条件有一个不满足,则刚接收到移位寄存器中的数据无效而丢失,也不置位 RI。无论上述条件满足与否,接收器又重新开始检测 RxD 输入端口的跳变信息,接收下一帧的输入信息。在模式 2 中,接收到的停止位与 SBUF、RB8 和 RI 无关。

通过软件对 SCON 中的 SM2、TB8 的设置以及通信 Đ 议的约定,为多机通信提供了方便。



12.2.4 串口 1 模式 3

当 SM0、SM1 两位为 11 时,串行口 1 工作在模式 3。串行通信模式 3 为 9 位数据异步通信 UART模式,其一帧的信息由 11 位组成: 1 位起始位,8 位数据位(低位在先),1 位可编程位(第 9 位数据)和 1 位停止位。发送时可编程位(第 9 位数据)由 SCON 中的 TB8 提供,可软件设置为 1 或 0,或者可将 PSW 中的奇/偶校验位 P 值装入 TB8 (TB8 既可作为多机通信中的地址数据标志位,又可作为数据的奇偶校验位)。接收时第 9 位数据装入 SCON 的 RB8。TxD 为发送端口,RxD 为接收端口,以全双工模式进行接收/发送。

模式 3 和模式 1 相比,除发送时由 TB8 提供给移位寄存器第 9 数据位不同外,其余功能结构均基本相同,其接收'发送操作过程及时序也基本相同。

当接收器接收完一帧信息后必须同时满足下列条件:

- RI=0
- SM2=0 或者 SM2=1 且接收到的第 9 数据位 RB8=1。

当上述两条件同时满足时,才将接收到的移位寄存器的数据装入 SBUF 和 RB8 中,RI 标志位被置 1,并向主机请求中断处理。如果上述条件有一个不满足,则刚接收到移位寄存器中的数据无效而丢失,也不置位 RI。无论上述条件满足与否,接收器又重新开始检测 RxD 输入端口的跳变信息,接收下一帧的输入信息。在模式 3 中,接收到的停止位与 SBUF、RB8 和 RI 无关。

通过软件对 SCON 中的 SM2、TB8 的设置以及通信协议的约定,为多机通信提供了方便。



串口1模式3的波特率计算公式与模式1是完全相同的。请参考模式1的波特率计算公式。

12.2.5 自动地址识别

串口1从机地址控制寄存器

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
SADDR	А9Н								
SADEN	В9Н								

SADDR: 从机地址寄存器

SADEN: 从机地址屏蔽位寄存器

自动地址识别功能典型应用在多机通讯领域,其主要原理是从机系统通过硬件比较功能来识别来自于主机串口数据流中的地址信息,通过寄存器 SADDR 和 SADEN 设置的本机的从机地址,硬件自动对从机地址进行过滤,当来自于主机的从机地址信息与本机所设置的从机地址相匹配时,硬件产生串口中断;否则硬件自动丢弃串口数据,而不产生中断。当众多处于空闲模式的从机链接在一起时,只有从机地址相匹配的从机才会从空闲模式唤醒,从而可以大大降低从机 MCU 的功耗,即使从机处于正常工作状态也可避免不停地进入串口中断而降低系统执行效率。

要使用串口的自动地址识别功能,首先需要将参与通讯的 MCU 的串口通讯模式设置为模式 2 或者模式 3 (通常都选择波特率可变的模式 3,因为模式 2 的波特率是固定的,不便于调节),并开启从机的 SCON 的 SM2 位。对于串口模式 2 或者模式 3 的 9 位数据位中,第 9 位数据(存放在 RB8 中)为地址/数据的标志位,当第 9 位数据为 1 时,表示前面的 8 位数据(存放在 SBUF 中)为地址信息。当 SM2被设置为 1 时,从机 MCU 会自动过滤掉非地址数据(第 9 位为 0 的数据),而对 SBUF 中的地址数据(第 9 位为 1 的数据)自动与 SADDR 和 SADEN 所设置的本机地址进行比较,若地址相匹配,则会将RI置"1",并产生中断,否则不予处理本次接收的串口数据。

从机地址的设置是通过 SADDR 和 SADEN 两个寄存器进行设置的。SADDR 为从机地址寄存器,里面存放本机的从机地址。SADEN 为从机地址屏蔽位寄存器,用于设置地址信息中的忽略位,设置方法如下:

例如

 SADDR =
 11001010

 SADEN =
 10000001

 则匹配地址为
 1xxxxxxx0

即,只要主机送出的地址数据中的 bit0 为 0 且 bit7 为 1 就可以和本机地址相匹配

再例如

SADDR = 11001010 SADEN = 00001111 则匹配地址为 xxxx1010

即,只要主机送出的地址数据中的低 4 位为 1010 就可以和本机地址相匹配,而高 4 为被忽略,可以为任意值。

主机可以使用广播地址(FFH)同时选中所有的从机来进行通讯。

12.3串口 2

串口2控制寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
S2CON	9AH	S2SM0	-	S2SM2	S2REN	S2TB8	S2RB8	S2TI	S2RI

S2SM0: 指定串口2的通信工作模式,如下表所示:

S2SM0	串口2工作模式	功能说明
0	模式0	可变波特率8位数据方式
1	模式1	可变波特率9位数据方式

S2SM2: 允许串口 2 在模式 1 时允许多机通信控制位。在模式 1 时,如果 S2SM2 位为 1 且 S2REN 位为 1,则接收机处于地址帧筛选状态。此时可以利用接收到的第 9 位(即 S2RB8)来筛选地址帧:若 S2RB8=1,说明该帧是地址帧,地址信息可以进入 S2BUF,并使 S2RI 为 1,进而在中断服务程序中再进行地址号比较;若 S2RB8=0,说明该帧不是地址帧,应丢掉且保持 S2RI=0。在模式 1 中,如果 S2SM2 位为 0 且 S2REN 位为 1,接收收机处于地址帧筛选被禁止状态。不论收到的 S2RB8 为 0 或 1,均可使接收到的信息进入 S2BUF,并使 S2RI=1,此时 S2RB8 通常为校验位。模式 0 为非多机通信方式,在这种方式时,要设置 S2SM2 应为 0。

S2REN: 允许/禁止串口接收控制位

- 0: 禁止串口接收数据
- 1: 允许串口接收数据
- S2TB8: 当串口 2 使用模式 1 时,S2TB8 为要发送的第 9 位数据,一般用作校验位或者地址帧/数据帧标志位,按需要由软件置位或清 0。在模式 0 中,该位不用。
- S2RB8: 当串口 2 使用模式 1 时, S2RB8 为接收到的第 9 位数据, 一般用作校验位或者地址帧/数据帧标志位。在模式 0 中, 该位不用。
- S2TI: 串口 2 发送中断请求标志位。在停止位开始发送时由硬件自动将 S2TI 置 1,向 CPU 发请求中断,响应中断后 S2TI 必须用软件清零。
- S2RI: 串口 2 接收中断请求标志位。串行接收到停止位的中间时刻由硬件自动将 S2RI 置 1,向 CPU 发中断申请,响应中断后 S2RI 必须由软件清零。

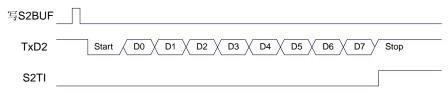
串口2数据寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
S2BUF	9BH								

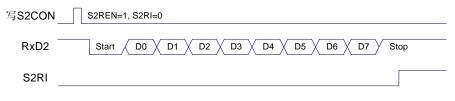
S2BUF: 串口 1 数据接收/发送缓冲区。S2BUF 实际是 2 个缓冲器,读缓冲器和写缓冲器,两个操作分别对应两个不同的寄存器,1 个是只写寄存器(写缓冲器),1 个是只读寄存器(读缓冲器)。对S2BUF 进行读操作,实际是读取串口接收缓冲区,对S2BUF 进行写操作则是触发串口开始发送数据。

12.3.1 串口 2 模式 0

串行口 2 的模式 0 为 8 位数据位可变波特率 UART 工作模式。此模式一帧信息为 10 位: 1 位起始位,8 位数据位(低位在先)和 1 位停止位。波特率可变,可根据需要进行设置波特率。TxD2 为数据发送口,RxD2 为数据接收口,串行口全双工接受/发送。



发送数据(串口2模式0)



接收数据(串口2模式0)

串口 2 的波特率是可变的,其波特率由定时器 2 产生。当定时器采用 1T 模式时(12 倍速),相应的波特率的速度也会相应提高 12 倍。

串口 2 模式 0 的波特率计算公式如下表所示: (SYSclk 为系统工作频率)

选择定时器	定时器速度	波特率计算公式
定时器2	1T	定时器2重载值 = $65536 - \frac{\text{SYSclk}}{4 \times 波特率}$
此 HJ 4前 2	12T	定时器2重载值 = $65536 - \frac{\text{SYSclk}}{12 \times 4 \times $ 波特率

12.3.2 串口 2 模式 1

串行口 2 的模式 1 为 9 位数据位可变波特率 UART 工作模式。此模式一帧信息为 11 位: 1 位起始位, 9 位数据位(低位在先)和 1 位停止位。波特率可变,可根据需要进行设置波特率。TxD2 为数据发送口,RxD2 为数据接收口,串行口全双工接受/发送。



串口2模式1的波特率计算公式与模式0是完全相同的。请参考模式0的波特率计算公式。

12.4串口3

串口3控制寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
S3CON	ACH	S3SM0	S3ST3	S3SM2	S3REN	S3TB8	S3RB8	S3TI	S3RI

S3SM0: 指定串口3的通信工作模式,如下表所示:

S3SM0	串口3工作模式	功能说明
0	模式0	可变波特率8位数据方式
1	模式1	可变波特率9位数据方式

S3ST3: 选择串口3的波特率发生器

- 0: 选择定时器 2 为串口 3 的波特率发生器
- 1: 选择定时器 3 为串口 3 的波特率发生器

S3SM2: 允许串口 3 在模式 1 时允许多机通信控制位。在模式 1 时,如果 S3SM2 位为 1 且 S3REN 位为 1,则接收机处于地址帧筛选状态。此时可以利用接收到的第 9 位(即 S3RB8)来筛选地址帧:若 S3RB8=1,说明该帧是地址帧,地址信息可以进入 S3BUF,并使 S3RI 为 1,进而在中断服务程序中再进行地址号比较;若 S3RB8=0,说明该帧不是地址帧,应丢掉且保持 S3RI=0。在模式 1 中,如果 S3SM2 位为 0 且 S3REN 位为 1,接收收机处于地址帧筛选被禁止状态。不论收到的 S3RB8 为 0 或 1,均可使接收到的信息进入 S3BUF,并使 S3RI=1,此时 S3RB8 通常为校验位。模式 0 为非多机通信方式,在这种方式时,要设置 S3SM2 应为 0。

S3REN: 允许/禁止串口接收控制位

- 0: 禁止串口接收数据
- 1: 允许串口接收数据
- S3TB8: 当串口 3 使用模式 1 时, S3TB8 为要发送的第 9 位数据, 一般用作校验位或者地址帧/数据帧标志位, 按需要由软件置位或清 0。在模式 0 中, 该位不用。
- S3RB8: 当串口 3 使用模式 1 时, S3RB8 为接收到的第 9 位数据, 一般用作校验位或者地址帧/数据帧标志位。在模式 0 中, 该位不用。
- S3TI: 串口 3 发送中断请求标志位。在停止位开始发送时由硬件自动将 S3TI 置 1,向 CPU 发请求中断,响应中断后 S3TI 必须用软件清零。
- S3RI: 串口 3 接收中断请求标志位。串行接收到停止位的中间时刻由硬件自动将 S3RI 置 1,向 CPU 发中断申请,响应中断后 S3RI 必须由软件清零。

串口3数据寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
S3BUF	ADH								

S3BUF: 串口 1 数据接收/发送缓冲区。S3BUF 实际是 2 个缓冲器,读缓冲器和写缓冲器,两个操作分别对应两个不同的寄存器,1 个是只写寄存器(写缓冲器),1 个是只读寄存器(读缓冲器)。对S3BUF 进行读操作,实际是读取串口接收缓冲区,对S3BUF 进行写操作则是触发串口开始发送数据。

12.4.1 串口 3 模式 0

串行口3的模式0为8位数据位可变波特率UART工作模式。此模式一帧信息为10位:1位起始位,8位数据位(低位在先)和1位停止位。波特率可变,可根据需要进行设置波特率。TxD3为数据发送口,RxD3为数据接收口,串行口全双工接受/发送。



串口3的波特率是可变的,其波特率可由定时器2或定时器3产生。当定时器采用1T模式时(12倍速),相应的波特率的速度也会相应提高12倍。

串口3模式0的波特率计算公式如下表所示:(SYSclk 为系统工作频率)

选择定时器	定时器速度	波特率计算么	拿公式		
定时器2	1T	定时器2重载值 = 65536 - ·	SYSclk 4×波特率		
)C+1 fif2	12T	定时器2重载值 = 65536 - ·	SYSclk 12×4×波特率		
	1T	定时器3重载值 = 65536 - ·	SYSclk 4×波特率		
定时器3	12T	定时器3重载值 = 65536 - ·	SYSclk 12×4×波特率		

12.4.2 串口 3 模式 1

串行口3的模式1为9位数据位可变波特率 UART 工作模式。此模式一帧信息为11位:1位起始位,9位数据位(低位在先)和1位停止位。波特率可变,可根据需要进行设置波特率。TxD3为数据发送口,RxD3为数据接收口,串行口全双工接受/发送。



串口3模式1的波特率计算公式与模式0是完全相同的。请参考模式0的波特率计算公式。

12.5 串口 4

串口4控制寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
S4CON	84H	S4SM0	S4ST4	S4SM2	S4REN	S4TB8	S4RB8	S4TI	S4RI

S4SM0: 指定串口4的通信工作模式,如下表所示:

S4SM0	串口4工作模式	功能说明
0	模式0	可变波特率8位数据方式
1	模式1	可变波特率9位数据方式

S4ST4: 选择串口 4 的波特率发生器

- 0: 选择定时器 2 为串口 4 的波特率发生器
- 1: 选择定时器 4 为串口 4 的波特率发生器

S4SM2: 允许串口 4 在模式 1 时允许多机通信控制位。在模式 1 时,如果 S4SM2 位为 1 且 S4REN 位为 1,则接收机处于地址帧筛选状态。此时可以利用接收到的第 9 位(即 S4RB8)来筛选地址帧:若 S4RB8=1,说明该帧是地址帧,地址信息可以进入 S4BUF,并使 S4RI 为 1,进而在中断服务程序中再进行地址号比较;若 S4RB8=0,说明该帧不是地址帧,应丢掉且保持 S4RI=0。在模式 1 中,如果 S4SM2 位为 0 且 S4REN 位为 1,接收收机处于地址帧筛选被禁止状态。不论收到的 S4RB8 为 0 或 1,均可使接收到的信息进入 S4BUF,并使 S4RI=1,此时 S4RB8 通常为校验位。模式 0 为非多机通信方式,在这种方式时,要设置 S4SM2 应为 0。

S4REN: 允许/禁止串口接收控制位

- 0: 禁止串口接收数据
- 1: 允许串口接收数据

S4TB8: 当串口 4 使用模式 1 时, S4TB8 为要发送的第 9 位数据, 一般用作校验位或者地址帧/数据帧标志位, 按需要由软件置位或清 0。在模式 0 中, 该位不用。

S4RB8: 当串口 4 使用模式 1 时,S4RB8 为接收到的第 9 位数据,一般用作校验位或者地址帧/数据帧标志位。在模式 0 中,该位不用。

S4TI: 串口 4 发送中断请求标志位。在停止位开始发送时由硬件自动将 S4TI 置 1,向 CPU 发请求中断,响应中断后 S4TI 必须用软件清零。

S4RI: 串口 4 接收中断请求标志位。串行接收到停止位的中间时刻由硬件自动将 S4RI 置 1,向 CPU 发中断申请,响应中断后 S4RI 必须由软件清零。

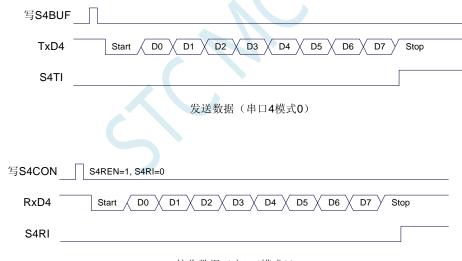
串口4数据寄存器

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
S4BUF	85H								

S4BUF: 串口 1 数据接收/发送缓冲区。S4BUF 实际是 2 个缓冲器,读缓冲器和写缓冲器,两个操作分别对应两个不同的寄存器,1 个是只写寄存器(写缓冲器),1 个是只读寄存器(读缓冲器)。对 S4BUF 进行读操作,实际是读取串口接收缓冲区,对 S4BUF 进行写操作则是触发串口开始发送数据。

12.5.1 串口 4 模式 0

串行口 4 的模式 0 为 8 位数据位可变波特率 UART 工作模式。此模式一帧信息为 10 位: 1 位起始位,8 位数据位(低位在先)和 1 位停止位。波特率可变,可根据需要进行设置波特率。TxD4 为数据发送口,RxD4 为数据接收口,串行口全双工接受/发送。



接收数据(串口4模式0)

串口 4 的波特率是可变的,其波特率可由定时器 2 或定时器 4 产生。当定时器采用 1T 模式时(12 倍速),相应的波特率的速度也会相应提高 12 倍。

串口4模式0的波特率计算公式如下表所示:(SYSclk 为系统工作频率)

选择定时器	定时器速度	波特率计算公式
定时器2	1T	定时器2重载值 = $65536 - \frac{\text{SYSclk}}{4 \times \text{波特率}}$
○ 八正 F J 信任 2	12T	定时器2重载值 = $65536 - \frac{\text{SYSclk}}{12 \times 4 \times \text{波特率}}$

定时器4	1T	定时器4重载值 = $65536 - \frac{\text{SYSclk}}{4 \times \text{波特率}}$
定 明 奋 4	12T	定时器4重载值 = $65536 - \frac{\text{SYSclk}}{12 \times 4 \times $ 波特率

12.5.2 串口 4 模式 1

串行口 4 的模式 1 为 9 位数据位可变波特率 UART 工作模式。此模式一帧信息为 11 位: 1 位起始位, 9 位数据位(低位在先)和 1 位停止位。波特率可变,可根据需要进行设置波特率。TxD4 为数据发送口,RxD4 为数据接收口,串行口全双工接受/发送。

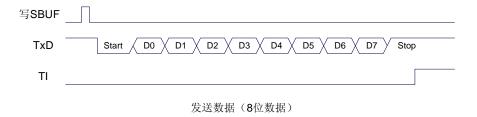


串口4模式1的波特率计算公式与模式0是完全相同的。请参考模式0的波特率计算公式。

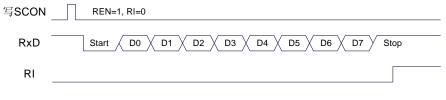
12.6串口注意事项

关于串口中断请求有如下问题需要注意: (串口 1、串口 2、串口 3、串口 4 均类似,下面以串口 1 为例进行说明)

8 位数据模式时,发送完成整个停止位后产生 TI 中断请求,如下图所示:

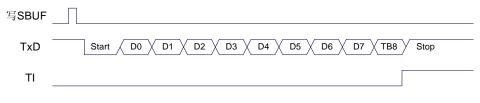


8 位数据模式时,接收完成一半个停止位后产生 RI 中断请求,如下图所示:



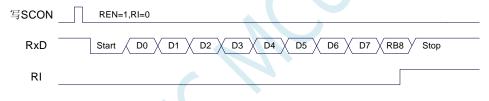
接收数据(8位数据)

9位数据模式时,发送完成整个第9位数据位后产生 TI 中断请求,如下图所示:



发送数据(9位数据)

9位数据模式时,接收完成一半个第9位数据位后产生RI中断请求,如下图所示:



接收数据(9位数据)

13 IAP/EEPROM

STC8 系列单片机内部集成了大容量的 EEPROM。利用 ISP/IAP 技术可将内部 Data Flash 当 EEPROM,擦写次数在 10 万次以上。EEPROM 可分为若干个扇区,每个扇区包含 512 字节。使用时,建议同一次修改的数据放在同一个扇区,不是同一次修改的数据放在不同的扇区,不一定要用满。数据存储器的擦除操作是按扇区进行的。

EEPROM 可用于保存一些需要在应用过程中修改并且掉电不丢失的参数数据。在用户程序中,可以对 EEPROM 进行字节读/字节编程/扇区擦除操作。在工作电压偏低时,建议不要进行 EEPROM 操作,以免发送数据丢失的情况。

13.1 EEPROM相关的寄存器

符号	描述	地址			1	立地址与符	号				- 复位值
17 5	抽处	地址	В7	В6	В5	B4	В3	B2	B1	В0	及位值
IAP_DATA	IAP 数据寄存器	С2Н									1111,1111
IAP_ADDRH	IAP 高地址寄存器	СЗН									0000,0000
IAP_ADDRL	IAP 低地址寄存器	С4Н									0000,0000
IAP_CMD	IAP 命令寄存器	С5Н	-	-	-	-	-	-	CMI	D[1:0]	xxxx,xx00
IAP_TRIG	IAP 触发寄存器	С6Н									0000,0000
IAP_CONTR	IAP 控制寄存器	С7Н	IAPEN	SWBS	SWRST	CMD_FAIL	-	I	AP_WT[2	:0]	0000,x000

EEPROM 数据寄存器(IAP_DATA)

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
IAP_DATA	С2Н	_							

在进行 EEPROM 的读操作时,命令执行完成后读出的 EEPROM 数据保存在 IAP_DATA 寄存器中。 在进行 EEPROM 的写操作时,在执行写命令前,必须将待写入的数据存放在 IAP_DATA 寄存器中,再 发送写命令。擦除 EEPROM 命令与 IAP_DATA 寄存器无关。

EEPROM 地址寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
IAP_ADDRH	СЗН								
IAP_ADDRL	С4Н								

EEPROM 进行读、写、擦除操作的目标地址寄存器。IAP_ADDRH 保存地址的高字节,IAP_ADDRL 保存地址的低字节

EEPROM 命令寄存器(IAP_CMD)

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
IAP_CMD	C5H	-	-	-	-	-	-	CMI	D[1:0]

CMD[1:0]: 发送EEPROM操作命令

00: 空操作

- 01:读 EEPROM 命令。读取目标地址所在的1字节。
- 10: 写 EEPROM 命令。写目标地址所在的 1 字节。
- 11: 擦除 EEPROM。擦除目标地址所在的 1 页 (1 扇区/512 字节)。

EEPROM 触发寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
IAP_TRIG	С6Н								

设置完成 EEPROM 读、写、擦除的命令寄存器、地址寄存器、数据寄存器以及控制寄存器后,需要向触发寄存器 IAP_TRIG 依次写入 5AH、A5H(顺序不能交换)两个触发命令来触发相应的读、写、擦除操作。操作完成后,EEPROM 地址寄存器 IAP_ADDRH、IAP_ADDRL 和 EEPROM 命令寄存器 IAP_CMD 的内容不变。如果接下来要对下一个地址的数据进行操作,需手动更新地址寄存器 IAP_ADDRH 和寄存器 IAP_ADDRL 的值。

注意:每次 EEPROM 操作时,都要对 IAP_TRIG 先写入 5AH,再写入 A5H,相应的命令才会生效。写完触发命令后,CPU 会处于 IDLE 等待状态,直到相应的 IAP 操作执行完成后 CPU 才会从 IDLE 状态返回正常状态继续执行 CPU 指令。

EEPROM 控制寄存器

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
IAP_CONTR	С7Н	IAPEN	SWBS	SWRST	CMD_FAIL	-		IAP_WT[2	:0]

IAPEN: EEPROM操作使能控制位

0: 使能 EEPROM 操作

1: 禁止 EEPROM 操作

SWBS:软件复位选择控制位, (需要与SWRST配合使用)

0: 软件复位后从用户代码开始执行程序

1: 软件复位后从系统 ISP 监控代码区开始执行程序

SWRST: 软件复位控制位

0: 无动作

1: 产生软件复位

CMD FAIL: EEPROM操作失败状态位,需要软件清零

0: EEPROM 操作正确

1: EEPROM 操作失败

IAP WT[2:0]: 设置EEPROM操作的等待时间

IA	P_WT[2	2:0]	读字节 (2个时钟)	写字节 (约 55us)	擦除扇区 (约 21ms)	时钟频率
1	1	1	2个时钟	55 个时钟	21012 个时钟	≥ 1MHz
1	1	0	2个时钟	110 个时钟	42024 个时钟	≥ 2MHz
1	0	1	2个时钟	165 个时钟	63036 个时钟	≥ 3MHz
1	0	0	2个时钟	330 个时钟	126072 个时钟	≥ 6MHz
0	1	1	2个时钟	钟 660 个时钟 252144 个时		≥ 12MHz
0	1	0	2个时钟	2 个时钟 1100 个时钟 420240~		≥ 20MHz
0	0	1	2个时钟	1320 个时钟	504288 个时钟	≥ 24MHz
0	0	0	2个时钟	1760 个时钟	672384 个时钟	≥ 30MHz

14 ADC模数转换

STC8 系列单片机内部集成了一个 12 位 16 通道的高速 A/D 转换器。ADC 的时钟频率为系统频率 2 分频再经过用户设置的分频系数进行再次分频(ADC 的时钟频率范围为 SYSclk/2/1~SYSclk/2/16)。每 固定 16 个 ADC 时钟可完成一次 A/D 转换。

ADC 转换结果的数据格式有两种: 左对齐和右对齐。可方便用户程序进行读取和引用。

14.1 ADC相关的寄存器

符号	描述	地址			仓	2地址与符	号				复位值
10.2	佃 处	ARAIT.	В7	В6	B5 B4 B3 B2 B1 B0					及位组	
ADC_CONTR	ADC 控制寄存器	ВСН	ADC_POWER	ADC_START	ADC_FLAG	C_FLAG - ADC_CHS[3:0]				000x,0000	
ADC_RES	ADC 转换结果高位寄存器	BDH						0000,0000			
ADC_RESL	ADC 转换结果低位寄存器	BEH	T C						0000,0000		
ADCCFG	ADC 配置寄存器	DEH	-	=	RESFMT	-		SPEEI	D[3:0]		xx0x,0000

ADC 控制寄存器

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
ADC_CONTR	ВСН	ADC_POWER	ADC_START	ADC_FLAG	-	ADC_CHS[3:0]			

ADC POWER: ADC 电源控制位

- 0: 关闭 ADC 电源
- 1: 打开 ADC 电源。

建议进入空闲模式和掉电模式前将 ADC 电源关闭,以降低功耗

ADC START: ADC 转换启动控制位。写入1后开始 ADC 转换,转换完成后硬件自动将此位清零。

- 0: 无影响。即使 ADC 已经开始转换工作,写 0 也不会停止 A/D 转换。
- 1: 开始 ADC 转换, 转换完成后硬件自动将此位清零。

ADC_FLAG: ADC 转换结束标志位。当 ADC 完成一次转换后,硬件会自动将此位置 1,并向 CPU 提出中断请求。此标准为必须软件清零。

ADC_CHS[3:0]: ADC 模拟通道选择位

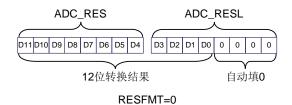
ADC_CHS[3:0]	ADC 通道	ADC_CHS[3:0]	ADC 通道
0000	P1.0	1000	P0.0
0001	P1.1	1001	P0.1
0010	P1.2	1010	P0.2
0011	P1.3	1011	P0.3
0100	P1.4	1100	P0.4
0101	P1.5	1101	P0.5
0110	P1.6	1110	P0.6
0111	P1.7	1111	P0.7

ADC 配置寄存器

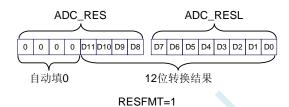
	符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
A	DCCFG	DEH	-	-	RESFMT	-	SPEED[3:0]			

RESFMT: ADC 转换结果格式控制位

0:转换结果左对齐。ADC_RES 保存结果的高 8 位,ADC_RESL 保存结果的低 4 位。格式如下:



1:转换结果右对齐。ADC_RES 保存结果的高 4 位,ADC_RESL 保存结果的低 8 位。格式如下:



SPEED[3:0]: ADC 时钟控制(F_{ADC}=SYSclk/2/16/SPEED)

SPEED[3:0]	ADC 转换时间 (CPU 时钟数)	SPEED[3:0]	ADC 转换时间 (CPU 时钟数)
0000	32	1000	288
0001	64	1001	320
0010	96	1010	352
0011	128	1011	384
0100	160	1100	416
0101	192	1101	448
0110	224	1110	480
0111	256	1111	512

ADC 转换结果寄存器

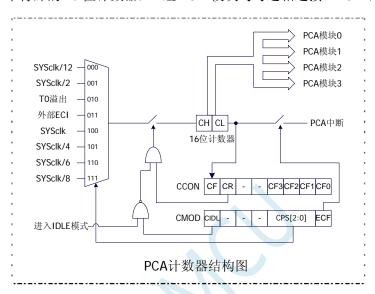
符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
ADC_RES	BDH								
ADC_RESL	BEH								

当 A/D 转换完成后,12 为的转换结果会自动保存到 ADC_RES 和 ADC_RESL 中。保存结果的数据格式请参考 ADC_CFG 寄存器中的 RESFMT 设置。

15 CCP/PCA应用

STC8 系列单片机内部集成了 4 组可编程计数器阵列(PCA/CCP)模块,可用于软件定时器、外部脉冲捕获、高速脉冲输出和 PWM 脉宽调制输出。

PCA内部含有一个特殊的16位计数器,4组PCA模块均与之相连接。PCA计数器的结构图如下:



15.1 PCA相关的寄存器

Art C	<i>47</i> #1	tola Lat			1	立地址与符	号				E La La
符号	描述	地址	В7	В6	В5	B4	В3	B2	B1	В0	复位值
CCON	PCA 控制寄存器	D8H	CF	CR	-	-	CCF3	CCF2	CCF1	CCF0	00xx,0000
CMOD	PCA 模式寄存器	D9H	CIDL	-	-	-	(CPS[2:0]		ECF	0xxx,0000
CCAPM0	PCA 模块 0 模式控制寄存器	DAH	-	ECOM0	CCAPP0	CCAPN0	MAT0	TOG0	PWM0	ECCF0	x000,0000
CCAPM1	PCA 模块 1 模式控制寄存器	DBH	-	- ECOMI CCAPPI CCAPNI MATI TOGI PWMI ECCFI					ECCF1	x000,0000	
CCAPM2	PCA 模块 2 模式控制寄存器	DCH	-	ECOM2	CCAPP2	CCAPN2	MAT2	TOG2	PWM2	ECCF2	x000,0000
CCAPM3	PCA 模块 3 模式控制寄存器	DDH	-	ECOM3	CCAPP3	CCAPN3	MAT3	TOG3	PWM3	ECCF3	x000,0000
CL	PCA 计数器低字节	Е9Н									
CCAP0L	PCA 模块 0 低字节	EAH									0000,0000
CCAP1L	PCA 模块 1 低字节	ЕВН									0000,0000
CCAP2L	PCA 模块 2 低字节	ЕСН									0000,0000
CCAP3L	PCA 模块 3 低字节	EDH									0000,0000
PCA_PWM0	PCA0 的 PWM 模式寄存器	F2H	EBS0	[1:0]	XCCAP	OH[1:0]	XCCAP(DL[1:0]	EPC0H	EPC0L	0000,0000
PCA_PWM1	PCA1 的 PWM 模式寄存器	F3H	EBS1	EBS1[1:0] XCCAP1H[1:0] XCCAP1L[1:0] EPC1H EPC1L				EPC1L	0000,0000		
PCA_PWM2	PCA2 的 PWM 模式寄存器	F4H	EBS2	[1:0]	XCCAP2H[1:0]		XCCAP2L[1:0]		EPC2H	EPC2L	0000,0000
PCA_PWM3	PCA3 的 PWM 模式寄存器	F5H	EBS3[1:0] XCCAP3H[1:0] XCCAP3L[1:0] EPC3H EPC3L					0000,0000			
СН	PCA 计数器高字节	F9H									0000,0000

ССАР0Н	PCA 模块 0 高字节	FAH	0000,0000
ССАР1Н	PCA 模块 1 高字节	FBH	0000,0000
ССАР2Н	PCA 模块 2 高字节	FCH	0000,0000
ССАР3Н	PCA 模块 3 高字节	FDH	0000,0000

PCA 控制寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
CCON	D8H	CF	CR	-	-	CCF3	CCF2	CCF1	CCF0

CF: PCA 计数器溢出中断标志。当 PCA 的 16 位计数器计数发生溢出时,硬件自动将此位置 1,并向 CPU 提出中断请求。此标志位需要软件清零。

CR: PCA 计数器允许控制位。

0: 停止 PCA 计数

1: 启动 PCA 计数

CCFn (n=0,1,2,3): PCA 模块中断标志。当 PCA 模块发生匹配或者捕获时,硬件自动将此位置 1,并 向 CPU 提出中断请求。此标志位需要软件清零。

PCA 模式寄存器

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
CMOD	D9H	CIDL	-	-	-		CPS[2:0)]	ECF

CIDL: 空闲模式下是否停止 PCA 计数。

0: 空闲模式下 PCA 继续计数

1: 空闲模式下 PCA 停止计数

CPS[2:0]: PCA 计数脉冲源选择位

CPS[2:0]	PCA 的输入时钟源
000	系统时钟/12
001	系统时钟/2
010	定时器 0 的溢出脉冲
011	ECI 脚的外部输入时钟
100	系统时钟
101	系统时钟/4
110	系统时钟/6
111	系统时钟8

ECF: PCA 计数器溢出中断允许位。

0: 禁止 PCA 计数器溢出中断

1: 使能 PCA 计数器溢出中断

PCA 计数器寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
CL	Е9Н								
СН	F9H								

由 CL 和 CH 两个字节组合成一个 16 位计数器, CL 为低 8 位计数器, CH 为高 8 位计数器。每个 PCA 时钟 16 位计数器自动加 1。

STC8 系列技术手册 官方网站: www.STCMCU.com / www.GXWMCU.com 技术支持: 13922829991 研发顾问: 13922809991

PCA 模块模式控制寄存器

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
CCAPM0	DAH	-	ECOM0	CCAPP0	CCAPN0	MAT0	TOG0	PWM0	ECCF0
CCAPM1	DBH	-	ECOM1	CCAPP1	CCAPN1	MAT1	TOG1	PWM1	ECCF1
CCAPM2	DCH	-	ECOM2	CCAPP2	CCAPN2	MAT2	TOG2	PWM2	ECCF2
CCAPM3	DDH	-	ECOM3	CCAPP3	CCAPN3	MAT3	TOG3	PWM3	ECCF3

ECOMn: 允许 PCA 模块 n 的比较功能 CCAPPn: 允许 PCA 模块 n 进行上升沿捕获 CCAPNn: 允许 PCA 模块 n 进行下降沿捕获

MATn: 允许 PCA 模块 n 的匹配功能

TOGn: 允许 PCA 模块 n 的高速脉冲输出功能 PWMn: 允许 PCA 模块 n 的脉宽调制输出功能 ECCFn: 允许 PCA 模块 n 的匹配/捕获中断

PCA 模块模式捕获值/比较值寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0			
CCAP0L	EAH											
CCAP1L	EBH											
CCAP2L	ECH											
CCAP3L	EDH											
ССАР0Н	FAH											
CCAP1H	FBH											
CCAP2H	FCH											
ССАР3Н	FDH											

当 PCA 模块捕获功能使能时, CCAPnL 和 CCAPnH 用于保存发生捕获时的 PCA 的计数值(CL 和 CH); 当 PCA 模块比较功能使能时, PCA 控制器会将当前 CL 和 CH 中的计数值与保存在 CCAPnL 和 CCAPnH 中的值进行比较,并给出比较结果;当 PCA 模块匹配功能使能时, PCA 控制器会将当前 CL 和 CH 中的计数值与保存在 CCAPnL 和 CCAPnH 中的值进行比较,看是否匹配(相等),并给出匹配结果。

PCA 模块 PWM 模式控制寄存器

符号	地址	B7 B6		B5	B5 B4		B2	B1	В0
PCA_PWM0	F2H	EBS0[1:0]		XCCAP0	XCCAP	0L[1:0]	EPC0H	EPC0L	
PCA_PWM1	F3H	EBS1[1:0]		XCCAP1	XCCAP	1L[1:0]	EPC1H	EPC1L	
PCA_PWM2	F4H	EBS2[1:0]		XCCAP2	XCCAP2H[1:0]		XCCAP2L[1:0]		EPC2L
PCA_PWM3	F5H	EBS3[1:0]		XCCAP3	H[1:0]	XCCAP3L[1:0]		ЕРС3Н	EPC3L

EBSn[1:0]: PCA 模块 n 的 PWM 位数控制

EBSn[1:0]	PWM 位数	重载值	比较值
00	8位PWM	{EPCnH, CCAPnH[7:0]}	{EPCnL, CCAPnL[7:0]}
01	7位 PWM	{EPCnH, CCAPnH[6:0]}	{EPCnL, CCAPnL[6:0]}
10	6位PWM	{EPCnH, CCAPnH[5:0]}	{EPCnL, CCAPnL[5:0]}
11	10 位 PWM	{EPCnH, XCCAPnH[1:0], CCAPnH[7:0]}	{EPCnL, XCCAPnL[1:0], CCAPnL[7:0]}

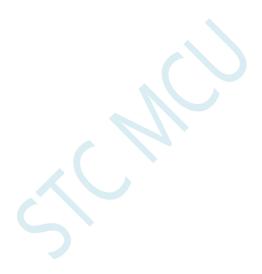
XCCAPnH[1:0]: 10 位 PWM 的第 9 位和第 10 位的重载值

XCCAPnL[1:0]: 10 位 PWM 的第 9 位和第 10 位的比较值

EPCnH: PWM 模式下, 重载值的最高位 (8 为 PWM 的第 9 位, 7 位 PWM 的第 8 位, 6 位 PWM 的第 7 位, 10 位 PWM 的第 11 位)

EPCnL: PWM 模式下, 比较值的最高位 (8 为 PWM 的第 9 位, 7 位 PWM 的第 8 位, 6 位 PWM 的第 7 位, 10 位 PWM 的第 11 位)

注意: 在更新 10 位 PWM 的重载值时,必须先写高两位 XCCAPnH[1:0],再写低 8 位 CCAPnH[7:0]。



15.2PCA工作模式

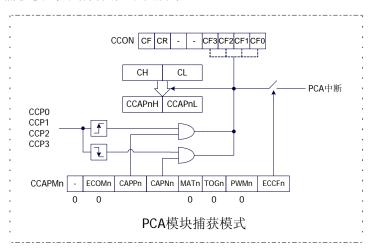
STC8 系列单片机共有 4 组 PCA 模块,每组模块都可独立设置工作模式。模式设置如下所示:

			CC	APMn				模块功能
-	ECOMn	CAPPn	CAPNn	MATn	TOGn	PWMn	ECCFn	医
-	0	0	0	0	0	0	0	无操作
-	1	0	0	0	0	1	0	6/7/8/10 位 PWM 模式,无中断
-	1	1	0	0	0	1	1	6/7/8/10 位 PWM 模式,产生上升沿中断
-	1	0	1	0	0	1	1	6/7/8/10 位 PWM 模式,产生下降沿中断
-	1	1	1	0	0	1	1	6/7/8/10 位 PWM 模式,产生边沿中断
-	0	1	0	0	0	0	X	16 位上升沿捕获
-	0	0	1	0	0	0	X	16 位下降沿捕获
-	0	1	1	0	0	0	X	16 位边沿捕获
-	1	0	0	1	0	0	X	16 位软件定时器
-	1	0	0	1	1	0	X	16 为高速脉冲输出

15.2.1 捕获模式

要使一个 PCA 模块工作在捕获模式,寄存器 CCAPMn 中的 CAPNn 和 CAPPn 至少有一位必须置 1 (也可两位都置 1)。PCA 模块工作于捕获模式时,对模块的外部 CCP0/CCP1/CCP2/CCP3 管脚的输入跳变进行采样。当采样到有效跳变时,PCA 控制器立即将 PCA 计数器 CH 和 CL 中的计数值装载到模块的捕获寄存器中 CCAPnL 和 CCAPnH,同时将 CCON 寄存器中相应的 CCFn 置 1。若 CCAPMn 中的 ECCFn 位被设置为 1,将产生中断。由于所有 PCA 模块的中断入口地址是共享的,所以在中断服务程序中需要判断是哪一个模块产生了中断,并注意中断标志位需要软件清零。

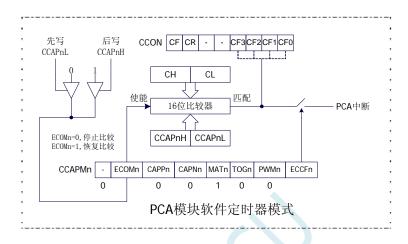
PCA 模块工作于捕获模式的结构图如下图所示:



15.2.2 软件定时器模式

通过置位 CCAPMn 寄存器的 ECOM 和 MAT 位,可使 PCA 模块用作软件定时器。PCA 计数器值 CL 和 CH 与模块捕获寄存器的值 CCAPnL 和 CCAPnH 相比较,当两者相等时,CCON 中的 CCFn 会被置 1,若 CCAPMn 中的 ECCFn 被设置为 1 时将产生中断。CCFn 标志位需要软件清零。

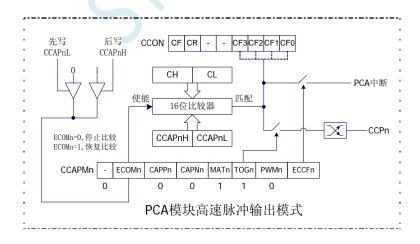
PCA 模块工作于软件定时器模式的结构图如下图所示:



15.2.3 高速脉冲输出模式

当 PCA 计数器的计数值与模块捕获寄存器的值相匹配时,PCA 模块的 CCPn 输出将发生翻转转。要激活高速脉冲输出模式,CCAPMn 寄存器的 TOGn、MATn 和 ECOMn 位必须都置 1。

PCA 模块工作于高速脉冲输出模式的结构图如下图所示:



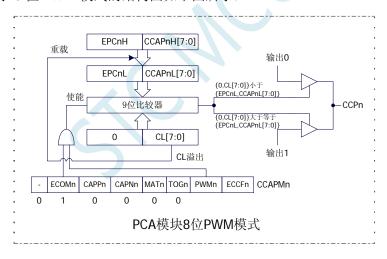
15.2.4 PWM脉宽调制模式

15.2.4.1 8 位PWM模式

脉宽调制是使用程序来控制波形的占空比、周期、相位波形的一种技术,在三相电机驱动、D/A 转换等场合有广泛的应用。STC8 系列单片机的 PCA 模块可以通过设定各自的 PCA_PWMn 寄存器使其工作于 8 位 PWM 或 7 位 PWM 或 6 位 PWM 或 10 位 PWM 模式。要使能 PCA 模块的 PWM 功能,模块寄存器 CCAPMn 的 PWMn 和 ECOMn 位必须置 1。

PCA_PWMn 寄存器中的 EBSn[1:0]设置为 00 时,PCA 模块 n 工作于 8 位 PWM 模式,此时将 {0,CL[7:0]}与捕获寄存器{EPCnL,CCAPnL[7:0]}进行比较。当 PCA 模块工作于 8 位 PWM 模式时,由于所有模块共用一个 PCA 计数器,所有它们的输出频率相同。各个模块的输出占空比使用寄存器 {EPCnL,CCAPnL[7:0]}进行设置。当{0,CL[7:0]}的值小于{EPCnL,CCAPnL[7:0]}时,输出为低电平;当 {0,CL[7:0]}的值等于或大于{EPCnL,CCAPnL[7:0]}时,输出为高电平。当 CL[7:0]的值由 FF 变为 00 溢出时,{EPCnH,CCAPnH[7:0]}的内容重新装载到{EPCnL,CCAPnL[7:0]}中。这样就可实现无干扰地更新 PWM。

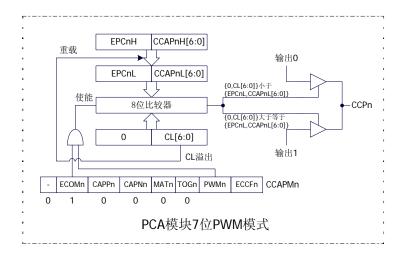
PCA 模块工作于 8 位 PWM 模式的结构图如下图所示:



15.2.4.2 7 位PWM模式

PCA_PWMn 寄存器中的 EBSn[1:0]设置为 01 时,PCA 模块 n 工作于 7 位 PWM 模式,此时将 {0,CL[6:0]}与捕获寄存器{EPCnL,CCAPnL[6:0]}进行比较。当 PCA 模块工作于 7 位 PWM 模式时,由于所有模块共用一个 PCA 计数器,所有它们的输出频率相同。各个模块的输出占空比使用寄存器 {EPCnL,CCAPnL[6:0]}进行设置。当{0,CL[6:0]}的值小于{EPCnL,CCAPnL[6:0]}时,输出为低电平;当 {0,CL[6:0]}的值等于或大于{EPCnL,CCAPnL[6:0]}时,输出为高电平。当 CL[6:0]的值由 7F 变为 00 溢出时,{EPCnH,CCAPnH[6:0]}的内容重新装载到{EPCnL,CCAPnL[6:0]}中。这样就可实现无干扰地更新 PWM。

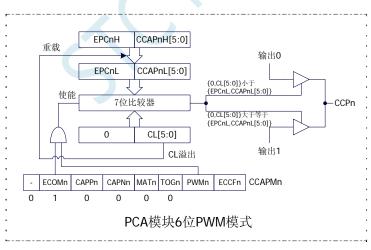
PCA 模块工作于 7 位 PWM 模式的结构图如下图所示:



15.2.4.3 6 位PWM模式

PCA_PWMn 寄存器中的 EBSn[1:0]设置为 10 时,PCA 模块 n 工作于 6 位 PWM 模式,此时将 $\{0,CL[5:0]\}$ 与捕获寄存器 $\{EPCnL,CCAPnL[5:0]\}$ 进行比较。当 PCA 模块工作于 6 位 PWM 模式时,由于所有模块共用一个 PCA 计数器,所有它们的输出频率相同。各个模块的输出占空比使用寄存器 $\{EPCnL,CCAPnL[5:0]\}$ 进行设置。当 $\{0,CL[5:0]\}$ 的值小于 $\{EPCnL,CCAPnL[5:0]\}$ 时,输出为低电平;当 $\{0,CL[5:0]\}$ 的值等于或大于 $\{EPCnL,CCAPnL[5:0]\}$ 时,输出为高电平。当 CL[5:0]的值由 3F 变为 00 溢出时, $\{EPCnH,CCAPnH[5:0]\}$ 的内容重新装载到 $\{EPCnL,CCAPnL[5:0]\}$ 中。这样就可实现无干扰地更新 PWM。

PCA 模块工作于 6 位 PWM 模式的结构图如下图所示:

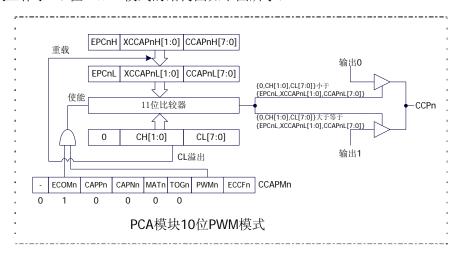


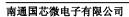
15.2.4.4 10 位PWM模式

PCA_PWMn 寄存器中的 EBSn[1:0]设置为 11 时, PCA 模块 n 工作于 10 位 PWM 模式,此时将 {CH[1:0],CL[7:0]}与捕获寄存器 {EPCnL,XCCAPnL[1:0],CCAPnL[7:0]}进行比较。当 PCA 模块工作于 10 位 PWM 模式时,由于所有模块共用一个 PCA 计数器,所有它们的输出频率相同。各个模块的输出占空比使用寄存器 {EPCnL,XCCAPnL[1:0],CCAPnL[7:0]}进行设置。当 {CH[1:0],CL[7:0]}的值小于 {EPCnL,XCCAPnL[1:0],CCAPnL[7:0]}时,输出为低电平;当 {CH[1:0],CL[7:0]}的值等于或大于 {EPCnL,XCCAPnL[1:0],CCAPnL[7:0]}时,输出为高电平。当{CH[1:0],CL[7:0]}的值由 3FF 变为 00 溢出

时,{EPCnH,XCCAPnH[1:0],CCAPnH[7:0]}的内容重新装载到{EPCnL,XCCAPnL[1:0],CCAPnL[7:0]}中。 这样就可实现无干扰地更新 PWM。

PCA 模块工作于 10 位 PWM 模式的结构图如下图所示:





16 增强型PWM

STC8 系列单片机集成了一组(各自独立 8 路)增强型的 PWM 波形发生器。PWM 波形发生器内部有一个 15 位的 PWM 计数器供 8 路 PWM 使用,用户可以设置每路 PWM 的初始电平。另外,PWM 波形发生器为每路 PWM 又设计了两个用于控制波形翻转的计数器 T1/T2,可以非常灵活的每路 PWM 的高低电平宽度,从而达到对 PWM 的占空比以及 PWM 的输出延迟进行控制的目的。由于 8 路 PWM 是各自独立的,且每路 PWM 的初始状态可以进行设定,所以用户可以将其中的任意两路配合起来使用,即可实现互补对称输出以及死区控制等特殊应用。

增强型的 PWM 波形发生器还设计了对外部异常事件(包括外部端口 P3.5 电平异常、比较器比较结果异常)进行监控的功能,可用于紧急关闭 PWM 输出。PWM 波形发生器还可与 ADC 相关联,设置 PWM 周期的任一时间点触发 ADC 转换事件。

16.1 PWM相关的寄存器

						700					
符号	描述	地址	位地址与符号								
10 9	抽处	жи	В7	В6	В5	B4	В3	B2	B1	В0	- 复位值
PWMCFG	增强型 PWM 配置寄存器	F1H	CBIF	ETADC	-	-	-	-	-	-	00xx,xxxx
PWMIF	增强型 PWM 中断标志寄存器	F6H	C7IF	C6IF	C5IF	C4IF	C3IF	C2IF	C1IF	C0IF	0000,0000
PWMFDCR	PWM 异常检测控制寄存器	F7H	INVCMP	INVIO	ENFD	FLTFLIO	EFDI	FDCMP	FDIO	FDIF	0000,0000
PWMCR	PWM 控制寄存器	FEH	ENPWM	ECBI	-	-	-	-	-	-	00xx,xxxx

符号	描述	地址				位地址与农	子号				- 复位值
19 5	抽处	ими.	В7	В6	B5	B4	В3	B2	B1	В0	及证值
PWMCH	PWM 计数器高字节	FFF0H	ı								x000,0000
PWMCL	PWM 计数器低字节	FFF1H									0000,0000
PWMCKS	PWM 时钟选择	FFF2H	-	-	-	SELT2		PWM	_PS[3:0]		xxx0,0000
TADCPH	触发 ADC 计数值高字节	FFF3H	-								x000,0000
TADCPL	触发 ADC 计数值低字节	FFF4H									0000,0000
PWM0T1H	PWM0T1 计数值高字节	FF00H	-								x000,0000
PWM0T1L	PWM0T1 计数值低节	FF01H									0000,0000
PWM0T2H	PWM0T2 数值高字节	FF02H	-								x000,0000
PWM0T2L	PWM0T2 数值低节	FF03H									0000,0000
PWM0CR	PWM0 控制寄存器	FF04H	ENC0O	C0INI	-	C0_5	S[1:0]	EC0I	EC0T2SI	EC0T1SI	00x0,0000
PWM0HLD	PWM0 电平保持控制寄存器	FF05H	-	-	-	-	-	-	НС0Н	HC0L	xxxx,xx00
PWM1T1H	PWM1T1 计数值高字节	FF10H	-								x000,0000
PWM1T1L	PWM1T1 计数值低节	FF11H									0000,0000
PWM1T2H	PWM1T2 数值高字节	FF12H	-								x000,0000
PWM1T2L	PWM1T2 数值低节	FF13H									0000,0000

STC8 系列技术手册 官方网站: www.STCMCU.com / www.GXWMCU.com 技术支持: 13922829991 研发顾问: 13922809991

PWM1CR	PWM1 控制寄存器	FF14H	ENC10	C1INI	_	C1	S[1:0]	EC1I	EC1T2SI	EC1T1SI	00x0,0000
PWM1HLD	PWM1 电平保持控制寄存器	FF15H	-	-	_	-	-	-	HC1H	HC1L	xxxx,xx00
PWM2T1H	PWM2T1 计数值高字节	FF20H	-				I	1	1.0111	IL	x000,0000
PWM2T1L	PWM2T1 计数值低节	FF21H									0000.0000
PWM2T2H	PWM2T2 数值高字节	FF22H									x000,0000
PWM2T2L	PWM2T2 数值低节	FF23H									0000,0000
PWM2CR	PWM2 控制寄存器	FF24H	ENC2O	C2INI	_	C2 :	S[1:0]	EC2I	EC2T2SI	EC2T1SI	00x0,0000
PWM2HLD	PWM2 电平保持控制寄存器	FF25H	-	-	_	-	_	-	НС2Н	HC2L	xxxx,xx00
PWM3T1H	PWM3T1 计数值高字节	FF30H	-						110211	HCZE	x000.0000
PWM3T1L	PWM3T1 计数值低节	FF31H									0000,0000
PWM3T2H	PWM3T2 数值高字节	FF32H									x000,0000
PWM3T2L	PWM3T2 数值低节	FF33H									0000,0000
PWM3CR	PWM3 控制寄存器	FF34H	ENC3O	C3INI	_	C3 :	S[1:0]	EC3I	EC3T2SI	EC3T1SI	00x0,0000
PWM3HLD	PWM3 电平保持控制寄存器	FF35H	-	-	_	-	_	-	НСЗН	HC3L	xxxx,xx00
PWM4T1H	PWM4T1 计数值高字节	FF40H	-				<u> </u>		110311	HEJE	x000,0000
PWM4T1L	PWM4T1 计数值低节	FF41H									0000,0000
PWM4T2H	PWM4T2 数值高字节	FF42H									x000,0000
PWM4T2L	PWM4T2 数值低节	FF43H									0000,0000
PWM4CR	PWM4 控制寄存器	FF44H	ENC4O	C4INI	-	C4	S[1:0]	EC4I	EC4T2SI	EC4T1SI	00x0,0000
PWM4HLD	PWM4 电平保持控制寄存器	FF45H	-	-	-	A -	_	_	НС4Н	HC4L	xxxx,xx00
PWM5T1H	PWM5T1 计数值高字节	FF50H	-				<u> </u>				x000,0000
PWM5T1L	PWM5T1 计数值低节	FF51H									0000,0000
PWM5T2H	PWM5T2 数值高字节	FF52H									x000,0000
PWM5T2L	PWM5T2 数值低节	FF53H									0000,0000
PWM5CR	PWM5 控制寄存器	FF54H	ENC5O	C5INI	-	C5_	S[1:0]	EC5I	EC5T2SI	EC5T1SI	00x0,0000
PWM5HLD	PWM5 电平保持控制寄存器	FF55H	-	-	-	-	-	-	НС5Н	HC5L	xxxx,xx00
PWM6T1H	PWM6T1 计数值高字节	FF60H	-								x000,0000
PWM6T1L	PWM6T1 计数值低节	FF61H									0000,0000
PWM6T2H	PWM6T2 数值高字节	FF62H	-								x000,0000
PWM6T2L	PWM6T2 数值低节	FF63H									0000,0000
PWM6CR	PWM6 控制寄存器	FF64H	ENC6O	C6INI	-	C6_	S[1:0]	EC6I	EC6T2SI	EC6T1SI	00x0,0000
PWM6HLD	PWM6 电平保持控制寄存器	FF65H	-	-	-	-	-	-	НС6Н	HC6L	xxxx,xx00
PWM7T1H	PWM7T1 计数值高字节	FF70H	-			<u>I</u>		ı			x000,0000
PWM7T1L	PWM7T1 计数值低节	FF71H									0000,0000
PWM7T2H	PWM7T2 数值高字节	FF72H	-								x000,0000
PWM7T2L	PWM7T2 数值低节	FF73H									0000,0000
PWM7CR	PWM7 控制寄存器	FF74H	ENC7O	C7INI	-	C7_	S[1:0]	EC7I	EC7T2SI	EC7T1SI	00x0,0000
	PWM7 电平保持控制寄存器	FF75H	_		_			_	НС7Н	HC7L	xxxx,xx00

PWM 配置寄存器

- · · · - : - Herm · 4	14 00								
符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
PWMCFG	F1H	CBIF	ETADC	-	-	-	-	-	-

CBIF: PWM 计数器归零中断标志位。

当 15 位的 PWM 计数器记满溢出归零时,硬件自动将此位置 1,并向 CPU 提出中断请求,此标志位需要软件清零。

ETADC: PWM 是否与 ADC 关联

- 0: PWM 与 ADC 不关联
- 1: PWM 与 ADC 相关联。允许在 PWM 周期中某个时间点触发 A/D 转换。使用 TADCPH 和 TADCPL 进行设置。

PWM 中断标志寄存器

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
PWMIF	F6H	C7IF	C6IF	C5IF	C4IF	C3IF	C2IF	C1IF	C0IF

CnIF: 第 n 通道 PWM 的中断标志位。

可设置在各路 PWM 的翻转点 1 和翻转点 2。当所设置的翻转点发生翻转事件时,硬件自动将此位置 1,并向 CPU 提出中断请求,此标志位需要软件清零。

PWM 异常检测控制寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
PWMFDCR	F7H	INVCMP	INVIO	ENFD	FLTFLIO	EFDI	FDCMP	FDIO	FDIF

INVCMP: 比较器器结果异常信号处理

- 0: 比较器器结果由低变高为异常信号
- 1: 比较器器结果由高变低为异常信号

INVIO:外部端口 P3.5 异常信号处理

- 0: 外部端口 P3.5 信号由低变高为异常信号
- 1: 外部端口 P3.5 信号由高变低为异常信号

ENFD: PWM 外部异常检测控制位

- 0: 关闭 PWM 外部异常检测功能
- 1: 使能 PWM 外部异常检测功能

FLTFLIO: 发生 PWM 外部异常时对 PWM 输出口控制位

- 0: 发生 WM 外部异常时, PWM 的输出口不作任何改变
- 1: 发生 WM 外部异常时, PWM 的输出口立即被设置为高阻输入模式。(注: 只有 ENCnO=1 所对 应的端口才会被强制悬空)

EFDI: PWM 异常检测中断使能位

- 0: 关闭 PWM 异常检测中断 (FDIF 依然会被硬件置位)
- 1: 使能 PWM 异常检测中断

FDCMP: 比较器输出异常检测使能位

- 0: 比较器与 PWM 无关
- 1: 设定 PWM 异常检测源为比较器输出(异常类型有 INVCMP 设定)

FDIO: P3.5 口电平异常检测使能位

- 0: P3.5 口电平与 PWM 无关
- 1: 设定 PWM 异常检测源为 P3.5 口(异常类型有 INVIO 设定)

FDIF: PWM 异常检测中断标志位

当发生 PWM 异常(比较器的输出由低变高或者 P2.4 的电平由低变高)时,硬件自动将此位置 1。 当 EFDI==1 时,程序会跳转到相应中断入口执行中断服务程序。需要软件清零。 STC8 系列技术手册 官方网站: www.STCMCU.com / www.GXWMCU.com 技术支持: 13922829991 研发顾问: 13922809991

PWM 控制寄存器

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
PWMCR	F7H	ENPWM	ECBI	-	1	-	-	-	-

ENPWM: 使能增强型 PWM 波形发生器

0: 关闭 PWM 波形发生器

1: 使能 PWM 波形发生器, PWM 计数器开始计数

关于 ENPWM 控制位的重要说明:

● NPWM 一旦被使能后,内部的 PWM 计数器会立即开始计数,并与 T1/T2 两个翻转点的值进 行比较。所以 ENPWM 必须在其他所有的 PWM 设置(包括 T1/T2 翻转点的设置、初始电平 的设置、PWM 异常检测的设置以及 PWM 中断设置)都完成后,最后才能使能 ENPWM 位。

● ENPWM 控制位既是整个 PWM 模块的的使能位,也是 PWM 计数器开始计数的控制位。在 PWM 计数器计数的过程中, ENPWM 控制位被关闭时, PWM 计数会立即停止,当再次使能 ENPWM 控制位时, PWM 的计数会从 0 开始重新计数,而不会记忆 PWM 停止计数前的计数值

ECBI: PWM 计数器归零中断使能位

0: 关闭 PWM 计数器归零中断(CBIF 依然会被硬件置位)

1: 使能 PWM 计数器归零中断

PWM 计数器寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
PWMCH	FFF0H	-							
PWMCL	FFF1H								

PWM 计数器位一个 15 位的寄存器,可设定 1~32767 之间的任意值作为 PWM 的周期。PWM 波形发生器内部的计数器从 0 开始计数,每个 PWM 时钟周期递增 1,当内部计数器的计数值达到[PWMCH, PWMCL]所设定的 PWM 周期时,PWM 波形发生器内部的计数器将会从 0 重新开始开始计数,硬件会自动将 PWM 归零中断中断标志位 CBIF 置 1,若 ECBI=1,程序将跳转到相应中断入口执行中断服务程序。

PWM 时钟选择寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
PWMCKS	FFF2H	-	-	-	SELT2		PW	M_PS[3:0]	

SELT2: PWM 时钟源选择

0: PWM 时钟源为系统时钟经分频器分频之后的时钟

1: PWM 时钟源为定时器 2 的溢出脉冲

PWM PS[3:0]: 系统时钟预分频参数

SELT2	PWM_PS[3:0]	PWM 输入时钟源频率
1	XXXX	定时器2的溢出脉冲
0	0000	SYSclk/1
0	0001	SYSclk/2
0	0010	SYSclk/3
•••	•••	•••
0	X	SYSclk/(x+1)
	•••	•••
0	1111	SYSclk/16

STC8 系列技术手册 官方网站: www.STCMCU.com / www.GXWMCU.com

技术支持: 13922829991

研发顾问: 13922809991

PWM 触发 ADC 计数器寄存器

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
TADCPH	FFF3H	-							
TADCPL	FFF4H								

在 ETADC=1 且 ADC_POWER=1 时,{TADCPH,TADCPL}组成一个 15 位的寄存器。在 PWM 的计数周期中,当 PWM 的内部计数值与{TADCPH,TADCPL}的值相等时,硬件自动触发 A/D 转换。

PWM 翻转点设置计数值寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
PWM0T1H	FF00H	-							
PWM0T1L	FF01H								
PWM0T2H	FF02H	-							
PWM0T2L	FF03H								
PWM1T1H	FF10H	-							
PWM1T1L	FF11H								
PWM1T2H	FF12H	-							
PWM1T2L	FF13H								
PWM2T1H	FF20H	-			•				
PWM2T1L	FF21H								
PWM2T2H	FF22H	-			•				
PWM2T2L	FF23H								
PWM3T1H	FF30H	-							
PWM3T1L	FF31H								
PWM3T2H	FF32H	-							
PWM3T2L	FF33H								
PWM4T1H	FF40H	-							
PWM4T1L	FF41H								
PWM4T2H	FF42H	-							
PWM4T2L	FF43H								
PWM5T1H	FF50H	-							
PWM5T1L	FF51H								
PWM5T2H	FF52H	-							
PWM5T2L	FF53H								
PWM6T1H	FF60H	-							
PWM6T1L	FF61H								
PWM6T2H	FF62H	-							
PWM6T2L	FF63H								
PWM7T1H	FF70H	-							
PWM7T1L	FF71H								
PWM7T2H	FF72H	-							
PWM7T2L	FF73H								

PWM 每个通道的{PWMnT1H, PWMnT1L}和{PWMnT2H, PWMnT2L}分别组合成两个 15 位的寄存器,用于控制各路 PWM 每个周期中输出 PWM 波形的两个翻转点。在 PWM 的计数周期中,当 PWM 的内部计数值与所设置的第 1 个翻转点的值{PWMnT1H, PWMnT1L}相等时,PWM 的输出波形会自动翻转为低电平;当 PWM 的内部计数值与所设置的第 2 个翻转点的值{PWMnT2H, PWMnT2L}相等时,PWM 的输出波形会自动翻转为高电平。

注意: 当{PWMnT1H, PWMnT1L}与{PWMnT2H, PWMnT2L}的值设置相等时,第2组翻转点的匹配将被忽略,即只会翻转为低电平。

PWM 通道控制寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
PWM0CR	FF04H	ENC0O	C0INI	-	C0_S[1:0]		EC0I	EC0T2SI	EC0T1SI
PWM1CR	FF14H	ENC10	C1INI	-	C1_S[1:0]		EC1I	EC1T2SI	EC1T1SI
PWM2CR	FF24H	ENC2O	C2INI	-	C2_S	[1:0]	EC2I	EC2T2SI	EC2T1SI
PWM3CR	FF34H	ENC3O	C3INI	-	C3_S	[1:0]	EC3I	EC3T2SI	EC3T1SI
PWM4CR	FF44H	ENC4O	C4INI	-	C4_S	[1:0]	EC4I	EC4T2SI	EC4T1SI
PWM5CR	FF54H	ENC5O	C5INI	-	C5_S	[1:0]	EC5I	EC5T2SI	EC5T1SI
PWM6CR	FF64H	ENC6O	C6INI	-	C6_S[1:0]		EC6I	EC6T2SI	EC6T1SI
PWM7CR	FF74H	ENC7O	C7INI	-	C7_S[1:0]		EC7I	EC7T2SI	EC7T1SI

ENCnO: PWM 输出使能位

0: 相应 PWM 通道的端口为 GPIO

1:相应 PWM 通道的端口为 PWM 输出口,受 PWM 波形发生器控制

CnINI: 设置 PWM 输出端口的初始电平

0: 第 n 通道的 PWM 初始电平为低电平

1: 第 n 通道的 PWM 初始电平为高电平

Cn S[1:0]: PWM 输出功能脚切换选择,请参考功能脚切换章节。

ECnI: 第 n 通道的 PWM 中断使能控制位

0: 关闭第 n 通道的 PWM 中断

1: 使能第 n 通道的 PWM 中断

ECnT2SI: 第 n 通道的 PWM 在第 2 个翻转点中断使能控制位

0: 关闭第 n 通道的 PWM 在第 2 个翻转点中断

1: 使能第 n 通道的 PWM 在第 2 个翻转点中断

ECnT1SI: 第 n 通道的 PWM 在第 1 个翻转点中断使能控制位

0: 关闭第 n 通道的 PWM 在第 1 个翻转点中断

1: 使能第 n 通道的 PWM 在第 1 个翻转点中断

PWM 通道电平保持控制寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
PWM0HLD	FF05H	-	1	1	1	ı	ı	НС0Н	HC0L
PWM1HLD	FF15H	-	1	1	1	ı	ı	НС1Н	HC1L
PWM2HLD	FF25H	-	1	1	1	ı	ı	НС2Н	HC2L
PWM3HLD	FF35H	-	1	1	1	ı	ı	НС3Н	HC3L
PWM4HLD	FF45H	-	-	-	-	-	-	НС4Н	HC4L
PWM5HLD	FF55H	-	-	-	-	-	-	НС5Н	HC5L

STC8 系列技术手册 官方网站: www.STCMCU.com / www.GXWMCU.com 技术支持: 13922829991 研发顾问: 13922809991

PWM6HLD	FF65H	-	-	-	-	-	-	НС6Н	HC6L
PWM7HLD	FF75H	-	-	-	-	-	-	НС7Н	HC7L

HCnH: 第 n 通道 PWM 强制输出高电平控制位

0: 第 n 通道 PWM 正常输出

1: 第 n 通道 PWM 强制输出高电平

HCnL: 第 n 通道 PWM 强制输出低电平控制位

0: 第 n 通道 PWM 正常输出

1: 第 n 通道 PWM 强制输出低电平



17 I²C总线

STC8 系列的单片机内部集成了一个 I^2C 串行总线控制器。 I^2C 是一种高速同步通讯总线,通讯使用 SCL(时钟线)和 SDA(数据线)两线进行同步通讯。对于 SCL 和 SDA 的端口分配,STC8 系列的单片机提供了切换模式,可将 SCL 和 SDA 切换到不同的 I/O 口上,以方便用户将一组 I^2C 总线当作多组进行分时复用。

与标准 I²C 协议相比较,忽略了如下两种机制:

- 发送起始信号(START)后不进行仲裁
- 时钟信号(SCL)停留在低电平时不进行超时检测

STC8 系列的 I^2 C 总线提供了两种操作模式: 主机模式(SCL 为输出口,发送同步时钟信号)和从机模式(SCL 为输入口,接收同步时钟信号)

17.11²C相关的寄存器

符号	描述	地址			,	位地址与符	号				复位值	
19 5	抽处	NRAIT.	В7	В6	В5	B4	В3	B2	B1	В0	久正臣	
I2CCFG	I ² C 配置寄存器	FE80H	ENI2C	MSSL			MSSPEEI	D[6:1]			0000,0000	
I2CMSCR	I ² C 主机控制寄存器	FE81H	EMSI	-	1	-	-	- MSCMD[2:0]		2:0]	0xxx,x000	
I2CMSST	I ² C 主机状态寄存器	FE82H	MSBUSY	MSIF	ı	-	-	-	MSACKI	MSACKO	00xx,xx00	
I2CSLCR	I ² C 从机控制寄存器	FE83H	1	ESTAI	ERXI	ETXI	ESTOI	-	1	SLRST	x000,0xx0	
I2CSLST	I ² C 从机状态寄存器	FE84H	SLBUSY	STAIF	RXIF	TXIF	STOIF	TXING	SLACKI	SLACKO	0000,0000	
I2CSLADR	I ² C 从机地址寄存器	FE85H			SLAI	OR[6:0]				MA	0000,0000	
I2CTXD	I ² C 数据发送寄存器	FE86H									0000,0000	
I2CRXD	I ² C 数据接收寄存器	FE87H	н						0000,0000			

17.2I²C主机模式

I²C 配置寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
I2CCFG	FE80H	ENI2C	MSSL			MSSPEE	D[6:1]		

ENI2C: I²C 功能使能控制位

0: 禁止 I²C 功能

1: 允许 I²C 功能

MSSL: I2C 工作模式选择位

0: 从机模式1: 主机模式

MSSPEED[6:1]: I²C 总线速度(等待时钟数)控制

MSSPEED[6:1]	对应的时钟数
0	1
1	3
2	5
•••	•••
X	2x+1
•••	•••
62	125
63	127

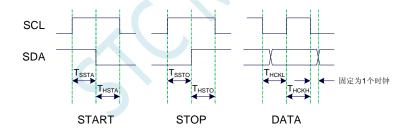
只有当 I^2C 模块工作在主机模式时,MSSPEED 参数设置的等待参数才有效。此等待参数主要用于主机模式的以下几个信号:

T_{SSTA}: 起始信号的建立时间(Setup Time of START) T_{HSTA}: 起始信号的保持时间(Hold Time of START) T_{SSTO}: 停止信号的建立时间(Setup Time of STOP) T_{HSTO}: 停止信号的保持时间(Hold Time of STOP)

T_{HCKL}: 时钟信号的低电平保持时间(Hold Time of SCL Low)

注意:

- 由于需要配合时钟同步机制,对于时钟信号的高电平保持时间(T_{HCKH})至少为时钟信号的低电平保持时间(T_{HCKL})的 1 倍长,而 T_{HCKH} 确切的长度取决于 SCL 端口的上拉速度。
- SDA 在 SCL 下降沿后的数据保持时间固定为 1 个时钟



I2C 主机控制寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
I2CMSCR	FE81H	EMSI	-	-	-	-		MSCMD[2:0]	

EMSI: 主机模式中断使能控制位

0: 关闭主机模式的中断

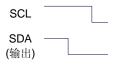
1: 允许主机模式的中断

MSCMD[2:0]: 主机命令

000: 待机, 无动作。

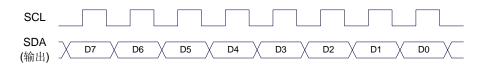
001: 起始命令。

发送 START 信号。如果当前 I^2 C 控制器处于空闲状态,即 MSBUSY(I2CMSST.7)为 0 时,写此命令会使控制器进入忙状态,硬件自动将 MSBUSY 状态位置 1,并开始发送 START 信号,**若当前 I^2C 控制器处于忙状态,写此命令无效**。发送 START 信号的波形如下图所示:



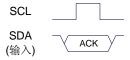
010: 发送数据命令。

写此命令后, I²C 总线控制器会在 SCL 管脚上产生 8 个时钟, 并将 I2CTXD 寄存器里面数据 按位送到 SDA 管脚上(先发送高位数据)。发送数据的波形如下图所示:



011:接收 ACK 命令。

写此命令后, I^2C 总线控制器会在 SCL 管脚上产生 1 个时钟,并将从 SDA 端口上读取的数据保存到 MSACKI(I2CMSST.1)。接收 ACK 的波形如下图所示:



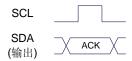
100:接收数据命令。

写此命令后, I^2C 总线控制器会在 SCL 管脚上产生 8 个时钟,并将从 SDA 端口上读取的数据依次左移到 I2CRXD 寄存器(先接收高位数据)。接收数据的波形如下图所示:



101: 发送 ACK 命令。

写此命令后, I^2 C 总线控制器会在 SCL 管脚上产生 1 个时钟,并将 MSACKO(I2CMSST.0)中的数据发送到 SDA 端口。发送 ACK 的波形如下图所示:



110: 停止命令。

发送 STOP 信号。写此命令后, I^2 C 总线控制器开始发送 STOP 信号。信号发送完成后,硬件自动将 MSBUSY 状态位清零。STOP 信号的波形如下图所示:



111: 保留。

I2C 主机状态寄存器

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
----	----	----	----	----	----	----	----	----	----

STC8 系列技术手册 官方网站: www.STCMCU.com / www.GXWMCU.com 技术支持: 13922829991 研发顾问: 1392280999

I2CMSST	FE82H	MSBUSY	MSIF	-	-	-	-	MSACKI	MSACKO
---------	-------	--------	------	---	---	---	---	--------	--------

MSBUSY: 主机模式时 I²C 控制器状态位(只读位)

0: 控制器处于空闲状态

1: 控制器处于忙碌状态

当 I²C 控制器处于主机模式时,在空闲状态下,发送完成 START 信号后,控制器便进入到忙碌状态,忙碌状态会一直维持到成功发送完成 STOP 信号,之后状态会再次恢复到空闲状态。

MSIF: 主机模式的中断请求位(中断标志位)。处于主机模式的 I^2C 控制器产生中断信号后,硬件自动将此位 1,向 CPU 发请求中断,响应中断后 MSIF 位必须用软件清零。

MSACKI: 主机模式时,发送"011"命令到I2CMSCR的 MSCMD 位后所接收到的 ACK 数据。

MSACKO: 主机模式时,准备将要发送出去的 ACK 信号。当发送"101"命令到 I2CMSCR 的 MSCMD 位后,控制器会自动读取此位的数据当作 ACK 发送到 SDA。

17.3I²C从机模式

I2C 从机控制寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
I2CSLCR	FE83H	-	ESTAI	ERXI	ETXI	ESTOI	-	-	SLRST

ESTAI: 从机模式时接收到 START 信号中断允许位

0: 禁止从机模式时接收到 START 信号时发生中断

1: 使能从机模式时接收到 START 信号时发生中断

ERXI: 从机模式时接收到 1 字节数据后中断允许位

0: 禁止从机模式时接收到数据后发生中断

1: 使能从机模式时接收到1字节数据后发生中断

ERXI: 从机模式时发送完成1字节数据后中断允许位

0: 禁止从机模式时发送完成数据后发生中断

1: 使能从机模式时发送完成1字节数据后发生中断

ESTOI: 从机模式时接收到 STOP 信号中断允许位

0: 禁止从机模式时接收到 STOP 信号时发生中断

1: 使能从机模式时接收到 STOP 信号时发生中断

SLRST: 复位从机模式

I2C 从机状态寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
I2CSLST	FE84H	SLBUSY	STAIF	RXIF	TXIF	STOIF	TXING	SLACKI	SLACKO

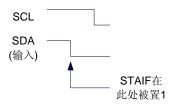
SLBUSY: 从机模式时 I²C 控制器状态位(只读位)

0: 控制器处于空闲状态

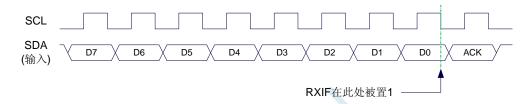
1: 控制器处于忙碌状态

当 I²C 控制器处于从机模式时,在空闲状态下,接收到主机发送 START 信号后,控制器会继续检测之后的设备地址数据,若设备地址与当前 I2CSLADR 寄存器中所设置的从机地址像匹配时,控制器便进入到忙碌状态,忙碌状态会一直维持到成功接收到主机发送 STOP 信号,之后状态会再次恢复到空闲状态。

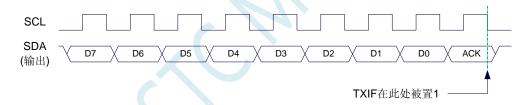
STAIF: 从机模式时接收到 START 信号后的中断请求位。从机模式的 I²C 控制器接收到 START 信号后,硬件会自动将此位置 1,并向 CPU 发请求中断,响应中断后 STAIF 位必须用软件清零。STAIF 被置 1 的时间点如下图所示:



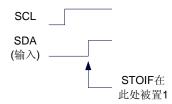
RXIF: 从机模式时接收到 1 字节的数据后的中断请求位。从机模式的 I²C 控制器接收到 1 字节的数据 后,在第 8 个时钟的下降沿时硬件会自动将此位置 1,并向 CPU 发请求中断,响应中断后 RXIF 位必须用软件清零。RXIF 被置 1 的时间点如下图所示:



TXIF: 从机模式时发送完成 1 字节的数据后的中断请求位。从机模式的 I²C 控制器发送完成 1 字节的数据并成功接收到 1 位 ACK 信号后,在第 9 个时钟的下降沿时硬件会自动将此位置 1,并向 CPU 发请求中断,响应中断后 TXIF 位必须用软件清零。TXIF 被置 1 的时间点如下图所示:

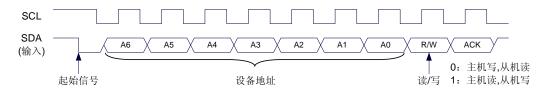


STOIF: 从机模式时接收到 STOP 信号后的中断请求位。从机模式的 I²C 控制器接收到 STOP 信号后,硬件会自动将此位置 1,并向 CPU 发请求中断,响应中断后 STOIF 位必须用软件清零。STOIF 被置 1 的时间点如下图所示:



SLRW: 从机模式时 I²C 控制器在匹配设备地址后将要进行的操作

- 0: 从机处于读状态(主机处于写状态)
- 1: 从机处于写状态(主机处于读状态)



STC8 系列技术手册 官方网站: www.STCMCU.com / www.GXWMCU.com 技术支持: 13922829991 研发顾问: 13922809999

SLACKI: 从机模式时,接收到的 ACK 数据。

SLACKO: 从机模式时,准备将要发送出去的 ACK 信号。

I2C 从机地址寄存器

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
I2CSLADR	FE85H			SLADR	[6:0]				MA

SLADR[6:0]: 从机设备地址

当 I²C 控制器处于从机模式时,控制器在接收到 START 信号后,会继续检测接下来主机发送出的设备地址数据以及读/写信号。当主机发送出的设备地址与 SLADR[6:0]中所设置的从机设备地址相匹配时,控制器才会向 CPU 发出中断求,请求 CPU 处理 I²C 事件,否则若设备地址不匹配,I²C 控制器继续继续监控,等待下一个起始信号,对下一个设备地址继续匹配。

MA: 从机设备地址匹配控制

- 0: 设备地址必须与 SLADR[6:0]继续匹配
- 1: 忽略 SLADR 中的设置, 匹配所有的设备地址

I2C 数据寄存器

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
I2CTXD	FE86H								
I2CRXD	FE87H								

I2CTXD 是 I^2C 发送数据寄存器,存放将要发送的 I^2C 数据 I2CRXD 是 I^2C 接收数据寄存器,存放接收完成的 I^2C 数据

17.41²C使用注意事项

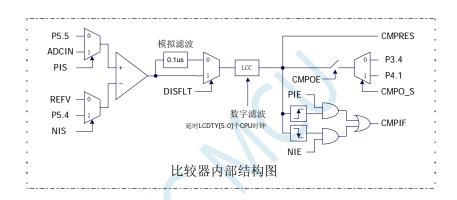
当 I²C 模块工作在主机模式时,注意一个起始信号必须对应一个停止信号,即发送完成一个起始信号后,在没有发送停止信号前,不能再重复发送起始信号。

18 比较器

STC8 系列单片机内部集成了一个比较器。比较器的正极可以是 P5.5 端口或者 ADC 的模拟输入通道,而负极可以 P5.4 端口或者是内部 BandGap 经过 OP 后的 REFV 电压。

比较器内部有可程序控制的两级滤波:模拟滤波和数字滤波。模拟滤波可以过滤掉比较输入信号中的毛刺信号,数字滤波可以等待输入信号更加稳定后再进行比较。比较结果可直接通过读取内部寄存器位获得,也可将比较器结果正向或反向输出到外部端口。将比较结果输出到外部端口可用作外部事件的触发信号和反馈信号,可扩大比较的应用范围。

18.1 比较器内部结构图



18.2比较器相关的寄存器

符号	描述	地址	位地址与符号								复位值
17) 7	抽 坯		В7	В6	В5	B4	В3	B2	B1	В0	及征阻
CMPCR1	比较器控制寄存器 1	Е6Н	CMPEN	CMPIF	PIE	NIE	PIS	NIS	СМРОЕ	CMPRES	0000,0000
CMPCR2	比较器控制寄存器 2	Е7Н	INVCMPO	DISFLT	LCDTY[5:0]					0000,0000	

比较器控制寄存器 1

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
CMPCR1	Е6Н	CMPEN	CMPIF	PIE	NIE	PIS	NIS	CMPOE	CMPRES

CMPEN: 比较器模块使能位

0: 关闭比较功能

1: 使能比较功能

CMPIF: 比较器中断标志位。当 PIE 或 NIE 被使能后,若产生相应的中断信号,硬件自动将 CMPIF 置

1, 并向 CPU 提出中断请求。此标志位必须用户软件清零。

PIE: 比较器上升沿中断使能位。

0: 禁止比较器上升沿中断。

1: 使能比较器上升沿中断。使能比较器的比较结果由0变成1时产生中断请求。

NIE: 比较器下降沿中断使能位。

- 0: 禁止比较器下降沿中断。
- 1: 使能比较器下降沿中断。使能比较器的比较结果由1变成0时产生中断请求。

PIS: 比较器的正极选择位

- 0: 选择外部端口 P5.5 为比较器正极输入源。
- 1: 通过 ADC CONTR 中的 ADC CHS 位选择 ADC 的模拟输入端作为比较器正极输入源。

NIS: 比较器的负极选择位

- 0: 选择内部 BandGap 经过 OP 后的电压 REFV 作为比较器负极输入源。
- 1: 选择外部端口 P5.4 为比较器负极输入源。

CMPOE: 比较器结果输出控制位

- 0: 禁止比较器结果输出
- 1: 使能比较器结果输出。比较器结果输出到 P3.4 或者 P4.1 (由 P_SW2 中的 CMPO_S 进行设定) CMPRES: 比较器的比较结果。此位为只读。
 - 0: 表示 CMP+的电平低于 CMP-的电平
 - 1:表示 CMP+的电平高于 CMP-的电平

CMPRES 是经过数字滤波后的输出信号,而不是比较器的直接输出结果。

比较器控制寄存器 2

符号	地址	В7	В6	B5	B4	В3	B2	B1	В0
CMPCR2	Е7Н	INVCMPO	DISFLT			LCDT	Y[5:0]		

INVCMPO: 比较器结果输出控制

- 0: 比较器结果正向输出。若 CMPRES 为 0,则 P3.4/P4.1 输出低电平,反之输出高电平。
- 1: 比较器结果反向输出。若 CMPRES 为 0,则 P3.4/P4.1 输出高电平,反之输出低电平。

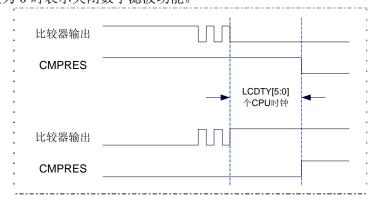
DISFLT: 模拟滤波功能控制

- 0: 使能 0.1us 模拟滤波功能
- 1: 关闭 0.1us 模拟滤波功能,可略微提高比较器的比较速度。

LCDTY[5:0]: 数字滤波功能控制

数字滤波功能即为数字信号去抖动功能。当比较结果发生上升沿或者下降沿变化时,比较器侦测变化后的信号必须维持 LCDTY 所设置的 CPU 时钟数不发生变化,才认为数据变化是有效的;否则将视同信号无变化。

若 LCDTY 设置为 0 时表示关闭数字滤波功能。



19 同步串行外设接口SPI

STC8 系列单片机内部集成了一种高速串行通信接口——SPI 接口。SPI 是一种全双工的高速同步通信总线。STC8 系列集成的 SPI 接口提供了两种操作模式: 主模式和从模式。

19.1 SPI相关的寄存器

佐 县	符号描述			位地址与符号									
10.2	抽处	地址	В7	В6	В5	B4	В3	B2	B1	В0	复位值		
SPSTAT	SPI 状态寄存器	CDH	SPIF	WCOL	-	-	-	-	-	-	00xx,xxxx		
SPCTL	SPI 控制寄存器	СЕН	SSIG	SPEN	DORD	MSTR	CPOL	СРНА	SPR	[1:0]	0000,0100		
SPDAT	SPI 数据寄存器	CFH									0000,0000		

SPI 状态寄存器

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
SPSTAT	CDH	SPIF	WCOL	-	-	-	-	-	-

SPIF: SPI 中断标志位。

当发送/接收完成 1 字节的数据后,硬件自动将此位置 1,并向 CPU 提出中断请求。当 SSIG 位被设置为 0 时,由于 SS 管脚电平的变化而使得设备的主/从模式发生改变时,此标志位也会被硬件自动置 1,以标志设备模式发生变化。

注意: 此标志位必须用户通过软件方式向此位写1进行清零。

WCOL: SPI 写冲突标志位。

当 SPI 在进行数据传输的过程中写 SPDAT 寄存器时,硬件将此位置 1。

注意: 此标志位必须用户通过软件方式向此位写1进行清零。

SPI 控制寄存器

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
SPCTL	CEH	SSIG	SPEN	DORD	MSTR	CPOL	СРНА	SPR	[1:0]

SSIG: SS 引脚功能控制位

0: SS 引脚确定器件是主机还是从机

1: 忽略 SS 引脚功能, 使用 MSTR 确定器件是主机还是从机

SPEN: SPI 使能控制位

0: 关闭 SPI 功能

1: 使能 SPI 功能

DORD: SPI 数据位发送/接收的顺序

0: 先发送/接收数据的高位(MSB)

1: 先发送/接收数据的低位(LSB)

MSTR: 器件主/从模式选择位

设置主机模式:

若 SSIG=0,则 SS 管脚必须为高电平且设置 MSTR 为 1

STC8 系列技术手册 官方网站:

若 SSIG=1,则只需要设置 MSTR 为 1 (忽略 SS 管脚的电平)

设置从机模式: 若 SSIG=0,则 SS 管脚必须为低电平(与 MSTR 位无关)

若 SSIG=1,则只需要设置 MSTR 为 0 (忽略 SS 管脚的电平)

CPOL: SPI 时钟极性控制

0: SCLK 空闲时为低电平, SCLK 的前时钟沿为上升沿, 后时钟沿为下降沿

1: SCLK 空闲时为高电平, SCLK 的前时钟沿为下降沿,后时钟沿为上升沿

CPHA: SPI 时钟相位控制

- 0:数据 SS 管脚为低电平驱动第一位数据并在 SCLK 的后时钟沿改变数据,前时钟沿采样数据(必 须 SSIG=0)
- 1: 数据在 SCLK 的前时钟沿驱动,后时钟沿采样

SPR[1:0]: SPI 时钟频率选择

SPR[1:0]	SCLK 频率
00	SYSclk/4
01	SYSclk/8
10	SYSclk/16
11	SYSclk/32

SPI 数据寄存器

符号	地址	В7	В6	В5	B4	В3	B2	B1	В0
SPDAT	CFH								

SPI 发送/接收数据缓冲器。

19.2SPI通信方式

SPI 的通信方式通常有 3 种:单主单从(一个主机设备连接一个从机设备)、互为主从(两个设备连接,设备和互为主机和从机)、单主多从(一个主机设备连接多个从机设备)

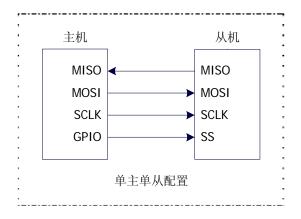
19.2.1 单主单从

两个设备相连,其中一个设备固定作为主机,另外一个固定作为从机。

主机设置: SSIG 设置为 1, MSTR 设置为 1, 固定为主机模式。主机可以使用任意端口连接从机的 SS 管脚, 拉低从机的 SS 脚即可使能从机

从机设置: SSIG 设置为 0, SS 管脚作为从机的片选信号。

单主单从连接配置图如下所示:

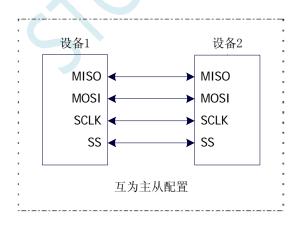


19.2.2 互为主从

两个设备相连, 主机和从机不固定。

- 设置方法 1: 两个设备初始化时都设置为 SSIG 设置为 0, MSTR 设置为 1, 且将 SS 脚设置为双向口模式输出高电平。此时两个设备都是不忽略 SS 的主机模式。当其中一个设备需要启动传输时,可将自己的 SS 脚设置为输出模式并输出低电平,拉低对方的 SS 脚,这样另一个设备就被强行设置为从机模式了。
- 设置方法 2: 两个设备初始化时都将自己设置成忽略 SS 的从机模式,即将 SSIG 设置为 1,MSTR 设置为 0。当其中一个设备需要启动传输时,先检测 SS 管脚的电平,如果时候高电平,就将自己设置成忽略 SS 的主模式,即可进行数据传输了。

互为主从连接配置图如下所示:



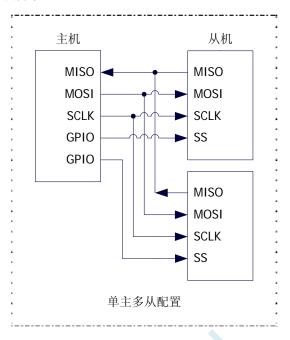
19.2.3 单主多从

多个设备相连,其中一个设备固定作为主机,其他设备固定作为从机。

主机设置: SSIG 设置为 1, MSTR 设置为 1, 固定为主机模式。主机可以使用任意端口分别连接各个从机的 SS 管脚, 拉低其中一个从机的 SS 脚即可使能相应的从机设备

从机设置: SSIG 设置为 0, SS 管脚作为从机的片选信号。

单主多从连接配置图如下所示:



19.3配置SPI

	控制位			通	言端口		说明
SPEN	SSIG	MSTR	SS	MISO	MOSI	SCLK	<i>近-</i> 为
0	X	X	X	输入	输入	输入	关闭 SPI 功能, SS/MOSI/MISO/SCLK 均为普通 IO
1	0	0	0	输出	输入	输入	从机模式 ,且被选中
1	0	0	1	高阻	输入	输入	从机模式 ,但未被选中
							从机模式,不忽略 SS 且 MSTR 为 1 的主机模式,
1	0	1→0	0	输出	输入	输入	当 SS 管脚被拉低时,MSTR 将被硬件自动清零,
							工作模式将被被动设置为从机模式
1	0	1	1	输入	高阻	高阻	主机模式 ,空闲状态
1	0	1	1	刊ノく	输出	输出	主机模式 ,激活状态
1	1	0	X	输出	输入	输入	从机模式
1	1	1	X	输入	输出	输出	主机模式

从机模式的注意事项:

当 CPHA=0 时,SSIG 必须为 0(即不能忽略 SS 脚)。在每次串行字节开始还发送前 SS 脚必须拉低,并且在串行字节发送完后须重新设置为高电平。SS 管脚为低电平时不能对 SPDAT 寄存器执行写操作,否则将导致一个写冲突错误。CPHA=0 且 SSIG=1 时的操作未定义。

当 CPHA=1 时,SSIG 可以置 1 (即可以忽略脚)。如果 SSIG=0,SS 脚可在连续传输之间保持低有效 (即一直固定为低电平)。这种方式适用于固定单主单从的系统。

主机模式的注意事项:

在 SPI 中,传输总是由主机启动的。如果 SPI 使能(SPEN=1)并选择作为主机时,主机对 SPI 数据寄存器 SPDAT 的写操作将启动 SPI 时钟发生器和数据的传输。在数据写入 SPDAT 之后的半个到一个 SPI 位时间后,数据将出现在 MOSI 脚。写入主机 SPDAT 寄存器的数据从 MOSI 脚移出发送到从机的 MOSI 脚。同时从机 SPDAT 寄存器的数据从 MISO 脚移出发送到主机的 MISO 脚。

传输完一个字节后,SPI 时钟发生器停止,传输完成标志(SPIF)置位,如果 SPI 中断使能则会产生一个 SPI 中断。主机和从机 CPU 的两个移位寄存器可以看作是一个 16 位循环移位寄存器。当数据从主机移位传送到从机的同时,数据也以相反的方向移入。这意味着在一个移位周期中,主机和从机的数据相互交换。

通过 SS 改变模式

如果 SPEN=1, SSIG=0 且 MSTR=1, SPI 使能为主机模式,并将 SS 脚可配置为输入模式化或准双向口模式。这种情况下,另外一个主机可将该脚驱动为低电平,从而将该器件选择为 SPI 从机并向其发送数据。为了避免争夺总线,SPI 系统将该从机的 MSTR 清零, MOSI 和 SCLK 强制变为输入模式,而 MISO 则变为输出模式,同时 SPSTAT 的 SPIF 标志位置 1。

用户软件必须一直对 MSTR 位进行检测,如果该位被一个从机选择动作而被动清零,而用户想继续将 SPI 作为主机,则必须重新设置 MSTR 位,否则将一直处于从机模式。

写冲突

SPI 在发送时为单缓冲,在接收时为双缓冲。这样在前一次发送尚未完成之前,不能将新的数据写入移位寄存器。当发送过程中对数据寄存器 SPDAT 进行写操作时,WCOL 位将被置 1 以指示发生数据写冲突错误。在这种情况下,当前发送的数据继续发送,而新写入的数据将丢失。

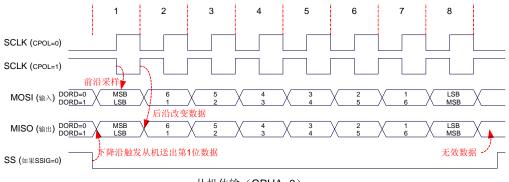
当对主机或从机进行写冲突检测时,主机发生写冲突的情况是很罕见的,因为主机拥有数据传输的完全控制权。但从机有可能发生写冲突,因为当主机启动传输时,从机无法进行控制。

接收数据时,接收到的数据传送到一个并行读数据缓冲区,这样将释放移位寄存器以进行下一个数据的接收。但必须在下个字符完全移入之前从数据寄存器中读出接收到的数据,否则,前一个接收数据将丢失。

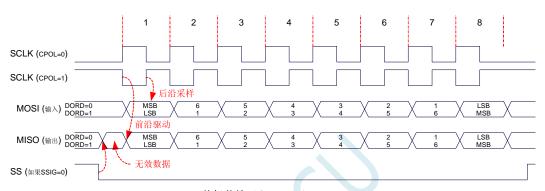
WCOL 可通过软件向其写入"1"清零。

19.4数据模式

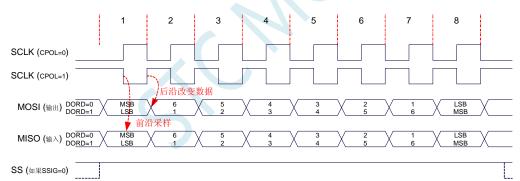
SPI 的时钟相位控制位 CPHA 可以让用户设定数据采样和改变时的时钟沿。时钟极性位 CPOL 可以让用户设定时钟极性。下面图例显示了不同时钟相位、极性设置下 SPI 通讯时序。



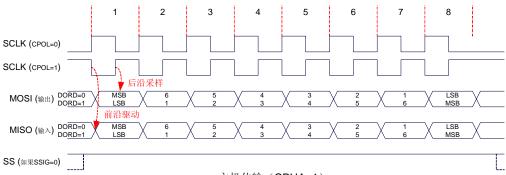
从机传输(CPHA=0)



从机传输(CPHA=1)



主机传输(CPHA=0)



主机传输(CPHA=1)

附录A 电气特性

绝对最大额定值

参数	最小值	最大值	单位
存储温度	-55	+125	${\mathbb C}$
工作温度	-40	+85	${\mathbb C}$
工作电压	2.0	5.5	V
VDD 对地电压	-0.3	+5.5	V
IO 口对地电压	-0.3	VDD+0.3	V

直流特性(VSS=0V, VDD=5.0V, 测试温度=25℃)

标号	参数		范围	Ð		测试环境
孙与	少 数	最小值	典型值	最大值	单位	侧风外境
I_{PD}	掉电模式电流	-	<0.1	-	uA	5.0V
I_{IDL}	空闲模式电流	-	3.0	-	mA	5.0V
I_{CC}	普通工作模式电流	-	4	20	mA	5.0V
$V_{\rm IL1}$	输入低电平	-	1	0.8	V	5.0V
$V_{\mathrm{IH}1}$	输入高电平(普通 I/O)	2.0	-	-	V	5.0V
$V_{\rm IH2}$	输入高电平(复位脚)	2.2	7	ı	V	5.0V
I_{OL1}	输出低电平的灌电流	-	20	ı	mA	5.0V,端口电压 0.45V
I_{OH1}	输出高电平电流(双向模式)	200	270	-	uA	5.0V
I_{OH2}	输出高电平电流 (推挽模式)	-	20	-	mA	5.0V,端口电压 2.4V
$I_{\rm IL}$	逻辑 0 输入电流	-	-	50	uA	5.0V,端口电压 0V
I_{TL}	逻辑1到0的转移电流	100	270	600	uA	5.0V,端口电压 2.0V

附录B更新记录

2016/5/6

- 1. 选型价格表中增加 I²C 选项
- 2. 修正概述中关于串口 4 的端口切换的描述错误

2016/4/27

3. 修改指令表中部分错误的指令执行时间

2016/4/22

- 4. 修改 STC8A8K64S4 系列的 LQFP64S 的封装图和管脚排列
- 5. 修改 STC8F8K64S4 系列的 LQFP64S 的封装图和管脚排列

2016/4/15

- 1. 修改 STC8A8K64S4 系列的 LQFP44、LQFP48 的封装图和管脚排列
- 2. 修改 STC8F8K64S4 系列的 LQFP44、LQFP48 的封装图和管脚排列
- 3. 修改 STC8F2K64S4 系列的 LQFP44 的封装图和管脚排列