**Вывод коэффициента усиления по напряжению каскада с общим истоком на нулевой частоте входного сигнала с помощью ВАХ**

Во многих книгах приводится вывод к-та усиления с помощью эквивалентных схем, а в данном документе вывод будет произведён с помощью ВАХ транзисторов. Буду выводить своими словами, так по-моему нагляднее.

Сначала введём условные обозначения:

* Id - ток стока транзистора
* Ug - потенциал затвора транзистора
* Ud - потенциал стока транзистора
* - крутизна транзистора VT1: отношение бесконечно малого приращения тока стока транзистора к бесконечно малому приращению напряжения затвор-исток
* - выходное сопротивление транзисторов: отношение бесконечно малого приращения напряжения сток-исток транзистора к бесконечно малому приращению тока стока
* Vbias - потенциал на входе транзистора для обеспечения режима транзистора по постоянному току, т. е. режима dc (или рабочей точки)
* Uпит - напряжение питания блока
* Uin - входной потенциал блока, также на этот вход будет подаваться бесконечно малое приращение входного напряжения
* Uout - выходное напряжение блока, на этом выводе будет оцениваться бесконечно малое приращение выходного напряжения

Uпит

Vbias

Uin

Uout

VT1

VT2

Пусть блок находится в рабочей точке A, которая является пересечением ветвей ВАХ n-канального транзистора VT1 (фиолетовая) и p-канального VT2 (красная). При подаче на вход блока бесконечно малого приращения , если бы у транзистора с каналом n-типа VT1 к стоку был бы присоединён не p-канальный транзистор VT2, а источник постоянного напряжения, ток стока VT1 изменился бы до значения в точке C (на рисунке это отражено с помощью зеленой кривой тока, которая показана далеко от фиолетовой, чтобы кривые не сливались и было наглядно). Но т. к. к стоку VT1 подключен VT2, то ток стока транзисторов отклонится до значения в точке B. Видно, что потенциал стока транзисторов уменьшится.

Id

Ud

A

B

C

На следующем рисунке это отражено с помощью касательных к выходным характеристикам, с помощью которых можно графически определить выходное сопротивление транзисторов.

Id

Ud

A

B

rp

rn

C

Если бы у транзистора с каналом n-типа VT1 к стоку был бы присоединён не p-канальный транзистор VT2, а источник постоянного напряжения, то входная характеристика VT1 выглядела бы так:

Id

Ug

А

Крутизну транзистора графически можно определить как тангенс угла касательной к зависимости Id(Ug) в рабочей точке А.

Из графика касательных видно, что приращение тока VT2

Из того же графика видно, что приращение тока VT1

т. е. от значения изменения тока от точки A до C необходимо вычесть изменение тока от C до B.

Ток стока транзистора VT1 равен току стока VT2, поэтому запишем следующее уравнение:

Отсюда

Тогда к-т усиления по постоянному току:

Конечно же при выводе формулы используются самые важные параметры, т. е. пренебрегаем током затвора, подложки... Данная формула приведена чуть ли ни в любой книге по CMOS Analog Design Circuits, но некоторые умные люди даже с красными дипломами утверждали, что раз уж транзисторы соединены последовательно, то в формуле к-та усиления не может быть параллельно соединённых выходных сопротивлений транзисторов. А ещё говорили, что на к-т усиления не влияет угол наклона касательных в рабочей точке, хотя из формулы следует, что ещё как влияет. Для увеличения к-та усиления конечно же нужно, чтобы касательные к выходным ВАХ стремились бы быть параллельными оси Ud.

И ещё раз вкратце: за счет увеличения напряжения на входе схемы на величину бесконечно малого приращения получаем приращение тока стока VT1 , однако за счет уменьшения напряжения сток-исток VT1 необходимо вычесть , при этом напряжение сток-исток VT2 увеличится (потенциал стока VT2 уменьшится), поэтому ток стока VT2 увеличится на величину , откуда можно получить величину к-та усиления по напряжению на нулевой частоте входного сигнала.