



**FACULTAD  
DE INGENIERIA**

---

Universidad de Buenos Aires

# Reproductor de audio digital con control de velocidad de reproducción

Autor:

Florencia Battocchia

Director:

Pablo Slavkin (FIUBA)

Jurados:

Nombre y Apellido (1) (pertenencia (1))

Nombre y Apellido (2) (pertenencia (2))

Nombre y Apellido (3) (pertenencia (3))

*Este trabajo fue realizado en el curso de Gestión de proyectos  
entre el 22 de junio de 2020 y el 22 de Agosto de 2020.*

## Índice

Registros de cambios . . . . .	3
Acta de constitución del proyecto. . . . .	4
Descripción técnica-conceptual del proyecto a realizar . . . . .	5
Identificación y análisis de los interesados. . . . .	7
1. Propósito del proyecto . . . . .	7
2. Alcance del proyecto . . . . .	7
3. Supuestos del proyecto. . . . .	8
4. Requerimientos . . . . .	8
Historias de usuarios ( <i>Product backlog</i> ) . . . . .	9
5. Entregables principales del proyecto . . . . .	10
6. Desglose del trabajo en tareas . . . . .	10
7. Diagrama de Activity On Node . . . . .	12
8. Diagrama de Gantt. . . . .	12
9. Matriz de uso de recursos de materiales . . . . .	19
10. Presupuesto detallado del proyecto . . . . .	21
11. Matriz de asignación de responsabilidades . . . . .	22
12. Gestión de riesgos . . . . .	24
13. Gestión de la calidad . . . . .	27
14. Comunicación del proyecto . . . . .	28
15. Gestión de Compras . . . . .	29
16. Seguimiento y control. . . . .	29
17. Procesos de cierre . . . . .	33

## Registros de cambios

Revisión	Detalles de los cambios realizados	Fecha
1.0	Creación del documento	22/06/2020
1.1	Se modifica el título del documento Se modifica el Acta de constitución del proyecto Se modifica la Descripción técnica-conceptual del proyecto a realizar Se realiza la tabla de Identificación y análisis de los interesados Se modifican las secciones 1,2,3 y 5	31/07/2020
1.2	Se realiza el diagrama de Activity On Node Se realiza el diagrama de Gantt Se realiza la matriz de recursos materiales Se realiza el presupuesto detallado del proyecto Se realiza la matriz de responsables	04/08/2020
1.3	Se realiza la gestión de riesgos Se realiza la gestión de calidad Se realiza la comunicación del proyecto Se realiza la gestión de compras Se realiza el seguimiento y control Se realiza el proceso de cierre	08/08/2020
1.4	Se realizan correcciones varias Se agrega historias de usuario Se agrega la tarea de diseño del PCB	10/08/2020

## Acta de constitución del proyecto

Buenos Aires, 22 de junio de 2020

Por medio de la presente se acuerda con la Ing. Florescia Battocchia que su Trabajo Final de la Carrera de Especialización en Sistemas Embebidos se titulará “Reproductor de audio digital con control de velocidad de reproducción”, consistirá esencialmente en el prototipo preliminar de un dispositivo que almacena y reproduce un archivo de audio digital al cual se le podrá variar la velocidad de reproducción del audio de forma permanente o temporal, y tendrá un presupuesto preliminar estimado de 600 hs de trabajo y \$248.750, con fecha de inicio 22 de junio de 2020 y fecha de presentación pública 1 de junio de 2021.

Se adjunta a esta acta la planificación inicial.

Ariel Lutenberg  
Director posgrado FIUBA

Matias Battocchia  
Cliente particular

Pablo Slavkin  
Director del Trabajo Final

Nombre y Apellido (1)  
Jurado del Trabajo Final

Nombre y Apellido (2)  
Jurado del Trabajo Final

Nombre y Apellido (3)  
Jurado del Trabajo Final

## Descripción técnica-conceptual del proyecto a realizar

Los primeros reproductores digitales para *discjockeys* aparecen a finales de los 80, su finalidad es poder reproducir la música almacenada en CDs de audio de manera similar a como se puede hacer con los platos giradiscos, es decir, pudiendo modificar la velocidad a la que se reproduce el tema para acompañarlo a otro ya sonando.

En 1993 comienza en este tipo de aparatos una fuerte revolución de la mano de Pioneer, que comercializa el CDJ-300, primer reproductor de la gama CDJ, gama que posteriormente ha dominado el mercado profesional de reproductores para DJ. Denon también desde el año 93 ha lanzado reproductores profesionales de gran aceptación, siendo la segunda marca en importancia por detrás de Pioneer en el mercado profesional.

En 2001 Pioneer volvió a revolucionar el mercado con el CDJ-1000, un reproductor de CDs capaz de emular más que cualquier otro producto lanzado hasta el momento el funcionamiento de un plato giradiscos gracias a que con su jog de gran tamaño se podían emular las técnicas de scratch que se realizan con platos y vinilos.

A partir del año 2002 comienzan a surgir reproductores profesionales con capacidad para reproducir archivos MP3. Desde el año 2007 la capacidad de reproducir archivos MP3 comienza a convertirse en algo habitual en casi todos los reproductores, que ya son capaces de leer este tipo de archivos desde discos CD-R, pendrives USB o tarjetas de memoria. En la actualidad muchos dispositivos son capaces también de leer otros formatos como el M4A o el AAC, así como formatos sin compresión como WAV o AIFF.

En los últimos 5 años se han popularizado también los reproductores que pueden ser empleados como controladores MIDI con software para Djs.

Si bien en el mercado existe una gran variedad de estos equipos y con múltiples funciones (*display, play/pause, CUE, track search, autocue, pitch control, pitch bend, master tempo, tempo range, jogwheel, loop, hot cue, navegación, efectos, slip*) son importados y extremadamente caros por ejemplo se muestra en la figura 1 un equipo Pioneer Cdj-2000 Nexus, que cuesta \$454.400



Figura 1: Pioneer Cdj-2000 Nexus

El presente proyecto se destaca especialmente por desarrollar una alternativa económica y que mantenga la funcionalidad simple del vinilo pero en forma digital, implementando las funcionalidades de *play/pause, pitch control, pitch Bend*. El control *play/pause* se realiza con un botón y su función es iniciar la reproducción o ponerla en pausa. El *pitch control* se lleva a cabo

con un potenciómetro deslizante y su función es la de modificar la velocidad de reproducción de la canción, posicionado en la parte central de su recorrido, la velocidad de reproducción no es afectada, deslizándolo hacia abajo aumenta y hacia arriba disminuye la velocidad de reproducción del audio. El control *pitch Bend* se realiza con dos botones marcados como + y -, mientras se pulsan la velocidad de reproducción varía momentaneamente, uno la aumenta y el otro la disminuye.

Un diagrama general del trabajo se presenta en la figura 2. El procesador de audio digital se encuentra representado por el bloque amarillo, mientras que en los bloques color azul se encuentra representado el ambiente con el cual interactúa el procesador. En la entrada del procesador se encuentra la consola que contiene la interfaz con el usuario y la unidad de almacenamiento que contiene el audio en formato wav PCM (*Pulse-Code Modulation*). El procesador lee el audio almacenado y lo procesa según los eventos que recibe de la consola. En la salida se encuentra el DAC que convierte la señal de digital a analógica y se le aplica un filtro de reconstrucción. La salida de audio presenta formato RCA y se conecta a un equipo con entrada line-in que pre-amplifica la señal y permite escuchar la canción como por ejemplo un *mixer* (mezcladora), este se encuentra en el recuadro verde y no pertenece al desarrollo del proyecto.

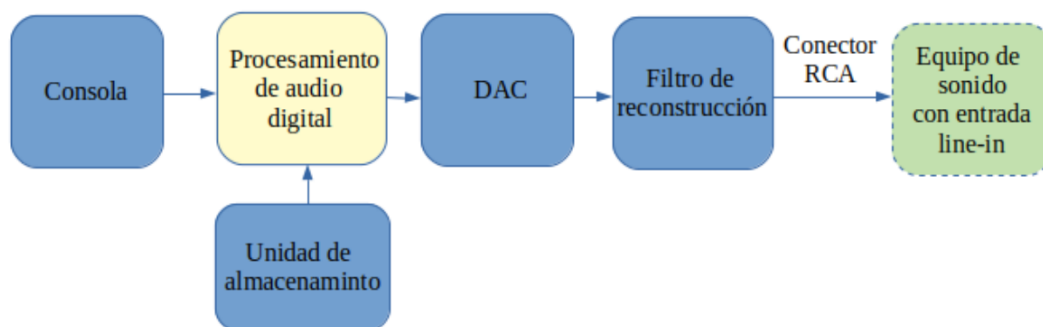


Figura 2: Diagrama general del equipo.

En la siguiente figura 3 se detalla la interfaz con el usuario, donde el potenciómetro lineal varía la velocidad de reproducción del audio de forma permanente (*pitch control*), aumentando la velocidad cuando se desplaza hacia abajo, produciendo un sonido mas agudo y disminuyendo la velocidad cuando se lo desplaza hacia arriba produciendo un sonido más grave. Los botones con símbolos menos (-) y más (+) cambian la velocidad de reproducción del audio de forma temporal mientras se los mantiene pulsados (*pitch bend*), también se puede observar en esta figura el botón de play/pausa.

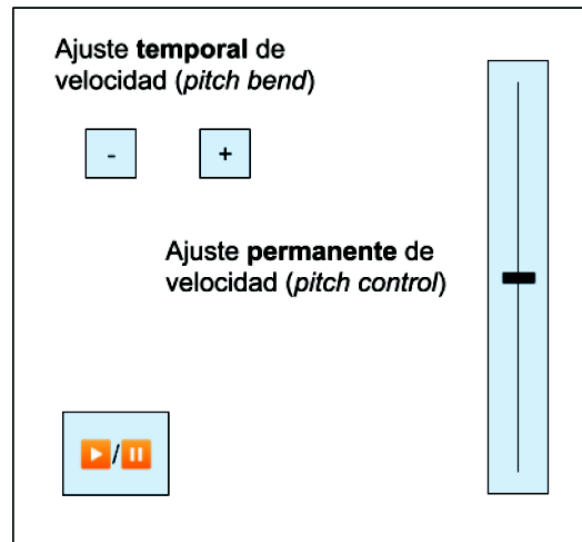


Figura 3: Interfaz de usuario.

## Identificación y análisis de los interesados

Rol	Nombre y Apellido	Organización	Puesto
Cliente	Matias Battocchia	Cliente particular	
Responsable	Florencia Battocchia	FIUBA	Alumno
Orientador	Pablo Slavkin	FIUBA	Director Trabajo final
Usuario final	Matias Battocchia	Cliente particular	

## 1. Propósito del proyecto

El propósito de este proyecto es desarrollar un reproductor de audio digital con control de velocidad de reproducción para obtener un dispositivo de características similares a las del vinilo en forma digital a un costo inferior a los existentes en el mercado.

## 2. Alcance del proyecto

El siguiente proyecto incluye:

- Desarrollo de un prototipo del producto basado en EDU-CIAA-NXP.
- Desarrollo del Firmware Embebido.
- Soporte para almacenamiento de audio.
- Control de velocidad de la reproducción del audio de forma temporal.

- Control de velocidad de la reproducción del audio de forma permanente.
- Reproducción y pausa del audio.
- Salida de audio por dos canales.
- Generación de documentación tanto del proceso de desarrollo como del firmware embebido.
- Análisis espectral para validar el correcto funcionamiento del producto.

El presente proyecto no incluye:

- Formatos de audio comprimido MP3, AAC, FLAC, ALAC.
- Pantalla LCD con información de la pista, tiempo transcurrido, tiempo restante, valor de ajuste de velocidad, forma de onda.
- Controles adicionales para seleccionar y cargar pistas.

### 3. Supuestos del proyecto

Para el desarrollo del presente proyecto se supone que:

- Se tiene acceso al instrumental de testeo necesario (osciloscopio, analizador de espectro)
- Se podrán dedicar entre 2 hs y 4 hs diarias al desarrollo del proyecto fuera del horario laboral
- El fabricante de pcb utilizado es un fabricante profesional cuyo proceso de fabricación cumple con la demanda del diseño desarrollado.

### 4. Requerimientos

#### 1. Requerimientos del sistema operativo:

- 1.1. Se deberá utilizar un sistema operativo de tiempo real.

#### 2. Requerimientos de Hardware:

- 2.1. Se deberá utilizar la CIAA-NXP como computadora principal.
- 2.2. Se deberá utilizar un DAC de audio que genere la señal *Master Clock* de la interfaz I2S internamente
- 2.3. Deberá utilizar un conector RCA estéreo para conectar el dispositivo a un equipo con entrada line-in.

#### 3. Requerimientos de la interfaz de usuario:



- 3.1. Deberá tener un botón de reproducción/pausa del audio.
- 3.2. Deberá tener 2 botones de ajuste temporal de velocidad que disminuyan o incrementen la velocidad mientras se encuentren pulsados.
- 3.3. Deberá tener un potenciómetro lineal para el ajuste permanente de velocidad.
4. Requerimientos de fuente de audio:
  - 4.1. Se deberá almacenar el archivo de audio en una memoria SD
  - 4.2. El archivo de audio deberá tener formato .wav con 44100 Hz, calidad estéreo de 16 bits.
  - 4.3. El archivo de audio deberá tener formato PCM.
5. Requerimientos de salida de sonido:
  - 5.1. La velocidad normal de reproducción del audio deberá ser de 44100 Hz.
  - 5.2. El *pitch control* deberá aumentar o disminuir la velocidad normal de reproducción hasta un 8 %.
  - 5.3. El *pinch bend* deberá aumentar o disminuir la velocidad normal de reproducción un 5 %.
  - 5.4. Se deberá implementar dos canales de salida.
  - 5.5. El nivel de salida deberá ser de 2,0 Vrms.
6. Requerimientos de alimentación:
  - 6.1. La alimentación deberá ser de 5 VCC por medio de USB.

## Historias de usuarios (*Product backlog*)

- Como *discjockeys* se quiere poder deslizar linealmente un dispositivo para implementar el *pitch control*
  - Ponderación: 12
  - Prioridad: 5
- Como *discjockeys* se quiere poder presionar botones para implementar el control *pitch Bend*
  - Ponderación: 7
  - Prioridad: 3
- Como *discjockeys* se quiere poder presionar un botón para implementar el control *play/pause*
  - Ponderación: 3
  - Prioridad: 2
- Como *discjockeys* se quiere tener un dispositivo que reproduzca audio de forma *stand-alone* para no depender de la computadora.

- Ponderación: 1
- Prioridad: 1
- Como *discjockeys* se quiere tener un dispositivo que reproduzca audio con buena resolución para obtener una buena calidad de sonido.
  - Ponderación: 9
  - Prioridad: 4

## 5. Entregables principales del proyecto

- Manual de uso
- Código fuente
- Diagrama esquemático.
- Diagrama del PCB.
- Informe final

## 6. Desglose del trabajo en tareas

1. Planificación del proyecto (20 hs)
  - 1.1. Realizar la planificación del proyecto (20 hs)
2. Recopilación general de información sobre el proyecto (80 hs)
  - 2.1. Realizar el análisis y elección de la electrónica y el microcontrolador a utilizar (10 hs)
  - 2.2. Investigar sobre algoritmos de procesamiento de señales digitales en tiempo real (30 hs)
  - 2.3. Investigar sobre técnicas de conversión de señal digital a analógica: DAC, PWM o r2r network DAC (30 hs)
  - 2.4. Buscar información sobre procesadores de audio comerciales (10 hs)
3. Implementación de la consola (50 hs)
  - 3.1. Realizar el circuito electrónico de la interfaz de usuario en protoboard(15 hs)
  - 3.2. Testeo de del circuito electrónico. (5 hs)
  - 3.3. Realizar la lectura de las entradas de la interfaz de usuario. (30 hs)
4. Adquisición de audio de la memoria SD (32 hs)

- 4.1. Realizar circuito electrónico para conectar la memoria SD en protoboard. (5 hs)
- 4.2. Testeo del circuito electrónico. (5 hs)
- 4.3. Buscar audio que cumpla con el requisito 4 y almacenarlo en la memoria SD. (2 hs)
- 4.4. Realizar la lectura del audio almacenado en la tarjeta SD. (20 hs)
5. Implementación del sistema operativo (40 hs)
  - 5.1. Implementar sistema operativo RTEMS (20 hs)
  - 5.2. Implementar manejo de las interrupciones provenientes de la interfaz de usuario (20 hs)
6. Diseño de hardware (20 hs)
  - 6.1. Diseño esquemático de conexión. (18 hs)
  - 6.2. Diseño del PCB (10 hs)
  - 6.3. Generación de Gerbers, validación y pedido de fabricación (2 hs)
7. Implementación de algoritmos de procesamiento de señales (100 hs)
  - 7.1. Implementar algoritmo de re-muestreo para controlar la velocidad de reproducción del audio. (40 hs)
  - 7.2. Implementar algoritmo de filtro de interpolación. (40 hs)
  - 7.3. Testeo de los algoritmos desarrollados (20 hs)
8. Armado del prototipo a mano (total 20 horas)
  - 8.1. Ubicación de componentes (5 hs)
  - 8.2. Soldadura SMD por aire caliente e inspección (10 hs)
  - 8.3. Soldadura THT, limpieza e inspección (5 hs)
9. Salida de audio (48 hs)
  - 9.1. Desarrollo de biblioteca de generación del DAC por I2S (40 hs)
  - 9.2. Testeo de la salida del DAC con osciloscopio y analizador de espectros. (8 hs)
10. Integración del sistema (30 hs)
  - 10.1. Integración de los módulos del sistema (20 hs).
  - 10.2. Testeo de funcionamiento (10 hs).
11. Pruebas (80 hs)
  - 11.1. Desarrollar herramientas de testeo, debug y validación. (40 hs)
  - 11.2. Realizar las pruebas de validación del sistema (40 hs)
12. Documentación (80 hs)
  - 12.1. Realizar el informe final del proyecto (50 hs)
  - 12.2. Realizar el manual de uso (30 hs)

Cantidad total de horas: (600 hs)

## 7. Diagrama de Activity On Node

En la siguiente figura 4 se observa el diagrama de Activity On Node. El camino crítico se representa con línea más gruesa y tiene un total de 460 hs.

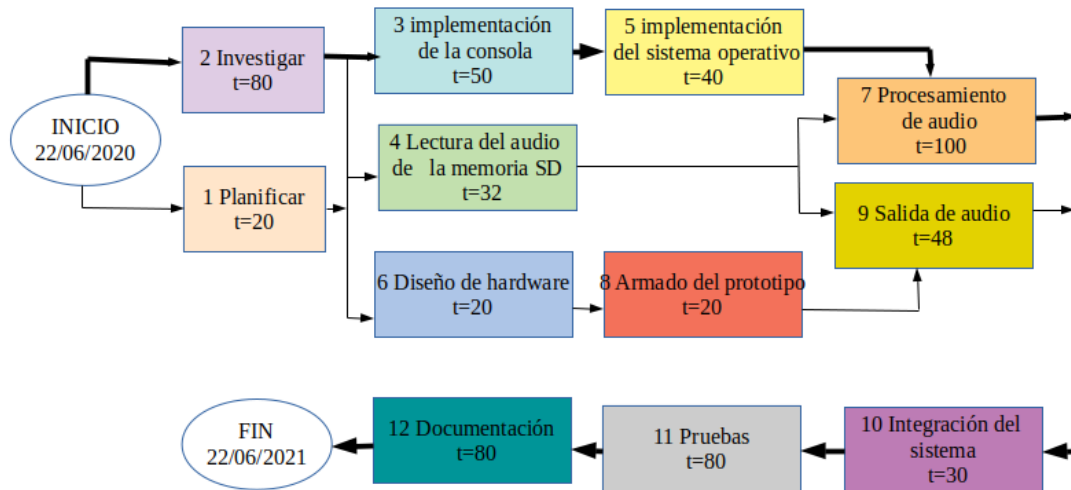


Figura 4: Diagrama en *Activity on Node*

Los tiempos expresados en el diagrama se encuentran en horas. El color de cada recuadro representa el grupo de tareas contenidas en el punto.

## 8. Diagrama de Gantt

Se observa el diagrama de Gantt. En las figuras 5 y 6 se muestran las tablas que se utilizaron para la realización del diagrama de Gantt y en las figuras 7, 8, 9, 10 y 11 se muestra el diagrama de Gantt. Cada color del diagrama representa un grupo de tareas indicado en la sección 11

## Tarea

2

EDT	Nombre	Fecha de inicio	Fecha de fin
1	Planificación del proyecto	1/07/20	8/07/20
1.1	Realizar la planificación del proyecto	1/07/20	8/07/20
2	Recopilación general de información sobre el proyecto	9/07/20	7/08/20
2.1	Realizar el análisis y elección de la electrónica y el microcontrolador a utilizar	9/07/20	13/07/20
2.2	Investigar sobre algoritmos de procesamiento de señales digitales en tiempo real	14/07/20	23/07/20
2.3	Investigar sobre técnicas de conversión de señal digital a analógica	24/07/20	4/08/20
2.4	Buscar información sobre procesadores de audio comerciales	5/08/20	7/08/20
3	Implementación de la consola	10/08/20	27/08/20
3.1	Realizar el circuito electrónico de la interfaz de usuario	10/08/20	13/08/20
3.2	Testeo de del circuito electrónico	14/08/20	14/08/20
3.3	Realizar la lectura de las entradas de la interfaz de usuario.	17/08/20	27/08/20
4	Adquisición de audio de la memoria SD	1/09/20	16/09/20
4.1	Realizar circuito electrónico para conectar la memoria SD.	1/09/20	2/09/20
4.2	Testeo del circuito electrónico	3/09/20	4/09/20
4.3	Burcar audio que cumpla con el requisito y almacenarlo en la memoria SD	7/09/20	7/09/20
4.4	Realizar la lectura del audio almacenado en la tarjeta SD	8/09/20	16/09/20
5	Implementación del sistema operativo	17/09/20	6/10/20
5.1	Implementar sistema operativo RTEMS	17/09/20	25/09/20
5.2	Implementar manejo de las interrupciones provenientes de la interfaz de usuario	28/09/20	6/10/20
6	Diseño de hardware	7/10/20	22/10/20
6.1	Diseño esquemático de conexionado	7/10/20	15/10/20
6.2	Diseño del PCB	16/10/20	21/10/20
6.3	Generación de Gerbers, validación y pedido de fabricación	22/10/20	22/10/20

Figura 5: Diagrama de *Gantt*

## Tarea

3

EDT	Nombre	Fecha de inicio	Fecha de fin
7	Implementación de los algoritmos de procesamiento de señales	2/11/20	14/12/20
7.1	Implementar algoritmo de re-muestreo para aumentar y disminuir la velocidad de reproducción del audio	2/11/20	17/11/20
7.2	Implementar algoritmo de interpolación	18/11/20	4/12/20
7.3	Testeo de los algoritmos desarrollados	7/12/20	14/12/20
8	Armado del prototipo a mano	15/12/20	24/12/20
8.1	Ubicación de componentes	15/12/20	16/12/20
8.2	Soldadura SMD por aire caliente e inspección	17/12/20	22/12/20
8.3	Soldadura THT, limpieza e inspección	23/12/20	24/12/20
9	Salida de audio	1/02/21	18/02/21
9.1	Desarrollo biblioteca de generación del DAC por I2S	1/02/21	16/02/21
9.2	Testeo de la salida del DAC con osciloscopio y analizador de espectros	17/02/21	18/02/21
10	Integración del sistema	19/02/21	5/03/21
10.1	Integración de los módulos del sistema	19/02/21	1/03/21
10.2	Testeo de funcionamiento	2/03/21	5/03/21
11	Pruebas	8/03/21	12/04/21
11.1	Desarrollar herramientas de testeo, debug y validación	8/03/21	24/03/21
11.2	Realizar las pruebas de validación del sistema	25/03/21	12/04/21
12	Documentación	13/04/21	31/05/21
12.1	Realizar el informe final del proyecto	13/04/21	10/05/21
12.2	Realizar el manual de uso	11/05/21	31/05/21

Figura 6: Diagrama de *Gantt* continuación



Figura 7: Diagrama de *Gantt* continuación

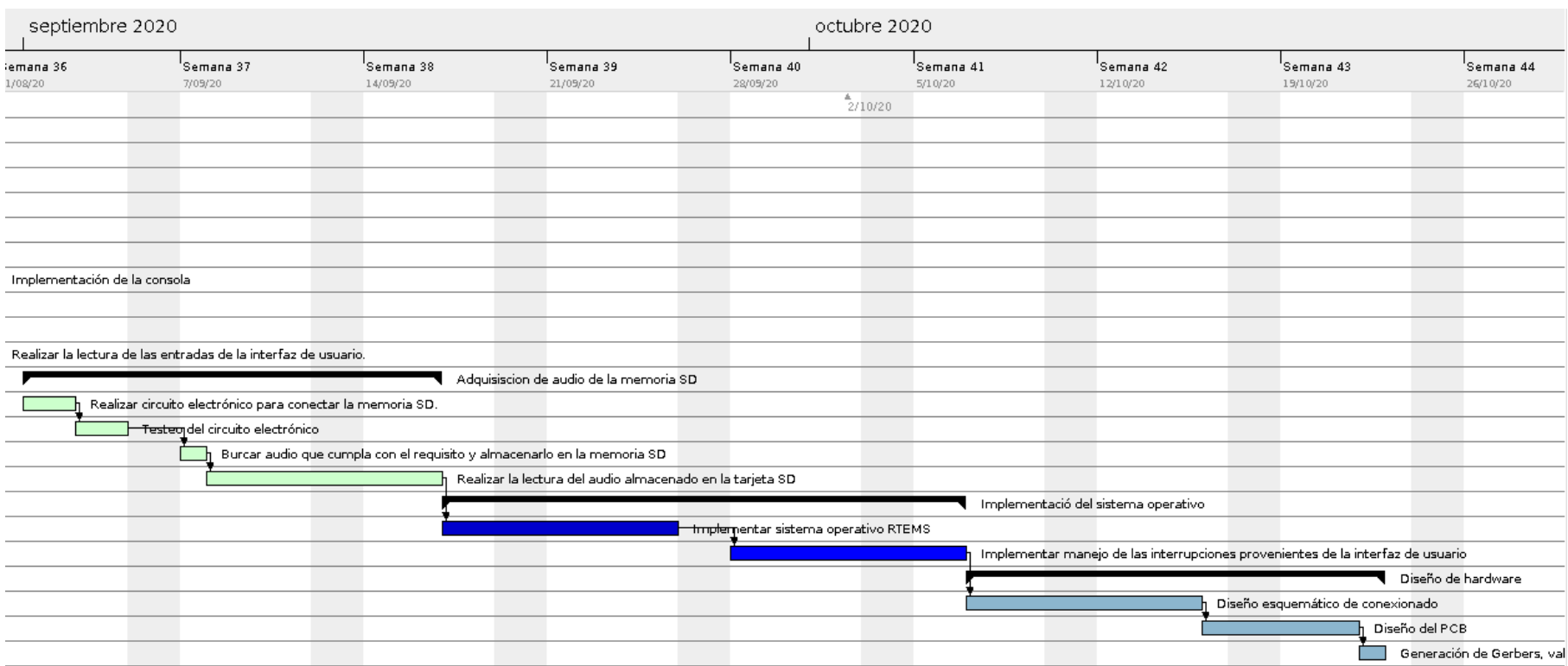


Figura 8: Diagrama de *Gantt* continuación

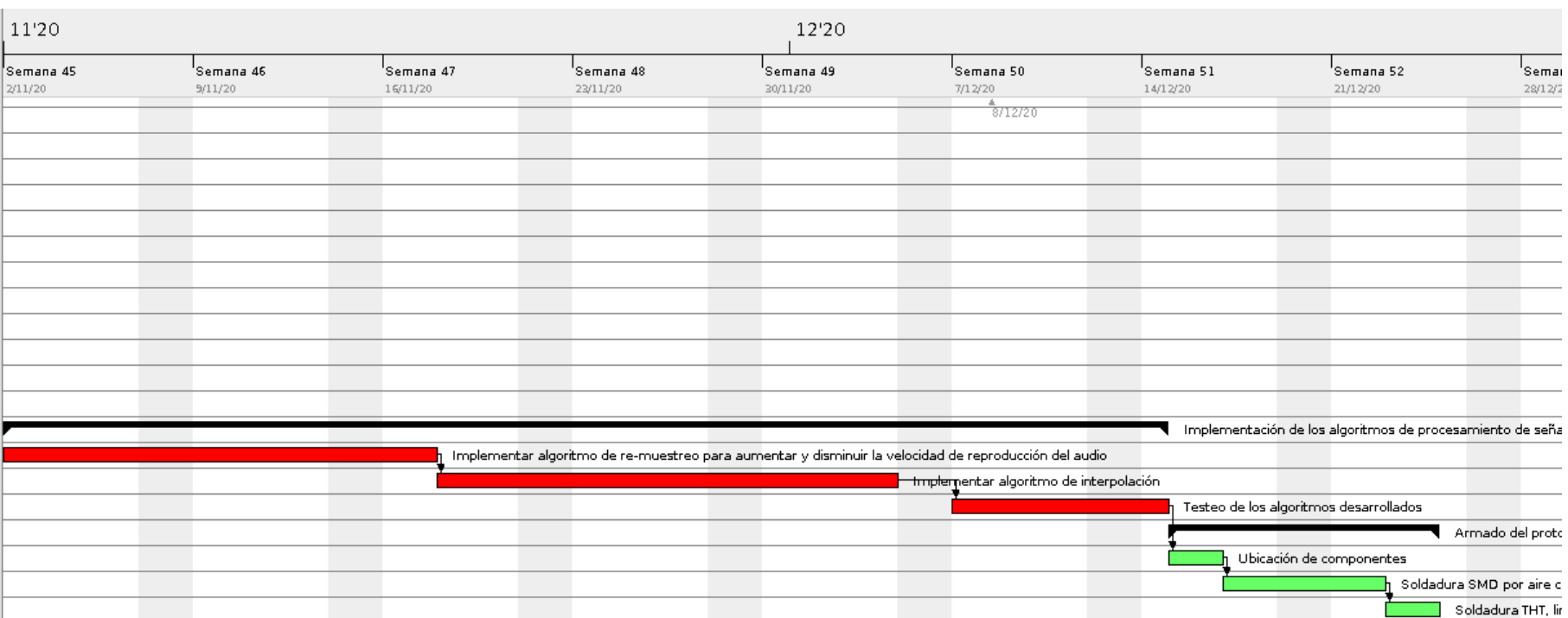


Figura 9: Diagrama de *Gantt* continuación



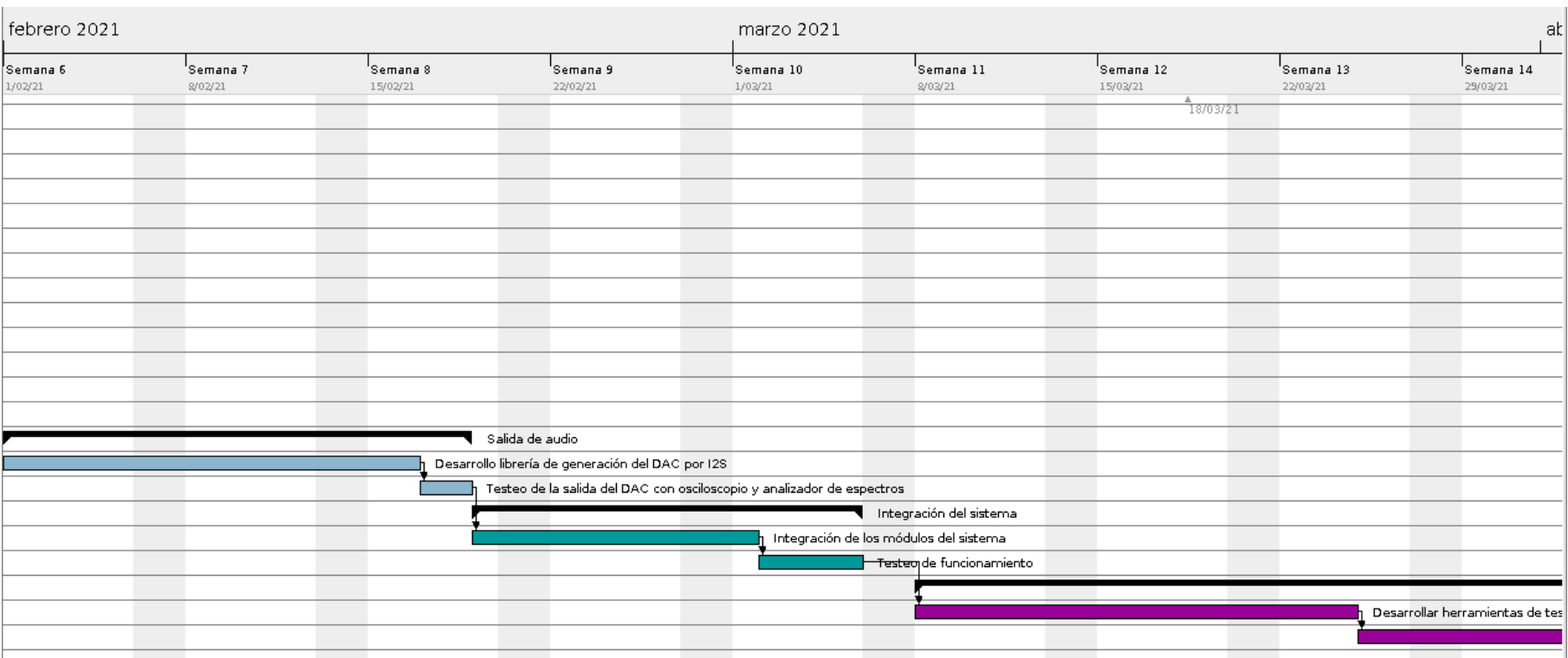


Figura 10: Diagrama de *Gantt* continuación

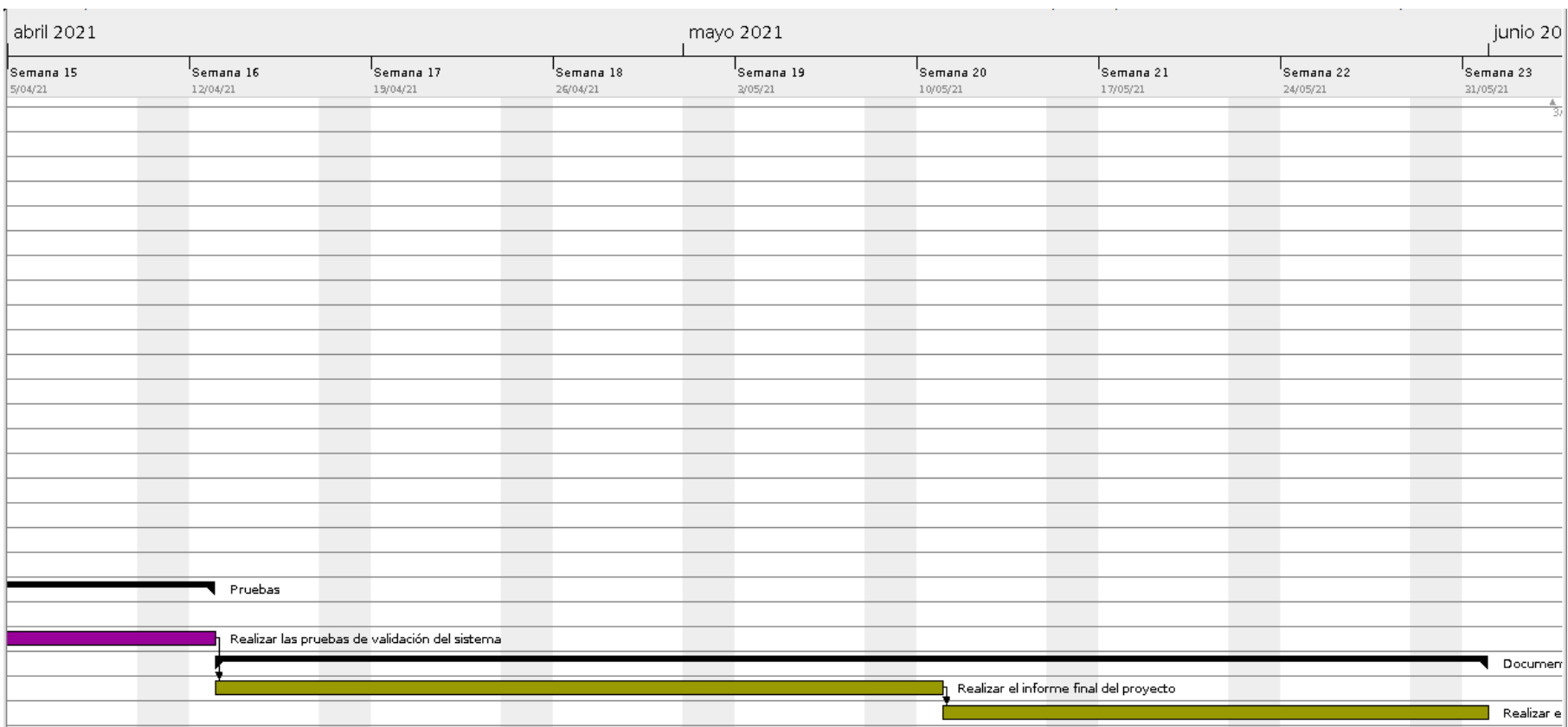


Figura 11: Diagrama de *Gantt* continuación

## 9. Matriz de uso de recursos de materiales

Código WBS	Nombre de la tarea	Recursos Requeridos (Horas)			
		PC	EDU-CIAA-NXP	Osciloscopio	Analizador de espectro
1	Planificación del proyecto				
1.1	Realizar la planificación del proyecto	20			
2	Recopilación general de información sobre el proyecto				
2.1	Realizar el análisis y elección de la electrónica y el microcontrolador a utilizar	10			
2.2	Investigar sobre algoritmos de procesamiento de señales digitales en tiempo real	30			
2.3	Investigar sobre técnicas de conversión de señal digital a analógica	30			
2.4	Buscar información sobre procesadores de audio comerciales	10			
3	Implementación de la consola				
3.1	Realizar el circuito electrónico de la interfaz de usuario				
3.2	Testeo de del circuito electrónico				
3.3	Realizar la lectura de las entradas de la interfaz de usuario	30	30		
4	Adquisición de audio de la memoria SD				
4.1	Realizar circuito electrónico para conectar la memoria SD. (5hs)				
4.2	Testeo del circuito electrónico.				

Sigue en la página siguiente.

Código WBS	Nombre de la tarea	Recursos Requeridos (Horas)			
		PC	EDU-CIAA-NXP	Osciloscopio	Analizador de espectros
4.3	Buscar audio que cumpla con el requerimiento y almacenarlo en la memoria SD.	2			
4.4	Realizar la lectura del audio almacenado en la tarjeta SD.	20	20		
5	Implementación del sistema operativo				
5.1	Implementar sistema operativo RTEMS	20	20		
5.2	Implementar manejo de las interrupciones provenientes de la interfaz de usuario	20	20		
6	Diseño de hardware				
6.1	Diseño esquemático de conexionado.	18			
6.2	Diseño del PCB.	10			
6.3	Generación de Gerbers, validación y pedido de fabricación.	2			
7	Implementación de los algoritmos de procesamiento de señales				
7.1	Implementar algoritmo de re-muestreo para controlar la velocidad de reproducción	40	40		
7.2	Implementar algoritmo de interpolación.	40	40		
7.3	Testeo de los algoritmos desarrollados	20	20		
8	Armado del prototipo a mano				
8.1	Ubicación de componentes.	18			
8.2	Soldadura SMD por aire caliente e inspección.	10			
8.3	Soldadura THT, limpieza e inspección.	2			
9	Salida de audio				

Sigue en la página siguiente.

Código WBS	Nombre de la tarea	Recursos Requeridos (Horas)			
		PC	EDU-CIAA-NXP	Osciloscopio	Analizador de espectros
9.1	Desarrollo de biblioteca de generacion del DAC por I2S	40	40		
9.2	Testeo de la salida del DAC con osciloscopio y analizador de espectro			3	5
10	Integración del sistema				
10.1	Integración de los módulos del sistema	20	20		
10.2	Testeo de funcionamiento			5	5
11	Pruebas				
11.1	Desarrollar herramientas de testeo, debug y validación.	40			
11.2	Realizar las pruebas de validación del sistema	40	40		
12	Documentación				
12.1	Realizar el informe final del proyecto	50			
12.2	Realizar el manual de uso	30			

Cuadro 1: Matriz de uso de recursos materiales.

## 10. Presupuesto detallado del proyecto

COSTOS DIRECTOS			
Descripción	Cantidad	Valor unitario (\$)	Valor total (\$)
EDU-CIAA-NXP	1	4600	4600
memoria SD	1	550	550
potenciómetro lineal	1	220	200
DAC PCM5100A	1	1000	1000
cable RCA	1	1000	1000
componentes varios		1000	1000
hs de ingeniería	600	300	180000
Fabricación PCB	10	4000	4000
SUBTOTAL			191.350
COSTOS INDIRECTOS			
Descripción	Cantidad	Valor unitario	Valor total
30 % de los costos directos			57.405
SUBTOTAL			
TOTAL			248.755

## 11. Matriz de asignación de responsabilidades

Código WBS	Nombre de la tarea	Nombres y roles definidos en el proyecto		
		Responsable Florencia Battocchia	Orientador Pablo Slavkin	Cliente Matias Battocchia
1	Planificación del proyecto			
1.1	Realizar la planificación del proyecto	P	A	A
2	Recopilación general de información sobre el proyecto			
2.1	Realizar el análisis y elección de la electrónica y el microcontrolador a utilizar	P	I	C
2.2	Investigar sobre algoritmos de procesamiento de señales digitales en tiempo real	P	I	I
2.3	Investigar sobre técnicas de conversión de señal digital a analógica	P	I	I
2.4	Buscar información sobre procesadores de audio comerciales	P	I	I
4	Implementación de la consola			
4.1	Realizar el circuito electrónico de la interfaz de usuario	P	I	I
4.2	Testeo de del circuito electrónico	P	I	I
4.3	Realizar la lectura de las entradas de la interfaz de usuario	P	I	I
5	Adquisición de audio de la memoria SD			
5.1	Realizar circuito electrónico para conectar la memoria SD.	P	I	I
5.2	Testeo del circuito electrónico.	P	I	I

Sigue en la página siguiente.

Código WBS	Nombre de la tarea	Nombres y roles definidos en el proyecto		
		Responsable Florencia Battocchia	Orientador Pablo Slavkin	Cliente Matias Battocchia
5.3	Buscar audio que cumpla con el requerimiento y almacenarlo en la memoria SD.	P	I	C
5.4	Realizar la lectura del audio almacenado en la tarjeta SD.	P	I	I
6	Implementación del sistema operativo			
6.1	Implementar sistema operativo RTEMS	P	I	I
6.2	Implementar manejo de las interrupciones provenientes de la interfaz de usuario	P	I	I
3	Diseño de hardware			
3.1	Diseño esquemático de conexionado.	P	A	I
3.1	Diseño del PCB.	P	A	I
3.1	Generación de Gerbers, validación y pedido de fabricación.	P	I	I
7	Implementación de los algoritmos de procesamiento de señales			
7.1	Implementar algoritmo de re-muestreo para controlar la velocidad de reproducción	P	C	I
7.2	Implementar algoritmo de interpolación.	P	C	I
7.3	Testeo de los algoritmos desarrollados	P	I	I
3	Armado del prototipo a mano			
3.1	Ubicación de componentes	P	I	I
3.1	Soldadura SMD por aire caliente e inspección	P	I	I
3.1	Soldadura THT, limpieza e inspección	P	I	I
8	Salida de audio			

Sigue en la página siguiente.

Código WBS	Nombre de la tarea	Nombres y roles definidos en el proyecto		
		Responsable Florencia Battocchia	Orientador Pablo Slavkin	Cliente Matias Battocchia
8.1	Desarrollo de biblioteca de generación del DAC por I2S	P	I	I
8.3	Testeo de la salida del DAC con osciloscopio y analizador de espectros	P	A	I
9	Integración del sistema			
9.1	Integración de los módulos del sistema	P	I	I
9.2	Testeo de funcionamiento	P	A	I
10	Pruebas			
10.1	Desarrollar herramientas de testeo, debug y validación.	P	A	A
10.2	Realizar las pruebas de validación del sistema	P	A	A
11	Documentación			
11.1	Realizar el informe final del proyecto	P	A	A
11.2	Realizar el manual de uso	P	A	A

Cuadro 2: Matriz de asignación de responsabilidades

#### Referencias:

- P = Responsabilidad Primaria
- S = Responsabilidad Secundaria
- A = Aprobación
- I = Informado
- C = Consultado

## 12. Gestión de riesgos

a) Identificación de los riesgos y estimación de sus consecuencias:

Riesgo 1: Retraso en el cronograma de tareas por prioridades laborales, por enfermedad, cortes de luz.

- Severidad (S): 7 - Un retraso en la finalización de las tareas generaría posiblemente un retraso en la fecha de presentación del trabajo final.
- Probabilidad de ocurrencia (O): 6. Debido a la crisis sanitaria que se esta atravesando hay altas probabilidad de contraer una enfermedad y además esta obliga a realizar el método de trabajo *home-office* que incrementa las exigencias laborales. Por otro lado, Bariloche



(lugar donde se desarrolla el proyecto) es zona de grandes nevadas y estas en ocasiones dejan a la ciudad sin electricidad por algunos días.

Riesgo 2: Imposibilidad de conseguir DAC de audio que genere el master-clock internamente.

- Severidad (S): 6 - Si no se consigue este componente se deberá investigar y aplicar otra forma de convertir la señal de digital a analógica y por lo tanto esto provocará retrasos en el cronograma de trabajo y posiblemente genere una disminución en la calidad de sonido del audio.
- Ocurrencia (O): 6 - Puede suceder que no haya disponibilidad en el mercado o que no se esten realizando envíos a Bariloche.

Riesgo 3: Imposibilidad de conseguir un *mixer*

- Severidad (S): 7 - Si no se consigue este dispositivo se deberá evaluar e implementar otra alternativa para para amplificar y escuchar el audio, esto provocará retrasos en el cronograma de trabajo.
- Ocurrencia (O): 5 - Si bien este equipo se encuentra a disposición puede suceder que se rompa o se extravíe antes de la fecha de presentación del trabajo final.

Riesgo 4: Pérdida o destrucción de componentes de hardware.

- Severidad (S): 8 - Si se produce la pérdida o destrucción del prototipo produciría un retraso en el cronograma de trabajo.
- Ocurrencia (O): 6 - Es probable que ocurra en etapas de desarrollo.

Riesgo 5: Pérdida de los archivos del firmware del proyecto.

- Severidad (S): 9 - Si se produce la pérdida o destrucción del prototipo produciría un retraso en el cronograma de trabajo.
- Ocurrencia (O): 5 - Si bien esto es poco probable que ocurra se deben tomar medidas preventivas para disminuir aún más la probabilidad de ocurrencia.

Riesgo 6: Mal diseño del PCB.

- Severidad (S): 8. Implica resolver el problema (contratiempo), volver a fabricar (gasto duplicado y más contratiempos) y pérdida de los componentes montados en el PCB.
- Probabilidad de ocurrencia (O): 4. Se revisa varias veces que el diseño cumpla los requerimientos, las hojas de datos, etc. pero es posible que algo se pase por alto o simplemente no funcione.

b) Tabla de gestión de riesgos:

Riesgo	S	O	RPN	S*	O*	RPN*
1-Días perdidos	7	6	42	7	4	28
2-Imposibilidad de conseguir DAC	6	6	36	6	3	21
3-Imposibilidad de conseguir <i>mixer</i>	7	5	35	7	3	21
4-Pérdida de hardware	8	6	48	8	3	24
5-Pérdida de software	9	5	45	9	0	0
5-Mal diseño del PCB	8	4	32	8	3	24

Criterio adoptado: Se tomarán medidas de mitigación en los riesgos cuyos números de RPN sean mayores a 30

Nota: los valores marcados con (\*) en la tabla corresponden luego de haber aplicado la mitigación.

c) Plan de mitigación de los riesgos que originalmente excedían el RPN máximo establecido:

Riesgo 1: Se intentará agregar horas extras a las pre-establecidas en el cronograma de trabajo

- Severidad (S): 7 - La severidad se mantiene.
- Probabilidad de ocurrencia (O): 4 - Se tratará de ser riguroso en cuanto a los tiempos al momento de llevar a cabo cada tarea.

Riesgo 2: Se comprará un DAC con suficiente tiempo de antelación

- Severidad (S): 6 - La severidad se mantiene.
- Probabilidad de ocurrencia (O): 3 - Disminuye la probabilidad de ocurrencia ya que se tendrá más tiempo disponible para solucionar los problemas de adquisición del componente.

Riesgo 3: Se buscará otro *mixer* o equipo con entrada *line-in*

- Severidad (S): 7 - La severidad se mantiene.
- Probabilidad de ocurrencia (O): 3 - Disminuye la probabilidad de ocurrencia ya que se tendrá seleccionada una segunda opción.

Riesgo 4: Se tendrán componentes de hardware de repuesto

- Severidad (S): 7 - La severidad se mantiene.
- Probabilidad de ocurrencia (O): 3 - Disminuye la probabilidad de ocurrencia a la mitad ya que si se produce la pérdida o destrucción de un componente se tendrá uno de back up para continuar con el desarrollo del proyecto .

Riesgo 5: Se utilizará github para realizar el control de versiones, y además, se realizará un back up por versiones en la pc.

- Severidad (S): 7 - La severidad se mantiene.
- Probabilidad de ocurrencia (O): 0 -De esta forma se reduce la probabilidad de ocurrencia a cero, ya que no es posible perder los archivos de firmware del proyecto con las medidas que se adoptarán.

Riesgo 6: Una vez realizado el diseño se dará para su inspección al ingeniero Pablo Slavkin

- Severidad (S): 8 - La severidad se mantiene.
- Probabilidad de ocurrencia (O): 3 Se reduce notablemente ocurrencia ya que el diseño es inspeccionado por otra persona, y por lo tanto, se reduce la posibilidad de error .

### 13. Gestión de la calidad

Se indican los procedimientos de verificación y validación para los diferentes requerimientos del proyecto:

#### 1. Requerimientos del sistema operativo:

- 1.1. Se deberá utilizar un sistema operativo de tiempo real.

**Verificación:** Inspección de código

**Validación:** Inspección de código

#### 2. Requerimientos de Hardware:

- 2.1. Se deberá utilizar la CIAA-NXP como computadora principal.
- 2.2. Se deberá utilizar un DAC de audio que genere la señal *Master Clock* de la interfaz I2S internamente
- 2.3. Deberá utilizar un conector RCA estéreo para conectar el dispositivo a un equipo con entrada line-in.

**Verificación:** Revisión de hojas de datos

**Validación:** Entrega de hoja de datos de los componentes electrónicos

#### 3. Requerimientos de la interfaz de usuario:

- 3.1. Deberá tener un botón de reproducción/pausa del audio.
- 3.2. Deberá tener 2 botones de ajuste temporal de velocidad que disminuyen o incrementan la velocidad mientras se encuentran pulsados.
- 3.3. Deberá tener un potenciómetro lineal para el ajuste permanente de velocidad.

**Verificación:** Análisis visual

**Validación:** Análisis visual

4. Requerimientos de fuente de audio:

- 4.1. Se deberá almacenar el archivo de audio en en una memoria SD
- 4.2. El archivo de audio deberá tener formato .wav con 44100 Hz, calidad estéreo de 16 bits.
- 4.3. El archivo de audio deberá tener formato PCM.

**Verificación:** Se utilizará una aplicación *open-source* para extraer los metadatos del audio y se exportará la información a un archivo de texto

**Validación:** Mediante un archivo de texto que contendrá los metadatos del audio

5. Requerimientos de salida de sonido:

- 5.1. La velocidad normal de reproducción del audio deberá ser de 44100 Hz.
- 5.2. El *pith control* deberá aumentar o disminuir la velocidad normal de reproducción hasta un un 8 %.
- 5.3. El *pinch bend* deberá aumentar o disminuir la velocidad normal de reproducción un 5 %.
- 5.4. Se deberá implementar dos canales de salida.
- 5.5. El nivel de salida deberá ser de 2,0 Vrms.

**Verificación:** Se armará un set de pruebas que implementen audios con frecuencias entre los rangos especificados en el requerimiento y se medirá la frecuencia y la tensión de la señal a la salida del DAC con un osciloscopio y un analizador de espectro. Otro conjunto de pruebas que se realizará es mediante la consola en su modo normal de funcionamiento y se repetiran las mediciones mencionadas anteriormente para probar el sistema integrado

**Validación:** Se usará la consola en su modo normal de funcionamiento y se medirá la frecuencia y la tensión de la señal a la salida del DAC con un osciloscopio y un analizador de espectro.

6. Requerimientos de alimentacion:

- 6.1. La alimentación deberá ser de 5 VCC por medio de USB.

**Verificación:** Se utilizará instrumento de medición de tensión

**Validación:** Se utilizará instrumento de medición de tensión

## 14. Comunicación del proyecto

El plan de comunicación del proyecto es el siguiente:

PLAN DE COMUNICACIÓN DEL PROYECTO					
¿Qué comunicar?	Audiencia	Propósito	Frecuencia	Método de comunicac.	Responsa- ble
Avances y dificultades a enfrentar	Pablo Slavkin	Solucionar problemas, establecer pautas para evitar retrasos en el proceso de desarrollo.	Siempre que haya avances significativos, mínimo una vez por mes.	E-Mail, Google-Meet	Florencia Battocchia
Avances	Matias Battocchia	Comunicar avances.	Siempre que se logre algo nuevo que funcione	WhatsApp, E-Mail, Google-Meet	Florencia Battocchia
Consultas	Matias Battocchia	Realizar consultas de diseño.	Cuando sea necesario	WhatsApp, E-Mail, Google-Meet	Florencia Battocchia

## 15. Gestión de Compras

Se realizará la compra de una placa de desarrollo EDU-CIAA-NXP. El proveedor elegido para esta compra es Electrocomponentes S.A. ya que es uno de los puntos de venta de la EDU-CIAA-NXP.

El DAC de audio se comprará en Dicomse Componentes Electronicos. El proveedor fue elegido en base a que es el único proveedor de la Argentina que ofrece el componente con las características que se necesita.

El resto de los componentes discretos son brindados por Electronina Danher debido a la experiencia personal y confianza que se tiene con el local de venta.

Por último, el PCB se fabricará en Sseed debido a la eficiencia, calidad y costo accesible que brinda la empresa.

## 16. Seguimiento y control

SEGUIMIENTO DE AVANCE					
Tarea del WBS	Indicador de avance	Frecuencia de reporte	Resp. de seguimiento	Persona a ser informada	Método de comunic
1.1 Realizar la planificación del proyecto	Cantidad de puntos de la planificación completados y corregidos.	Al finalizar la tarea	Ing. Florencia Battocchia	Ing. Pablo Slavkin	E-Mail
2.1 Realizar el análisis y elección de la electrónica y el microcontrolador a utilizar	Cada componente o C.I. definido	Al definir cada circuito integrado	Ing. Florencia Battocchia	Ing. Pablo Slavkin	E-Mail
2.2 Investigar sobre algoritmos de procesamiento de señales digitales en tiempo real	Horas invertidas en la tarea	Al finalizar la tarea	Ing. Florencia Battocchia	Ing. Pablo Slavkin	E-Mail
2.3 Investigar sobre técnicas de conversión de señal digital a analógica	Horas invertidas en la tarea	Al finalizar la tarea	Ing. Florencia Battocchia	Ing. Pablo Slavkin	E-Mail
2.4 Buscar información sobre procesadores de audio comerciales	Horas invertidas en la tarea	Al finalizar la tarea	Ing. Florencia Battocchia	Ing. Pablo Slavkin	E-Mail
3.1 Realizar el circuito electrónico de la interfaz de usuario	Componentes ubicados	Al finalizar la tarea	Ing. Florencia Battocchia	Ing. Pablo Slavkin	E-Mail
3.2 Testeo del circuito electrónico	Prueba funcional realizada	Al finalizar la tarea	Ing. Florencia Battocchia	Ing. Pablo Slavkin	E-Mail
3.3 Realizar la lectura de las entradas de la interfaz de usuario	Funcionalidad implementada	Al finalizar la tarea	Ing. Florencia Battocchia	Ing. Pablo Slavkin	E-Mail
4.1 Realizar circuito electrónico para conectar la memoria SD.	Componentes ubicados	Al finalizar la tarea	Ing. Florencia Battocchia	Ing. Pablo Slavkin	E-Mail

Sigue en la página siguiente.

SEGUIMIENTO DE AVANCE					
Tarea del WBS	Indicador de avance	Frecuencia de reporte	Resp. de seguimiento	Persona a ser informada	Método de comunic
4.2 Testeo del circuito electrónico.	Prueba funcional realizada	Al finalizar la tarea	Ing. Florecia Battocchia	Ing. Pablo Slavkin	E-Mail
4.3 Burcar audio que cumpla con el requerimiento y almacenarlo en la memoria SD.	Funcionalidad implementada	Al finalizar la tarea	Ing. Florecia Battocchia	Ing. Pablo Slavkin	E-Mail
4.4 Realizar la lectura del audio almacenado en la tarjeta SD.	Funcionalidad implementada	Al finalizar la tarea	Ing. Florecia Battocchia	Ing. Pablo Slavkin	E-Mail
5.1 Implementar sistema operativo RTEMS	Funcionalidad implementada	Al finalizar la tarea	Ing. Florecia Battocchia	Ing. Pablo Slavkin	E-Mail
5.2 Implementar manejo de las interrupciones provenientes de la interfaz de usuario	Funcionalidad implementada	Al finalizar la tarea	Ing. Florecia Battocchia	Ing. Pablo Slavkin	E-Mail
6.1 Diseño esquemático de conexionado.	Componentes ubicados	Al finalizar la tarea	Ing. Florecia Battocchia	Ing. Pablo Slavkin	E-Mail
6.2 Diseño del PCB	Componentes ubicados	Al finalizar la tarea	Ing. Florecia Battocchia	Ing. Pablo Slavkin	E-Mail
6.3 Generación de Gerbers, validación y pedido de fabricación	Horas invertidas en la tarea	Al finalizar la tarea	Ing. Florecia Battocchia	Ing. Pablo Slavkin	E-Mail
7.1 Implementar algoritmo de re-muestreo para controlar la velocidad de reproducción	Funcionalidad implementada	Ante cada avance sustancial	Ing. Florecia Battocchia	Ing. Pablo Slavkin	E-Mail
7.2 Implementar algoritmo de interpolación.	Funcionalidad implementada	Ante cada avance sustancial	Ing. Florecia Battocchia	Ing. Pablo Slavkin	E-Mail
7.3 Testeo de los algoritmos desarrollados	Porcentaje de pruebas unitarias exitosas	Al completar cada test unitario	Ing. Florecia Battocchia	Ing. Pablo Slavkin	E-Mail

Sigue en la página siguiente.

SEGUIMIENTO DE AVANCE					
Tarea del WBS	Indicador de avance	Frecuencia de reporte	Resp. de seguimiento	Persona a ser informada	Método de comunic
8.1 Ubicación de componentes en el PCB	Componentes ubicados	Al finalizar la tarea	Ing. Florencia Battocchia	Ing. Pablo Slavkin	E-Mail
8.2 Soldadura SMD en el PCB	Componentes soldados	Al finalizar la tarea	Ing. Florencia Battocchia	Ing. Pablo Slavkin	E-Mail
8.3 Soldadura THT en el PCB	Componentes soldados	Al finalizar la tarea	Ing. Florencia Battocchia	Ing. Pablo Slavkin	E-Mail
9.1 Desarrollo librería de generación del DAC por I2S	Funcionalidad implementada	Ante cada avance sustancial	Ing. Florencia Battocchia	Ing. Pablo Slavkin	E-Mail
9.2 Testeo de la salida del DAC con osciloscopio y analizador de espectros	Cada prueba funcional realizada	Al completar cada prueba funcional	Ing. Florencia Battocchia	Ing. Pablo Slavkin	E-Mail
10.1 Integración de los módulos del sistema	Funcionalidad implementada	Ante cada avance sustancial	Ing. Florencia Battocchia	Ing. Pablo Slavkin	E-Mail
10.2 Testeo de funcionamiento	Cada prueba funcional realizada	Al completar cada prueba funcional	Ing. Florencia Battocchia	Ing. Pablo Slavkin	E-Mail
11.1 Desarrollar herramientas de testeo, debug y validación.	Cada herramienta y utilidad implementada	Ante cada avance sustancial	Ing. Florencia Battocchia	Ing. Pablo Slavkin	E-Mail
11.2 Realizar las pruebas de validación del sistema	Cada prueba funcional realizada	Al completar cada prueba funcional	Ing. Florencia Battocchia	Ing. Pablo Slavkin	E-Mail
12.1 Realizar el informe final del proyecto	Cantidad de puntos completados y corregidos	Ante cada avance sustancial	Ing. Florencia Battocchia	Ing. Pablo Slavkin	E-Mail
12.2 Realizar el manual de uso	Cantidad de puntos completados y corregidos	Al finalizar la tarea	Ing. Florencia Battocchia	Ing. Pablo Slavkin	E-Mail

Cuadro 3: Seguimiento de avance



## 17. Procesos de cierre

Florence Battocchia es la responsable de analizar el cumplimiento de los requerimientos pre-establecidos. A su vez, analizará el tiempo que demoró llevar a cabo los distintos grupos de tareas para contrastar con los tiempos del cronograma desarrollado en la planificación del proyecto final.

Florence Battocchia es la responsable de analizar los resultados de los distintos grupos de tareas, teniendo en cuenta las dificultades que se tuvieron durante el proceso de desarrollo y cuál fue su metodología de resolución. Luego del análisis generará un documento con los aspectos a mejorar en el prototipo del proyecto. Las conclusiones serán plasmadas en las memorias del proyecto final.

Una vez finalizado el proyecto, se agradecerá formalmente a todos los colaboradores y se informará a los interesados la finalización del mismo. En la memoria del proyecto se escribirá un agradecimiento a los colaboradores.