

期末テスト向け重要ポイント（１）

演習問題の解答と解説

1

第7回 演習問題 解答

2

演習問題

- ▶ 問題1
 - ▶ ノイマン型コンピュータとは、どのようなコンピュータのことを言うのか、特徴を挙げて説明せよ。
- ▶ 問題1 解答
 - ▶ ノイマン型コンピュータは、以下のような特徴を持つ。
 - ▶ **プログラム(可変)内蔵方式**
 - 実行するプログラムや処理するデータをメモリに格納しておき、実行時に必要なプログラムを読み出す。
 - ▶ **逐次処理方式**
 - メモリに格納された命令を、順次読み出しながら処理を進める。
 - ▶ **単一メモリ方式**
 - プログラムとデータは、同じメモリ内に格納されている。

3

演習問題

- ▶ 問題2
 - ▶ ノイマン型コンピュータでは、「命令フェッチ」、「命令デコード」、「実行」という一連の流れに従い、1つの命令が実行される。また、次の命令を実行するための「次命令の決定」が行われる。
 - ▶ 以下の(a)～(h)に適切な語句を入れよ。
 - ▶ 「命令フェッチ」では、
 - ▶ プロセッサが、(a)に格納されているアドレスを、(b)に出力する。
 - ▶ メインメモリは、プロセッサが(b)に出力したアドレスを受け取り、そのアドレスに格納されている(c)を、(d)に出力する。
 - ▶ プロセッサは、メインメモリが(d)に出力した(c)を、(e)に受け取る。
- (次ページに続く)

4

演習問題

- ▶ 問題2（続き）
 - ▶ 「命令デコード」では、
 - ▶ プロセッサは、(e)に受け取った(c)を(f)に送り、(g)する。
 - ▶ 「実行」では、
 - ▶ プロセッサは、(g)結果に基づいて、(h)を生成する。その(h)に応じて、プロセッサ内のデータ転送、プロセッサ-メインメモリ間のデータ転送、所望のデータに対する演算などを行う。
 - ▶ 「次命令の決定」では、
 - ▶ 次に実行する命令が格納されているアドレスを、(a)に設定する。

5

演習問題

- ▶ 問題2 解答
 - ▶ 「命令フェッチ」では、
 - ▶ プロセッサが、(プログラムカウンタ)に格納されているアドレスを、(アドレスバス)に出力する。
 - ▶ メインメモリは、プロセッサが(アドレスバス)に出力したアドレスを受け取り、そのアドレスに格納されている(命令)を、(データバス)に出力する。
 - ▶ プロセッサは、メインメモリが(データバス)に出力した(命令)を、(命令レジスタ)に受け取る。
- (次ページに続く)

6

演習問題

- ▶ 問題2 解答(続き)
- ▶ 「命令デコード」では、
 - ▶ プロセッサは、(命令レジスタ)に受け取った(命令)を(デコーダ)に送り、(解読(デコード))する。
- ▶ 「実行」では、
 - ▶ プロセッサは、(解読(デコード))結果に基づいて、(制御信号)を生成する。その(制御信号)に応じて、プロセッサ内のデータ転送、プロセッサ-メインメモリ間のデータ転送、所望のデータに対する演算などを行う。
- ▶ 「次命令の決定」では、
 - ▶ 次に実行する命令が格納されているアドレスを、(プログラムカウンタ)に設定する。

7

演習問題

- ▶ 問題3
 - ▶ フォンノイマンボトルネックとは、どのような問題点のことを言うのか、説明せよ。
- ▶ 問題3 解答
 - ▶ ノイマン型コンピュータでは、同じメモリに命令とデータが格納されている。
 - ▶ また、プロセッサとメインメモリは、バスと呼ばれる転送路を通じて、命令やデータの転送を行っている。
 - ▶ そのため、「命令の取り出し」と「データの転送」が、バスの使用権をめぐって競合することになり、この部分の性能がコンピュータ全体の性能を左右することが多い。
 - ▶ このような「プロセッサ-メモリ間の転送性能がコンピュータ全体の性能を左右する」という構造的な問題点を、フォンノイマンボトルネックという。

8

演習問題

- ▶ 問題4
- ▶ 以下の語句について説明せよ。
 - ▶ 命令コード
 - ▶ オペランド
 - ▶ ソースオペランド
 - ▶ デスチネーションオペランド
 - ▶ 3アドレス命令
 - ▶ 2アドレス命令
 - ▶ 1アドレス命令
 - ▶ 0アドレス命令

9

演習問題

- ▶ 問題4 解答
 - ▶ 命令コード
 - ▶ 命令の種類を示すコード。
 - ▶ オペランド
 - ▶ 命令で使用するデータやデータの格納場所(アドレス)を示すコード。
 - ▶ ソースオペランド
 - ▶ 処理するデータの格納元(アドレスなど)を示すオペランド。
 - ▶ デスチネーションオペランド
 - ▶ 処理した結果データの格納先(アドレスなど)を示すオペランド。

10

演習問題

- ▶ 問題4 解答(続き)
- ▶ 3アドレス命令
 - ▶ ソースオペランド2個と、デスチネーションオペランド1個を、そのまま記述する命令。
- ▶ 2アドレス命令
 - ▶ ソースオペランドのどちらか1個と、デスチネーションオペランドを、兼用する命令。
- ▶ 1アドレス命令
 - ▶ 命令には、1個のソースオペランドのみを使用し、もう1個のソースオペランドとデスチネーションオペランドはアキュムレータと呼ばれる特別な格納領域を使用する命令。
- ▶ 0アドレス命令
 - ▶ スタックと呼ばれる特別な格納領域を使用し、命令には、命令コードのみを記述し、オペランドは記述しない命令。

11

第8回 演習問題 解答

12

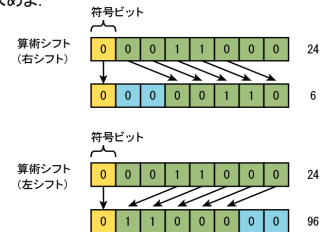
演習問題

- 問題1
- (24)₁₀を2の補数表現を用いた1バイトの符号付き二進数で表せ。
 - また、この二進数を、2ビット右に算術シフトしたときに得られる二進数の十進数値と、2ビット左に算術シフトしたときに得られる二進数の十進数値を求めよ。
- 問題2
- (-4)₁₀を2の補数表現を用いた1バイトの符号付き二進数で表せ。
 - また、この二進数を、2ビット右に算術シフトしたときに得られる二進数の十進数値と、2ビット左に算術シフトしたときに得られる二進数の十進数値を求めよ。

13

演習問題

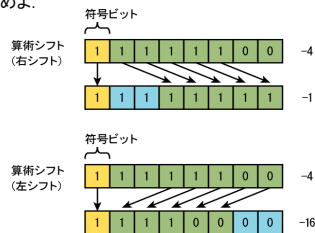
- 問題1 解答
- (24)₁₀を2の補数表現を用いた1バイトの符号付き二進数で表せ。
 - また、この二進数を、2ビット右に算術シフトしたときに得られる二進数の十進数値と、2ビット左に算術シフトしたときに得られる二進数の十進数値を求めよ。



14

演習問題

- 問題2 解答
- (-4)₁₀を2の補数表現を用いた1バイトの符号付き二進数で表せ。
 - また、この二進数を、2ビット右に算術シフトしたときに得られる二進数の十進数値と、2ビット左に算術シフトしたときに得られる二進数の十進数値を求めよ。



15

演習問題

- 問題3
- データ操作命令とはどのような命令かを概略説明せよ。
- 問題3 解答
- データを、処理・操作(演算)する命令。
 - 算術演算命令、論理演算命令、ビット列操作命令に大別できる。
- 問題4
- プログラム制御命令とはどのような命令かを概略説明せよ。
- 問題4 解答
- 命令の実行順序を直接制御する命令。
 - 無条件分岐、条件分岐、サブルーチン分岐などがある。

16

演習問題



- 問題5
- マシンAのクロック周波数を1GHzとし、マシンBのクロック周波数を500MHzとする。
 - また、マシンAとマシンBは、同じ命令セットアーキテクチャを実現しており、同じプログラムに対して必要となる命令数は等しいものとする。
 - いま、あるプログラムに対して、マシンAのCPIが2.0であり、マシンBのCPIが1.2である。
 - どちらのマシンが、このプログラムを速く実行することができるか？

17

演習問題

- 問題5 解答
- | | | |
|------|-----------------|--------------------------------|
| マシンA | クロック周波数: 1GHz | クロック周期: 1ns |
| マシンB | クロック周波数: 500MHz | クロック周期: 2ns |
| マシンA | CPI | : 2.0 |
| マシンB | CPI | : 1.2 |
| マシンA | 命令数 | : N |
| マシンB | 命令数 | : N |
| マシンA | 実行時間 | $2.0 \times 1 \times N = 2.0N$ |
| マシンB | 実行時間 | $1.2 \times 2 \times N = 2.4N$ |
- よって、マシンAの方が速い。

18

Computer Architecture I

演習問題

問題6

命令とメモリの状態を、概略的に、以下に示す。以下の各アドレッシング方式を用いた場合の、対象データの値を示せ。

① 直接アドレッシング

② 間接アドレッシング

③ 相対アドレッシング

④ 即値アドレッシング

命令コード

オペランド

100

プログラムカウンタ

3

基底(ベース)レジスタ

2

メモリ

97	98
98	107
99	3
100	102
101	103
102	105
103	99
104	0
105	108
106	4
107	0

19

Computer Architecture I

演習問題

問題6 解答

① 直接アドレッシング

② 間接アドレッシング

③ 相対アドレッシング

④ 即値アドレッシング

102

105

99

100

命令コード

オペランド

100

プログラムカウンタ

3

基底(ベース)レジスタ

2

メモリ

97	98
98	107
99	3
100	102
101	103
102	105
103	99
104	0
105	108
106	4
107	0

20

Computer Architecture I

第9回 演習問題 解答

21

Computer Architecture I

演習問題

問題1

ワイヤードロジック制御方式とマイクロプログラム制御方式を比較説明せよ。

問題2

マイクロプログラム制御方式における垂直型マイクロ命令形式と水平型マイクロ命令形式を比較説明せよ。

22

Computer Architecture I

演習問題

問題1 解答

ワイヤードロジック制御方式

制御機構を、ハードウェアすなわち順序論理回路で実現する方式。

高速であるという長所を持つ。

制御機構の設計が複雑で修正が困難であるという短所を持つ。

マイクロプログラム制御方式

制御機構となるハードウェアを、マイクロプログラム(ファームウェア)によって制御する方式。

制御論理の設計や修正が容易であるという長所を持つ。

制御メモリとメインメモリへのアクセスが必要となり、ワイヤードロジック制御方式より低速であるという短所を持つ。

23

Computer Architecture I

演習問題

問題2 解答

垂直型マイクロ命令形式

数バイトの短い命令幅であり、多数の制御信号をマイクロ命令にエンコードしてある。

マイクロ命令をデコードする必要がある。

制御メモリは小さくてすむ。

水平型マイクロ命令形式

長い(普通100ビット以上)命令幅のマイクロ命令そのものに直接制御信号列を埋め込んである。

マイクロ命令ワードの各ビットがそのまま制御信号となり、デコードの必要はない。

マイクロプログラムの格納には大容量の制御メモリが必要になる。

24

4

演習問題

- ▶ 問題3
 - ▶ 割り込みとは何か。概略説明せよ。
- ▶ 問題4
 - ▶ 内部割り込みとは、どのような割り込みか。概略説明せよ。
 - ▶ 外部割り込みとは、どのような割り込みか。概略説明せよ。
 - ▶ リセット割り込みとはどのような割り込みか。概略説明せよ。

演習問題

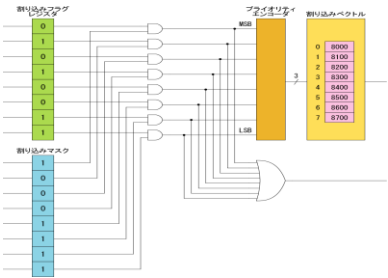
- ▶ 問題3 解答
 - ▶ 実行中の処理を一度停止して、他の処理を行った後に再開する機能のことである。
 - ▶ プログラム実行中に割り込みが生じると、実行中のプログラムをいったん中断し、割り込み処理プログラムを実行する。そして、割り込み処理プログラムが終了した後、中断していたプログラムの実行を再開する。

演習問題

- ▶ 問題4 解答
 - ▶ 内部割り込み
 - ▶ 内部装置(プロセッサとメインメモリ)が発生する割り込み。
 - ▶ スーパーバイザコール、ブレークポイントなどの明示的な割り込みや、演算オーバーフロー、未定義命令などの暗黙的な割り込みがある。
 - ▶ 外部割り込み
 - ▶ 外部装置(主として入出力装置)が発生する割り込み。
 - ▶ ハードウェア障害、入出力装置からの状態通知、タイマからの通知などがある。
 - ▶ リセット
 - ▶ リセットスイッチによる割り込み。
 - ▶ ユーザが強制的にプログラムを中止するのに使用する。

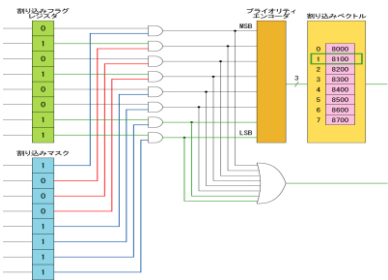
演習問題

- ▶ 問題5
 - ▶ 割り込み識別機構の内部状態を以下に示す。
 - ▶ 上記状態に対応する割り込み処理の開始アドレスを示せ。



演習問題

- ▶ 問題5 解答
 - ▶ 8100



第10回 演習問題 解答

演習問題



- ▶ 問題1
- ▶ 以下に示す10進数MとNを、「2の補数表現された1バイトの2進数」で示せ.
 - ▶ 次に、加算結果M+Nを、「2の補数表現された1バイトの2進数」で示せ.
 - ▶ 上記加算結果を、10進数で示せ. なお、加算したときにオーバーフローが発生した場合には、10進数値ではなく、「オーバーフロー」と記述せよ.
1. $M=(45)_{10}$, $N=(-83)_{10}$
 2. $M=(45)_{10}$, $N=(82)_{10}$
 3. $M=(45)_{10}$, $N=(83)_{10}$
 4. $M=(-45)_{10}$, $N=(83)_{10}$
 5. $M=(-45)_{10}$, $N=(-83)_{10}$
 6. $M=(-45)_{10}$, $N=(-84)_{10}$

31

演習問題

▶ 問題1 解答

	M, N		M+N	
1	45	0010 1101	1101 1010	-38
	-83	1010 1101		
2	45	0010 1101	0111 1111	127
	82	0101 0010		
3	45	0010 1101	1000 0000	オーバーフロー
	83	0101 0011		
4	-45	1101 0011	0010 0110	38
	83	0101 0011		
5	-45	1101 0011	1000 0000	-128
	-83	1010 1101		
6	-45	1101 0011	0111 1111	オーバーフロー
	-84	1010 1100		

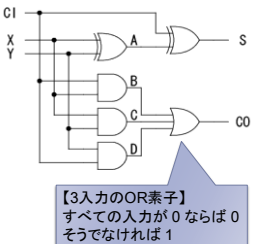
32

演習問題



- ▶ 問題2
- ▶ 以下に示す回路の真理値表を作成せよ.

この論理回路は全加算器 (FA: Full Adder) である

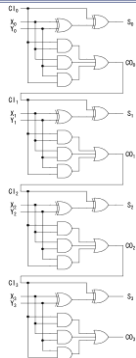


X	Y	CI	A	B	C	D	S	CO
0	0	0	0	0	0	0	0	0
0	0	1	0	0	0	0	1	0
0	1	0	1	0	0	0	1	0
0	1	1	1	0	0	1	0	1
1	0	0	1	0	0	0	1	0
1	0	1	1	1	0	0	0	1
1	1	0	0	0	1	0	0	1
1	1	1	0	1	1	1	1	1

【3入力のOR素子】
すべての入力が0ならば0
そうでなければ1

33

演習問題

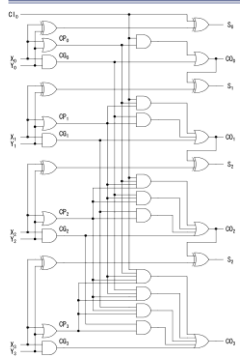


- ▶ 問題3
- ▶ 左図の回路と同様な全加算器を用いて構成した32ビットの加算器がある.
 - ▶ この加算器の最終出力が確定するまでの時間を求めよ.
 - ▶ なお、各素子の伝播遅延時間は、すべてTであるものとする.

- ▶ 問題3 解答
- ▶ $2T \times 32=64T$

34

演習問題



- ▶ 問題4
- ▶ 左図の回路と同様な構成を持つ32ビットの桁上げ先見加算器がある.
 - ▶ この加算器の最終出力が確定するまでの時間を求めよ.
 - ▶ なお、各素子の伝播遅延時間は、すべてTであるものとする.

- ▶ 問題4 解答
- ▶ $4T$

35

第11回 演習問題 解答

36

Computer Architecture I

演習問題

問題1 解答

- メモリ装置の性能を測る代表的な指標を2つあげよ。
 - 容量, メモリアクセス時間
- 主要なメモリ階層を4つあげよ。
 - レジスタ, キャッシュメモリ, メインメモリ, ファイル装置
- 上記4つのメモリ階層を, 性能指標の観点から説明せよ。
 - 容量の大きい順に,
 - ファイル装置, メインメモリ, キャッシュメモリ, レジスタ
 - メモリアクセス時間の速い順に,
 - レジスタ, キャッシュメモリ, メインメモリ, ファイル装置

37

Computer Architecture I

演習問題

問題2 解答

- 以下に示す表の空欄を埋めよ, また, 正しい選択肢を選べ。
- なお, 集積度および制御の欄は, DRAMとSRAMの比較として解答せよ。

名称	フルスベル	読み出し	書き込み	集積度	制御	
RAM	DRAM	Dynamic Random Access Memory	可 不可	可 不可	高い 低い	簡単 複雑
	SRAM	Static Random Access Memory	可 不可	可 不可	高い 低い	簡単 複雑
ROM		Read Only Memory	可 不可	可 不可		

38

Computer Architecture I

演習問題

問題3

- 平均シーク時間10ms, 毎分7200回転, 転送速度 5.12×10^6 B/s(バイト/秒)の磁気ディスクから, 1Kバイトのデータを読み出すのに要する時間を求めよ。ここで, データを読み出す時間とは, 平均シーク時間, 平均回転待ち時間, データ転送時間の合計を意味する。

問題3 解答

- 平均回転待ち時間
 - 1秒間当たりの回転数: $7200/60=120$ (回転)
 - 1回転に要する時間: $1/120$ (s)
 - 平均回転待ち時間: $(1/120) \times (1/2)=1/240 \approx 0.0042$ (s) $\Rightarrow 4.2$ (ms)
- データ転送時間
 - $(1 \times 2^{10}) / (5.12 \times 10^6) = (1024 / 512) \times 10^{-4} = 0.0002$ (s) $\Rightarrow 0.2$ (ms)
- データを読み出す時間
 - $10+4.2+0.2=14.4$ (ms)

39

Computer Architecture I

第12回 演習問題解答

40

Computer Architecture I

演習問題

問題1

- 直接制御方式の特徴を説明せよ。

問題1 解答

- プロセッサが, 各入出力装置を直接的に制御する。
- 具体的には, プロセッサがマシン命令を用いて, 各入出力装置を制御し, メインメモリと各入出力装置間におけるデータ転送を行う。

41

Computer Architecture I

演習問題

問題2

- 間接制御方式の特徴を説明せよ。

問題2 解答

- プロセッサが, 入出力専用のハードウェア(入出力コントローラ)を介して, 各入出力装置を間接的に制御する。
- 具体的には, プロセッサがマシン命令を用いて入出力コントローラに処理を依頼し, 入出力コントローラがメインメモリと各入出力装置間におけるデータ転送を行う。
- 間接制御は, 直接制御に比べて,
 - 多種多様な入出力インタフェースへの対応が容易である。
 - 入出力装置の多様性を入出力コントローラによって吸収できるので, 命令セットが大きくなることを抑えることができる。
 - プロセッサによる処理と入出力装置の動作を並列に実行でき, 入出力処理にかかるプロセッサの負担を軽減できる。

そのため, 現代のコンピュータは, 入出力装置の大半を間接制御方式により制御している。

42

演習問題

- ▶ 問題3
 - ▶ メモリマップトIOとはどのような制御方式であるかを説明せよ.
- ▶ 問題3 解答
 - ▶ メインメモリのアドレスに、入出力装置用の領域を割り当てておき、通常の転送命令によって入出力を行う方式.
 - ▶ メインメモリにアクセスする仕組みを利用しているため、特別な入出力用の命令を用意する必要がない.

43

演習問題

- ▶ 問題4
 - ▶ DMAとはどのような制御方式であるかを説明せよ.
- ▶ 問題4 解答
 - ▶ DMAコントローラ(DMAを行う入出力コントローラ)が、メインメモリと各入出力装置間におけるデータ転送を行う方式.
 - ▶ 入出力装置に費やすプロセッサの負担を軽減することを目的としている.

44

演習問題

- ▶ 問題5
 - ▶ マウスを、以下のように、プロセッサによってポーリングで制御すると仮定する.
 - ▶ マウスのポーリングに、CPU時間の何%が消費されるかを求めよ.
 - ▶ プロセッサのクロック周波数 : 1GHz
 - ▶ ポーリングにかかるクロックサイクル数 : 400
 - ▶ ポーリングの頻度 : 1秒間に30回
- ▶ 問題5 解答
 - ▶ 1秒間の間にポーリングに使用されるクロックサイクル数
 - ▶ $400 \times 30 = 12000$
 - ▶ プロセッサで消費されるクロックサイクル数の割合
 - ▶ $12000 / (1 \times 10^9) = 12 \times 10^{-6} = 0.0012\%$

45