Computer Architecture II

第6回 演習問題 解答

演習問題

- - メインメモリへのアクセス時間T_{am}を40ns, キャッシュへのアクセス時間T_{ac}を2ns, ヒット率P_nを0.9としたときの, 実効アクセス時間を求めよ.
 - ここで、実効アクセス時間Teaは、

 $T_{ea} = P_h \times T_{ac} + (1-P_h) \times T_{am}$

と定義される.

Computer Architecture II

演習問題

- ▶ 問題1
 - ▶ メインメモリへのアクセス時間Tamを40ns, キャッシュへのアクセス時間Tac を2ns, ヒット率P_hを0.9としたときの, 実効アクセス時間を求めよ.
 - ▶ ここで、実効アクセス時間T_{ea}は、

 $T_{ea} = P_h \times T_{ac} + (1-P_h) \times T_{am}$

と定義される.

- ▶ 問題1 解答
- $T_{ea} = P_h \times T_{ac} + (1-P_h) \times T_{am}$ $= 0.9 \times 2 + (1-0.9) \times 40$
 - = 5.8 (ns)

Computer Architecture II

演習問題

- - 以下に示すようなキャッシュがある。
 - ▶ ブロック数: L_C=4
 - · ダイレクトマッピング方式
 - ここで、メインメモリの第 i ブロックは、 $j = (i \mod L_c)$ を用いて、キャッシュの第jブロックにマッピングされる。

 - 以下の順番でブロックをアクセスするときに、キャッシュでミスする回数 を求めよ.
 - 0, 8, 0, 6, 8
 - なお、キャッシュの初期状態は空であるものとする。

Computer Architecture II

演習問題

▶ 問題2 解答

ダイレクトマッピング方式

アクセスブロック	0	8	0	6	8
キャッシュブロック0	ブロック0	ブロック8	ブロック0	ブロック0	ブロック8
キャッシュブロック1	空	空	空	空	空
キャッシュブロック2	空	空	空	ブロック6	ブロック6
キャッシュブロック3	空	空	空	空	空

ミスの回数:5回

Computer Architecture II

演習問題

- ▶ 問題3
 - 以下に示すようなキャッシュがある。
 - ブロック数: L_c=4
 - フルアソシアティブマッピング方式
 - 以下の順番でブロックをアクセスするときに、キャッシュでミスする回数 を求めよ.
 - 0, 8, 0, 6, 8
 - なお、キャッシュの初期状態は空であるものとし、ブロック置換アルゴリズムはLRUとする。

Computer Architecture II

演習問題

▶ 問題3 解答

フルアソシアティブマッピング方式

アクセスブロック	0	8	0	6	8
キャッシュブロック0	ブロック0	ブロック0	ブロック0	ブロック0	ブロック0
キャッシュブロック1	空	ブロック8	ブロック8	ブロック8	ブロック8
キャッシュブロック2	空	空	空	ブロック6	ブロック6
キャッシュブロック3	空	空	空	空	空

ミスの回数:3回

Computer Architecture ${\it II}$

演習問題

- ▶ 問題4
- 以下に示すようなキャッシュがある.
 - ▶ ブロック数: L_C=4

 $n = (i \mod N)$

を用いて、キャッシュの第 n セットにマッピングされる.

- 以下の順番でブロックをアクセスするときに、キャッシュでミスする回数 を求めよ
 - ▶ 0, 8, 0, 6, 8
- なお、キャッシュの初期状態は空であるものとし、ブロック置換アルゴリズムはLRUとする。

Computer Architecture II

演習問題

▶ 問題4 解答

2ウェイ・セットアソシアティブマッピング方式

ア:	クセスブロック	0	8	0	6	8
	セット0	ブロック0	ブロック0	ブロック0	ブロック0	ブロック8
	セット0	空	ブロック8	ブロック8	ブロック6	ブロック6
	セット1	空	空	空	空	空
	セット1	空	空	空	空	空

ミスの回数:4回