Vision Libraryを用いた画像処理を ハードウェア化することによる性能評価

指導教員 高橋 寛 教授 甲斐 博 准教授 王森レイ 講師

令和5年1月4日提出

愛媛大学工学部工学科 応用情報工学コース 計算機/ソフトウェアシステム研究室

西川 竜矢

目 次

第1章	序論	3
1.1	研究背景	3
1.2	論文の構成	3
第2章	準備	4
2.1	画像処理	4
	2.1.1 物体検出	4
	2.1.2 画像処理の種類	4
2.2	FPGA	4
	2.2.1 FPGA 概要	4
	2.2.2 比較	4
	2.2.3 Ultra96v2	4
2.3	開発ツール	4
	2.3.1 Vivado	4
	2.3.2 Vitis	4
第3章	画像処理アプリケーションの実装	5
3.1	開発フロー	5
第4章	評価実験	6
4.1	実験方法	6
4.2	実験結果	6
4.3	考察	6
第5章	まとめ	7
謝辞		8
参老 立南	!	a

第1章 序論

1.1 研究背景

近年、日常生活を送るうえで多くの場面で IoT が活用されている。また、エッジ AI の登場により、IoT 機器における処理全体に要する時間の短縮に成功している。その中でも、自動車の歩行者検知や製造業における外観検査などに使われている技術に物体検出がある。物体検出には高いリアルタイム性が求められているが、IoT 機器におけるエッジデバイスは PC と比較すると CPU 性能やメモリ容量といったリソースが劣る。こうした現状から、限られたリソースの中で、処理速度やリソース使用量などのパフォーマンスをどれだけ向上させられるかが課題となっている。

また,近年様々な電子機器に搭載されている FPGA (Field Programmable Gate Array) は集積回路の一種であり、現場で論理回路の構成を書き換え可能である点が大きな特徴である。 FPGA は CPU と比較しても大量のデータを高速に処理し、さらに消費電力が低いという利点がある。以上の点から、リアルタイム性を重要視しているエッジデバイスでの画像処理に対して FPGA を用いることは、先に述べた課題に対する有効的な解決策となるといえる。

1.2 論文の構成

本論文の構成について述べる。第1章では研究背景について述べる。第2章では本論文を 読むにあたって必要となる予備知識について,画像処理,FPGA および開発ツールに分け て述べる。第3章では

第2章 準備

- 2.1 画像処理
- 2.1.1 物体検出
- 2.1.2 画像処理の種類
- 2.2 FPGA
- 2.2.1 FPGA 概要
- 2.2.2 比較
- 2.2.3 Ultra96v2
- 2.3 開発ツール
- 2.3.1 Vivado
- 2.3.2 Vitis

第3章 画像処理アプリケーションの実装

3.1 開発フロー

第4章 評価実験

- 4.1 実験方法
- 4.2 実験結果
- 4.3 考察

第5章 まとめ

謝辞

本論文を作成するにあたり、 — みなさまに感謝の意を表します.

参考文献