



Министерство науки и высшего образования Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Московский государственный технический университет
имени Н.Э. Баумана
(национальный исследовательский университет)»
(МГТУ им. Н.Э. Баумана)

ФАКУЛЬТЕТ ИНФОРМАТИКА И СИСТЕМЫ УПРАВЛЕНИЯ

КАФЕДРА КОМПЬЮТЕРНЫЕ СИСТЕМЫ И СЕТИ (ИУ6)

НАПРАВЛЕНИЕ ПОДГОТОВКИ 09.03.04 Программная инженерия

О Т Ч Е Т

по лабораторной работе № 2

Название: Исследование дешифраторов
Дисциплина: Архитектура ЭВМ

Студент

ИУ7-45Б

(Группа)

(Подпись, дата)

А.А. Шиленков

(И.О. Фамилия)

Преподавател
ь

(Подпись, дата)

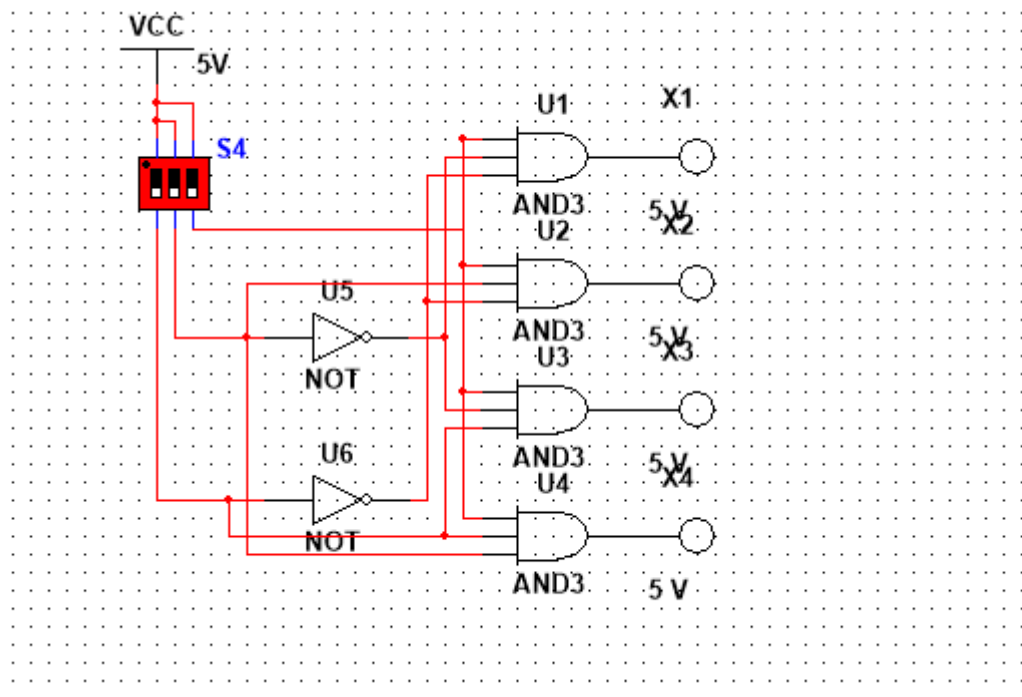
(И.О. Фамилия)

Москва, 2020

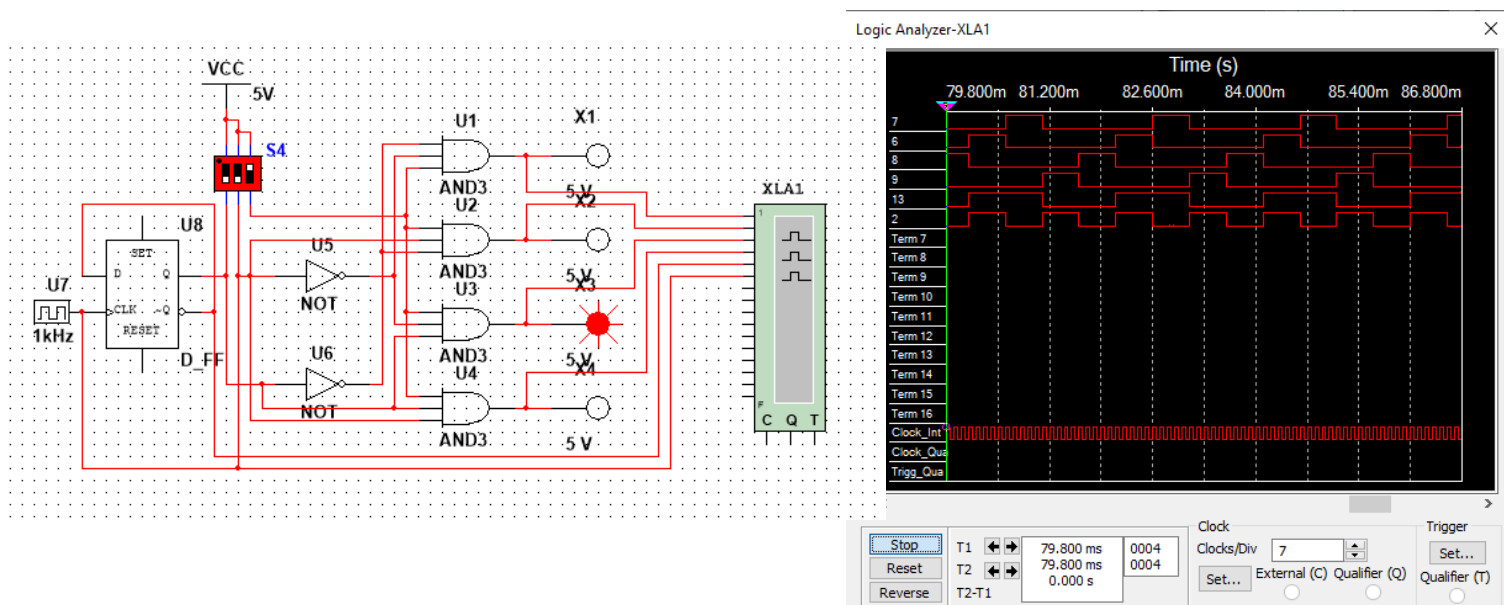
МГТУ им. Н.Э. Баумана

Цель работы – изучение принципов построения и методов синтеза дешифраторов; макетирование и экспериментальное исследование дешифраторов.

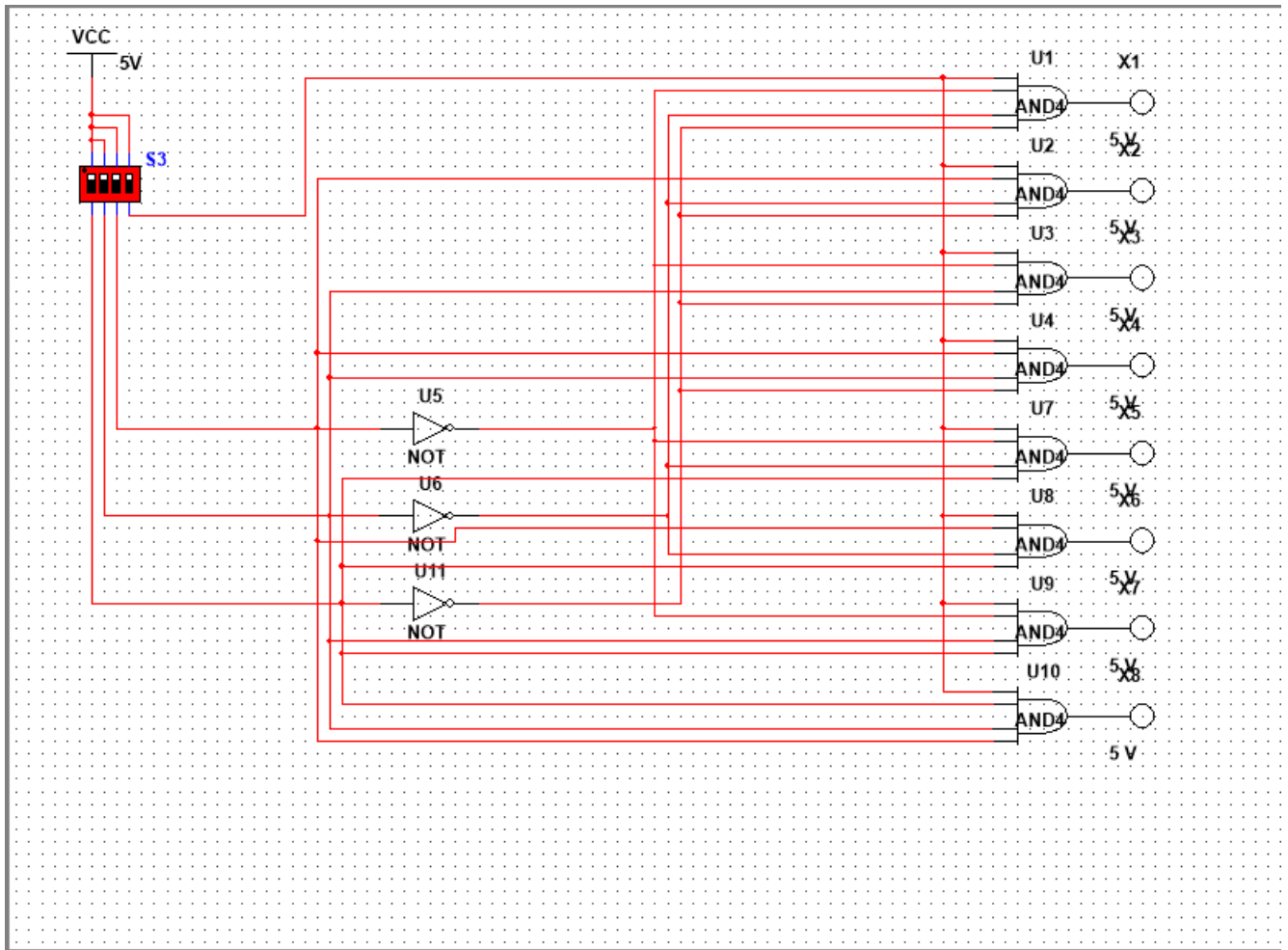
Исследование линейного двухвходового дешифратора с инверсными выходами



E	A	B	F_0	F_1	F_2	F_3
0	∇	∇	0	0	0	0
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	1

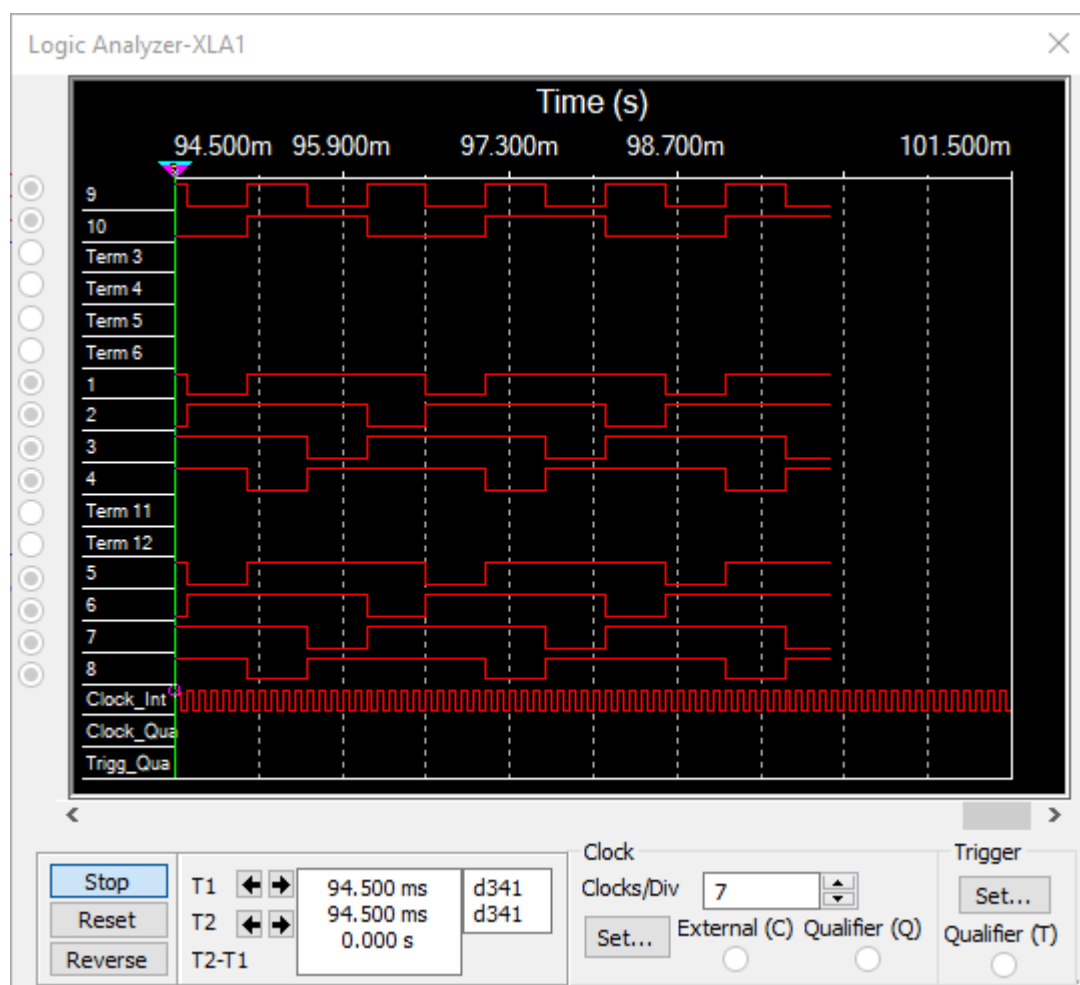
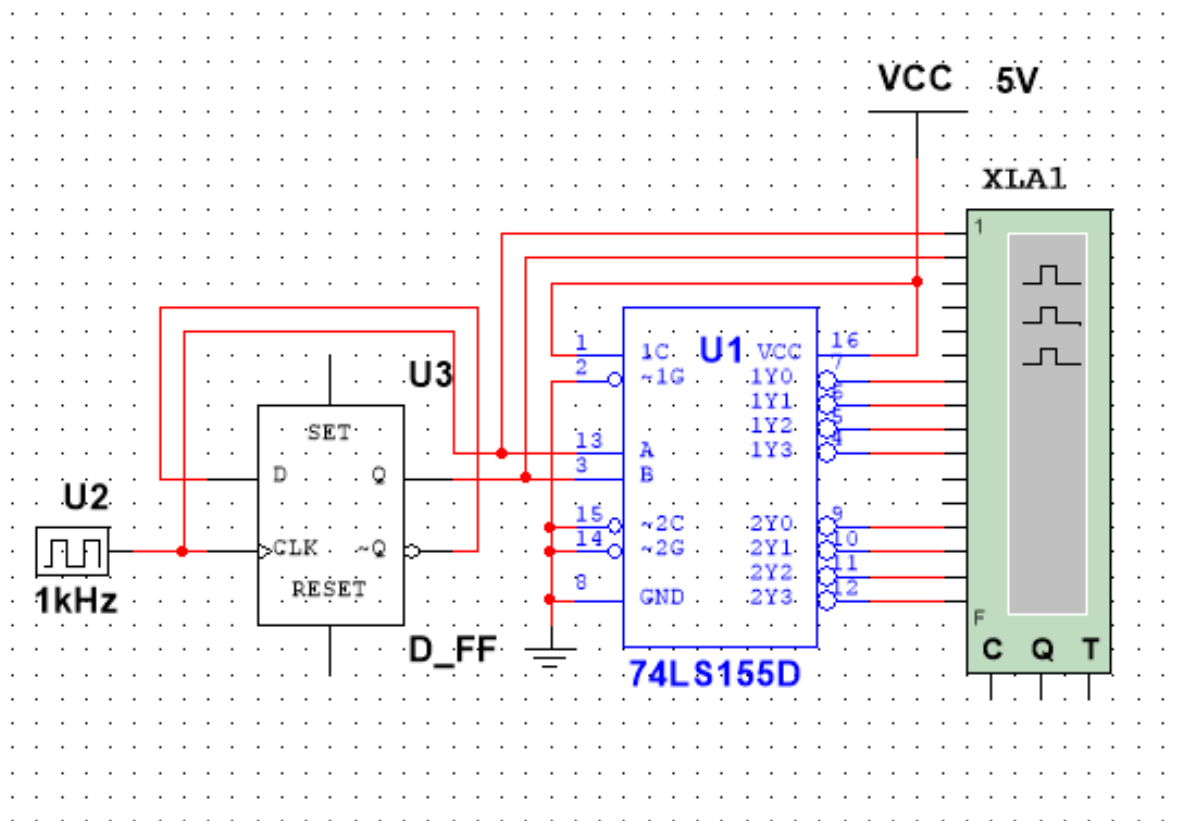


Линейный трехвходовый дешифратор

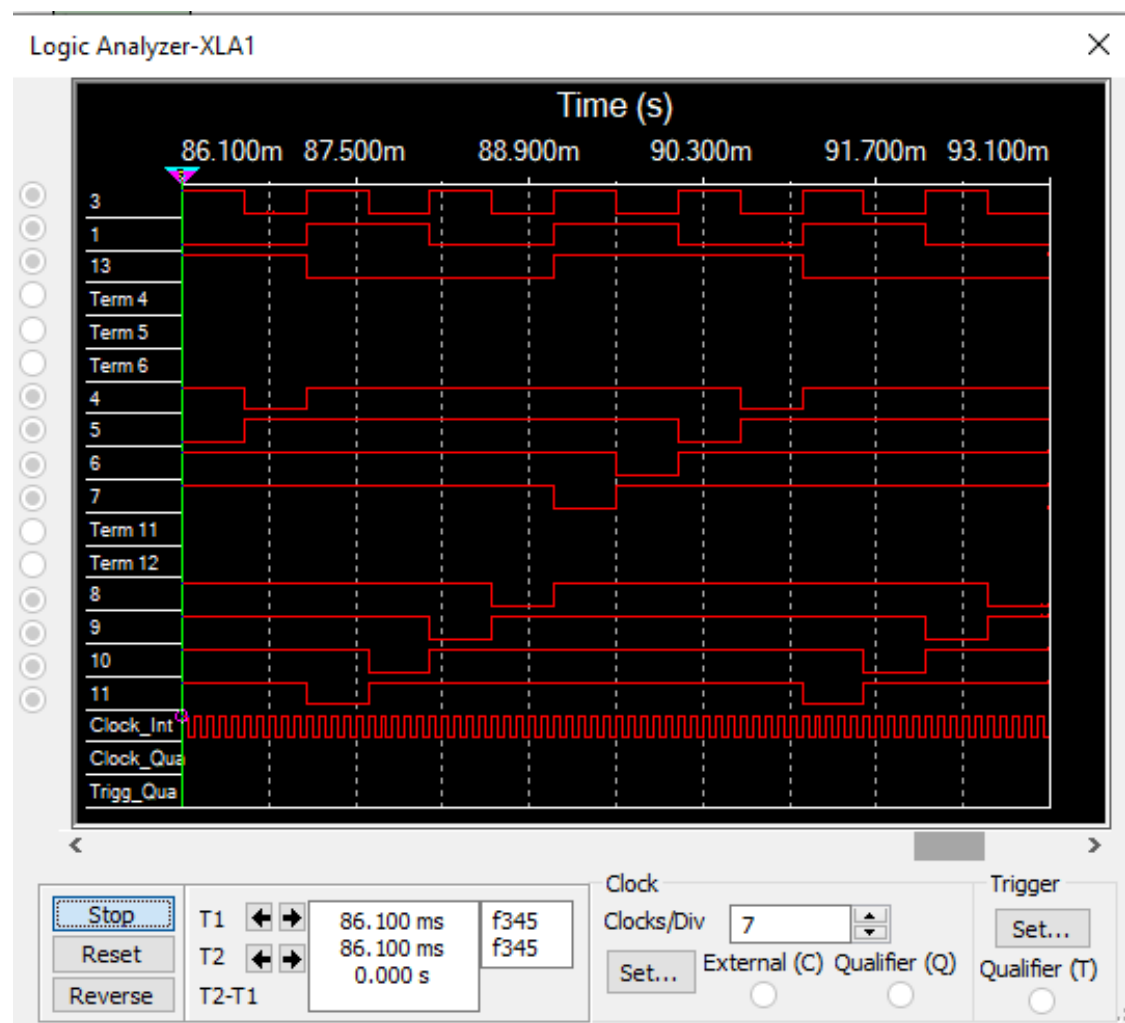
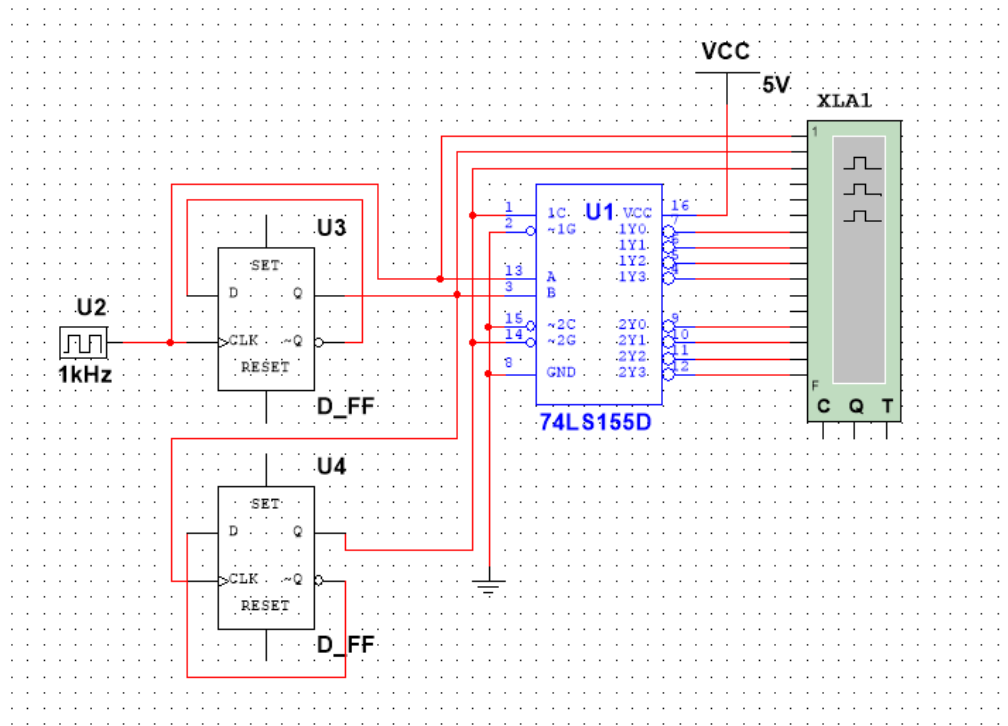


E	A	B	C	F_0	F_1	F_2	F_3	F_4	F_5	F_6	F_7
0	∇	∇	∇	0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	0	0	0	0
1	0	0	1	0	1	0	0	0	0	0	0
1	0	1	0	0	0	1	0	0	0	0	0
1	0	1	1	0	0	0	1	0	0	0	0
1	1	0	0	0	0	0	0	1	0	0	0
1	1	0	1	0	0	0	0	0	1	0	0
1	1	1	0	0	0	0	0	0	0	1	0
1	1	1	1	0	0	0	0	0	0	0	1

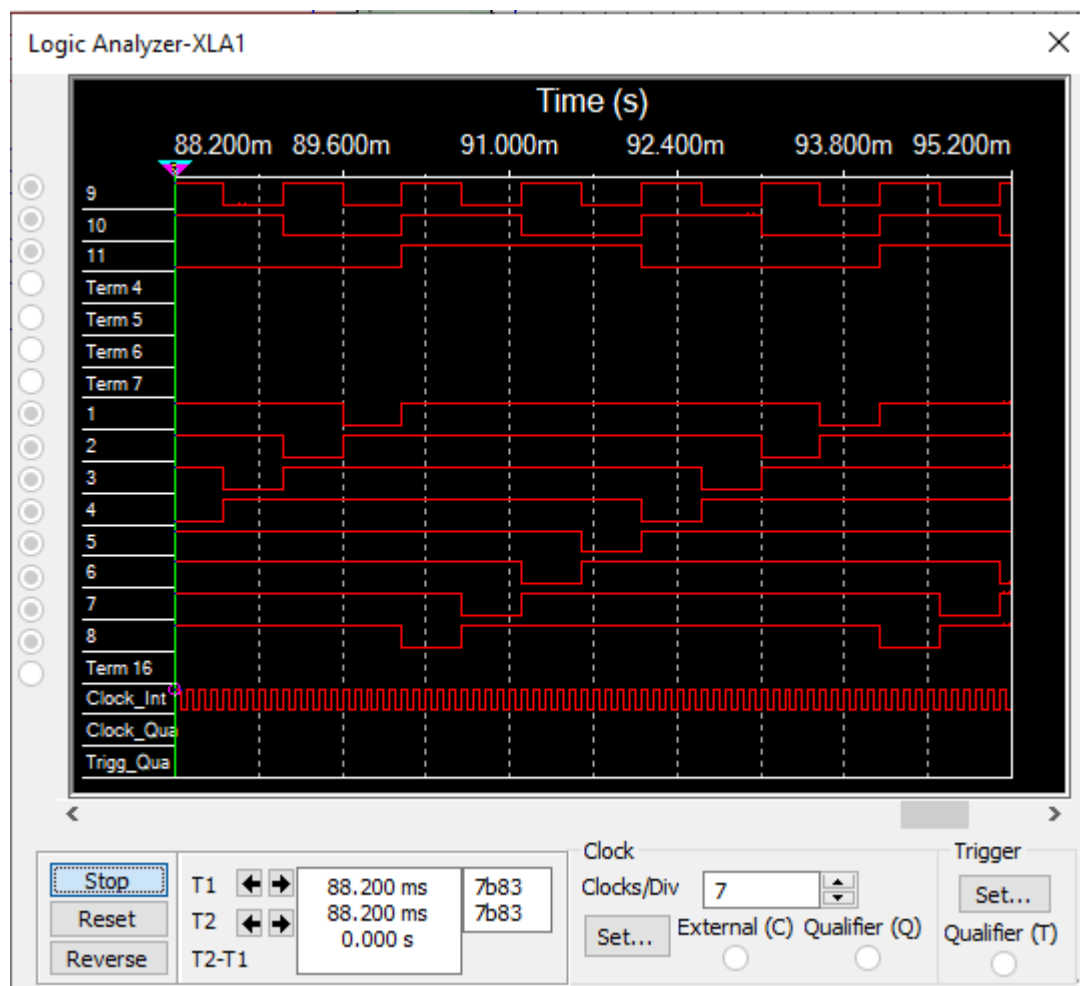
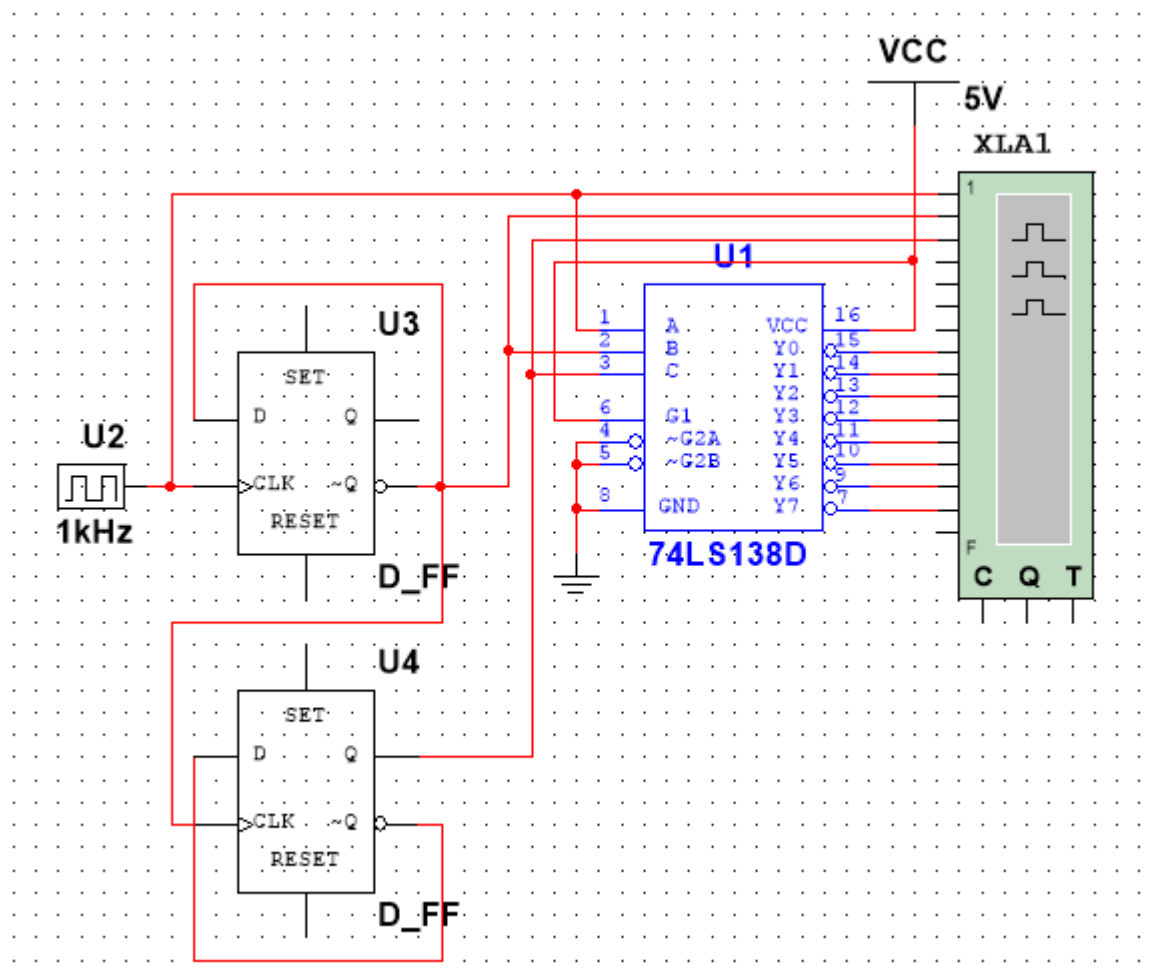
Исследование дешифраторов ИС К155ИД4 (74LS155), Двухвходовый



Трехвходовый



Исследовать работоспособность дешифраторов ИС 533ИД7



Контрольные вопросы

1. Что называется дешифратором?

Дешифратором называется комбинационный узел с n входами и N выходами, преобразующий каждый набор двоичных входных сигналов в активный сигнал на выходе, соответствующий этому набору.

2. Какой дешифратор называется полным (неполным)?

Дешифратор, имеющий 2^n выходов, называется полным, при меньшем числе выходов - неполным.

3. Определите закон функционирования дешифратора аналитически и таблично. (см. выше)

4. Поясните основные способы построения дешифраторов.

По способу построения дешифраторы разделяют на линейные и каскадные. Разновидностями последних являются пирамидальные и ступенчатые дешифраторы.

Линейный дешифратор строится в соответствии с системой функций (1) и представляет собой 2^n конъюнкторов или логических элементов (ЛЭ) ИЛИ-НЕ с n - входами каждый при отсутствии стробирования и с $(n+1)$ входами - при его наличии.

Пирамидальный дешифратор. Строится на основе последовательной (каскадной) реализации выходных функций.

Пирамидальные дешифраторы независимо от числа их входов строятся на основе только двухвходовых конъюнкторов.

5. Что называется гонками и как устраняются ложные сигналы, вызванные гонками?

Вследствие переходных процессов и временных задержек сигналов в цепях логических элементов могут возникнуть так называемые гонки (состязания), приводящие к появлению ложных сигналов на выходах схемы. Основным средством, позволяющим исключить гонки, является стробирование (выделение из информационного сигнала той части, которая свободна от искажений, вызываемых гонками).

6. Каковы способы наращивания дешифраторов по количеству входов и выходов и как они реализуются схемотехнически?

Пусть для построения сложного дешифратора DC_n-N используются простые дешифраторы $DC_{n_1}-N_1$, причем $n_1 n$, следовательно и $N_1 N$.

1) Число каскадов равно $K = n/n_1$. Если K - целое число, то во всех каскадах используются полные дешифраторы $DC_{n_1}-N_1$. Если K -

правильная или смешанная дробь, то во входном каскаде используется неполный дешифратор $DC_{n_1-N_1}$.

2) Количество простых дешифраторов $DC_{n_1-N_1}$ в выходном каскаде равно N/N_1 , в предвыходном $-N/N_{12}$, в предпредвыходном $-N/N_{13}$ и т.д.; во входном каскаде $-N/N_{1k}$. Если N/N_{1k} – правильная дробь, то это означает, что во входном каскаде используется неполный простой дешифратор.

3) В выходном каскаде дешифрируются n_1 младших разрядов адреса сложного дешифратора, в предвыходном – следующие n_1 младших разрядов адреса сложного дешифратора и т.д. Во входном каскаде дешифрируется полная или неполная группа старших разрядов адреса. Поэтому n_1 младших разрядов адреса сложного дешифратора подаются параллельно на адресные входы всех дешифраторов выходного каскада, следующие n_1 младших разрядов адреса – на адресные входы всех дешифраторов предвыходного каскада и т.д.; группа старших разрядов адреса подается на адресные входы дешифратора.

4) Выходы дешифраторов предвыходного каскада соединяются с входами разрешения простых дешифраторов выходного каскада, выходы дешифраторов предпредвыходного каскада – с входами разрешения простых дешифраторов предвыходного каскада и т.д.

Стробящий вход используется также для наращивания дешифратора.

Схемы представлены выше.

Вывод:

Мы изучили принципы построения и методы синтеза дешифраторов; макетирование и экспериментальное исследование дешифраторов.

Мы собрали два типа линейных дешифраторов и научились пользоваться уже готовыми схемами.

Так же мы научились моделировать примитивный шифратор на основе Д-триггеров, чтобы реализовать дешифрацию.