

Configurando o ambiente para trabalhar com FPGA (ALTERA DE2-115 CYCLONE IV)

É necessário realizar o download dos seguintes itens:

- Intel® Cyclone® IV Device Support
- ModelSim-Intel® FPGA Edition (includes Starter Edition)
- Intel® Quartus® Prime (includes Nios® II EDS)

Intel® Cyclone® IV Device Support	
Download cyclone-17.0.0.595.qdz	Size: 466.6 MB SHA1: 684b95768d50be2753f95b8091598421d3c6ead7
Intel® Quartus® Software	
ModelSim-Intel® FPGA Edition (includes Starter Edition)	
Download ModelSimSetup-17.0.0.595-windows.exe	Size: 1.1 GB SHA1: 432fe6e214b8eab14b1cff7e18aae50274339276
Intel® Quartus® Prime (includes Nios® II EDS)	
Download QuartusLiteSetup-17.0.0.595-windows.exe	Size: 1.7 GB SHA1: 04b456b5b1ba1577c178d5abe92dde01b3baaf12

Será utilizado a versão 17.0 neste tutorial.

OBS: a versão que vem no CD-ROM é a 10.0.

OBS²: a versão lite é free.

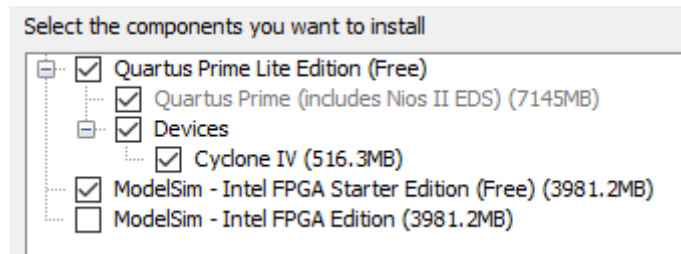
Windows:

<https://www.intel.com/content/www/us/en/software-kit/669557/intel-quartus-prime-lite-editi-on-design-software-version-17-0-for-windows.html>

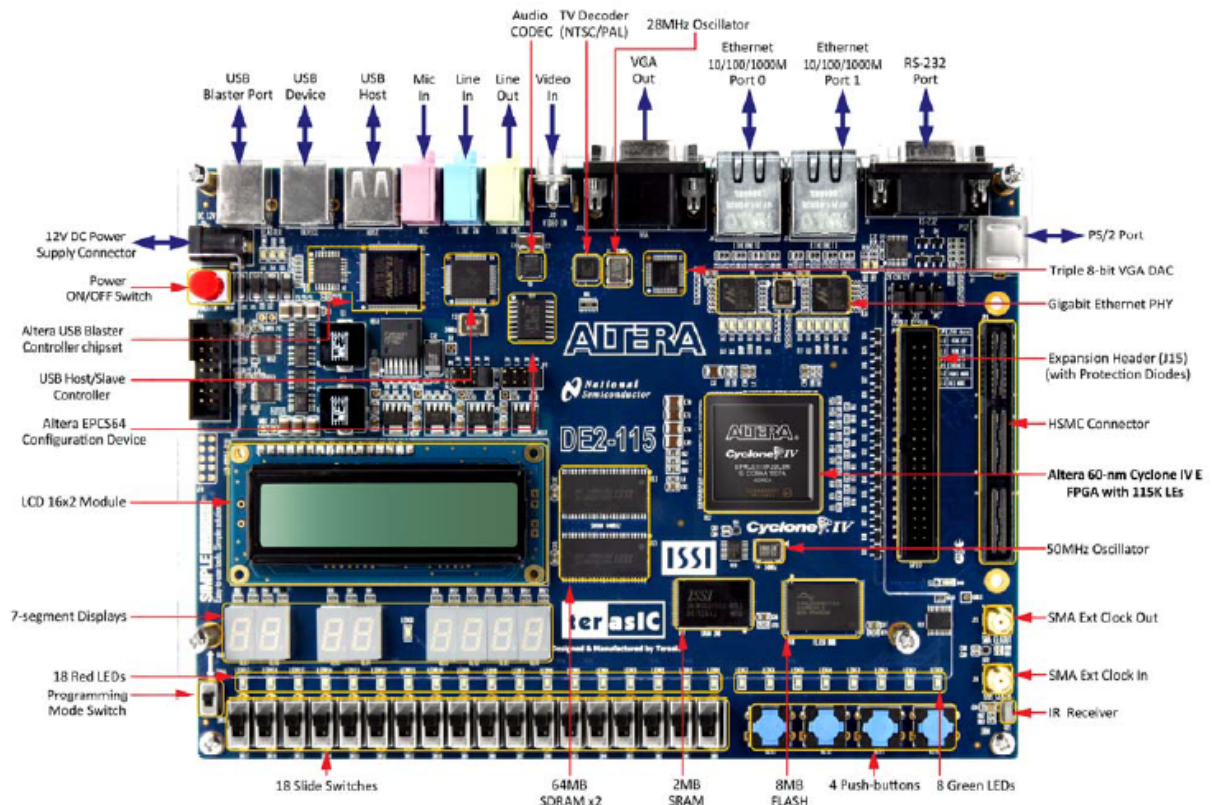
Linux:

<https://www.intel.com/content/www/us/en/software-kit/669553/intel-quartus-prime-lite-editi-on-design-software-version-17-0-for-linux.html>

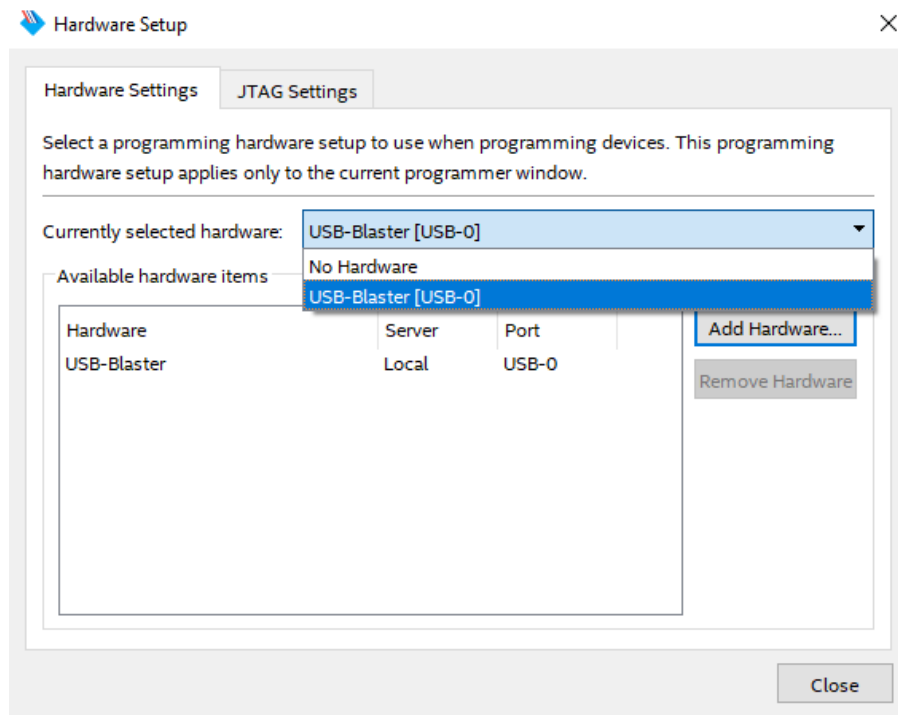
Durante a instalação, certifique-se que os seguintes itens estão marcados:



Uma vez instalado, certifique-se que a porta USB-Blaster foi reconhecida.
Conecte o cabo USB no seu computador e na porta USB Blaster Port.

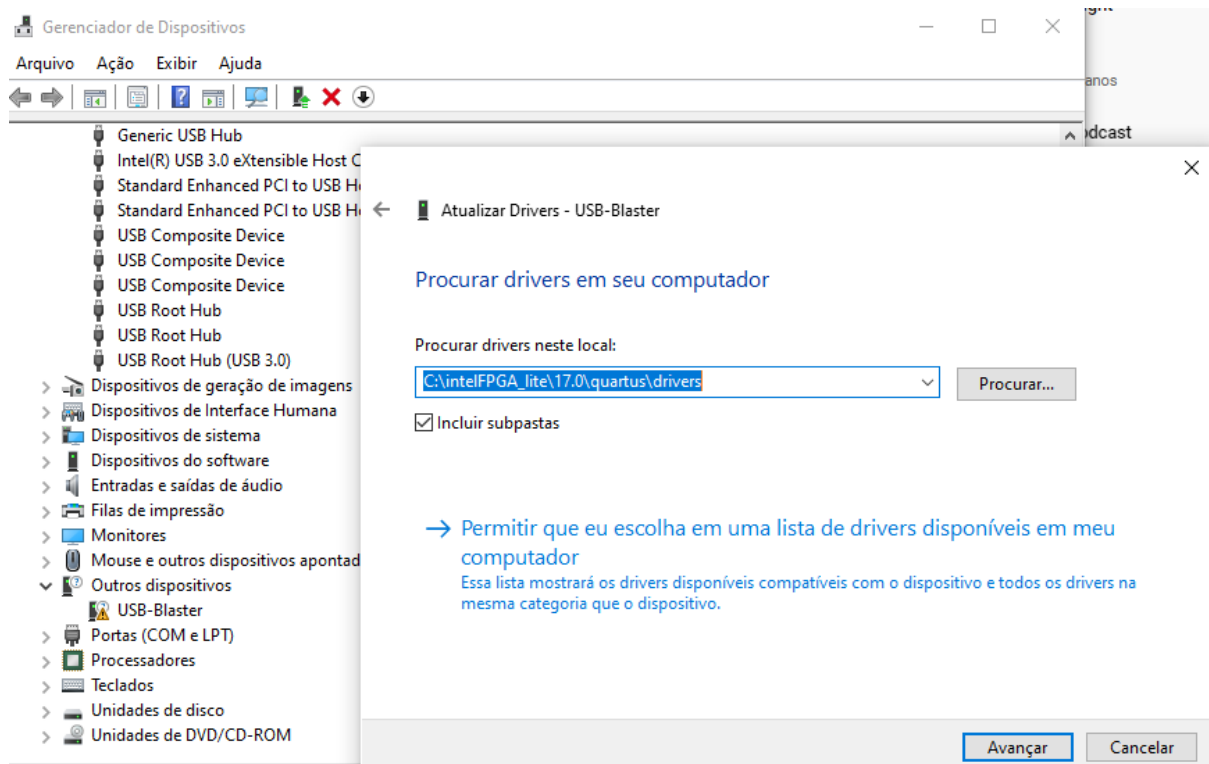


Abra o Quartus e vá para: *Tools > Programmer > Hardware Setup*



Se a porta USB não tiver sido reconhecida, instale o driver manualmente.

Caminho: **intelFPGA_Lite17.0\quartus\drivers**



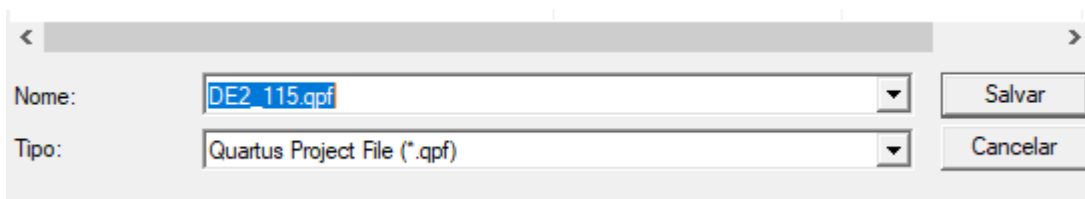
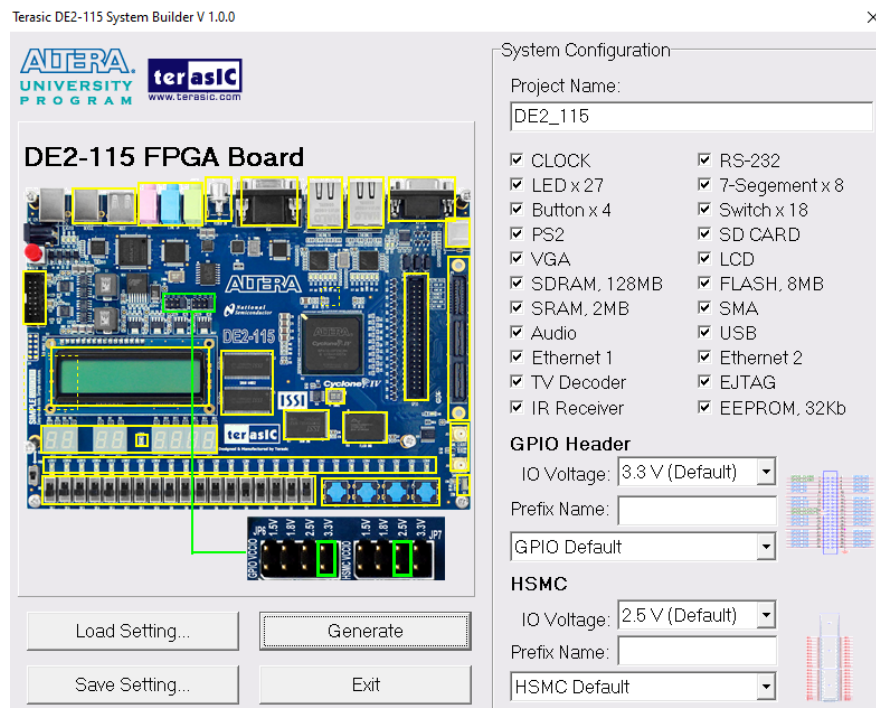
Utilize o **System Builder** para gerar o arquivo que você irá trabalhar.

System Builder

http://download.terasic.com/downloads/cd-rom/de2-115/DE2_115_SystemBuilder_V101.zip

Certifique-se que a configuração esteja igual ao do print abaixo.

Em seguida: **Generate > Salvar**.



Abra o arquivo **.qpf**.

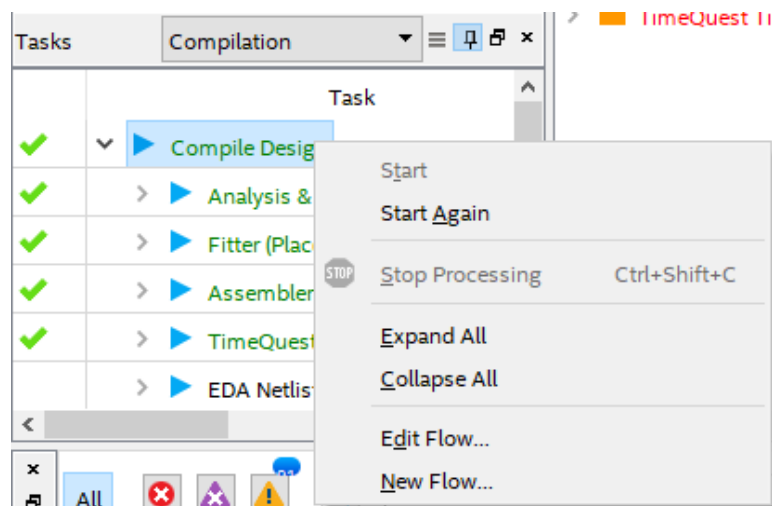
OBS: Não é necessário importar o módulo “**numero.v**” ou qualquer outro criado no **DE2_115.v** se o arquivo estiver no mesmo diretório.

Observem que ao final do arquivo **DE2_115.v** há um espaço para vocês realizarem a codificação.

```
//=====
//  REG/WIRE declarations
//=====

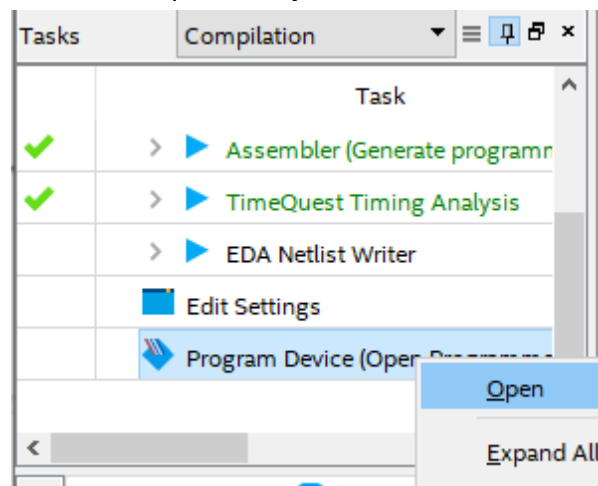
//=====
//  Structural coding
//=====
```

Uma vez codificado, clique do lado direito em **Compile Design** e em seguida clique em **Start**.

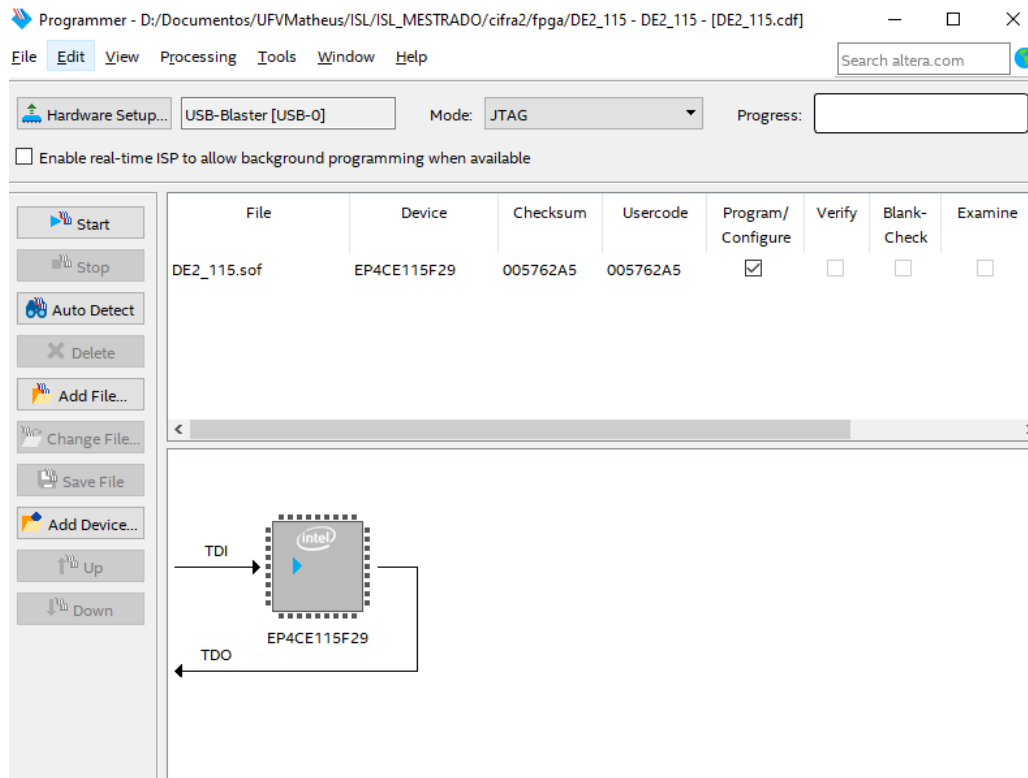


Se não houver nenhum erro, o programa irá informar com checks verdes que conseguiu compilar com sucesso. Caso contrário, ele irá informar o erro.

Agora, é necessário executar o programa na FPGA. Clique do lado direito em **Program Device** e clique em **Open**.



Será exibido a janela **Programmer**, clique em **Start** para executar seu programa na FPGA.



Seu programa estará disponível e funcionando na FPGA quando o progresso completar 100%. **Boa diversão :)**



Referências úteis:

<https://www.intel.com/content/www/us/en/developer/articles/training/how-to-program-your-first-fpga-device.html>

http://www.terasic.com.tw/cgi-bin/page/archive_download.pl?Language=China&No=502&FID=cd9c7c1feaa2467c58c9aa4cc02131af