

### GABARITO TESTE 9 (TR2) (VERSÃO 1)

1. A tensão de entrada  $v_I$  para a qual ocorre a transição abrupta da tensão de saída  $v_O$  na curva de transferência  $v_O \times v_I$  é obtida igualando-se as correntes para os transistores operando na saturação conforme segue:

$$\frac{1}{2} 100 \cdot 10^{-6} \cdot 8 \cdot (v_I - 5 - (-1))^2 = \frac{1}{2} 200 \cdot 10^{-6} \cdot 1 \cdot (v_I - 1)^2 \quad \Rightarrow$$
$$4 \cdot (v_I - 4)^2 = (v_I - 1)^2$$

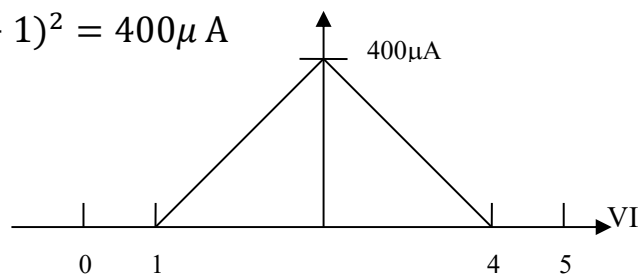
$$4(16 - 8v_I + v_I^2) = v_I^2 - 2v_I + 1 \quad \Rightarrow \quad 64 - 32v_I + 4v_I^2 = v_I^2 - 2v_I + 1$$

$$3v_I^2 - 30v_I + 63 = 0 \quad v_I = \frac{30 \pm \sqrt{900 - 756}}{6} \{v_I = 3V\}$$

Na transição abrupta,  $v_I = 3V$

2. A corrente máxima  $i_{Dmax}$  que passa através dos transistores pMOS e nMOS na transição de nível lógico é dada por:

$$i_{Dmax} = \frac{1}{2} \cdot 200 \cdot 10^{-6} \cdot (3 - 1)^2 = 400 \mu A$$



### GABARITO TESTE 9 (TR2) (VERSÃO 2)

1. A tensão de entrada  $v_I$  para a qual ocorre a transição abrupta da tensão de saída  $v_o$  na curva de transferência  $v_o \times v_I$  é obtida igualando-se as correntes para os transistores operando na saturação conforme segue:

$$\frac{1}{2} \cdot 50 \cdot 10^{-6} \cdot 2 \cdot (v_I - 5 - (-1))^2 = \frac{1}{2} \cdot 100 \cdot 10^{-6} \cdot 4 \cdot (v_I - 1)^2 \quad \Rightarrow$$
$$(v_I - 4)^2 = 4(v_I - 1)^2$$

$$(v_I^2 - 8v_I + 16) = 4(v_I^2 - 2v_I + 1) \quad \Rightarrow$$

$$(v_I^2 - 8v_I + 16) = 4(v_I^2 - 2v_I + 1)$$

$$(-3v_I^2 + 12) = 0 \quad \Rightarrow \quad v_I = \pm 2V$$

Na transição abrupta,  $v_I = 2V$

2. A corrente máxima  $i_{Dmax}$  que passa através dos transistores pMOS e nMOS na transição de nível lógico é dada por:

$$i_{Dmax} = \frac{1}{2} \cdot 100 \cdot 10^{-6} \cdot 4 \cdot (2 - 1)^2 = 200\mu A$$

