

## Folha de Respostas -Aula 9

Nome do Aluno:

No. USP:

**Instruções:** Durante a prática, completar os campos abaixo com apenas as informações e dados solicitados. A enumeração a seguir corresponde àquela da apostila prática.

**Item 3.d)** Liste a(s) biblioteca(s) utilizada(s) exclusivamente nesta fase da síntese. Para cada uma delas (se houver mais que uma), liste todos os tipos (não são todas as instâncias) de blocos da biblioteca encontrados no seu esquema

**Item 4.d)** Liste a(s) biblioteca(s) utilizada(s) exclusivamente nesta fase da síntese. Para cada uma delas (se houver mais que uma), liste cinco tipos de blocos da biblioteca encontrados no seu esquema.

**Item 5)** Insira no quadro abaixo o relatório de área do circuito gate level (0,35um-345MHz)

No quadro abaixo, coloque o valor dos seguintes parâmetros: número de DFFs, área de cada DFF, área total de DFFs; o mesmo para NAND2s; e área total do circuito. Responda: a área total de DFFs e NAND2s correspondem à multiplicação da área individual com o número de instâncias? Por que?

Insira no quadro abaixo o relatório de timing do circuito gate level (0,35um-345MHz)

No quadro abaixo, coloque o valor dos seguintes parâmetros (mostre os cálculos para os que não são diretamente indicados no relatório): a)  $F_{\text{especificada}}$ , b)  $T_{\text{especificado}}$ , c)  $t_{\text{chegada}}$ , d)  $f_{\text{projetado}}$ , e)  $T_{\text{projetado}}$ , f) folga (*slack*), g)  $t_{\text{setup}}$ .

**Item 6)** Insira a descrição completa VHDL do circuito em gate level.

**Item 7)** Insira no quadro abaixo o valor de área total do circuito gate level (0,35 um – 200MHz) e a seguir todo o relatório de área.

Insira no quadro abaixo o valor de  $f_{\text{projetado}}$  e  $T_{\text{projetado}}$  do circuito gate level (0,35 um – 200MHz) e a seguir todo o relatório de timing.

**Item 8)** Insira no quadro abaixo o valor de área total do circuito gate level (0,25 um – 345MHz) e a seguir todo o relatório de área.

Insira no quadro abaixo o valor  $f_{\text{projetado}}$  de e  $T_{\text{projetado}}$  do circuito gate level (0,25 um – 345MHz) e a seguir todo o relatório de timing.

**Item 9)** Insira no quadro abaixo o valor de área total do circuito gate level (0,18 um – 345MHz) e a seguir todo o relatório de área.

Insira no quadro abaixo o valor de  $f_{\text{projetado}}$  e  $T_{\text{projetado}}$  do circuito gate level (0,18 um – 345MHz) e a seguir todo o relatório de timing.

**Item 10)** Apresente abaixo a estimativa de freq. máxim ( $f_{\text{projetado}}$ ) para 28nm. Mostre os cálculos.